LE BASI DELL'ELETTRONICA

L'algebra di Boole

G. Calabrese

CD \ AB	00	01	11	10
00	1	1		1
01	1			1
11	1		1	1
10	1	1		1

La logica
applicata
agli automatismi

Editoriale
Delfino
Milano

Le basi dell'elettronica

L'algebra di Boole

GIUSEPPE CALABRESE

Le basi dell'elettronica

L'ALGEBRA DI BOOLE

LA LOGICA
APPLICATA AGLI AUTOMATISMI

EDITORIALE DELFINO - MILANO

MILANO

Composizione - Unione Tipografica - Via Pace 19 - Milano

SA.DE. - Via Rosmini, 13 - MONZA

PREFAZIONE

Lo scopo del presente volume è quello di indicare agli interessati la maniera di realizzare un qualsiasi circuito di commutazione o sequenziale, con l'uso dei blocchi logici ***OR***, ***AND***, ***NAND*** *e* ***NOR***, *oggi molto applicati negli automatismi industriali, partendo da semplici* ragionamenti logici. *Per l'applicazione dei suddetti blocchi, costituiti essenzialmente da diodi e transistori, non è necessario conoscere a fondo l'elettronica, mentre occorre sapere come devono essere collegati tra loro i morsetti d'entrata e d'uscita. Appunto per questo è stata dedicata la massima attenzione* all'algebra binaria *o di commutazione, mentre l'intima costituzione dei blocchi logici è stata illustrata a solo titolo informativo, rimandando il lettore che voglia dedicarsi alla loro progettazione a testi più specializzati. Molta importanza è stata attribuita ai criteri di minimizzazione, che permettono di realizzare circuiti molto complessi, con la massima economia. Gli esercizi, con relative soluzioni proposte nel testo sono facilmente verificabili in pratica, specialmente se si è in possesso degli opportuni simulatori logici, reperibili in commercio. Ringrazio quei lettori che suggeriranno eventuali modifiche o aggiunte tendenti a migliorare il libro.*

L'AUTORE

SUDDIVISIONE DEGLI ARGOMENTI

Le basi dell'elettronica

L'algebra di Boole

GIUSEPPE CALABRESE

Le basi dell'elettronica

L'ALGEBRA DI BOOLE

LA LOGICA
APPLICATA AGLI AUTOMATISMI

EDITORIALE DELFINO - MILANO

Composizione - Unione Tipografica - Via Pace 19 - Milano

SA.DE. - Via Rosmini, 13 - MONZA

PREFAZIONE

Lo scopo del presente volume è quello di indicare agli interessati la maniera di realizzare un qualsiasi circuito di commutazione o sequenziale, con l'uso dei blocchi logici ***OR***, ***AND***, ***NAND*** *e* ***NOR***, *oggi molto applicati negli automatismi industriali, partendo da semplici* ragionamenti logici. *Per l'applicazione dei suddetti blocchi, costituiti essenzialmente da diodi e transistori, non è necessario conoscere a fondo l'elettronica, mentre occorre sapere come devono essere collegati tra loro i morsetti d'entrata e d'uscita. Appunto per questo è stata dedicata la massima attenzione* all'algebra binaria *o di commutazione, mentre l'intima costituzione dei blocchi logici è stata illustrata a solo titolo informativo, rimandando il lettore che voglia dedicarsi alla loro progettazione a testi più specializzati. Molta importanza è stata attribuita ai criteri di minimizzazione, che permettono di realizzare circuiti molto complessi, con la massima economia. Gli esercizi, con relative soluzioni proposte nel testo sono facilmente verificabili in pratica, specialmente se si è in possesso degli opportuni simulatori logici, reperibili in commercio. Ringrazio quei lettori che suggeriranno eventuali modifiche o aggiunte tendenti a migliorare il libro.*

L'AUTORE

SUDDIVISIONE DEGLI ARGOMENTI

CAPITOLO I

SISTEMI DI NUMERAZIONE PONDERALI O POSIZIONALI

1-1. Sistema decimale.

Sappiamo che il sistema di numerazione decimale si avvale di 10 simboli:

$$0, \quad 1, \quad 2, \quad 3, \quad 4, \quad 5, \quad 6, \quad 7, \quad 8, \quad 9,$$

e che i valori maggiori di 9 si formano accostando tali simboli in diverse combinazioni. I simboli o cifre contenuti in un numero assumono valori differenti in base al posto da essi occupato.

Ad esempio, nel numero 888, dove compare un solo simbolo ripetuto tre volte, la cifra di sinistra vale 800, quella centrale 80, quella di destra 8. Il valore del numero si desume dalla seguente relazione:

$$888 = 8 \times 10^2 + 8 \times 10^1 + 8 \times 10^0$$

Alle potenze in base 10 si dà il nome di *pesi*. Per quanto riguarda i numeri frazionari, i pesi attribuiti alle cifre che si trovano a destra della virgola sono potenze con esponenti negativi, poichè le stesse cifre hanno il significato di decimi, centesimi, millesimi, ecc. Così, ad esempio, sarà:

$$423{,}758 = 4 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 + 7 \times 10^{-1} + 5 \times 10^{-2} +$$

$$+ 8 \times 10^{-3} = 400 + 20 + 3 + \frac{7}{10} + \frac{5}{100} + \frac{8}{1000}$$

Lo spostamento della virgola, verso destra o verso sinistra, di uno, due, tre, ecc. posti equivale a moltiplicare o dividere il numero per 10, 100, 1000, ecc.

1-2. Sistema binario.

Il sistema di numerazione decimale non si adatta ai moderni elaboratori elettronici in quanto l'esecuzione delle operazioni risulterebbe molto laboriosa. Viene invece adoperato il *sistema di numerazione binario* che si avvale di due soli segni, **1** e **0**, i quali sono usualmente denominati *bit* [1]. Le cifre dei numeri binari vengono posizionate dai relativi pesi, che naturalmente sono potenze in base due. Ad esempio, il numero binario:

100111 [2]

può essere espresso nella seguente maniera:

$$100111 = 1 \times 2^5 + 0 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0.$$

Il valore decimale ad esso corrispondente è dato dalla somma di tutti i prodotti dei bit 1 per i pesi relativi; ossia:

$$1 \times 2^5 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 32 + 4 + 2 + 1 = 39$$

I numeri binari frazionari vengono rappresentati con criteri analoghi a quelli osservati dai numeri frazionari del sistema decimale. Naturalmente lo spostamento della virgola di un posto verso destra o verso sinistra *raddoppia* o *dimezza* il valore degli stessi numeri. Consideriamo, per esempio, il numero binario:

1,10010;

il suo equivalente decimale è:

$$1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 0 \times 2^{-3} + 1 \times 2^{-4} + 0 \times 2^{-5} =$$

$$= 1 + \frac{1}{2} + \frac{1}{16} = \frac{25}{16}$$

---

(1) Abbreviazione delle parole **BINARY DIGIT** (cifre binarie).

(2) 100111 si legge *uno zero zero uno uno uno*.

Spostando la virgolá di un posto verso destra, il numero diventa 11,0010 mentre il suo equivalente decimale dev'essere $\frac{50}{16}$; infatti:

$$11{,}0010 = 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} + 0 \times$$

$$\times 2^{-4} = 2 + 1 + \frac{1}{8} = 3 + \frac{2}{16} = \frac{50}{16}$$

1-3. Tavola dei numeri binari.

Riportiamo le cifre di un numero binario, ad esempio 111, in altrettante caselle, come in fig. 1.1.

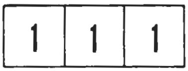


Fig. 1.1 - Esempio di numero binario a tre cifre.

I valori decimali corrispondenti a tali cifre, come si è visto, dipendono dalla posizione che esse occupano nel numero. Precisamente: quella di destra vale $1 \times 2^0 = 1$, quella di centro $1 \times 2^1 = 2$ e quella di sinistra $1 \times 2^2 = 4$. Si può stabilire che *il valore decimale corrispondente al bit 1, contenuto in una qualsiasi casella, è doppio di quello corrispondente al bit* 1 *che si trova nella casella immediatamente a destra.* In base a ciò, il bit *1* posto nella casella di destra della figura 1.2, rappresentante il valore decimale *1*, portato nella casella

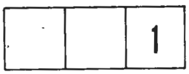


Fig. 1.2 - Rappresentazione del valore decimale 1.

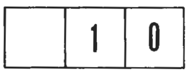


Fig. 1.3 - Rappresentazione del valore decimale 2.

adiacente a sinistra, (fig. 1.3), raddoppia il suo valore, ossia rappresenta il valore decimale *due.* Nella figura 1.3, per indicare che la casella di destra è rimasta vuota, collochiamo in essa un bit *0*. Con lo stesso criterio possiamo rappresentare in binario i valori decimali *4*, *8*, *16*, e così via, (uno doppio dell'altro), come mostra la figura 1.4.

Osservando tale figura, si nota che ad ogni spostamento verso

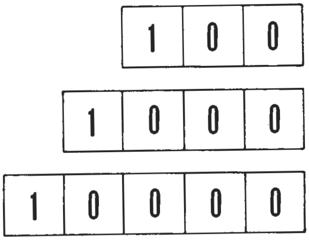


Fig. 1.4 - Numeri binari raffiguranti i valori decimali 4, 8, 16.

sinistra del bit *1* corrisponde l'aggiunta di un bit *0* alla destra del numero binario. Si può ancora stabilire che *per raddoppiare il valore decimale, corrispondente ad un numero binario qualsiasi, basta aggiungere uno zero alla sua destra.*

In seguito alle considerazioni fatte, due bit *1*, che incolonniamo in una stessa casella, con l'intento di volerli sommare (fig. 1.5), potremmo ugualmente rappresentarli con un solo bit *1* posto nella casella immediatamente a sinistra (fig. 1.6), mettendo un bit *0* nella casella rimasta vuota.

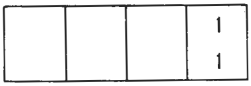


Fig. 1.5 - Incolonnamento di due numeri agli effetti somma.

Fig. 1.6 - Rappresentazione equivalente a quella della figura 1.5.

Così pure, tre bit *1* incolonnati come nella figura 1.7, potremmo rappresentarli nella maniera indicata dalla figura 1.8.

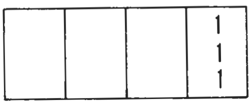


Fig. 1.7 - Incolonnamento di tre numeri agli effetti somma.

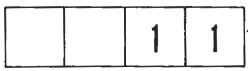


Fig. 1.8 - Rappresentazione equivalente a quella della figura 1.7.

La numerazione binaria, per quanto possa sembrare complessa, in effetti semplifica le cose nei riguardi della rappresentazione di valori decimali, in quanto qualsiasi numero decimale, si può scrivere usando i due soli bit *1* e *0*. Come è facile intuire, gli unici valori decimali che coincidono con quelli binari sono *1* e *0*. Ossia, il bit *1*, indipendentemente dalla posizione che occupa nel numero, vale *1*, sia nel sistema di numerazione binario che decimale; così dicasi per il bit *0*, che nei due sistemi non ha alcun significato.

Con questi presupposti, il bit *1* del numero binario, riportato nella figura 1.9, mentre, preso isolatamente, vale *1* come valore de-

Fig. 1.9 - Numero binario rappresentante il valore decimale 8.

cimale, rappresenta invece il valore decimale *8*, per la posizione che occupa nel numero binario che lo contiene. Il suddetto bit *1* assume, come sappiamo, valore decimale doppio se portato nella casella adiacente a destra, ossia diventa *2*. Questo nuovo valore decimale si raddoppia ancora se portato nella casella adiacente a destra, diventando *4*, e così via, come indica la figura 1.10, nella quale sono segnati in rosso i valori decimali ottenuti nelle varie fasi.

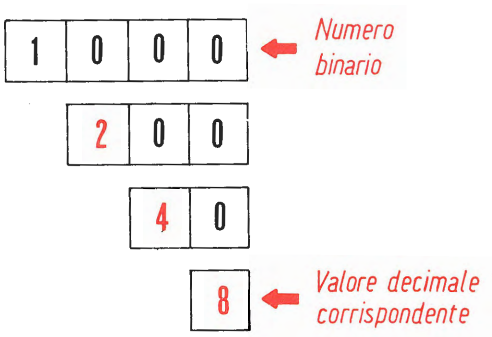


Fig. 1.10 - Rappresentazione delle fasi che consentono di ottenere il valore decimale 8, dal corrispondente numero in forma binaria.

In corrispondenza dell'ultima casella si viene ad avere quindi il valore decimale *8* rappresentato dal numero binario 1000.

Consideriamo ancora un altro numero binario, per esempio 1101. Volendo conoscere il valore decimale che rappresenta, si opera come nella figura 1.11, dove si può notare che di volta in volta il valore contenuto nella prima casella di sinistra viene raddoppiato e riportato nella casella adiacente a destra, nella quale ovviamente si somma all'eventuale bit *1* esistente in essa.

Viceversa un qualsiasi numero decimale, per esempio *32*, contenuto in una sola casella, possiamo pensare di raffigurarlo in due

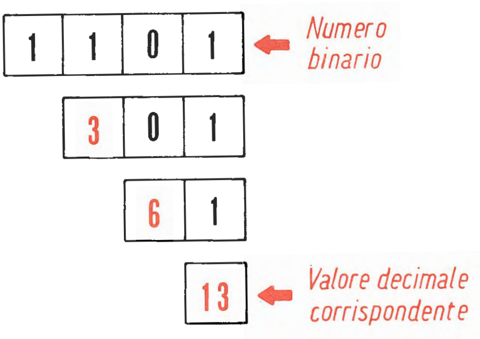


Fig. 1.11 - Rappresentazione delle fasi che consentono di ottenere il valore decimale 13, dal corrispondente numero in forma binaria.

caselle di cui, quella di sinistra contenente metà del valore decimale, cioè *16*, e quella di destra contenente il bit *0*, in quanto è rimasta vuota.

Ancora possiamo raffigurare *16* con il suo valore dimezzato posto in una nuova casella aggiunta alla sinistra e *0* nella casella rimasta vuota, e così via, fino ad ottenere il valore *32* rappresentato dai soli bit *1* e *0*, ossia espresso in forma binaria. Ciò è indicato nella figura 1.12, dove sono segnati in rosso i valori decimali e in nero i valori binari.

Supponiamo adesso di voler raffigurare un numero decimale dispari, per esempio 13; si opera come nella figura 1.13, nella quale sono

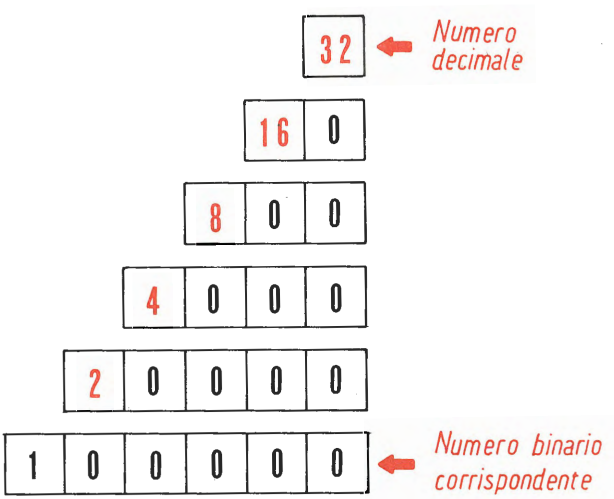


Fig. 1.12 - Rappresentazione delle fasi che consentono di esprimere in forma binaria il valore decimale 32.

indicati in rosso i valori decimali e in nero i valori binari, che risultano essere i resti delle varie divisioni per due degli stessi valori decimali.

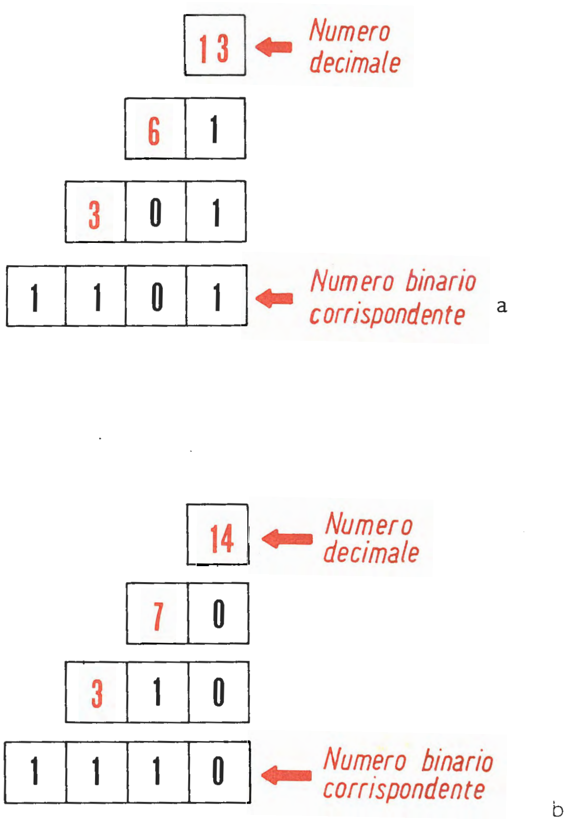


Fig. 1.13 - Valori decimali 13 e 14 espressi in forma binaria.

Tutte le raffigurazioni fin qui esaminate sono importanti per farci comprendere con efficacia il meccanismo sia della formazione che della somma dei numeri binari, nonchè la conversione dal sistema decimale a quello binario e viceversa. Nella figura 1.14 riportiamo la formazione di alcuni numeri binari, applicando i criteri descritti.

Ovviamente si può continuare in modo analogo anche per i numeri successivi, come del resto si può desumere dalla tabella I relativa ai primi 64 numeri indicati in forma binaria.

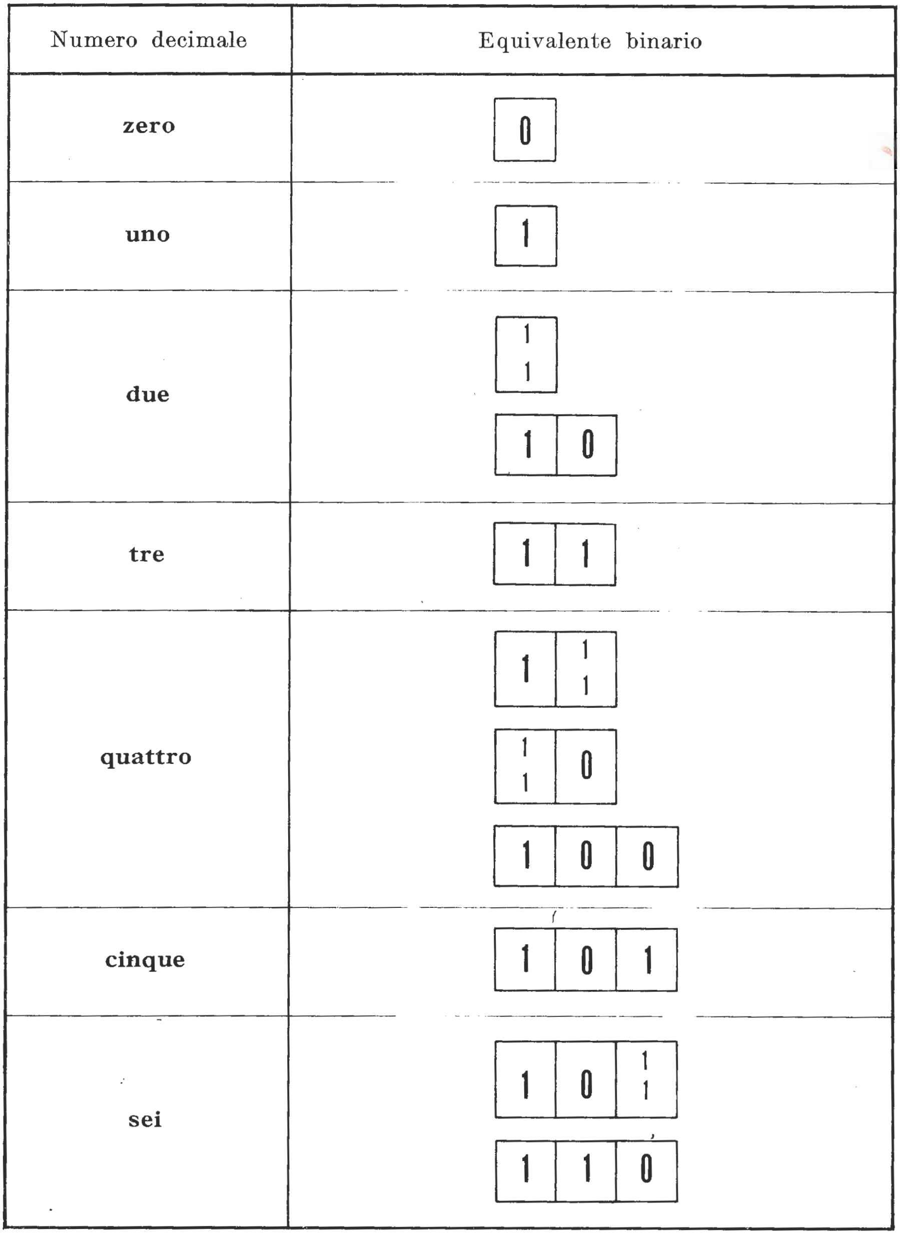


Fig. 1.14 - Formazione dei primi sette numeri binari.

TABELLA I — *Rappresentazione in forma binaria dei primi 64 numeri del sistema decimale.*

Numero decimale	Corrispondente valore binario		Numero decimale	Corrispondente valore binario
0	0		33	1 0 0 0 0 1
1	1		34	1 0 0 0 1 0
2	1 0		35	1 0 0 0 1 1
3	1 1		36	1 0 0 1 0 0
4	1 0 0		37	1 0 0 1 0 1
5	1 0 1		38	1 0 0 1 1 0
6	1 1 0		39	1 0 0 1 1 1
7	1 1 1		40	1 0 1 0 0 0
8	1 0 0 0		41	1 0 1 0 0 1
9	1 0 0 1		42	1 0 1 0 1 0
10	1 0 1 0		43	1 0 1 0 1 1
11	1 0 1 1		44	1 0 1 1 0 0
12	1 1 0 0		45	1 0 1 1 0 1
13	1 1 0 1		46	1 0 1 1 1 0
14	1 1 1 0		47	1 0 1 1 1 1
15	1 1 1 1		48	1 1 0 0 0 0
16	1 0 0 0 0		49	1 1 0 0 0 1
17	1 0 0 0 1		50	1 1 0 0 1 0
18	1 0 0 1 0		51	1 1 0 0 1 1
19	1 0 0 1 1		52	1 1 0 1 0 0
20	1 0 1 0 0		53	1 1 0 1 0 1
21	1 0 1 0 1		54	1 1 0 1 1 0
22	1 0 1 1 0		55	1 1 0 1 1 1
23	1 0 1 1 1		56	1 1 1 0 0 0
24	1 1 0 0 0		57	1 1 1 0 0 1
25	1 1 0 0 1		58	1 1 1 0 1 0
26	1 1 0 1 0		59	1 1 1 0 1 1
27	1 1 0 1 1		60	1 1 1 1 0 0
28	1 1 1 0 0		61	1 1 1 1 0 1
29	1 1 1 0 1		62	1 1 1 1 1 0
30	1 1 1 1 0		63	1 1 1 1 1 1
31	1 1 1 1 1			
32	1 0 0 0 0 0			

1-4. Passaggio dal sistema decimale a quello binario. Metodo della divisione per due.

Per rappresentare in forma binaria un qualsiasi numero decimale si può usare il *metodo della divisione per due* che consiste nel dividere il numero decimale per 2, il quoziente ancora per *2*, e così via, fino ad ottenere quoziente *1*.

Il numero binario corrispondente è dato dalla successione dei resti, a partire dall'ultimo di essi. Per esempio, per convertire in binario il numero 59 si procede quindi nel seguente modo:

Q	R
59	1
29	1
14	0
7	1
3	1
1	1

111011

Infatti:

$$111011 = 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0 =$$
$$= 32 + 16 + 8 + 2 + 1 = 59$$

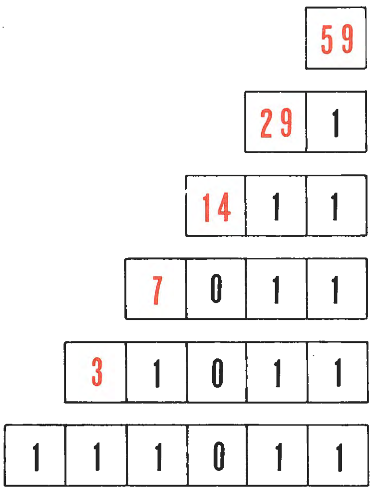


Fig. 1.15 - Conversione del numero 59 in forma binaria.

Si può rilevare che a fianco dei quozienti *pari* vi è *zero* mentre a fianco dei *dispari* vi è *uno*.

Allo stesso risultato si perviene facendo uso delle caselle già descritte in precedenza, nella maniera indicata dalla figura 1.15.

1-5. Metodo delle sottrazioni successive.

Il metodo delle sottrazioni successive consiste nel sottrarre, dal numero decimale dato, la potenza in base due, immediatamente inferiore ad esso, poi, dal resto ottenuto si sottrae ancora la potenza in base due immediatamente inferiore, e così via, fino ad avere resto zero. Per esempio, volendo convertire in binario il numero decimale 126 si procede quindi nella seguente maniera:

$$\begin{aligned}
126 - 2^6 &= 126 - 64 = 62\\
62 - 2^5 &= 62 - 32 = 30\\
30 - 2^4 &= 30 - 16 = 14\\
14 - 2^3 &= 14 - 8 = 6\\
6 - 2^2 &= 6 - 4 = 2\\
2 - 2^1 &= 2 - 2 = 0
\end{aligned}$$

Il numero binario corrispondente a 126 si può adesso ottenere attribuendo valore *1* alle potenze in base due, presenti nella successione decrescente (2^6, 2^5, 2^4, 2^3, 2^2, 2^1), e valore *0* alle potenze mancanti da tale successione, in questo caso manca solo 2^0. Per maggiore chiarezza riportiamo tale numero nel prospetto della figura 1.16, dove è segnata in rosso la potenza mancante alla successione.

Successione delle potenze ➡	2^6	2^5	2^4	2^3	2^2	2^1	2^0
Numero binario ➡	1	1	1	1	1	1	0

Fig. 1.16.

Altro esempio: si voglia convertire in binario il numero decimale 142.

$$\begin{array}{rcrcrcr} 142 - 2^7 & = & 142 & - & 128 & = & 14 \\ 14 - 2^3 & = & 14 & - & 8 & = & 6 \\ 6 - 2^2 & = & 6 & - & 4 & = & 2 \\ 2 - 2^1 & = & 2 & - & 2 & - & 0 \end{array}$$

Il numero binario è riportato nella figura 1.17.

Successione delle potenze ➡	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
Numero binario ➡	1	0	0	0	1	1	1	0

Fig. 1.17.

Possiamo verificare l'esattezza del risultato con la nota relazione:

$$10001110 = 1 \times 2^7 + 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 =$$

$$= 128 + 8 + 4 + 2 = 142$$

1-6. **Somma di due numeri binari.**

Si vogliano sommare, per esempio, i numeri binari: 1010011 e 100101. Incolonniamo le rispettive cifre di tali numeri in altrettante caselle, come nella figura 1.18.

1	0	1	0	0	1	1
	1	0	0	1	0	1

Fig. 1.18 - Incolonnamento di due numeri binari che devono sommarsi tra di loro.

Prima di procedere alla somma è bene ricordare quanto detto nel paragrafo 1.3 *a* pag. 3, e cioè, che due bit *1* incolonnati in una stessa casella possono essere rappresentati da un bit *1* posto nella casella immediatamente a sinistra, mettendo un bit *0* nella casella rimasta vuota. Inoltre, osservando la figura 1.18 c'è da considerare che i due bit *0* incolonnati nella stessa casella non hanno altro significato se non quello di indicare che la stessa non contiene alcun bit *1*, ossia che è vuota. Così pure non ha significato il bit *0* contenuto in quelle caselle che contengono anche un bit *1*. In sostanza la rappresentazione della figura 1.18 potrebbe essere sostituita da quella riportata nella figura 1.19.

Con queste semplici considerazioni si viene a scoprire che il problema della somma esiste soltanto quando le cifre da sommare sono due bit *1*. Adesso procediamo alla somma nella maniera indicata dalla figura 1.20, dove sono segnati in rosso i bit *1* che di volta in volta passano nelle caselle adiacenti a sinistra.

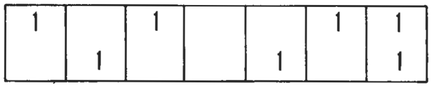


Fig. 1.19 - Altro modo di rappresentazione della figura 1.18.

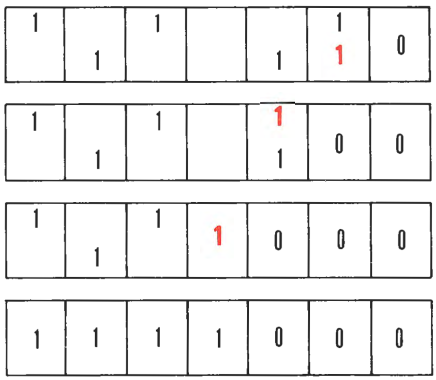


Fig. 1.20 - Indicazione, in fasi successive, della somma tra due numeri binari.

La somma dei numeri binari 1010011 e 100101 è quindi uguale a 1111000. Analizzando le varie fasi dell'operazione possiamo stabilire le seguenti regole:

a) **0** *più* **0** *è uguale a* **0**

b) **1** *più* **0** *è uguale a* **1**

c) **0** *più* **1** *è uguale a* **1**

d) **1** *più* **1** *è uguale a* **0**, *col riporto di* **1**, *alla cifra successiva.*

L’impiego delle caselle per lo svolgimento della somma è ovviamente servito per far comprendere efficacemente le regole dell’operazione, dato che nella pratica corrente dette caselle non vengono adoperate. Infatti, una volta conosciute le regole, i numeri precedentemente esaminati si sommano nella maniera semplice, illustrata dal seguente esempio [1]:

$$\begin{array}{rl}
\mathbf{111} & \text{Riporto} \\
1010011 & + \\
100101 & \\
\hline
1111000 &
\end{array}$$

È possibile eseguire la somma anche quando gli addendi sono più di due, con l’applicazione delle regole esaminate. Può capitare quindi che i bit *1*, da riportarsi alla cifra successiva, siano più di uno; in tal caso devono essere opportunamente incolonnati. Ciò è chiarito negli esempi che seguono.

Esempi di somma di numeri binari

1)

$$\begin{array}{rl}
\mathbf{111111} & \text{Riporto} \\
110101 & + \\
1011 & \\
\hline
1000000 &
\end{array}$$

2)

$$\begin{array}{rl}
\mathbf{11111111111} & \text{Riporto} \\
11111111111 & + \\
1 & \\
\hline
100000000000 &
\end{array}$$

3)

$$\begin{array}{rl}
\mathbf{11111} & \\
\mathbf{1111111} & \text{Riporto} \\
11101 & + \\
11010 & + \\
101111 & + \\
110110 & \\
\hline
10011100 &
\end{array}$$

---

(1) I numeri in neretto non hanno significati particolari rispetto a quelli in chiaro; la diversità di carattere ha il solo scopo di evidenziare all’occorrenza talune cifre. Ciò vale anche in seguito.

4)

$$
\begin{array}{ccccl}
 & & 1 & & \\
 & 1 & 1 & & \\
1 & 1 & 1 & & \text{Riporto} \\
 & & & 1 & + \\
 & & & 1 & + \\
 & & & 1 & + \\
 & & & 1 & + \\
 & & & 1 & + \\
 & & 1 & 1 & \\
\hline
1 & 0 & 0 & 0 &
\end{array}
$$

1-7. Comparazione di due numeri binari.

La *comparazione* di due numeri binari è l'operazione che ci consente di stabilire se i numeri presi in esame sono uguali tra loro, o se uno è maggiore dell'altro, e viceversa. Quello che più interessa è poter fare la comparazione senza bisogno di determinare prima i valori decimali corrispondenti ai numeri. Allo scopo di formulare qualche criterio di comparazione, consideriamo due numeri binari di quattro cifre ciascuno, ad esempio:

$$1110 \qquad \text{e} \qquad 1101$$

La loro somma è:

$$1110 + 1101 = 11011,$$

ossia un numero che contiene una cifra in più rispetto a quello degli addendi. Poichè, ovviamente, la somma è maggiore di ciascun addendo si può dire che *tra due numeri binari ha maggior valore quello che contiene più cifre.* I valori decimali corrispondenti ai numeri considerati (1110 e 1101) sono rispettivamente 14 e 13. Pertanto risulta:

$$1110 > 1101$$

Per comprendere il motivo di tale disuguaglianza è sufficiente confrontare le cifre del primo numero con quelle dell'altro, partendo da sinistra verso destra, indicando in neretto le cifre che nei due numeri sono rispettivamente uguali:

1110   **11**01

Si può notare che nel numero maggiore, dopo le cifre scritte in neretto appare *1* mentre nell'altro appare *0*. Pertanto stabiliamo che *tra due numeri binari aventi la stessa quantità di cifre è maggiore quello in cui, a partire da sinistra verso destra, appare il bit* 1, *dopo le cifre che i numeri hanno in comune*. In base a ciò, si verificano, per esempio, le seguenti disuguaglianze:

1111110001 > **1**011110001;

110010101 > **11001010**0

Infine, *due numeri binari si considerano uguali se hanno la stessa quantità di cifre e se nell'ordine le cifre del primo sono uguali a quelle del secondo.*

1-8. Sottrazione tra due numeri binari.

Le regole inerenti alla sottrazione si possono desumere da quelle rilevate per la somma, essendo le due operazioni una l'inversa dell'altra. Facciamo, per esempio, la somma tra i due numeri binari 1100 e 1001:

Bit 1 *riportato* alla cifra successiva

```
 1
  1100 +
  1001
 -----
 10101
```

(the first addend 1100 and the carried 1 are printed in bold)

Volendo ricavare il valore di uno dei due addendi, supponiamo quello segnato in neretto, basta eseguire la *differenza* tra la somma ottenuta e l'altro addendo, ossia ribaltare i termini della addizione:

Bit 1 *richiamato* dalla cifra preced.

```
 10101 —
  1001
 ------
  1100
```

E' interessante notare che il bit *1 riportato* alla cifra seguente, nell'operazione di addizione, viene, al contrario, *richiamato* dalla stessa cifra nella sottrazione. Esaminando il risultato ottenuto si possono stabilire le seguenti regole:

a) **1** *meno* **1** *è uguale a* **0**

b) **0** *meno* **0** *è uguale a* **0**

c) **1** *meno* **0** *è uguale a* **1**

d) **0** *meno* **1** *è uguale a* **1**, *col richiamo di* **1** *dalla cifra successiva.*

Quasi sempre il *richiamo* del bit *1* avviene in fasi successive, come nell'esempio seguente, in cui si vuole eseguire la sottrazione tra 111110101 e 11111001:

$$\begin{array}{cccccccccc}
1 & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & - \\
 & 1 & 1 & 1 & 1 & 1 & 0 & 0 & 1 & \\
\hline
1 & 1 & 1 & 1 & 0 & 1 & 1 & 0 & 0 & \\
 & & & & \mathbf{1} & & & & & \\
\hline
1 & 1 & 1 & 0 & 1 & 1 & 1 & 0 & 0 & \\
 & & & \mathbf{1} & & & & & & \\
\hline
1 & 1 & 0 & 1 & 1 & 1 & 1 & 0 & 0 & \\
 & & \mathbf{1} & & & & & & & \\
\hline
1 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 0 & \\
 & \mathbf{1} & & & & & & & & \\
\hline
 & 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 &
\end{array}$$

Si può anche verificare l'esattezza del risultato convertendo in decimali i valori binari del minuendo, sottraendo e resto. Ossia:

$$111110101 = 1 \times 2^8 + 1 \times 2^7 + 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times$$

$$\times 2^2 + 1 \times 2^0 = 501$$

$$11111001 = 1 \times 2^7 + 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^1 + 1 \times 2^3 + 1 \times$$

$$\times 2^0 = 249$$

$$11111100 = 1 \times 2^7 + 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times$$
$$\times 2^2 = 252$$

L'operazione è esatta, perchè 501 — 249 = 252.

Un altro sistema usato per eseguire la sottrazione tra due numeri binari è descritto nell'esempio seguente, dove si vuole sottrarre 1101 a 11101001. Poichè i numeri devono necessariamente contenere la stessa quantità di cifre, si aggiungono quattro zeri alla sinistra del sottraendo, il quale diventa 00001101. Si fa il *complemento* di tale numero, ossia si invertono tutte le sue cifre, ottenendo così il numero 11110010. Esso si aggiunge al minuendo:

$$\begin{array}{r} 1\,1\,1\,0\,1\,0\,0\,1\,+ \\ 1\,1\,1\,1\,0\,0\,1\,0 \\ \hline \mathbf{1}\,1\,1\,0\,1\,1\,0\,1\,1 \end{array}$$

Alla somma così ottenuta si toglie la prima cifra a sinistra, segnata in neretto, per aggiungerla alla sua prima cifra a destra; ossia:

$$\begin{array}{r} 1\,1\,0\,1\,1\,0\,1\,1\,+ \\ \mathbf{1} \\ \hline 1\,1\,0\,1\,1\,1\,0\,0 \end{array}$$

Quest'ultimo numero costituisce la differenza tra 11101001 e 1101.

1-9. Moltiplicazione fra due numeri binari.

La moltiplicazione tra due numeri binari si svolge con le stesse regole osservate per la moltiplicazione di numeri decimali. Volendo, per esempio, moltiplicare tra loro 110101 e 10101 si procede nella seguente maniera:

$$\begin{array}{r} 1\,1\,0\,1\,0\,1\;\;\times \\ 1\,0\,1\,0\,1 \\ \hline 1\,1\,0\,1\,0\,1 \\ 1\,1\,0\,1\,0\,1 \\ 1\,1\,0\,1\,0\,1 \\ \hline 1\,0\,0\,0\,1\,0\,1\,1\,0\,0\,1 \end{array}$$

Si può notare che il numero delle cifre del prodotto è uguale alla somma dei numeri delle cifre dei singoli fattori.

Volendo moltiplicare un numero binario per 10, 100, 1000, ecc. basta aggiungere uno, due, tre, ecc. zeri alla sua destra. Per esempio:

1) $10011 \times 1000 = 10011000$

2) $1{,}11 \times 1000 = 1110$

1-10. **Divisione tra due numeri binari.**

La divisione tra due numeri binari si svolge con le stesse regole osservate per la divisione tra numeri decimali. Per esempio, volendo dividere 1101111001 per 1111 si procede nel modo seguente:

```
1 1 0 1 1 1 1 0 0 1    | 1 1 1 1
  1 1 1 1              |-------------
---------------        | 1 1 1 0 1 1
  1 1 0 0 1
    1 1 1 1
---------------
    1 0 1 0 1
      1 1 1 1
      -------------
        1 1 0 0 0
          1 1 1 1
      -------------
          1 0 0 1 1
            1 1 1 1
      -------------
              1 0 0
```

L'esattezza del risultato si verifica con la consueta operazione inversa, ossia:

$$(111011) \times (1111) + (100) = 1101111001$$

ESERCIZI

1 — *Convertire in binario il numero decimale* 217, *servendosi della disposizione pratica delle caselle, del metodo delle sottrazioni successive e del metodo della divisione per due.*

Soluzione. — Nella *disposizione pratica delle caselle,* indichiamo in rosso i valori decimali e in nero le cifre binarie. Si ottiene:

							217
						108	1
					54	0	1
				27	0	0	1
			13	1	0	0	1
		6	1	1	0	0	1
	3	0	1	1	0	0	1
1	1	0	1	1	0	0	1

Quindi, 217 viene rappresentato dal numero binario 11011001.

Col metodo delle sottrazioni successive si ha:

$$217 - 2^7 = 217 - 128 = 89$$
$$89 - 2^6 = 89 - 64 = 25$$
$$25 - 2^4 = 25 - 16 = 9$$
$$9 - 2^3 = 9 - 8 = 1$$
$$1 - 2^0 = 1 - 1 = 0$$

Anche con questo metodo, si ottiene che il numero binario corrispondente al valore decimale di 217 è 11011001.

Col metodo delle divisioni per due (del tutto analogo a quello relativo alla disposizione pratica delle caselle) si ha:

217	1	11011001
108	0	
54	0	
27	1	
13	1	
6	0	
3	1	
1	1	

---

2 — *Convertire in binario i numeri decimali:*

2, 4, 8, 16, 32, 64, 128, 256,

Soluzione

Valori binari	*Valori decimali*
1 0	2
1 0 0	4
1 0 0 0	8
1 0 0 0 0	16
1 0 0 0 0 0	32
1 0 0 0 0 0 0	64
1 0 0 0 0 0 0 0	128
1 0 0 0 0 0 0 0 0	256

---

3 — *Convertire in decimale il numero binario:*

1110011011

sia con l'uso dei pesi *che con la disposizione pratica delle caselle.*

Soluzione. — Il valore decimale corrispondente al numero binario:

1110011011

è dato dalla relazione seguente:

$$1 \times 2^9 + 1 \times 2^8 + 1 \times 2^7 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0 = 923$$

Anche con l'uso delle caselle si ottiene lo stesso risultato. Infatti indicando in rosso i valori decimali e in nero le cifre binarie si ha:

1	1	1	0	0	1	1	0	1	1
	2+1	1	0	0	1	1	0	1	1
		6+1	0	0	1	1	0	1	1
			14	0	1	1	0	1	1
				28	1	1	0	1	1
					56+1	1	0	1	1
						114+1	0	1	1
							230	1	1
								460+1	1
									923

---

4 — *Sommare, in una sola operazione, i numeri binari* 11011110, 1101101, 10111110. *Controllare il risultato sommando i valori decimali corrispondenti a ciascun addendo, convertendo infine la somma ottenuta in valore binario.*

Soluzione

```
 1 1 1 1 1 1
1 1 1 1 1 1 1 1        ← Riporto
    1 1 0 1 1 1 1 0 +
      1 1 0 1 1 0 1 +
    1 0 1 1 1 1 1 0
------------------------
1 0 0 0 0 0 1 0 0 1
```

Verifica del risultato

11011110 rappresenta il numero decimale 222

1101101 rappresenta il numero decimale 109

10111110 rappresenta il numero decimale 190

$222 + 109 + 190 = 521$

Il numero binario corrispondente a 521 è 1000001001, pertanto il risultato della somma è esatto.

---

5 — *Stabilire, senza eseguire conversioni, quale dei due numeri binari qui riportati, risulta maggiore*:

1110101, 1110110

Soluzione

$1110110 > 1110101$

---

6 — *Qual'è il più grande numero binario di nove cifre?*

Soluzione

111111111

---

7 — *Qual'è il più piccolo numero binario di sette cifre?*

Soluzione

1000000

---

8 — *Qual'è il più grande numero binario di sei cifre contenente due bit 1?*

Soluzione

110000

9 — *Qual'è il più piccolo numero binario di otto cifre contenente quattro bit 0?*

Soluzione

10000111

---

10 — *Eseguire le sottrazioni sotto indicate, con i due metodi esaminati, verificando l'esattezza dei risultati con la conversione in valori decimali dei rispettivi numeri binari.*

a) 1110101 — 1011111

b) 100010 — 10111

Soluzione

$$a)\qquad \begin{array}{r} 1\,1\,1\,0\,1\,0\,1\; - \\ 1\,0\,1\,1\,1\,1\,1\; \\ \hline 1\,0\,1\,1\,0\; \end{array}$$

Col metodo della complementazione si somma al minuendo il complemento del sottraendo. Il complemento di 1011111 è 0100000; perciò:

$$\begin{array}{r} \mathbf{1}\; \\ 1\,1\,1\,0\,1\,0\,1\; + \\ 0\,1\,0\,0\,0\,0\,0\; \\ \hline 1\,0\,0\,1\,0\,1\,0\,1\; \\ 0\,0\,1\,0\,1\,0\,1\; + \\ \mathbf{1}\; \\ \hline 1\,0\,1\,1\,0\; \end{array}$$

Verifica

1110101 rappresenta il numero decimale 117;

1011111 rappresenta il numero decimale 95;

10110 rappresenta il numero decimale 22.

Il risultato della sottrazione è esatto perchè 117 — 95 = 22.

(valori decimali corrispondenti)

$$b)\qquad \begin{array}{r} 1\,0\,0\,0\,1\,0\; - \\ 1\,0\,1\,1\,1\; \\ \hline 1\,0\,1\,1\; \end{array} \qquad\qquad \begin{array}{r} 34\; - \\ 23\; \\ \hline 11\; \end{array}$$

Il complemento di 10111 è 01000; pertanto:

$$\begin{array}{r}
1\ 0\ 0\ 0\ 1\ 0\ + \\
0\ 0\ 1\ 0\ 0\ 0 \\
\hline
1\ 0\ 1\ 0\ 1\ 0 \\
1\ 0\ 1\ 0\ + \\
1 \\
\hline
1\ 0\ 1\ 1
\end{array}$$

Il risultato della sottrazione è esatto.

---

11 — *Eseguire le seguenti moltiplicazioni binarie:*

a) 1110111001 × 11000

b) 10000 × 10101

c) 10,0111 × 11,101

d) 101,011 × 100000

Soluzione

a) 1110111001 × 11000 = 101100101011000

b) 10000 × 10101 = 101010000

c) 10,0111 × 11,101 = 1000,1101011

d) 101,011 × 100000 = 10101100

---

12 — *Eseguire le seguenti divisioni binarie, verificando l'esattezza del risultato sia con i valori binari che con i corrispondenti valori decimali:*

a) 111011 : 101

b) 11,1001 : 1,1

c) 1,101 : 1,001

d) 11,01 : 1010,1

Soluzione

a) 111011 : 101 = 1011 col resto di 100.

Il risultato è esatto perchè:

101 × 1011 + 100 = 111011.

Operando con i rispettivi valori decimali abbiamo: 59 : 5 = 11 col resto di 4; ciò è anche esatto perchè:

$$5 \times 11 + 4 = 59 .$$

b) 11,1001 : 1,1 = 10,011 col resto di zero.

Operando subito con i rispettivi valori decimali, abbiamo:

$$\frac{57}{16} : \frac{3}{2} = \frac{19}{8}$$

In tutt'e due i casi il risultato è esatto: infatti: 10,011 × 1,1 = 11,1001, così pure:

$$\frac{19}{8} \times \frac{3}{2} = \frac{57}{16}$$

c) 1,101 : 1,001 = 1,011 col resto di 101.

Operando con i rispettivi valori decimali abbiamo:

$$\frac{13}{8} : \frac{9}{8} = \frac{11}{8} \text{ col resto di } \frac{5}{64} .$$

In ogni caso l'operazione è esatta; infatti: 1,001 × 1,011 + 0,000101 = = 1,101, così pure:

$$\frac{11}{8} \times \frac{9}{8} + \frac{5}{64} = \frac{104}{64} = \frac{13}{8}$$

d) 11,01 : 1010,1 = 0,01 col resto 1010.

Operando con i rispettivi valori decimali abbiamo:

$$\frac{13}{4} : \frac{21}{2} = \frac{1}{4} \text{ col resto di } \frac{5}{8} .$$

In ogni caso l'operazione è esatta; infatti: 1010,1 × 0,01 + 0,101 = 11,01, così pure:

$$\frac{21}{2} \times \frac{1}{4} + \frac{5}{8} = \frac{26}{8} = \frac{13}{14}$$

<table>
<tr><td colspan="2">SISTEMI DI NUMERAZIONE PONDERALI O POSIZIONALI</td></tr>
<tr><td colspan="2">Pesi: sono potenze aventi la base uguale a quella del sistema di numerazione cui appartengono. I pesi del sistema decimale sono potenze in base 10; quelli del sistema binario potenze in base 2. I pesi determinano in un numero la posizione delle sue rispettive cifre.</td></tr>
<tr><td colspan="2">Sistema di numerazione binario: si avvale di due simboli; 1 e 0, denominati bit.</td></tr>
<tr><td rowspan="4">Operazioni tra numeri binari</td><td>Regole della somma: $0 + 0 = 0$
$1 + 0 = 1$
$0 + 1 = 1$
$1 + 1 = 1$ col riporto di una alla cifra successiva</td></tr>
<tr><td>Regole della sottrazione: $0 - 0 = 0$
$1 - 0 = 1$
$0 - 1 = 1$ col richiamo di 1 dalla cifra successiva
$1 - 1 = 0$</td></tr>
<tr><td>Regole della moltiplicazione: valgono le stesse regole osservate per la moltiplicazione tra numeri decimali.</td></tr>
<tr><td>Regole della divisione: valgono le stesse regole osservate per la divisione tra numeri decimali.</td></tr>
</table>

CAPITOLO II

ALGEBRA DI BOOLE

Nel secolo scorso il matematico e filosofo irlandese George Boole (1815-1864), allo scopo di procurarsi un simbolismo che gli consentisse di trattare in termini analitici le proposizioni di un discorso, gettò le basi di un'*algebra* detta *proposizionale* o *binaria*, in quanto ammetteva soltanto due soluzioni. Quella che per Boole doveva essere l'idea di un calcolo astratto, di cui certamente egli stesso non poteva valutarne la portata, risultò essere una delle più grandi conquiste della tecnica moderna. Ciò ad opera di alcuni studiosi, come l'americano Claude Shannon e i giapponesi Nakasima e Hanzawa, che prima dell'ultimo conflitto mondiale pensarono di applicare la magistrale intuizione di Boole ai circuiti di commutazione.

2-1. Valori costanti; variabili.

I valori costanti nell'algebra di Boole sono rappresentati dai simboli **1** e **0**. Con tali simboli si indicano *sistemi* o talune *situazioni* che ammettono due sole *posizioni* o *stati* (vedi esempi tab. II).

TABELLA II — *Esempi di situazioni che ammettono solo due stati.*

1	0
Si	No
Tutto	Niente
Contatto chiuso	Contatto aperto
Luce	Buio

Le variabili binarie, che naturalmente possono assumere soltanto i due valori **1** e **0**, vengono solitamente indicate con lettere maiuscole A, B, C, ... mentre le funzioni di tali variabili si indicano con le lettere x, y, z ...

OPERAZIONI BOOLEANE

2-2. Operazione NOT o inversione logica (1).

L'operazione *NOT* si può praticare ad un valore costante, ad una variabile o ad un'intera espressione, ponendo su di esse un semplice trattino.

Ad esempio:

l'inverso di A è $\overline{A}$

l'inverso di 1 è $\overline{1}$

l'inverso di $1 + A$ è $\overline{1 + A}$

Una variabile invertita è definita in *forma inversa* o *negata* o *falsa* mentre quando non è invertita si dice che è in *forma vera* o *diretta*. Ecco perchè la scritta $\overline{A}$ si pronunzia: A *negato*, o A *falso*, o *non* A. Le grandezze A e $\overline{A}$ sono anche definite *complementari*; pertanto A è il complemento di $\overline{A}$ e viceversa.

Poichè il sistema binario dispone dei soli valori 1 e 0, è ovvio che

l'inverso di **1** è **0** e

l'inverso di **0** è **1**

Ciò viene sintetizzato dalle relazioni:

$$\boxed{\overline{1} = 0} \quad \text{e} \quad \boxed{\overline{0} = 1}$$

Si può enunciare che:

l'inverso di uno stato equivale all'altro stato.

---

(1) Si definisce operazione NOT o inversione logica l'operazione mediante la quale si determina lo *stato inverso* di una data grandezza.

2-3. Teorema della doppia inversione.

$$\boxed{\overline{\overline{A}} = A}$$

Una variabile invertita due volte riprende il suo valore primitivo.

Ciò è dimostrabile se si prende in esame uno dei due valori costanti su cui è praticata l'operazione d'inversione, per esempio:

$$\overline{1} = 0$$

Invertendo ambo i membri, si ha:

$$\overline{\overline{1}} = \overline{0}; \quad \text{ma} \quad \overline{0} = 1, \quad \text{perciò:}$$

$$\overline{\overline{1}} = 1$$

2-4. Blocco logico INVERSO.

Il blocco logico *INVERSO* è un circuito capace di realizzare l'operazione di *INVERSIONE*. Il segno grafico usato per indicare tale blocco, è riportato nella figura 2.1.

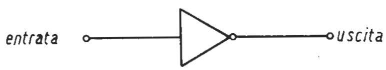


Fig. 2.1 - Segno grafico rappresentante il blocco logico INVERSO.

Esso ha una sola entrata e una sola uscita. E' ovvio che all'uscita si trova l'inverso di ciò che figura all'entrata e viceversa.

2-5. Costituzione del blocco INVERSO.

Il blocco *INVERSO* può essere costituito da un transistore i cui elettrodi *b* e *c* sono rispettivamente sottoposti ai potenziali di *0* e *1*, come nella figura 2.2.

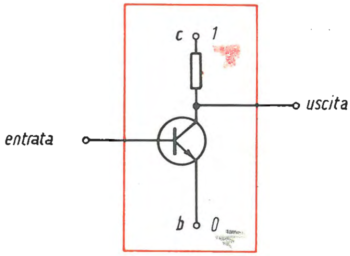


Fig. 2.2 - Circuito NOT a transistore.

Se l'entrata è a stato *1* il transistore *conduce*, ossia lascia passare corrente da *c* verso *b*. Pertanto l'uscita è allo stesso potenziale di *b*, ossia a *stato 0*.

Viceversa, se l'entrata è a stato *0*, il transistore è *inibito* ossia non lascia passare corrente da *c* verso *b*. Sicchè l'uscita è allo stesso potenziale di *c*, ossia a stato *1*. In sostanza, il transistore si comporta esattamente come un interruttore, che lascia o meno passare la corrente da *b* verso *c*, determinando, nei due casi, gli stati rispettivamente complementari, all'uscita del blocco logico. Ciò è chiaramente illustrato nella figura 2.3 *a* e *b*, dove con *1* viene indicato il contatto chiuso, e con *0* lo stesso contatto aperto.

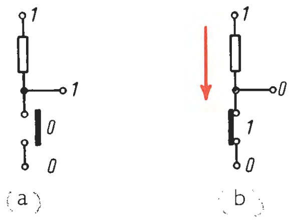


Fig. 2.3 - Interpretazione circuitale di un invertitore.

2-6. Operazione AND o prodotto logico.

Consideriamo la frase:

Mario vincerà la gara **se** *salterà il fosso* **e** *colpirà il bersaglio*; essa sta a significare che l'azione risultante di *vincere la gara* si realizza in un solo caso: quando cioè si verificano contemporaneamente le altre due azioni: quella di *saltare il fosso* e quella di *colpire il bersaglio*. In qualsiasi altro caso l'azione risultante non si realizza. Possiamo sintetizzare la frase scrivendo:

vincere la gara = saltare il fosso e colpire il bersaglio (1).

Se ora indichiamo con *1* le azioni che si realizzano e con *0* quelle che non si realizzano, possiamo ancora scrivere:

$$1 = 1 \text{ e } 1$$
$$0 = 0 \text{ e } 1$$
$$0 = 1 \text{ e } 0$$
$$0 = 0 \text{ e } 0$$

Se al posto della congiunzione *e* (*AND* in inglese) mettiamo il segno (·), otteniamo le seguenti relazioni:

$$\boxed{\begin{array}{ll} \text{I)} & 1 \cdot 1 = 1 \\ \text{II)} & 0 \cdot 1 = 0 \\ \text{III)} & 1 \cdot 0 = 0 \\ \text{IV)} & 0 \cdot 0 = 0 \end{array}}$$

che rappresentano i quattro postulati dell'operazione *AND* (prodotto logico).

Anche se tali postulati si identificano con quelli dell'algebra classica è chiaro che il segno (·) fa solo da connettivo tra le costanti.

L'operazione *AND* si estende ad un numero illimitato di costanti. Per esempio:

$$0 \cdot 0 \cdot 0 \cdot 0 \cdot 0 = 0$$
$$0 \cdot 1 \cdot 1 \cdot 1 \cdot 1 = 0$$
$$1 \cdot 1 \cdot 1 \cdot 1 \cdot 1 = 1$$

Si può così enunciare che:

l'operazione **AND**, *fatta tra due o più costanti, ha valore* **1** *quando tutte le costanti hanno valore* **1**; *ha valore* **0** *in tutti gli altri casi.*

---

(1) Il segno = significa in questo caso *equivalenza*.

Detta operazione è verificabile nella pratica applicazione di più contatti, in serie tra loro, attraverso i quali si alimenta, ad esempio, una lampadina X (fig. 2.4 *a*, *b*, *c*).

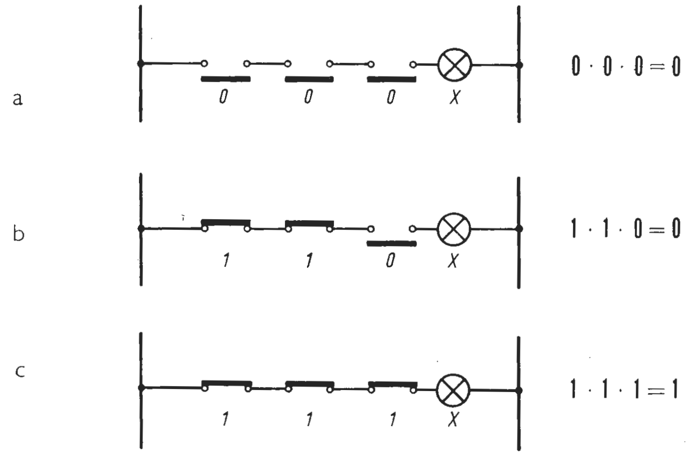


Fig. 2.4 - Interpretazione circuitale dell'operazione AND.

Attribuendo valore *1* a *lampadina accesa* e *contatto chiuso*, e valore *0* a *lampadina spenta* e *contatto aperto*, si può notare che la lampadina si accende solo nel caso *c* della figura 2.4.

2-7. Blocco logico AND.

Il blocco logico *AND* è un circuito capace di realizzare l'operazione *AND*. Il segno grafico usato per indicare tale blocco è riportato nella figura 2.5.

Esso ha un numero illimitato di entrate, ma una sola uscita.

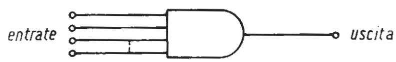


Fig. 2.5 - Segno grafico rappresentante il blocco logico AND.

2-8. Costituzione del blocco AND.

Il blocco *AND* può essere costituito da tanti diodi quante sono le entrate, disposti in modo da lasciar passare la corrente soltanto nel senso che va dal morsetto *A*, tenuto sempre a stato *1*, alle stesse entrate (figura 2.6, *a*, *b*, *c*).

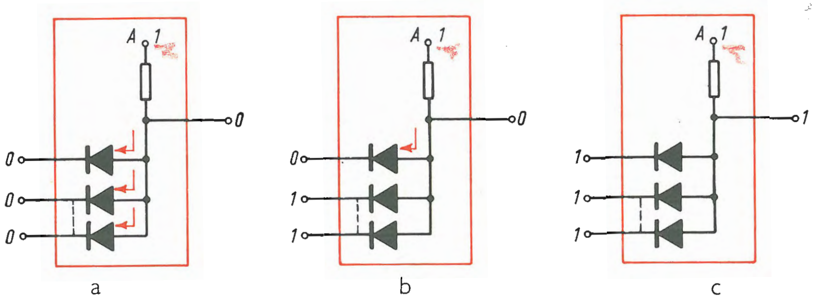


Fig. 2.6 - Circuiti AND a diodi.

Analizzando i circuiti riportati nelle suddette figure si rileva quanto segue:

fig. 2.6 a: le entrate sono tutte a stato *0*; i diodi sono attraversati dalla corrente nel senso delle frecce. Pertanto l'uscita è allo stesso potenziale delle entrate, ossia a stato *0*;

fig. 2.6 b: la corrente passa soltanto attraverso il diodo corrispondente all'entrata superiore. Pertanto anche in questo caso l'uscita è a stato *0*;

fig. 2.6 c: essendo tutti i punti a stato *1* non circola alcuna corrente. Pertanto anche l'uscita è a stato *1*.

2-9. Operazione OR o somma logica.

Consideriamo nuovamente la frase riportata nel paragrafo 2.6:

Mario vincerà la gara **se** *salterà il fosso* **e** *colpirà il bersaglio*.

Sostituendo in essa, alla congiunzione **e** la congiunzione **o** (*OR* in inglese), ossia scrivendo:

Mario vincerà la gara **se** *salterà il fosso* **o** *colpirà il bersaglio*, si avverte subito che la stessa frase acquista un significato diverso. Infatti, per realizzare l'azione risultante di vincere la gara non è più necessario realizzare contemporaneamente le altre due, ma una sola di esse.

Pertanto, ragionando come in precedenza, si può scrivere:

$$1 = 1 \quad o \quad 1$$

$$1 = 0 \quad o \quad 1$$

$$1 = 1 \quad o \quad 0$$

$$0 = 0 \quad o \quad 0$$

Se al posto della disgiunzione *o* mettiamo il segno $(+)$, otteniamo le seguenti relazioni:

$$\begin{array}{ll} \text{V)} & 1 + 1 = 1 \\ \text{VI)} & 0 + 1 = 1 \\ \text{VII)} & 1 + 0 = 1 \\ \text{VIII)} & 0 + 0 = 0 \end{array}$$

che rappresentano i postulati dell'operazione *OR*.

Il primo di essi dice chiaramente che il segno $(+)$ non significa somma, bensì legame delle costanti.

Anche l'operazione *OR* si estende ad un numero illimitato di costanti. Ad esempio:

$$0 + 0 + 0 + 0 + 0 = 0$$

$$0 + 0 + 0 + 0 + 1 = 1$$

$$1 + 1 + 1 + 1 + 1 = 1$$

Si può così enunciare che:

l'operazione **OR**, *fatta tra due o più costanti, ha valore* **0** *quando tutte le costanti hanno valore* **0**; *ha valore* **1** *in tutti gli altri casi.*

La suddetta operazione è verificabile nella pratica applicazione di più contatti in parallelo tra loro, attraverso i quali si alimenta, ad esempio, una lampadina X (fig. 2.7 *a*, *b*, *c*).

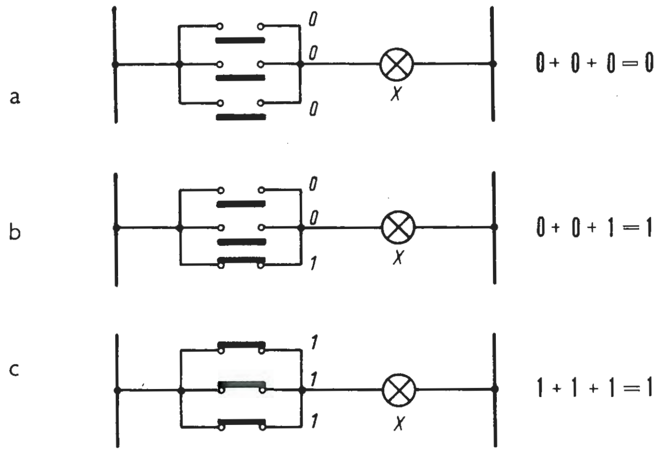


Fig. 2.7 - Interpretazione circuitale dell'operazione OR.

E' facile constatare che la lampadina rimane spenta solo nel caso *a*.

2-10. Blocco logico OR.

Il blocco logico *OR* è un circuito capace di realizzare l'operazione *OR*. Il simbolo grafico usato per indicare tale blocco, è riportato nella figura 2.8.

Esso ha un numero illimitato di entrate, ma una sola uscita.

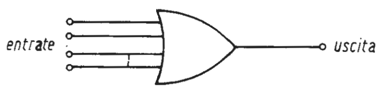


Fig. 2.8 - Segno grafico rappresentante il blocco logico OR.

2-11. Costituzione del blocco OR.

Il blocco *OR* può essere costituito da tanti diodi quante sono le entrate (fig. 2.9 *a*, *b*, *c*), disposti in modo da lasciar passare la corrente soltanto nel senso che va dalle entrate al morsetto *A*, tenuto costantemente a stato *0*.

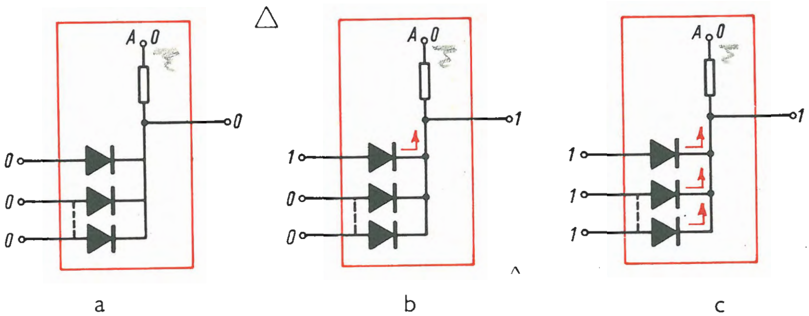


Fig. 2.9 - Circuiti OR a diodi.

Analizzando le tre figure si rileva quanto segue:

fig. 2.9 a: le entrate sono tutte a stato *0* ossia, non circola alcuna corrente. Pertanto anche l'uscita è a stato *0*;

fig. 2.9 b: la corrente passa soltanto attraverso il diodo corrispondente all'entrata superiore. Pertanto l'uscita è allo stesso potenziale di questa entrata, ossia a stato *1*;

fig. 2.9 c: le entrate sono tutte a stato *1*; i diodi sono tutti attraversati dalla corrente nel senso delle frecce. Pertanto l'uscita è allo stesso potenziale delle entrate, ossia a stato *1*.

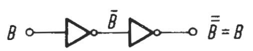
ESERCIZI

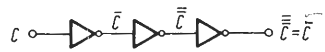
1 — *Realizzare i circuiti a blocchi logici capaci di eseguire le seguenti operazioni d'inversione:*

$$B \quad \text{e} \quad \bar{C}$$

Soluzione

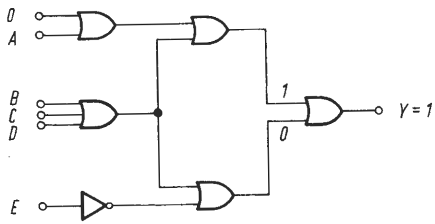
Detti circuiti sono rispettivamente indicati dalle figure qui riportate:





---

2 — *Determinare il valore delle entrate nel seguente circuito a blocchi logici:*

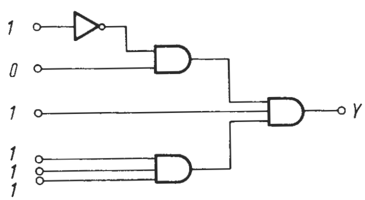


Soluzione

$A = 1$; $B = 0$; $C = 0$; $D = 0$; $E = 1$.

---

3 — *Trovare il valore dell'uscita Y nel seguente circuito a blocchi logici:*

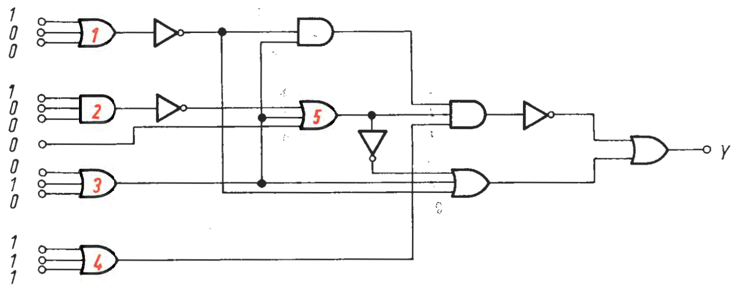


Soluzione

$$Y = 0.$$

---

4 — a) *Determinare il valore Y all'uscita del seguente circuito:*



b) *Indicare in quale blocco logico, tra quelli numerati, si trova l'unica grandezza d'entrata che invertita è capace di modificare lo stato all'uscita Y.*

Soluzione

a) $Y = 1$.

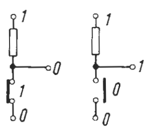
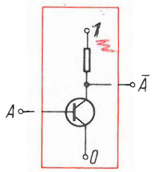
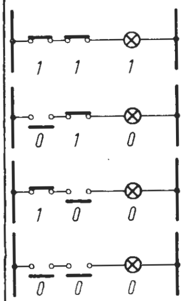
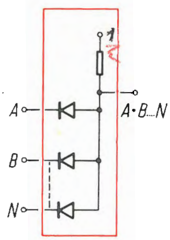
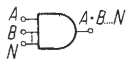
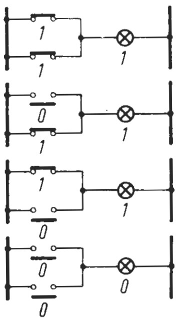
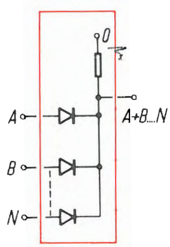
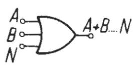
b) Per modificare lo stato di Y basta invertire l'entrata a stato 1 del blocco logico 1.

ALGEBRA DI BOOLE

Valori costanti: sono 1 e 0, essendo l'algebra di Boole un'algebra binaria.

Variabili: si indicano solitamente con lettere maiuscole, *A*, *B*, *C*, ...

Funzioni: si indicano solitamente con *X*, *Y*, *Z*.

		Definizioni	Postulati	Interpretazione circuitale	Costituzione blocco logico	Segno grafico
OPERAZIONI BOOLEANE	**INVERSIONE**	**L'operazione di INVERSIONE** si pratica ponendo un trattino sulle grandezze da invertire. $\bar{A}$ è l'inverso di *A*.	$\bar{1} = 0$ $\bar{0} = 1$			
	AND	**L'operazione AND,** fatta tra due o più grandezze, ha valore *1* quando tutte le grandezze hanno valore *1*; in tutti gli altri casi ha valore *0*.	e $1 \cdot 1 = 1$ $0 \cdot 1 = 0$ $1 \cdot 0 = 0$ $0 \cdot 0 = 0$			
	OR	**L'operazione OR,** fatta tra due o più grandezze, ha valore *0* quando tutte le grandezze hanno valore *0*; in tutti gli altri casi ha valore *1*.	o $1 + 1 = 1$ $0 + 1 = 1$ $1 + 0 = 1$ $0 + 0 = 0$			

CAPITOLO III

ESPRESSIONI BOOLEANE - TEOREMI PRINCIPALI

3-1. **Espressioni booleane.**

Le espressioni booleane sono formate da una o più operazioni (*AND*, *OR*, *INVERSIONE*), applicate indifferentemente a delle variabili o a delle costanti.

Ad esempio:

$$A + 1 + \overline{0} \cdot \overline{B} \cdot \overline{1} + \overline{C}$$

è un'espressione composta da:

due operazioni AND,
tre operazioni OR,
quattro operazioni d'INVERSIONE.

Le operazioni che formano un'espressione si svolgono mantenendo il seguente ordine di precedenza: *INVERSIONE*, *AND*, *OR*.

Esempi:

a) $$1 \cdot 0 + A + 0 + 0 + 1 \cdot 1 =$$
$$= 0 + A + 0 + 0 + 1 = A + 1$$

b) $$\overline{1} + \overline{0} \cdot 1 + 0 \cdot \overline{0} \cdot \overline{1} + B =$$
$$= 0 + 1 \cdot 1 + 0 \cdot 1 \cdot 0 + B =$$
$$= 0 + 1 + 0 + B = 1 + B$$

Nelle espressioni booleane si possono usare le parentesi come nell'algebra classica, eliminando nell'ordine le *tonde*, le *quadre* e le *graffe*.

Esempio:

$$1 + \{0 \cdot [1 \cdot (\bar{1} + 0 \cdot \bar{1} + 0)]\} =$$
$$= 1 + \{0 \cdot [1 (0 + 0 \cdot 0 + 0)]\} =$$
$$= 1 + \{0 \cdot [1 \cdot 0]\} = 1 + \{0 \cdot 0\} = 1 + 0 = 1$$

3-2. Teoremi con una sola variabile.

Consideriamo nuovamente i postulati, esaminati nel precedente capitolo, relativi alle operazioni *AND* e *OR*:

I)	$1 \cdot 1 = 1$	V)	$1 + 1 = 1$
II)	$0 \cdot 1 = 0$	VI)	$0 + 1 = 1$
III)	$1 \cdot 0 = 0$	VII)	$1 + 0 = 1$
IV)	$0 \cdot 0 = 0$	VIII)	$0 + 0 = 0$

Se facciamo assumere ad una qualsiasi variabile, per esempio A, i valori *0* e *1* che essa può prendere, sostituendola di volta in volta ai corrispondenti valori costanti di tali postulati, otteniamo alcuni importanti teoremi.

I Teorema.

$$\boxed{A \cdot A = A} \quad (^1)$$

Ciò si verifica, sostituendo A nel I e IV postulato. Infatti, essendo:

$$\mathbf{1} \cdot 1 = 1 \quad \text{e}$$
$$\mathbf{0} \cdot 0 = 0 \quad \text{sarà pure:}$$
$$A \cdot A = A$$

Ovviamente si verifica anche la relazione: $\bar{A} \cdot \bar{A} = \bar{A}$.

---

(1) Nell'operazione *AND* è possibile sopprimere il segno $(\cdot)$, pertanto il prodotto $A \cdot A$ si può indicare con AA.

Il teorema trova una logica spiegazione nella realizzazione pratica di un circuito *AND* a contatti, come quello della figura 3.1, in cui si può benissimo eliminare uno dei due contatti A, senza alterare la funzione della lampada L, il che vuol dire che A equivale all'*AND* $A \cdot A$. Il teorema è estensibile a un numero illimitato di variabili; ossia $A \cdot A \cdot A \cdot \ldots A = A$. Si può quindi affermare che *ogni variabile moltiplicata per se stessa è uguale a se stessa.*

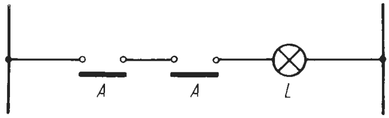


Fig. 3.1 - Circuito a contatti relativo al prodotto logico $A \cdot A$.

II Teorema.

$$\boxed{A \cdot \bar{A} = 0}$$

Ciò si verifica, sostituendo A nel II e III postulato. Infatti, nei suddetti postulati, che qui riportiamo:

$$\mathbf{1} \cdot 0 = 0 \quad \text{e}$$

$$\mathbf{0} \cdot 1 = 0\,,$$

il prodotto è sempre uguale a zero, per qualsiasi valore di A. L'interpretazione circuitale di questo teorema è riportata nella figura 3.2 nella quale il contatto chiuso viene indicato con la variabile invertita $\bar{A}$, avendo indicato con la stessa variabile, in forma vera, il contatto aperto. E' il caso di dire che tale indicazione, sarà sempre rispettata, nel corso del presente volume. Se con *1* si indica la lampada accesa e con *0* la stessa lampada spenta, è facile comprendere che nel circuito in esame la suddetta lampada assumerà sempre il valore *0*, anche se viene operata una commutazione nei contatti, in quanto accade che mentre A si chiude, $\bar{A}$ si apre. Quindi, effettivamente, l'*AND* $A \cdot \bar{A}$ è costantemente nullo; o meglio: *il prodotto tra una qualsiasi variabile e il suo complemento è uguale a* 0.

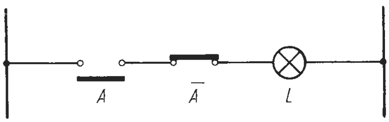


Fig. 3.2 - Circuito a contatti relativo al prodotto logico $A \cdot \bar{A}$.

III Teorema.

$$\boxed{A \cdot 0 = 0}$$

Ciò si verifica, sostituendo A nei postulati III e IV, che riportiamo qui di seguito:

$$\mathbf{1} \cdot 0 = 0$$

$$\mathbf{0} \cdot 0 = 0$$

Infatti, per qualsiasi valore di A, il prodotto è sempre uguale a zero. Il teorema si spiega con molta facilità osservando il circuito della figura 3.3 nel quale, essendo *0* un contatto costantemente aperto, la lampada non potrà mai accendersi, ossia, il suo *stato* sarà sempre *0*. In questo circuito la presenza di A non ha quindi alcun significato.

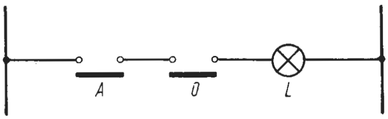


Fig. 3.3 - Circuito a contatti relativo al prodotto logico $A \cdot 0$.

IV Teorema.

$$\boxed{A \cdot 1 = A}$$

Ciò si verifica sostituendo A nel I e II postulato. Infatti, essendo questi:

$$\mathbf{1} \cdot 1 = 1 \quad \text{e}$$

$$\mathbf{0} \cdot 1 = 0\,,$$

risulta evidente che, per qualsiasi valore di A, il prodotto è sempre uguale alla stessa variabile. Ovviamente, si verifica anche la relazione $\bar{A} \cdot 1 = \bar{A}$. Il circuito relativo a questo teorema è riportato nella figura 3.4, dove si può comprendere come gli *stati* della lampada L dipendano esclusivamente dal contatto A, rimanendo costantemente chiuso il contatto 1. In definitiva si scopre che in un circuito *AND* un contatto sempre chiuso lascia inalterate le cose, risultando così come un tratto unico del circuito stesso.

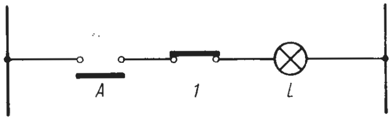


Fig. 3.4 - Circuito a contatti relativo al prodotto logico $A \cdot 1$.

V Teorema.

$$\boxed{A + A = A}$$

Ciò si verifica sostituendo A nel V e VIII postulato. Infatti, essendo:

$$1 + 1 = 1 \qquad \text{e}$$

$$0 + 0 = 0\,, \qquad \text{sarà pure:}$$

$$A + A = A$$

Nel circuito della figura 3.5, relativo al teorema in esame, si può notare come uno dei due contatti A sia superfluo, in quanto la lampada può essere alimentata attraverso l'altro contatto. Il teorema trova così una spiegazione logica molto convincente. D'altra parte si può ottenere la stessa spiegazione considerando che l'*OR* $A + A$, significa *A oppure A*, per cui non vi sono alternative nel risultato dell'operazione. Quindi possiamo affermare che *ogni variabile sommata a se stessa è uguale a se stessa.*

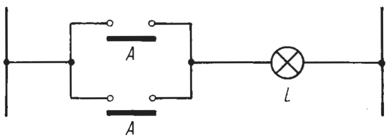


Fig. 3.5 - Circuito a contatti relativo alla somma logica $A + A$.

VI Teorema.

$$\boxed{A + \bar{A} = 1}$$

Ciò si verifica sostituendo A nel VI e VII postulato. Infatti, essendo questi:

$$\mathbf{1} + 0 = 1 \quad \text{e}$$
$$\mathbf{0} + 1 = 1\,,$$

si può constatare che in ogni caso la somma è uguale a *1*. La verifica del teorema risulta molto agevolata dal circuito relativo, riportato nella figura 3.6, in cui la lampada L rimane sempre accesa, anche quando i contatti si dovessero invertire, perchè uno di essi resta sempre chiuso. Se lo stato della lampada vale quindi *1*, in ogni caso, vuol dire che anche l'*OR* $A + A$ è uguale a 1. Possiamo affermare così, che *la somma tra una qualsiasi variabile e il suo complemento è uguale a* 1.

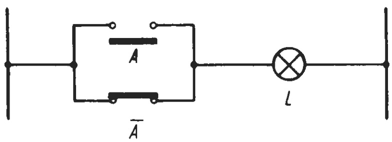


Fig. 3.6 - Circuito a contatti relativo alla somma logica $A + \bar{A}$.

VII Teorema.

$$\boxed{A + 0 = A}$$

Ciò si verifica sostituendo A nel VII e VIII postulato. Infatti, essendo questi:

$$\mathbf{1} + 0 = 1 \quad \text{e}$$
$$\mathbf{0} + 0 = 0\,,$$

si può notare che per qualsiasi valore di A la somma è sempre uguale ad A. Il teorema è facilmente verificabile nel circuito, ad esso relativo, della figura 3.7, nel quale risulta evidente come il contatto *0*, essendo costantemente aperto, non abbia alcun significato; ossia lo *stato* di L dipende esclusivamente da A.

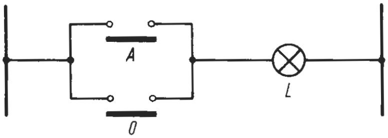


Fig. 3.7 - Circuito a contatti relativo alla somma logica $A + 0$.

VIII Teorema.

$$\boxed{A + 1 = 1}$$

Ciò si verifica sostituendo A nel V e VI postulato. Infatti, essendo questi:

$$\mathbf{1} + 1 = 1 \quad \text{e}$$

$$\mathbf{0} + 1 = 1\,,$$

si rileva che, per qualsiasi valore di A, la somma è sempre uguale a *1*.

Il teorema trova una efficace chiarificazione osservando il circuito ad esso relativo, riportato nella figura 3.8, nel quale si nota che la presenza di A in tale circuito non ha alcun significato, rimanendo la lampada sempre accesa, tramite il contatto *1*, constantemente chiuso.

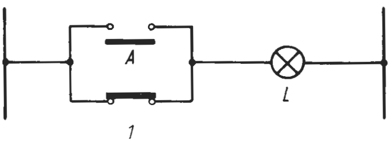


Fig. 3.8 - Circuito a contatti relativo alla somma logica $A + 1$.

3-3. Teoremi con due o più variabili.

I Teorema.

$$\boxed{A + AB = A}$$

Infatti, mettendo in evidenza A, si ottiene:

$$A + AB = A(1 + B) = A \cdot 1 = A$$

II Teorema.

$$\boxed{A(A + B) = A}$$

Infatti, svolgendo il prodotto, si ottiene:

$$A(A + B) = A \cdot A + AB = A + AB = A$$

III Teorema.

$$\boxed{A + \bar{A}B = A + B}$$

Infatti, sostituendo ad A la somma $A + AB$, otteniamo:

$$A + \bar{A}B = A + AB + \bar{A}B = A + B(A + \bar{A}) = A + B \cdot 1 = A + B$$

Allo stesso modo possiamo dimostrare queste altre soluzioni:

$$\boxed{A + \bar{A}\bar{B} = A + \bar{B}} \quad \boxed{\bar{A} + AB = \bar{A} + B} \quad \boxed{\bar{A} + A\bar{B} = \bar{A} + \bar{B}}$$

IV Teorema.

$$\boxed{AB + A\bar{B} = A}$$

Infatti: $AB + A\bar{B} = A(B + \bar{B}) = A \cdot 1 = A$.

Questo teorema ci indica che se due termini di un'espressione differiscono di una variabile, nel senso che essa si trova in un termine in forma vera e nell'altro in forma inversa, la variabile può essere soppressa. Lo stesso teorema è valido per qualsiasi numero di variabili contenuto nei due termini. Così, per esempio, la somma dei termini:

$$A\,\bar{B}\,\boxed{C}\,D \quad \text{e} \quad A\,\bar{B}\,\boxed{\bar{C}}\,D\,,$$

differenti della sola variabile C, è:

$$A\,\overline{B}\,\mathbf{C}\,D + A\,\overline{B}\,\overline{\mathbf{C}}\,D = A\,\overline{B}\,D\,(\mathbf{C} + \overline{\mathbf{C}}) = A\,\overline{B}\,D$$

V Teorema.

$$\boxed{(A + B)\,(A + C) = A + BC}$$

Infatti, svolgendo i prodotti indicati, abbiamo:

$$(A + B)\,(A + C) = AA + AC + AB + BC = A + AC + AB +$$
$$+ BC = A\,(1 + C + B) + BC = A + BC\,,\ \text{essendo:}$$
$$1 + C + B = 1.$$

VI Teorema.

$$\boxed{AB + \overline{A}C + BC = AB + \overline{A}C}$$

Infatti, ricordando che $A + \overline{A} = 1$, possiamo scrivere:

$$AB + \overline{A}C + BC\,(A + \overline{A}) =$$
$$= AB + \overline{A}C + ABC + \overline{A}BC =$$
$$= AB\,(1 + C) + \overline{A}C\,(1 + B) = AB + \overline{A}C\,.$$

VII Teorema.

$$\boxed{(A + B)\,(\overline{A} + C)\,(B + C) = AC + \overline{A}B}$$

Infatti, svolgendo i prodotti indicati, abbiamo:

$$(A + B)\,(\overline{A} + C)\,(B + C) = (A\overline{A} + AC + \overline{A}B + BC)\,(B + C) =$$
$$= 0 + ABC + \overline{A}BB + BBC + ACC + \overline{A}BC + BCC =$$
$$= ABC + \overline{A}B + BC + AC + \overline{A}BC + BC =$$

$$= ABC + \bar{A}B + BC + AC + \bar{A}BC =$$

$$= AC(1 + B) + \bar{A}B(1 + C) + BC = AC + \bar{A}B + BC =$$

$= AC + \bar{A}B$, in base al VI teorema.

VIII Teorema.

$$\boxed{(A + B)(\bar{A} + C) = AC + \bar{A}B}$$

Infatti:

$$(A + B)(\bar{A} + C) = A\bar{A} + AC + \bar{A}B + BC =$$

$$= AC + \bar{A}B + BC\,;$$

moltiplicando il termine BC per $(A + \bar{A})$ l'espressione rimane inalterata, essendo $A + \bar{A} = 1$; perciò abbiamo:

$$AC + \bar{A}B + BC = AC + \bar{A}B + BC(A + \bar{A}) =$$

$$= AC + \bar{A}B + ABC + \bar{A}BC = \bar{A}B(1 + C) + AC(1 + B) =$$

$$= \bar{A}B + AC\,.$$

3-4. Teorema di DE MORGAN [1].

Il teorema di De Morgan viene espresso nelle due forme seguenti:

1) $\boxed{\overline{AB} = \bar{A} + \bar{B}}$

2) $\boxed{\overline{A + B} = \bar{A}\,\bar{B}}$

---

[1] Augustus DE MORGAN (1806-1871), matematico inglese, contemporaneo di Boole.

In base alla prima uguaglianza, AB è l'inverso di $\bar{A} + \bar{B}$, pertanto, applicando i teoremi esaminati in precedenza, $A + \bar{A} = 1$ e $A\bar{A} = 0$, dobbiamo avere:

$$AB + (\bar{A} + \bar{B}) = 1 \qquad \text{e}$$

$$AB \cdot (\bar{A} + \bar{B}) = 0$$

Infatti:

$$AB + \bar{A} + \bar{B} = AB + \bar{A}B + \bar{B} \text{ (essendo } \bar{A}B + \bar{B} = \bar{A} + \bar{B})$$

$$AB + \bar{A}B + \bar{B} = B(A + \bar{A}) + \bar{B} = B + \bar{B} = 1 \ ;$$

così, pure:

$$AB(\bar{A} + \bar{B}) = A\bar{A}B + AB\bar{B} = 0 \, .$$

In base alla seconda uguaglianza, $A + B$ è l'inverso di $\bar{A}\bar{B}$; pertanto abbiamo:

$$\bar{A}\bar{B} + (A + B) = 1 \qquad \text{e}$$

$$\bar{A}\bar{B} \cdot (A + B) = 0$$

Infatti:

$$\bar{A}\bar{B} + A + B = \bar{A}\bar{B} + A\bar{B} + B = \bar{B}(A + \bar{A}) + B = 1 \, ,$$

così, pure:

$$\bar{A}\bar{B} \cdot (A + B) = A\bar{A}\bar{B} + \bar{A}B\bar{B} = 0 \, .$$

Il teorema di De Morgan, nelle stesse due forme, si può estendere ad un numero illimitato di variabili; ossia:

$$\overline{A \cdot B \cdot C} \cdot \ldots = \bar{A} + \bar{B} + \bar{C} + \ldots$$

$$\overline{A + B + C} + \ldots = \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \ldots$$

Analizzando le espressioni suddette si rileva che esse consentono in sostanza la trasformazione di un *OR* in *AND* e viceversa. Tradotto in termini pratici, ciò significa che ogni circuito avente determinate caratteristiche può essere trasformato in un altro circuito con caratteristiche inverse. E precisamente: *l'inverso del circuito formato da due contatti in serie, è costituito dagli stessi contatti, invertiti, collegati in parallelo*. Quindi, se il primo circuito permette l'accensione di una lampada, il secondo necessariamente la mantiene spenta. Ciò è facilmente dimostrabile prendendo in considerazione la seguente relazione:

$$1 + 1 = 1$$

Invertendo ambo i membri si ha:

$$\overline{1 + 1} = \bar{1}\,,$$

ma, per il teorema di De Morgan, risulta:

$$\overline{1 + 1} = \bar{1} \cdot \bar{1}$$

avremo quindi:

$$\bar{1} \cdot \bar{1} = \bar{1}$$

Confrontando quest'ultima relazione con la prima, poichè *1* è l'inverso di $\bar{1}$, sarà anche: $1 + 1$ inverso di $\bar{1} \cdot \bar{1}$. Indicando, come di consueto, con *1 lampada accesa* e *contatto chiuso* e con $\bar{1}$ *lampada spenta* e *contatto aperto*, otteniamo i *circuiti complementari* delle figure 3.9 e 3.10, che mostrano chiaramente la validità del teorema di De Morgan.

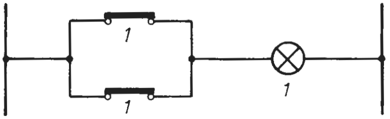


Fig. 3.9 - Circuito corrispondente alla relazione $1 + 1$ (lampada accesa.)

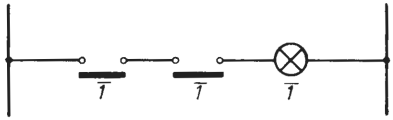


Fig. 3.10 - Circuito corrispondente alla relazione $\bar{1} \cdot \bar{1}$ (lampada spenta).

3-5. **Inversione di un'espressione.**

Consideriamo la funzione:

$$X = ABCD\,.$$

Volendola invertire, con l'applicazione del teorema di De Morgan, scriviamo:

$$\overline{X} = \overline{ABCD} = \overline{A} + \overline{B} + \overline{C} + \overline{D}\,.$$

All'occorrenza possiamo invertire anche una sola parte dell'espressione, facendo per esempio:

$$\overline{X} = \overline{ABCD} = \overline{ABC} + \overline{D}\,.$$

Essa può rimanere espressa in quest'ultima forma, oppure, continuare ad essere trasformata, con successive applicazioni del teorema di De Morgan, sulla parte rimasta da invertire; in quest'ultimo caso si verrebbe ad ottenere:

$$\overline{X} = \overline{ABC} + \overline{D} = \overline{AB} + \overline{C} + \overline{D} = \overline{A} + \overline{B} + \overline{C} + \overline{D}\,.$$

Ovviamente, se non c'è una ragione particolare, l'espressione si inverte sempre in una sola volta, come abbiamo visto sopra, ossia:

$$\overline{ABCD} = \overline{A} + \overline{B} + \overline{C} + \overline{D}\,.$$

Quando invece l'espressione da invertire contiene diverse operazioni, conviene applicare il teorema di De Morgan, di volta in volta, a parti della stessa espressione badando di non alterarne il valore. Ciò è messo in evidenza nel seguente esempio, in cui si vuole invertire l'espressione:

Es:

$$X = AB + CDE\,.$$

Dopo avere apposto su ambo i membri i segni di inversione, ottenendo quindi:

$$\overline{X} = \overline{AB + CDE}\,,$$

si applica una prima volta il teorema di De Morgan, nel modo qui indicato:

$$\bar{X} = (\overline{AB}) \cdot (\overline{CDE}) \,,$$

avendo cura di mettere in parentesi le parti dell'espressione che non hanno più il tratto in comune, dato che in seguito queste diventeranno altrettante somme. Poi si continua ad applicare il teorema di De Morgan, fino a fare sparire ogni tratto d'inversione contenente più di una variabile. Ossia:

$$\bar{X} = (\overline{AB}) \cdot (\overline{CDE}) = (\bar{A} + \bar{B})\,(\bar{C} + \bar{D} + \bar{E}) \,.$$

L'uso delle parentesi, diventa quindi necessario, onde evitare errori gravissimi di calcolo, specialmente quando le parti dell'espressione devono moltiplicarsi tra loro, come nell'esempio precedente. Allo scopo di fissare bene il meccanismo delle parentesi riportiamo un secondo esempio, in cui si vuole invertire l'espressione:

$$X = AB + C\,(D + EF) \,.$$

Si ha:

$$\bar{X} = \overline{AB + C\,(D + EF)} =$$

$$= (\overline{AB}) \cdot [\overline{C\,(D + EF)}] =$$

$$= (\bar{A} + \bar{B}) \cdot [\bar{C} + (\overline{D + EF})]$$

Si può notare che nel separare la variabile C dal resto della espressione, non sono state usate le parentesi, in quanto il termine $(D + EF)$ deve sommarsi a C. Pertanto, l'uso delle parentesi, va limitato al solo caso in cui le parti dell'espressione che si separano devono moltiplicarsi. Continuando ad applicare il teorema di De Morgan, abbiamo:

$$\bar{X} = (\bar{A} + \bar{B}) \cdot \{\bar{C} + [\bar{D} \cdot (\overline{EF})]\} =$$

$$= (\bar{A} + \bar{B}) \cdot \{\bar{C} + [\bar{D} \cdot (\bar{E} + \bar{F})]\} = (\bar{A} + \bar{B}) \cdot \{\bar{C} + \bar{D}\bar{E} + \bar{D}\bar{F}\} \,.$$

Qualche volta si preferisce semplificare l'espressione originale, prima di invertirla. Così, per esempio, l'espressione precedente:

$$\bar{X} = \overline{AB + C\,(D + EF)} \qquad \text{diventa:}$$

$$\bar{X} = \overline{AB + CD + CEF}$$

Ora l'applicazione del teorema di De Morgan risulta più semplice. Perciò:

$$\bar{X} = (\overline{AB}) \cdot (\overline{CD}) \cdot (\overline{CEF}) = (\bar{A} + \bar{B})\,(\bar{C} + \bar{D})\,(\bar{C} + \bar{E} + \bar{F}) =$$

$$= (\bar{A} + \bar{B})\,(\bar{C} + \bar{C}\bar{E} + \bar{C}\bar{F} + \bar{C}\bar{D} + \bar{D}\bar{E} + \bar{D}\bar{F}) =$$

$$= (\bar{A} + \bar{B})\,[\bar{C}\,(1 + \bar{E} + \bar{F} + \bar{D}) + \bar{D}\bar{E} + \bar{D}\bar{F}] =$$

$$= (\bar{A} + \bar{B})\,[\bar{C} + \bar{D}\bar{E} + \bar{D}\bar{F}]\,.$$

ESERCIZI

1 — *Risolvere le seguenti espressioni:*

a) $Y = 1 + \bar{0}\,\{1 + \bar{0} \cdot 1 \cdot [\bar{0} + 1 \cdot (\bar{1} \cdot \bar{0} + \bar{0} \cdot \bar{0}) + 1]\}$;

b) $X = \bar{0}\,\{\bar{0} + 1\,[\bar{0} + 1\,(\bar{0} + \bar{0} \cdot \bar{1})] + 0 \cdot 1\}$.

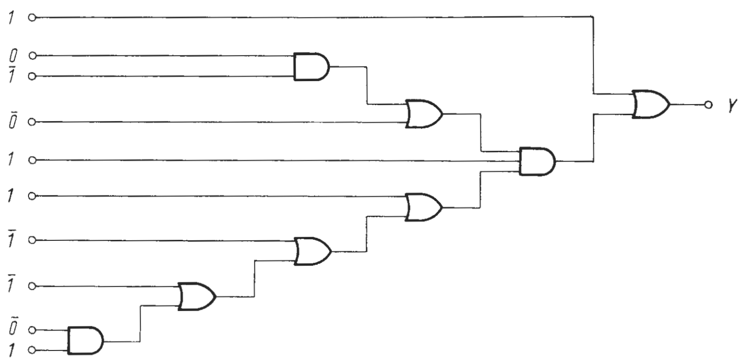
Soluzione

a)
$$\begin{aligned} Y &= 1 + \bar{0} \cdot \{1 + \bar{0} \cdot 1 \cdot [\bar{0} + 1 \cdot (\bar{1} \cdot \bar{0} + \bar{0} \cdot \bar{0}) + 1]\} = \\ &= 1 + 1 \cdot \{1 + 1 \cdot 1 \cdot [1 + 1 \cdot (0 \cdot 1 + 1 \cdot 1) + 1]\} = \\ &= 1 + 1 \cdot \{1 + 1 \cdot 1 \cdot [1 + 1 \cdot (0 + 1) + 1]\} = \\ &= 1 + 1 \cdot \{1 + 1 \cdot 1 \cdot [1 + 1 \cdot 1 + 1]\} = \\ &= 1 + 1 \cdot \{1 + 1 \cdot 1 \cdot 1\} = 1 \end{aligned}$$

b)
$$\begin{aligned} X &= \bar{0} \cdot \{\bar{0} + 1 \cdot [\bar{0} + 1 \cdot (\bar{0} + \bar{0} \cdot \bar{1})] + 0 \cdot 1\} = \\ &= 1 \cdot \{1 + 1 \cdot [1 + 1 \cdot (1 + 1 \cdot 0)] + 0 \cdot 1\} = \\ &= 1 \cdot \{1 + 1 \cdot [1 + 1 \cdot 1] + 0\} = 1\,\{1 + 1 \cdot 1 + 0\} = 1\,. \end{aligned}$$

---

2 — *Ricavare l'espressione relativa allo schema della figura seguente, spiegando il motivo che consente di determinare il valore d'uscita dello stesso schema, senza effettuare le dovute operazioni.*



Soluzione

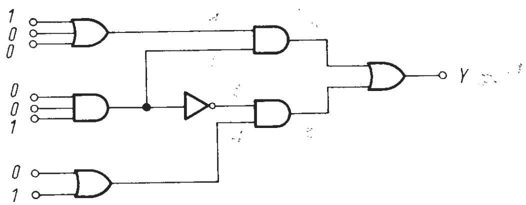
L'espressione richiesta è:

$$Y = 1 + 1\,(\bar{0} + 0 \cdot \bar{1})\ \{1 + [\bar{1} + (\bar{0} \cdot 1 + \bar{1})]\} = 1$$

Osservando lo schema, si rileva che l'uscita Y vale *1*, in quanto, nell'ultimo blocco logico OR, una delle entrate è a *stato 1.*

---

3 — *Determinare il valore d'uscita del seguente circuito*:



Soluzione

$Y = 1$.

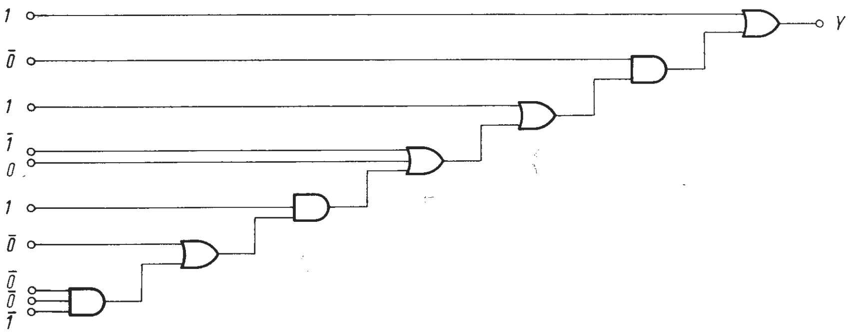
---

4 — *Disegnare lo schema relativo alla seguente espressione, determinandone il valore d'uscita*:

$$Y = \bar{0} \cdot \{1 + [0 + \bar{1} + 1\,(\bar{0} + \bar{0} \cdot \bar{0} \cdot \bar{1})]\} + 1 .$$

Soluzione

Lo schema è riportato nella presente figura; il suo valore d'uscita è $Y = 1$.



---

5 — *Risolvere la seguente espressione:*

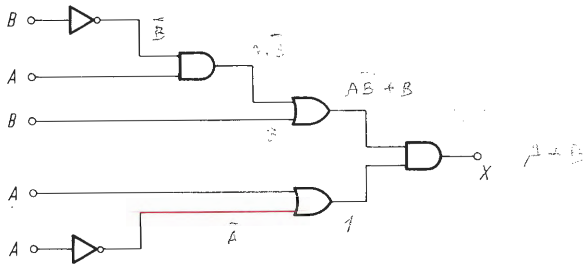
$$Y = \{(1 + A + B + \bar{C}) \cdot [A + (B + \bar{B})]\} \cdot \bar{A}$$

Soluzione

$$Y = \{(1 + A + B + \bar{C})[A + (B + \bar{B})]\} \cdot \bar{A} = \{1 \cdot [A + 1]\} \bar{A} =$$
$$= \{1 \cdot 1\} \cdot \bar{A} = 1 \cdot \bar{A} = \bar{A} .$$

---

6 — *Qual'è il valore dell'uscita X, nello schema seguente?*

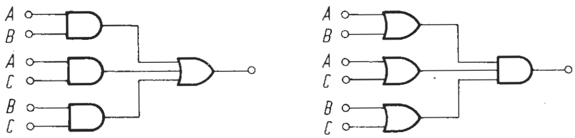


Soluzione

$X = A + B .$

---

7 — *Stabilire se sono equivalenti i circuiti* a *e* b, *sotto riportati:*



a b

Soluzione

I circuiti *a* e *b* sono equivalenti, perchè le funzioni relative sono uguali, ossia:

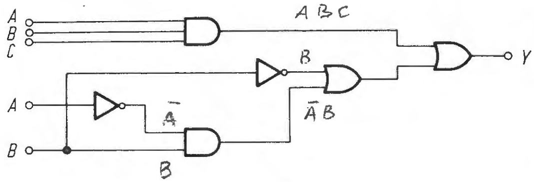
$$AB + AC + BC = (A + B)(A + C)(B + C) .$$

Ciò è facilmente dimostrabile. Infatti:

$$(A + B)(A + C)(B + C) = (AA + AC + AB + BC)(B + C) =$$
$$= (A + BC)(B + C) = AB + AC + BC .$$

---

8 — *Per quali valori delle variabili A, B, C, l'uscita del seguente circuito vale* 1?



Soluzione

La funzione dell'uscita è:

$$Y = ABC + (\bar{A} \cdot B + \bar{B}) =$$

$$ABC + \bar{A}B + \bar{B} = ABC + \bar{A} + \bar{B} =$$

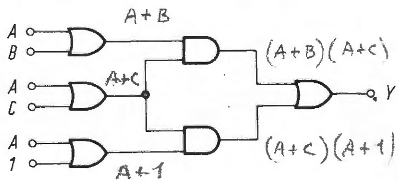
$$= \bar{A} + BC + \bar{B} = \bar{A} + \bar{B} + C\,.$$

Pertanto sarà: $Y = 1$

per $A = 0$ o *per* $B = 0$ o *per* $C = 1$.

---

9 — *Stabilire per quale valore di A, l'uscita del seguente circuito può assumere valore* 1.



Soluzione

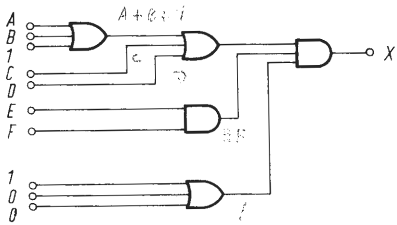
La funzione dell'uscita è:

$$Y = A + BC \;;\; + C$$

pertanto, la stessa uscita può assumere valore *1*, per qualsiasi valore di A.

---

10 — *Determinare il valore che si trova all'uscita del circuito seguente:*

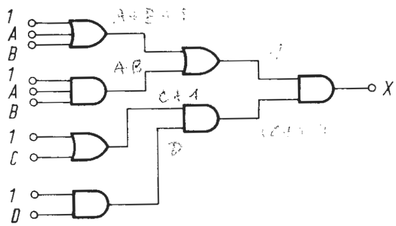


Soluzione

$X = E \cdot F$.

---

11 — *Qual'è l'unica condizione capace di portare a zero lo stato di X, nel circuito seguente:*

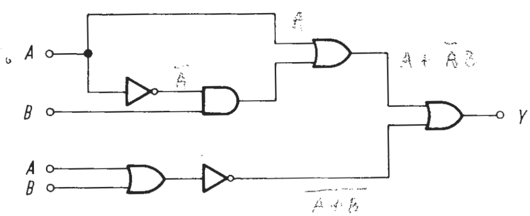


Soluzione

$D = 0$.

---

12 — *Determinare il valore di Y nel seguente schema:*

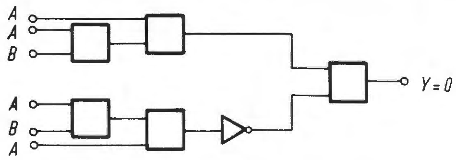


Soluzione

$Y = 1$.

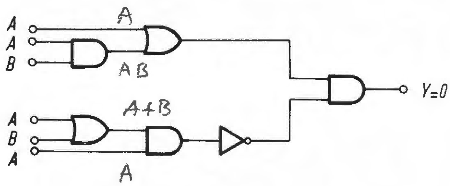
---

13 — *Determinare quali tipi di blocchi logici possono rimpiazzare i rispettivi quadrati nello schema seguente. Verificare anche analiticamente l'esattezza del risultato.*



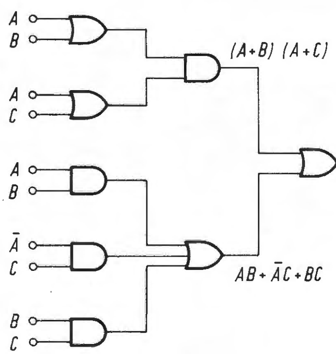
Soluzione

I blocchi logici richiesti sono quelli indicati in quest'altra figura:



Infatti: $$Y = (A + AB) \cdot [\overline{(A + B)\,A}] = A \cdot \bar{A} = 0$$

14 — *Disegnare un circuito che sia piu economico di quello riportato nella figura. Verificare analiticamente l'esattezza della soluzione.*



Soluzione

Il circuito più economico è il seguente:

Infatti: $(A + B)(A + C) = A + BC$ mentre

$AB + \overline{A}C + BC = AB + \overline{A}C$. Infine

$$A + BC + AB + \overline{A}C = A(1 + B) + BC + \overline{A}C =$$
$$= A + BC + \overline{A}C = A + C + BC =$$
$$= A + C(1 + B) = A + C\,.$$

---

15 — *Applicare il teorema di De Morgan alla seguente espressione*:

$$\overline{A + \overline{\overline{B}C} \cdot D \cdot \overline{E}}$$

Soluzione

$$\overline{A + \overline{\overline{B}C} \cdot D \cdot \overline{E}} = \overline{A + \overline{\overline{\overline{B}C}}} + \overline{D} + \overline{\overline{E}} = \overline{A} \cdot \overline{\overline{(\overline{B} \cdot C)}} + \overline{D} + E$$

Ricordando che una variabile o un'espressione invertita due volte riprende il suo valore iniziale, sarà: $\overline{\overline{\overline{B} \cdot C}} = \overline{B}C$; per cui avremo, infine:

$$\overline{A + \overline{\overline{B}C}D\overline{E}} = \overline{A}\,\overline{B}C + \overline{D} + E$$

---

16 — *Invertire la seguente espressione*:

$$X = A\,[\overline{\overline{B} \cdot C} + D\,(\overline{\overline{E} + F})]$$

Soluzione

$$\overline{X} = \overline{A\,[\overline{\overline{B} \cdot C} + D\,(\overline{\overline{E} + F})]} =$$

$$= \overline{A} + \overline{[\overline{\overline{B} \cdot C} + D\,(\overline{\overline{E} + F})]} =$$

$$= \overline{A} + [\overline{\overline{\overline{B} \cdot C}}] \cdot [\overline{D\,(\overline{\overline{E} + F})}] =$$

$$= \overline{A} + \overline{B}C \cdot [\overline{D} + (\overline{\overline{\overline{E} + F}})] =$$

$$= \overline{A} + \overline{B}C \cdot [\overline{D} + \overline{E} + F]\,.$$

---

17 — *Invertire col teorema di De Morgan le seguenti espressioni:*

a) $Y = (A + B)(C + D)(E + F)$

b) $Y = AB + CD + EF$

c) $Y = A\,\{\bar{B}C\,[\bar{B}\,(A + \bar{A}C)] + B\bar{C}\}$.

Soluzione

a) $\bar{Y} = \overline{(A + B)(C + D)(E + F)} = \overline{A + B} + \overline{C + D} + \overline{E + F} =$

$= \bar{A}\bar{B} + \bar{C}\bar{D} + \bar{E}\bar{F}$

b) $\bar{Y} = \overline{AB + CD + EF} = (\overline{AB})(\overline{CD})(\overline{EF}) =$

$= (\bar{A} + \bar{B})(\bar{C} + \bar{D})(\bar{E} + \bar{F})$

c) $Y = A\,\{\bar{B}C\,[\bar{B}\,(A + \bar{A}C)] + B\bar{C}\} =$

$= A\,\{\bar{B}C\,[\bar{B}\,(A + C)] + B\bar{C}\} =$

$= A\,\{\bar{B}C\,[A\bar{B} + \bar{B}C] + B\bar{C}\} =$

$= A\,\{A\bar{B}C + \bar{B}C + B\bar{C}\} = A\bar{B}C + AB\bar{C} = A\,(\bar{B}C + B\bar{C})$

$\bar{Y} = \overline{A\,(\bar{B}C + B\bar{C})} = \bar{A} + \overline{\bar{B}C + B\bar{C}} = \bar{A} + (B + \bar{C})(\bar{B} + C)$.

---

18 — *Invertire l'espressione:*

$$Y = A + [B + (\bar{C}D + E)]$$

Soluzione

$$\bar{Y} = \overline{A + [B + (\bar{C}D + E)]} =$$

$$= \bar{A} \cdot \overline{[B + (\bar{C}D + E)]} =$$

$$= \bar{A}\,[\bar{B} \cdot \overline{(\bar{C}D + E)}] =$$

$$= \bar{A}\,[\bar{B} \cdot (\overline{\bar{C}D})\,\bar{E}] = \bar{A}\,[\bar{B}\,(C + \bar{D})\,\bar{E}] .$$

---

19 — *Applicare il teorema di De Morgan alla seguente espressione:*

$$\overline{\overline{\{\overline{AB} + \overline{\bar{C} \cdot DE}\}} + \overline{\overline{\{F\,(\bar{G} + H)\}}}}$$

Soluzione

$$\overline{\overline{\{\overline{AB} + \overline{\bar{C} \cdot DE}\}} + \overline{\overline{\{F\,(\bar{G} + H)\}}}} =$$

$$\overline{\overline{\{\overline{AB} + \overline{\bar{C} \cdot DE}\}}} \cdot \overline{\overline{\overline{\{F\,(\bar{G} + H)\}}}} =$$

$$= \{\overline{AB} + \overline{\bar{C} \cdot DE}\} \cdot \overline{\{F\,(\bar{G} + H)\}} =$$

$$= \{\bar{A} + \bar{B} + C + \bar{D} + \bar{E}\} \cdot \{\bar{F} + \overline{(\bar{G} + H)}\} =$$

$$= \{\bar{A} + \bar{B} + C + \bar{D} + \bar{E}\} \cdot \{\bar{F} + G\bar{H}\}\,.$$

---

20 — *Risolvere la seguente espressione:*

$$Y = \overline{A + \{BC + D\,(E + F)\}} + \overline{\{AB + C\,(D + \bar{E}F)\}}$$

Soluzione

$$Y = \bar{A}\,\overline{\{BC + D\,(E + F)\}} + \{\overline{(AB)}\,\overline{[C\,(D + \bar{E}F)]}\} =$$

$$= \bar{A}\,\{\overline{(BC)}\,\overline{[D\,(E + F)]}\} + \{(\bar{A} + \bar{B})\,[\bar{C} + \overline{(D + \bar{E}F)}]\} =$$

$$= \bar{A}\,\{(\bar{B} + \bar{C})\,(\bar{D} + \bar{\bar{E}}\bar{F})\} + (\bar{A} + \bar{B})\,[\bar{C} + \bar{D}\,(E + \bar{F})] =$$

$$= \bar{A}\,(\bar{B}\bar{D} + \bar{B}\bar{E}\bar{F} + \bar{C}\bar{D} + \bar{C}\bar{E}\bar{F}) + (\bar{A} + \bar{B})\,(\bar{C} + \bar{D}E + \bar{D}\bar{F}) =$$

$$= \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{E}\bar{F} + \bar{A}\bar{C}\bar{D} + \bar{A}\bar{C}\bar{E}\bar{F} + \bar{A}\bar{C} + \bar{A}\bar{D}E + \bar{A}\bar{D}\bar{F} + \bar{B}\bar{C} +$$

$$+ \bar{B}\bar{D}E + \bar{B}\bar{D}\bar{F} =$$

$$= \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{E}\bar{F} + \bar{A}\bar{C}\,(\bar{D} + \bar{E}\bar{F} + 1) + \bar{A}\bar{D}\,(E + \bar{F}) + \bar{B}\bar{D}\,(E + \bar{F}) +$$

$$+ \bar{B}\bar{C} =$$

$$= \bar{A}\bar{B}\,(\bar{D} + \bar{E}\bar{F}) + \bar{A}\bar{C} + (E + \bar{F})\,(\bar{A}\bar{D} + \bar{B}\bar{D}) + \bar{B}\bar{C} =$$

$$= \bar{A}\bar{B}\,(\bar{D} + \bar{E}\bar{F}) + \bar{C}\,(\bar{A} + \bar{B}) + (E + \bar{F})\,(\bar{A}\bar{D} + \bar{B}\bar{D})\,.$$

---

21 — *Dimostrare che:*

$$\overline{AB + \bar{A}C} = A\bar{B} + \bar{A}\bar{C}$$

Soluzione

$$\overline{AB + \bar{A}C} = (\overline{AB})\,(\overline{\bar{A}C}) = (\bar{A} + \bar{B})\,(A + \bar{C}) =$$

$$= A\bar{A} + \bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C} = \bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C}\,.$$

Essendo: $A\bar{B} = A\bar{B} + A\bar{B}\bar{C}$ e $\bar{A}\bar{C} = \bar{A}\bar{C} + \bar{A}\bar{B}\bar{C}$,

si ha: $\bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C} =$

$$= \bar{A}\bar{C} + \bar{A}\bar{B}\bar{C} + A\bar{B} + A\bar{B}\bar{C} + \bar{B}\bar{C} =$$

$$= \bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C}\,(1 + A + \bar{A}) = \bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C} =$$

$= A\bar{B} + \bar{A}\bar{C}$ (vedere teorema VI, paragrafo 3-3 pag. 49).

Tuttavia, a titolo di esercitazione, possiamo ancora dimostrare che:

$\bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C} = A\bar{B} + \bar{A}\bar{C}\,.$ Infatti:

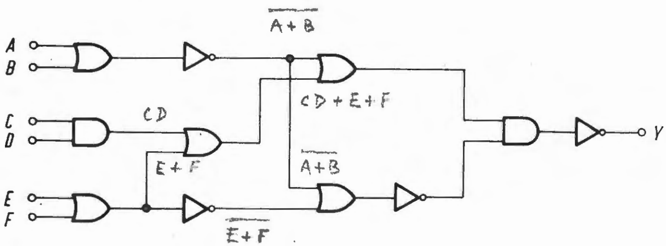
$$\bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C} = \bar{A}\bar{C} + A\bar{B} + \bar{B}\bar{C}\,(A + \bar{A}) =$$

$$= \bar{A}\bar{C} + A\bar{B} + A\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C} =$$

$$= A\bar{B}\,(1 + \bar{C}) + \bar{A}\bar{C}\,(1 + \bar{B}) = A\bar{B} + \bar{A}\bar{C}\,.$$

---

22 — *Disegnare un circuito più economico del seguente:*



Soluzione

Per poter disegnare un circuito più economico bisogna determinare e quindi semplificare la funzione d'uscita. Cioè:

$$Y = \overline{(\overline{A+B} + CD + E + F)\ \overline{\overline{(\overline{E+F} + \overline{A+B})}}} =$$

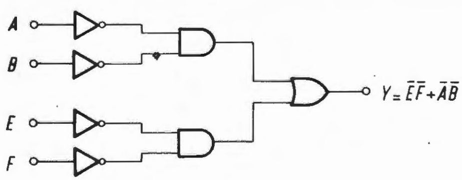
$$= \overline{\overline{A+B} + CD + E + F} + \overline{\overline{\overline{\overline{E+F} + \overline{A+B}}}} =$$

$$= (\overline{\overline{A+B}}) \cdot \overline{(CD)}\,\overline{E} \cdot \overline{F} + \overline{E+F} + \overline{A+B} =$$

$$= (A+B)(\bar{C}+\bar{D})\,\bar{E}\bar{F} + \bar{E}\bar{F} + \bar{A}\bar{B} =$$

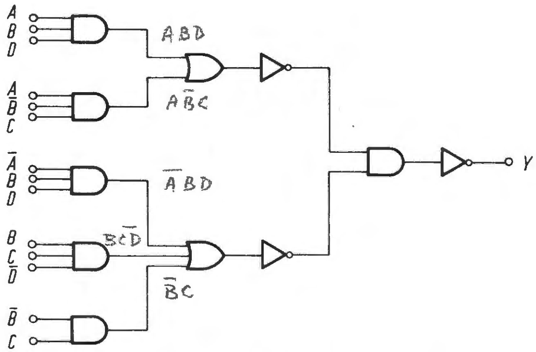
$$= \bar{E}\bar{F}\,[1 + (A+B)(\bar{C}+\bar{D})] + \bar{A}\bar{B} = \bar{E}\bar{F} + \bar{A}\bar{B}\,.$$

Il circuito richiesto è pertanto il seguente:



Con esso, si risparmiano 8 diodi.

23 — *Semplificare il seguente circuito:*



Soluzione

L'espressione relativa al circuito è:

$$Y = \overline{\overline{(ABD + A\bar{B}C)}\;\overline{(\bar{A}BD + BC\bar{D} + \bar{B}C)}} =$$

$$= \overline{\overline{(ABD + A\bar{B}C)}} + \overline{\overline{(\bar{A}BD + BC\bar{D} + \bar{B}C)}} =$$

$$= ABD + A\bar{B}C + \bar{A}BD + BC\bar{D} + \bar{B}C =$$

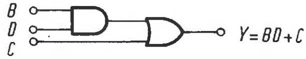
$$= BD\,(A + \bar{A}) + \bar{B}C\,(1 + A) + BC\bar{D} =$$

$$= BD + \bar{B}C + BC\bar{D} = B\,(D + C\bar{D}) + \bar{B}C =$$

$$= B\,(D + C) + \bar{B}C = BD + BC + \bar{B}C = BD + C\,(B + \bar{B}) =$$

$$= BD + C\,.$$

Il circuito corrispondente è il seguente:



ESPRESSIONI BOOLEANE - TEOREMI PRINCIPALI

Le espressioni booleane sono formate da una o più operazioni (AND, OR, INVERSIONE), applicate indifferentemente a delle variabili o a delle costanti.

Esempio di espressione: $A + \overline{B} + 1 \cdot \overline{0} \cdot B + \overline{A} \cdot 1$

Teoremi a una variabile:

e o

1) $A \cdot A = A$;
2) $A \cdot \overline{A} = 0$;
3) $A \cdot 0 = 0$;
4) $A \cdot 1 = A$;
5) $A + A = A$;
6) $A + \overline{A} = 1$;
7) $A + 0 = A$;
8) $A + 1 = 1$.

Teoremi a due o più variabili:

1) $A + AB = A$
2) $A\,(A + B) = A$
3) $A + \overline{A}B = A + B$
4) $AB + A\overline{B} = A$
5) $(A + B)\,(A + C) = A + BC$
6) $AB + \overline{A}C + BC = AB + \overline{A}C$
7) $(A + B)\,(\overline{A} + C)\,(B + C) = AC + \overline{A}B$
8) $(A + B)\,(\overline{A} + C) = AC + \overline{A}B$

Teorema di De Morgan: consente di trasformare un OR in AND e viceversa. Esso viene espresso nelle seguenti due forme:

$$\overline{A \cdot B \cdot C \ldots} = \overline{A} + \overline{B} + \overline{C} + \ldots$$

$$\overline{A + B + C + \ldots} = \overline{A} \cdot \overline{B} \cdot \overline{C} \ldots$$

Invertire un'espressione: significa applicare ad essa il teorema di De Morgan, in fasi successive, fino ad eliminare ogni tratto d'inversione comprendente più di una variabile.

CAPITOLO IV

RAPPRESENTAZIONE GRAFICA DELLE FUNZIONI

4-1. Diagrammi di Venn (1).

Le funzioni booleane si possono rappresentare mediante i diagrammi di Venn, che costituiscono inoltre un mezzo efficace per potere approfondire i concetti sin qui esposti.

Le funzioni sono riportate in un quadrato che viene definito *referenziale* (fig. 4.1), rappresentante il valore *1*. Collocando nel referenziale un cerchio, all'interno del quale si fa corrispondere, ad esempio, il valore della variabile A (fig. 4.2), l'insieme dei punti esterni al cerchio rappresenterà necessariamente ciò che non è A, ossia $\bar{A}$. Il valore *1* del referenziale, è quindi formato dalla somma

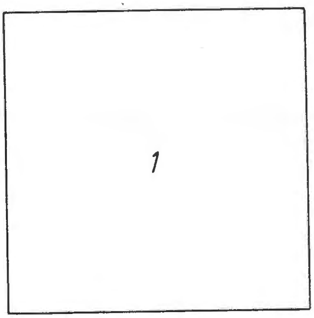


Fig. 4.1 - Referenziale, che rappresenta il valore 1.

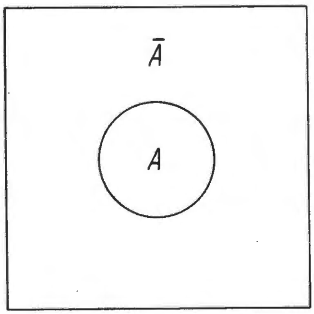


Fig. 4.2 - Diagramma di Venn raffigurante la variabile A.

---

(1) John Venn, matematico inglese (1834-1923), perfezionando i cerchi di Eulero, fu il primo che pensò di raffigurare le funzioni booleane.

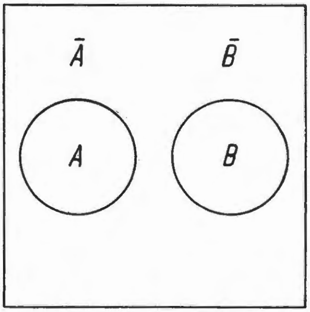


Fig. 4.3 - Variabili A **e** B ***disgiunte*** **tra loro.**

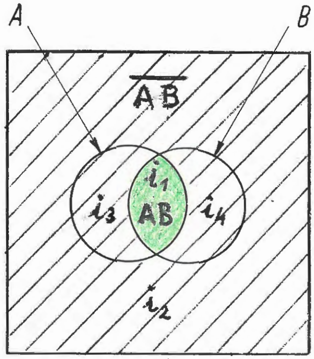


Fig. 4.4 - Intersezioni tra le variabili A **e** B**.**

di A e $\bar{A}$. Già con questa sola immagine si chiarisce ulteriormente il teorema esaminato in precedenza: $A + \bar{A} = 1$.

Collocando adesso, all'interno del referenziale, due cerchi, raffiguranti rispettivamente le variabili A e B, si possono verificare due diversi casi:

1) che A e B rimangano *disgiunti* (fig. 4.3). In tal caso fuori dagli anelli si trovano i corrispondenti valori complementari $\bar{A}$ e $\bar{B}$;

2) che A e B si intersechino (fig. 4.4). In questo secondo caso all'interno del referenziale si formano quattro zone diverse, precisamente:

$\boxed{i_1}$, zona appartenente tanto ad A quanto a B, essa rappresenta l'*AND* o *prodotto logico* (1) AB;

$\boxed{i_2}$, zona estranea tanto ad A quanto a B, essa rappresenta l'*AND* $\bar{A}\bar{B}$;

$\boxed{i_3}$, zona contenente A ma non B, essa rappresenta l'*AND* $A\bar{B}$;

$\boxed{i_4}$, zona contenente B ma non A, essa rappresenta l'*AND* $\bar{A}B$.

---

(1) Nella *logica delle classi* il *prodotto logico* tra A e B si definisce *INTERSEZIONE* $A \cap B$. Il segno $\cap$ è denominato *cap* (cappello).

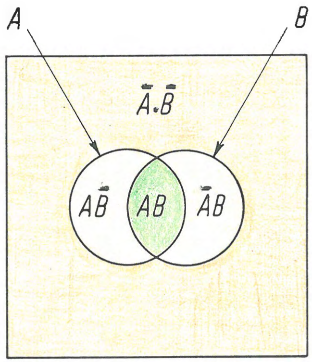


Fig. 4.5 - Diagramma di Venn per funzioni a 2 variabili.

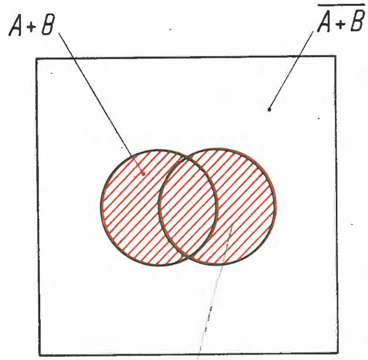


Fig. 4.6 - La parte tratteggiata rappresenta la somma logica $A + B$.

Nella figura 4.5 sono indicati i prodotti logici rappresentati dalle zone i_1, i_2, i_3, i_4, della figura 4.4. Essi non sono altro che le quattro combinazioni binarie relative a due variabili.

La zona circoscritta dagli anelli, che nella figura 4.6 viene tratteggiata in rosso, contiene A oppure B, oppure A e B insieme; costituisce insomma l'*OR* o *somma logica* $A + B$ (1).

Infatti, essendo la zona tratteggiata, formata dalla somma degli *AND*, $A\bar{B}$, AB, $\bar{A}B$, si verifica:

$$A\bar{B} + AB + \bar{A}B =$$

$$= A\,(B + \bar{B}) + \bar{A}B =$$

$$= A + \bar{A}B =$$

$$= A + B$$

Naturalmente, la zona non tratteggiata dalla figura 4.6, rappresenta il complemento di tale somma, cioè $\overline{A + B}$.

Con i diagrammi di Venn, vediamo adesso di dimostrare la validità di qualche teorema esaminato in precedenza.

---

(1) Nella *logica delle classi* la *somma logica* fra A e B si definisce *UNIONE* $A \cup B$. Il segno $\cup$ è denominato *cup* (coppa o tazza).

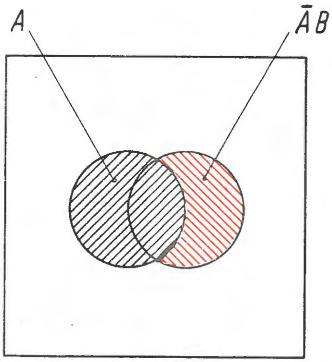


Fig. 4.7 - La parte tratteggiata in nero rappresenta A, quella tratteggiata in rosso $\bar{A}B$.

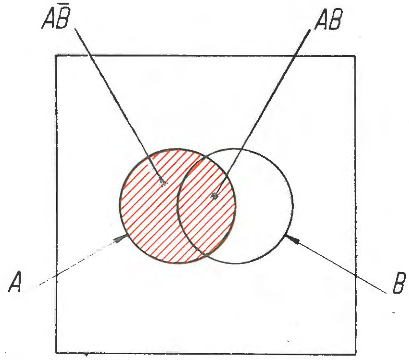


Fig. 4.8 - La parte tratteggiata rappresenta A.

1) **Dimostrare che: $\boldsymbol{A + \bar{A}B = A + B}$.**

Per questo basta osservare le zone tratteggiate della figura 4.7.

2) **Dimostrare che: $\boldsymbol{A + AB = A}$.**

Ciò è molto evidente nella figura 4.8, essendo AB una parte di A.

Sfruttando la stessa figura si può anche rilevare che $A\bar{B} + AB = A$.

3) **Dimostrare il teorema di De Morgan nella forma:**

$$\boldsymbol{\overline{A \cdot B} = \bar{A} + \bar{B}}$$

Tale dimostrazione è riportata nella figura 4.9; in essa notiamo infatti che la parte tratteggiata è costituita da tutto ciò che non è AB, ossia da $\overline{A \cdot B}$. La stessa parte contiene pure ciò che non è A, *oppure* ciò che non è B, ossia l'*OR* di $\bar{A}$ e $\bar{B}$. Pertanto, effettivamente si verifica:

$$\overline{AB} = \bar{A} + \bar{B}$$

4) **Dimostrare il teorema di De Morgan nella forma:**

$$\boldsymbol{\overline{A + B} = \bar{A} \cdot \bar{B}}.$$

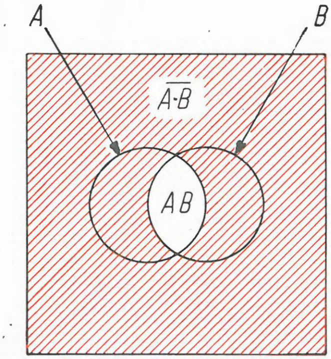


Fig. 4.9 - La parte tratteggiata rappresenta $\overline{A \cdot B}$.

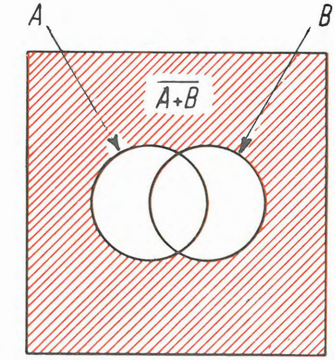


Fig. 4.10 - La parte tratteggiata rappresenta $\overline{A + B}$.

La dimostrazione è contenuta nella figura 4.10. Infatti, la parte tratteggiata di questa figura rappresenta ciò che non è $A + B$, ossia $\overline{A + B}$; ma la stessa parte coincide con l'AND formato da $\bar{A}$ e $\bar{B}$, pertanto risulta:

$$\overline{A + B} = \bar{A} \cdot \bar{B} .$$

§: — Se ora facciamo intersecare tra loro i cerchi relativi a tre variabili (A, B, C) notiamo che si formano 8 zone, così come mostra la figura 4.11.

Anche in questo caso valgono le considerazioni precedenti.

I diagrammi di Venn consentono semplificazioni di funzioni, che, a prima vista, sembrano irriducibili. Per esempio, proviamo a raffigurare, e possibilmente semplificare, la seguente espressione:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + \bar{A}\bar{B}C .$$

Tratteggiando le parti relative ai termini dell'espressione (figura 4.12), ci accorgiamo che la somma di questi termini corrisponde a $\bar{A}$. Infatti:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + \bar{A}\bar{B}C =$$

$$= \bar{A}B\,(C + \bar{C}) + \bar{A}\bar{B}\,(C + \bar{C}) =$$

$$= \bar{A}B + \bar{A}\bar{B} = \bar{A}\,(B + \bar{B}) = \bar{A}$$

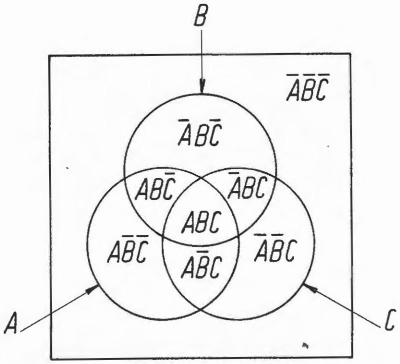


Fig. 4.11 - Diagramma per funzioni a 3 variabili.

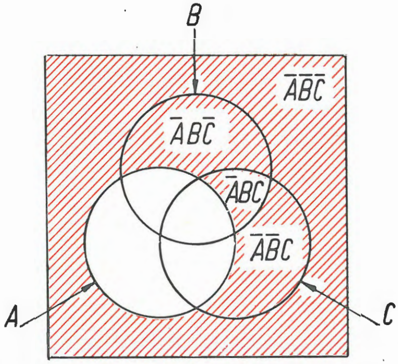


Fig. 4.12 - La parte tratteggiata rappresenta $\bar{A}$.

Quando le variabili sono più di tre, diventa molto difficile raffigurare le intersezioni formate dai rispettivi anelli. In tal caso è preferibile usare, al posto di quest'ultimi, delle apposite matrici di forma rettangolare o quadrata. Nella figura 4.13 è riportato un diagramma per funzioni a quattro variabili (A, B, C, D).

Vedremo in seguito che per la raffigurazione, e quindi semplificazione, delle funzioni booleane esistono diagrammi di uso più agevole, che in fondo sono gli stessi diagrammi di Venn con opportune modifiche (vedi mappe di Karnaugh paragrafo 5.5 a pag. 110).

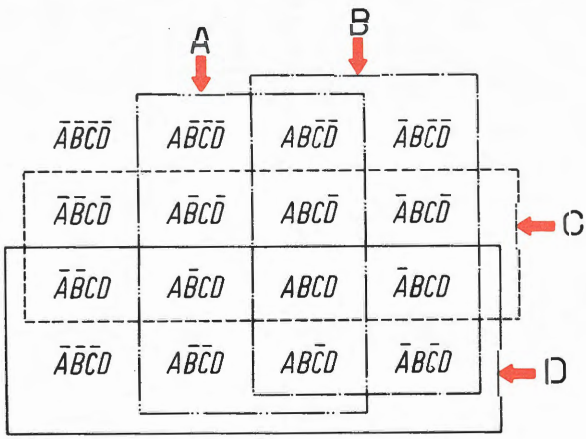


Fig. 4.13 - Diagramma per funzioni a 4 variabili.

4-2. Tavole della verità.

Le tavole della verità sono tabelle sulle quali si riportano tutte le combinazioni binarie delle variabili che si considerano ed i risultati delle operazioni che con esse si vogliono fare.

Il più delle volte queste tavole costituiscono il mezzo più semplice per dimostrare i teoremi dell'algebra booleana.

Ora vediamo come si può costruire, e quindi adoperare, una tavola della verità.

Supponiamo, ad esempio, di voler dimostrare il teorema:

$$A + A \cdot B = A$$

Tesi

1) Si disegna una tabella come nella figura 4.14, riservando una colonna per ciascuna variabile, una colonna per ogni operazione intermedia (nel nostro caso $A \cdot B$), e infine una colonna per il risultato che si vuole ottenere ($A + AB$).

2) Per determinare tutte le possibili combinazioni binarie delle variabili, si attribuiscono *mentalmente* alle colonne delle stesse variabili, potenze in base due [1], con indici progressivi che iniziano

A	B	AB	A+AB

Fig. 4.14 - Tavola della verità con la quale si vuole dimostrare che $A + AB = A$.

2^1 2^0

A	B	AB	A+AB

Fig. 4.15 - La tavola illustra il metodo pratico indicato per la formazione delle combinazioni binarie.

---

[1] Le potenze in base due corrispondono in effetti ai *pesi* attribuiti alle cifre dei numeri binari.

dallo zero a partire, indifferentemente da destra verso sinistra o viceversa (fig. 4.15).

In ogni colonna si fanno succedere gruppi di *0* e di *1*, alternati (fig. 4.16). Il numero di *0* e di *1* ,per gruppo, è determinato dalla potenza relativa alla colonna.

Così, nella colonna A, poichè $2^1 = 2$, ad un gruppo di due *0* si fa succedere un gruppo di due *1*. Nella colonna B, poichè $2^0 = 1$, si fa succedere ad uno *0* un *1*, fino a formare tutte le combinazioni.

3) Si svolgono tante operazioni, quante sono le combinazioni, come nella figura 4.17.

4) Osservando la tavola si può rapidamente notare che le colonne relative ad A e ad $(A + AB)$ sono identiche, ossia contengono nell'ordine gli stessi bit. In conseguenza di ciò sarà pertanto:

c.v.d.

$$A = A + AB\,.$$

Quasi sempre, torna utile compilare le colonne delle variabili inverse (1) per potere operare con più speditezza. Ciò è illustrato nell'esempio riportato nella figura 4.18, dove si vuole dimostrare, mediante le tavole della verità, il teorema di De Morgan, nelle due forme conosciute.

A	B	AB	A+AB
0	0		
0	1		
1	0		
1	1		

Fig. 4.16 - Tavola della verità con 4 combinazioni binarie.

A	B	AB	A+AB
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

Fig. 4.17 - Tavola della verità completa nella quale si rileva che $A + AB = A$.

---

(1) La colonna di una variabile invertita si può ricavare da quella della variabile in forma vera scambiando il segno *1* col segno *0* e viceversa.

Tesi : Teor. di Morgan

A	B	$\bar{A}$	$\bar{B}$	$A+B$	$A \cdot B$	$\overline{A+B}$	$\overline{A \cdot B}$	$\bar{A}+\bar{B}$	$\bar{A} \cdot \bar{B}$
0	0	1	1	0	0	1	1	1	1
0	1	1	0	1	0	0	1	1	0
1	0	0	1	1	0	0	1	1	0
1	1	0	0	1	1	0	0	0	0

Fig. 4.18 - Tavola della verità compilata per dimostrare il teorema di De Morgan.

Effettivamente si può constatare che:

$$\overline{AB} = \bar{A} + \bar{B} \qquad \text{e} \qquad \overline{A + B} = \bar{A}\bar{B} \,.$$ c.v.d.

Qualche volta si preferisce compilare le tavole della verità mettendo, in ciascuna colonna, al posto del segno **1** la variabile corrispondente in forma vera e al posto dello **0** la variabile in forma inversa.

Così, per esempio, la tavola riportata nella figura 4.19 equivale a quella riportata nella figura 4.20.

A	B
0	0
0	1
1	0
1	1

Fig. 4.19 - Tavola per 2 variabili.

A	B
$\bar{A}$	$\bar{B}$
$\bar{A}$	B
A	$\bar{B}$
A	B

Fig. 4.20 - In questa tavola $\bar{A}$ e $\bar{B}$ corrispondono a 0 mentre A e B corrispondono a 1.

Le tavole della verità servono per rappresentare qualsiasi espressione booleana.

Volendo rappresentare, per esempio, la funzione

$$Y = A + \bar{A}\bar{B} \,,$$

la tavola si compila come nella figura 4.21

	A	B	Y
$\bar{A}\bar{B}$ →	0	0	1
	0	1	0
A →	1	0	1
A →	1	1	1

$A B + A\bar{B} = A(B+\bar{B})$ 1

Fig. 4.21 - Tavola rappresentante la funzione $Y = A + \bar{A}\bar{B}$.

$\neq 0$

mettendo cioè, nella colonna della Y, il segno *1* in corrispondenza dei termini che compaiono nell'espressione. Pertanto il segno *1* va apposto nella prima riga, dove compare la combinazione **00** corrispondente a $\mathbf{\bar{A}\bar{B}}$, e nelle ultime due righe dove compaiono i termini 10 e 11 corrispondenti rispettivamente ad $\mathbf{A\bar{B}}$ e ad **AB**, contenenti entrambi la variabile **A**.

e ~ 1.1

Viceversa, si mette lo *0* in corrispondenza delle combinazioni che non compaiono nella espressione.

$= 0$

NB: 2

In base a ciò, analizzando una tavola, si devono prendere in considerazione solo i termini corrispondenti al segno *1* della colonna relativa al risultato; gli altri termini pertanto si scartano. !!

	A	B	C	Y
	0	0	0	0
$\bar{A}\bar{B}C$ →	0	0	1	1
	0	1	0	0
$\bar{A}BC$ →	0	1	1	1
	1	0	0	0
	1	0	1	0
	1	1	0	0
ABC →	1	1	1	1

Fig. 4.22 - Tavola rappresentante la funzione $Y = \bar{A}\bar{B}C + \bar{A}BC + ABC$.

Così, ad esempio, la tavola riportata nella figura 4.22 rappresenta la funzione:

$$Y = \bar{A}\bar{B}C + \bar{A}BC + ABC\,.$$

4-3. Espressioni sotto forma di somma canonica.

Un'espressione si definisce sotto forma di *somma canonica* quando in ogni suo termine compaiono tutte le variabili contenute nella stessa espressione, o in forma vera o in forma inversa. In base a ciò l'espressione:

$$Y = AB\bar{C} + A\bar{B}C + \bar{A}\bar{B}\bar{C}\,,$$

è sotto forma di somma canonica; infatti le variabili A, B, C, compaiono in ogni termine. Non è invece sotto forma di somma canonica l'espressione:

$$Y = AB\bar{C} + A\bar{B}C + A\bar{B}\,,$$

perchè nel terzo termine manca la variabile C. Le tavole della verità riportano le espressioni sempre sotto forma di somma canonica. Così è infatti l'espressione contenuta nella tavola della figura 4.23, $Y = A\bar{B} + AB$.

A	B	Y
0	0	0
0	1	0
1	0	1
1	1	1

Fig. 4.23 - Tavola rappresentante la funzione $Y = A\bar{B} + AB$.

4-4. Come trasformare sotto forma di somma canonica una somma qualsiasi.

Consideriamo l'espressione:

$$X = \bar{A}\bar{B}D + AB\bar{C} + A\bar{B}CD\,.$$

Essa non è sotto forma di somma canonica perchè nel primo termine manca la variabile C e nel secondo la variabile D.

Sapendo che: $C + \bar{C} = D + \bar{D} = 1$ possiamo scrivere:

$$X = \bar{A}\bar{B}D\,(C + \bar{C}) + AB\bar{C}\,(D + \bar{D}) + A\bar{B}CD\,.$$

Quindi:

$$X = \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{C}D + AB\bar{C}D + AB\bar{C}\bar{D} + A\bar{B}CD\,.$$

Adesso l'espressione è sotto forma di somma canonica.

4-5. Funzione inversa della somma canonica.

Consideriamo la funzione:

$$Z = \bar{A}\bar{B}C + \bar{A}BC + ABC\,.$$

Essa è espressa in forma di somma canonica. Se si vuole rapidamente ricavare l'inverso di tale funzione, basta aggiungere alla tavola della verità, relativa a Z, la colonna di $\bar{Z}$ prendendo in considerazione, ovviamente, i termini corrispondenti ai segni *1* contenuti

A	B	C	Z	$\bar{Z}$
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	0

Fig. 4.24 - Tavola della verità che consente di ricavare la funzione inversa.

A	B	C	Y	
0	0	0	1	
0	0	1	1	
0	1	0	0	→ $\bar{A}B\bar{C}$
0	1	1	0	→ $\bar{A}BC$
1	0	0	1	
1	0	1	0	→ $A\bar{B}C$
1	1	0	1	
1	1	1	1	

Fig. 4.25 - Tavola della verità a 3 variabili.

in quest'ultima. Così, osservando la tavola della figura 4.24, si ha:

$$\bar{Z} = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + A\bar{B}\bar{C} + A\bar{B}C + AB\bar{C} .$$

INVERSA

La stessa funzione può ricavarsi direttamente dalla colonna di Z, prendendo in considerazione i termini corrispondenti agli *0*, invece che agli *1*. Così, ad esempio, dalla tavola riportata nella figura 4.25, si ricava la funzione inversa prendendo in considerazione i termini contraddistinti dalle frecce. Pertanto sarà:

$$\bar{Y} = \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C .$$

4-6. Espressioni sotto forma di prodotto canonico.

Un'espressione si dice sotto forma di *prodotto canonico* quando in ogni suo fattore compaiono tutte le variabili, sia in forma vera che inversa.

Esempio di prodotto canonico:

$$Y = (A + B + \bar{C})(\bar{A} + \bar{B} + \bar{C})(\bar{A} + \bar{B} + C) .$$

L'espressione seguente:

$$X = (\bar{A} + B)(A + \bar{B} + C)$$

non è sotto forma di prodotto canonico perchè nel primo fattore manca la variabile C.

4-7. Trasformazione di una somma canonica in prodotto canonico, mediante le tavole della verità.

Si voglia trasformare l'espressione:

$$Y = \bar{A}B + AB$$

sotto forma di prodotto canonico.

Si procede nel modo seguente:

1) si compila la relativa tavola della verità (fig. 4.26);

A	B	Y
0	0	0
0	1	1
1	0	0
1	1	1

Fig. 4.26 - Tavola rappresentante la funzione $Y = \bar{A}B + AB$.

2) si determina la funzione inversa, col sistema esaminato in precedenza; cioè:

$$\bar{Y} = \bar{A}\bar{B} + A\bar{B}$$

3) si inverte $\bar{Y}$, per ottenere Y, col teorema di De Morgan, avendo pertanto:

$$\bar{\bar{Y}} = \overline{\bar{A}\bar{B} + A\bar{B}} = (\overline{\bar{A}\bar{B}})\ (\overline{A\bar{B}}) = (A + B)(\bar{A} + B)\,.$$

L'espressione sotto forma di "prodotto canonico" (così ottenuta) si può anche ricavare direttamente dalla tavola della verità, moltiplicando tra loro le somme formate dalle variabili invertite di ciascuna combinazione, corrispondente al valore *0* della colonna Y. Volendo, per esempio, ricavare dalla tavola della figura 4.27 l'espressione Y sotto forma di prodotto canonico si prendono in considerazione i termini contrassegnati con la freccia. Si ha quindi:

$$Y = (A + \bar{B} + \bar{C})(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)\,.$$

Infatti, essendo:

$$\bar{Y} = \bar{A}BC + A\bar{B}C + AB\bar{C}\,,\quad \text{sarà:}$$

$$\bar{\bar{Y}} = \overline{\bar{A}BC + A\bar{B}C + AB\bar{C}} =$$

$$= (\overline{\bar{A}BC})\ (\overline{A\bar{B}C})\ (\overline{AB\bar{C}}) =$$

$$= (A + \bar{B} + \bar{C})(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)$$

A	B	C	Y	
0	0	0	1	
0	0	1	1	
0	1	0	1	
0	1	1	0	$\longrightarrow \bar{A}BC$
1	0	0	1	
1	0	1	0	$\longrightarrow A\bar{B}C$
1	1	0	0	$\longrightarrow AB\bar{C}$
1	1	1	1	

Fig. 4.27 - Tavola dalla quale si vuole ricavare Y sotto forma di prodotto canonico.

4-8. Espressioni in forma binaria.

Consideriamo l'espressione:

$$X = \bar{C}\bar{D} + CD\,.$$

Poichè alle variabili in forma vera corrisponde *1* e a quelle in forma inversa corrisponde *0*, la stessa espressione può rappresentarsi nella seguente maniera:

$$X\,(C,\,D) = \Sigma\,(00,\,11)\,,$$

che si dice in *forma binaria.*

Esempio:

Scrivere in forma binaria l'espressione riportata nella tavola della figura 4.28.

Si ottiene: $Y\,(A,\,B,\,C) = \Sigma\,(001,\,010,\,100,\,110)$.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Fig. 4.28 - Tavola raffigurante l'espressione: $Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + AB\bar{C}$.

DEFINIZIONE. *Si definisce* "**indice**" *di un termine, espresso in forma binaria, la somma dei segni* 1 *in esso contenuti.*

Per esempio, i termini 1010, 1101, 1000, 1111 hanno rispettivamente indice 2, 3, 1, 4.

4-9. Espressioni in forma decimale.

Consideriamo le tavole delle figure 4.29, 4.30, 4.31.

Si può notare che alla sinistra di ciascuna di esse è stata aggiunta una nuova colonna contenente i valori decimali corrispondenti alle diverse combinazioni binarie.

Le funzioni contenute in queste tavole, anzichè indicarle, scrivendo per intero tutti i termini di cui si compongono, possiamo indicarle, riportando la sommatoria di tutti i numeri decimali corrispondenti a detti termini. Si scrive cioè:

$$X(A, B) = \Sigma(2, 3)$$

$$Y(A, B, C) = \Sigma(1, 3, 6)$$

$$Z(A, B, C, D) = \Sigma(1, 4, 6, 7, 10, 12)$$

$n°$	A	B	X
0	0	0	0
1	0	1	0
2	1	0	1
3	1	1	1

Fig. 4.29 - **Tavola raffigurante la espressione:** $X\ (A, B) = \Sigma\ (2, 3)$.

$n°$	A	B	C	Y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	0

Fig. 4.30 - **Tavola raffigurante la espressione:** $Y\ (A, B, C) = \Sigma\ (1, 3, 6)$.

$n°$	A	B	C	D	Z
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Fig. 4.31 - **Tavola raffigurante l'espressione:** $Z\ (A, B, C, D) = \Sigma\ (1, 4, 6, 7, 10, 12)$.

Le funzioni così espresse si definiscono in *forma decimale*. Tale forma espressiva risulta vantaggiosa specialmente quando le funzioni da indicare sono costituite da numerosi termini, data la semplicità della scrittura.

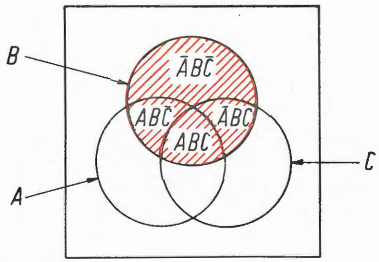
ESERCIZI

1 — ***Rappresentare con i diagrammi di Venn la seguente espressione:***

$$Y = AB\bar{C} + \bar{A}B\bar{C} + ABC + \bar{A}BC \ ,$$

cercando di operare un'eventuale semplificazione.

Soluzione

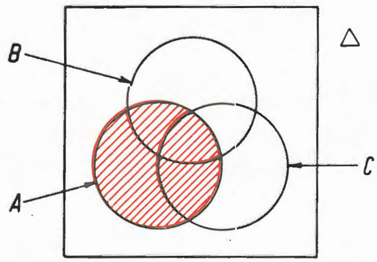


La funzione riportata nella figura rappresenta la variabile B.

---

2 — ***Come si può rappresentare la funzione $Y = AB + A\bar{B}$ in un diagramma di Venn per funzioni a tre variabili? Giustificare la rappresentazione.***

Soluzione



La funzione $Y = AB + A\bar{B}$ rappresenta la variabile A. La sua rappresentazione è giustificata, perchè la parte AB è la *unione* delle parti $AB\bar{C}$ e ABC mentre $\bar{A}B$ è la *unione* delle parti $\bar{A}BC$ e $\bar{A}B\bar{C}$. In entrambe le operazioni di *unione* o *somma logica* la variabile C viene ad essere eliminata ($C + \bar{C} = 1$).

---

3 — *Riportare su una tavola della verità la funzione $Y = AD$.*

Soluzione

n°	A	B	C	D	Y
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	0
15	1	1	1	1	1

4 — *Verificare con le tavole della verità la seguente uguaglianza:*

$$(A + B)(\bar{A} + C)(B + C) = AC + \bar{A}B$$

Soluzione

A	B	C	(A+B)	($\bar{A}$+C)	(B+C)	AC	$\bar{A}$B	(A+B)($\bar{A}$+C)(B+C)	AC+$\bar{A}$B
0	0	0	0	1	0	0	0	0	0
0	0	1	0	1	1	0	0	0	0
0	1	0	1	1	1	0	1	1	1
0	1	1	1	1	1	0	1	1	1
1	0	0	1	0	0	0	0	0	0
1	0	1	1	1	1	1	0	1	1
1	1	0	1	0	1	0	0	0	0
1	1	1	1	1	1	1	0	1	1

L'uguaglianza è soddisfatta in quanto sono identiche le colonne relative alle espressioni che la formano.

---

5 — *Rappresentare, su una tavola della verità, la funzione:*

$$Y = A\bar{B}C\bar{D} + AD$$

Soluzione

n°	A	B	C	D	Y	
0	0	0	0	0	0	
1	0	0	0	1	0	
2	0	0	1	0	0	
3	0	0	1	1	0	
4	0	1	0	0	0	
5	0	1	0	1	0	
6	0	1	1	0	0	
7	0	1	1	1	0	
8	1	0	0	0	0	
9	1	0	0	1	1	
10	1	0	1	0	1	$\leftarrow A\bar{B}C\bar{D}$
11	1	0	1	1	1	
12	1	1	0	0	0	
13	1	1	0	1	1	
14	1	1	1	0	0	
15	1	1	1	1	1	

AD

---

6 — *Dimostrare, mediante le tavole della verità, la validità delle seguenti uguaglianze:*

$$Y = ABC + AB\bar{C} + A\bar{B}C + A\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C =$$

$$= (A + B + C)(A + \bar{B} + C) = A + C\,.$$

Soluzione

A	B	C	ABC	$AB\bar{C}$	$A\bar{B}C$	$A\bar{B}\bar{C}$	$\bar{A}BC$	$\bar{A}\bar{B}C$	$A+B+C$	$A+\bar{B}+C$	Y	$A+C$	$(A+B+C)\cdot(A+\bar{B}+C)$
0	0	0	0	0	0	0	0	0	0	1	0	0	0
0	0	1	0	0	0	0	0	1	1	1	1	1	1
0	1	0	0	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	1	0	1	1	1	1	1
1	0	0	0	0	0	1	0	0	1	1	1	1	1
1	0	1	0	0	1	0	0	0	1	1	1	1	1
1	1	0	0	1	0	0	0	0	1	1	1	1	1
1	1	1	1	0	0	0	0	0	1	1	1	1	1

Le uguaglianze sussistono in quanto le ultime tre colonne della tavola, sono identiche.

---

7 — *Dimostrare che* $\bar{A}\bar{B} + AC = \bar{A}\bar{B} + AC + \bar{B}C$ *sia con l'applicazione dèi teoremi che con le tavole della verità.*

Soluzione

Si può dimostrare che: $\bar{A}\bar{B} + AC + \bar{B}C = \bar{A}\bar{B} + AC$.

Infatti: $\bar{A}\bar{B} + AC + \bar{B}C = \bar{A}\bar{B} + AC + \bar{B}C\,(A + \bar{A}) =$

$$= \bar{A}\bar{B} + AC + A\bar{B}C + \bar{A}\bar{B}C = \bar{A}\bar{B}\,(1 + C) + AC\,(1 + \bar{B}) = \bar{A}\bar{B} + AC\,.$$

Ciò è verificabile anche con le tavole della verità:

A	B	C	$\bar{A}\bar{B}$	AC	$\bar{B}C$	$\bar{A}\bar{B}+AC$	$\bar{A}\bar{B}+AC+\bar{B}C$
0	0	0	1	0	0	1	1
0	0	1	1	0	1	1	1
0	1	0	0	0	0	0	0
0	1	1	0	0	0	0	0
1	0	0	0	0	0	0	0
1	0	1	0	1	1	1	1
1	1	0	0	0	0	0	0
1	1	1	0	1	0	1	1

A	B	C	D	Y	
0	0	0	0	0	
0	0	0	1	1	→ $\bar{A}\bar{B}\bar{C}D$
0	0	1	0	0	
0	0	1	1	1	→ $\bar{A}\bar{B}CD$
0	1	0	0	0	
0	1	0	1	1	→ $\bar{A}B\bar{C}D$
0	1	1	0	0	
0	1	1	1	1	→ $\bar{A}BCD$
1	0	0	0	1	→ $A\bar{B}\bar{C}\bar{D}$
1	0	0	1	1	→ $A\bar{B}\bar{C}D$
1	0	1	0	1	→ $A\bar{B}C\bar{D}$
1	0	1	1	1	→ $A\bar{B}CD$
1	1	0	0	1	→ $AB\bar{C}\bar{D}$
1	1	0	1	1	→ $AB\bar{C}D$
1	1	1	0	1	→ $ABC\bar{D}$
1	1	1	1	1	→ $ABCD$

8 — *Mettere sotto forma di somma canonica l'espressione:*

$$Y = A + D$$

con l'uso delle tavole della verità.

Soluzione

Dalla tavola della verità si può ricavare l'espressione sotto forma di somma canonica relativa a $Y = A + D$, sommando tutti i termini segnati in rosso.

---

9 — *Trasformare sotto forma di somma canonica l'espressione:*

$$Y = A + B\bar{C}$$

Soluzione

$$Y = A + B\bar{C} = A\,(B + \bar{B})\,(C + \bar{C}) + B\bar{C}\,(A + \bar{A}) =$$

$$= (AB + A\bar{B})\,(C + \bar{C}) + AB\bar{C} + \bar{A}B\bar{C} =$$

$$= ABC + AB\bar{C} + A\bar{B}C + A\bar{B}\bar{C} + AB\bar{C} + \bar{A}B\bar{C} =$$

$$= ABC + A\bar{B}C + A\bar{B}\bar{C} + AB\bar{C} + \bar{A}B\bar{C}\,.$$

---

10 — *Trasformare sotto forma di somma canonica l'espressione:*

$$Y = D$$

Soluzione

$$Y = D = D\,(A + \bar{A})\,(B + \bar{B})\,(C + \bar{C}) =$$
$$= (AD + \bar{A}D)\,(BC + B\bar{C} + \bar{B}C + \bar{B}\bar{C}) =$$
$$= ABCD + AB\bar{C}D + A\bar{B}CD + A\bar{B}\bar{C}D + \bar{A}BCD +$$
$$+ \bar{A}B\bar{C}D + \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{C}D\,.$$

---

11 — *Trasformare sotto forma di somma canonica l'espressione:*

$$X = A\,[\bar{D}\,(B + C) + \bar{B}\,(\bar{C}D + \bar{A}\bar{B}C)]$$

Soluzione

$$X = A\,[\bar{D}\,(B + C) + \bar{B}\,(\bar{C}D + \bar{A}\bar{B}C)] =$$
$$= A\,[B\bar{D} + C\bar{D} + \bar{B}\bar{C}D + \bar{A}\bar{B}C] =$$
$$= AB\bar{D} + AC\bar{D} + A\bar{B}\bar{C}D + 0 =$$
$$= AB\bar{D}\,(C + \bar{C}) + AC\bar{D}\,(B + \bar{B}) + A\bar{B}\bar{C}D =$$
$$= ABC\bar{D} + AB\bar{C}\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D} + A\bar{B}\bar{C}D =$$
$$= ABC\bar{D} + AB\bar{C}\bar{D} + A\bar{B}C\bar{D} + A\bar{B}\bar{C}D\,.$$

---

12 — *Trasformare sotto forma di somma canonica l'espressione:*

$$Y = AD + CD,$$

riportandola successivamente in forma binaria e in forma decimale.

Soluzione

$$Y = AD + CD = AD\,(B + \bar{B})\,(C + \bar{C}) + CD\,(A + \bar{A})\,(B + \bar{B}) =$$
$$= (ABD + A\bar{B}D)\,(C + \bar{C}) + (ACD + \bar{A}CD)\,(B + \bar{B}) =$$
$$= ABCD + AB\bar{C}D + A\bar{B}CD + A\bar{B}\bar{C}D + ABCD + A\bar{B}CD + \bar{A}BCD +$$
$$+ \bar{A}\bar{B}CD =$$
$$= ABCD + AB\bar{C}D + A\bar{B}CD + A\bar{B}\bar{C}D + \bar{A}BCD + \bar{A}\bar{B}CD\,.$$

Volendo indicare l'espressione ottenuta in forma binaria si scrive:

$$Y\,(A,B,C,D) = \Sigma\,(1111 + 1101 + 1011 + 1001 + 0111 + 0011)$$

Per riportare infine la stessa espressione in forma decimale, basta determinare i valori decimali corrispondenti ai termini scritti in forma binaria.

Avremo quindi:

$$Y\,(A,B,C,D) = \Sigma\,(15,\ 13,\ 11,\ 9,\ 7,\ 3)$$

---

13 — *Scrivere sotto forma di prodotto canonico l'espressione contenuta nella tavola della figura* 4.30 (a pag. 85), *verificando l'esattezza del risultato, con l'applicazione del teorema di De Morgan alla relativa funzione inversa.*

Soluzione

Prendendo in considerazione i termini della tavola corrispondenti ai bit *0* della colonna Y, abbiamo:

$$Y = (A + B + C)\,(A + \bar{B} + C)\,(\bar{A} + B + C)\,(\bar{A} + B + \bar{C})\,(\bar{A} + \bar{B} + \bar{C})$$

A tale risultato si perviene anche con l'inversione della funzione inversa che si ricava dalla stessa tavola:

$$\bar{Y} = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + A\bar{B}\bar{C} + A\bar{B}C + ABC\,.$$

Infatti:

$$\bar{\bar{Y}} = \overline{\bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + A\bar{B}\bar{C} + A\bar{B}C + ABC} =$$

$$= (\overline{\bar{A}\bar{B}\bar{C}})\,(\overline{\bar{A}B\bar{C}})\,(\overline{A\bar{B}\bar{C}})\,(\overline{A\bar{B}C})\,(\overline{ABC}) =$$

$$= (A + B + C)\,(A + \bar{B} + C)\,(\bar{A} + B + C)\,(\bar{A} + B + \bar{C})\,(\bar{A} + \bar{B} + \bar{C})$$

---

14 — *Sia la funzione:*

$$Y = AB + \bar{A}\bar{C}D$$

a) *trovare la sua funzione inversa* ($\bar{Y}$) *con il teorema di De Morgan;*

b) *trasformare la funzione sotto forma di somma canonica* (Y_c)*;*

c) *verificare l'esattezza delle operazioni mediante le tavole della verità;*

d) *stabilire il numero di transistori e diodi occorrenti per realizzare il circuito a blocchi logici relativo alla funzione.*

Soluzione

a) $\overline{Y} = \overline{AB + \bar{A}\bar{C}D} = (\overline{AB})\,(\overline{\bar{A}\bar{C}D}) = (\bar{A} + \bar{B})\,(A + C + \bar{D})$

b) $Y_c = AB\,(C + \bar{C})\,(D + \bar{D}) + \bar{A}\bar{C}D\,(B + \bar{B}) =$

$= (ABC + AB\bar{C})\,(D + \bar{D}) + \bar{A}B\bar{C}D + \bar{A}\bar{B}\bar{C}D =$

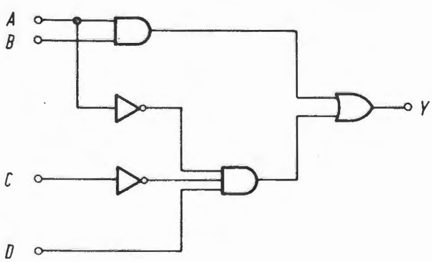
$= ABCD + ABC\bar{D} + AB\bar{C}D + AB\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}\bar{B}\bar{C}D$

c) In base alle espressioni ottenute si è potuto compilare la tavola seguente, con la quale verifichiamo l'esattezza dei risultati.

A	B	C	D	$ABCD$	$ABC\bar{D}$	$AB\bar{C}D$	$AB\bar{C}\bar{D}$	$\bar{A}B\bar{C}D$	$\bar{A}\bar{B}\bar{C}D$	$\bar{A}+\bar{B}$	$A+C+\bar{D}$	Y_c	$\bar{Y}$
0	0	0	0	0	0	0	0	0	0	1	1	0	1
0	0	0	1	0	0	0	0	0	1	1	0	1	0
0	0	1	0	0	0	0	0	0	0	1	1	0	1
0	0	1	1	0	0	0	0	0	0	1	1	0	1
0	1	0	0	0	0	0	0	0	0	1	1	0	1
0	1	0	1	0	0	0	0	1	0	1	0	1	0
0	1	1	0	0	0	0	0	0	0	1	1	0	1
0	1	1	1	0	0	0	0	0	0	1	1	0	1
1	0	0	0	0	0	0	0	0	0	1	1	0	1
1	0	0	1	0	0	0	0	0	0	1	1	0	1
1	0	1	0	0	0	0	0	0	0	1	1	0	1
1	0	1	1	0	0	0	0	0	0	1	1	0	1
1	1	0	0	0	0	0	1	0	0	0	1	1	0
1	1	0	1	0	0	1	0	0	0	0	1	1	0
1	1	1	0	0	1	0	0	0	0	0	1	1	0
1	1	1	1	1	0	0	0	0	0	0	1	1	0

Le operazioni sono esatte in quanto Y_c risulta inverso a Y.

d) Lo schema a blocchi logici, relativo alla funzione $Y = AB + \bar{A}\bar{C}D$, è riportato qui a fianco.



Pertanto, per la sua realizzazione pratica, occorrono 7 diodi e 2 transistori.

15 — *Determinare la funzione inversa relativa alla seguente funzione:*

$$Y = AB\bar{C} + \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C\,,$$

sia con l'uso delle tavole della verità, sia con l'applicazione del teorema di De Morgan.

Soluzione

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Dalla tavola si ricava direttamente la funzione *inversa:*

$$\bar{Y} = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

La stessa funzione si può ottenere applicando il teorema di De Morgan alla funzione *diretta*:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + AB\bar{C}$$

Infatti:

$$\begin{aligned}
\bar{Y} &= \overline{\bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + AB\bar{C}} = \\
&= (\overline{\bar{A}\bar{B}\bar{C}})\,(\overline{\bar{A}BC})\,(\overline{A\bar{B}C})\,(\overline{AB\bar{C}}) = \\
&= (A + B + C)\,(A + \bar{B} + \bar{C})\,(\bar{A} + B + \bar{C})\,(\bar{A} + \bar{B} + C) = \\
&= (A + A\bar{B} + A\bar{C} + AB + B\bar{C} + AC + \bar{B}C)\,(\bar{A} + \bar{A}\bar{B} + \bar{A}C + \\
&\quad + \bar{A}B + BC + \bar{A}\bar{C} + \bar{B}\bar{C}) = (A + B\bar{C} + \bar{B}C)\,(\bar{A} + BC + \bar{B}\bar{C}) = \\
&= ABC + A\bar{B}\bar{C} + ABC + A\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}\bar{B}C = \\
&= \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC\,.
\end{aligned}$$

16 — *Trasformare sotto forma di prodotto canonico la seguente funzione: $Y = A + C$, sia con l'uso delle tavole della verità che con l'applicazione del teorema di De Morgan.*

Soluzione

Dalla tavola si ricava direttamente:

$$Y = (A + B + C)(A + \bar{B} + C)$$

La stessa funzione si ottiene applicando il teorema di De Morgan alla funzione inversa.

$$\bar{Y} = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C}$$

$$\bar{\bar{Y}} = \overline{\bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C}}$$

da cui: $Y = (A + B + C)(A + \bar{B} + C)$.

Ovviamente, svolgendo i prodotti indicati, si ottiene la funzione $Y = A + C$.

	A	B	C	Y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

---

17 — *Rappresentare mediante i diagrammi di Venn le seguenti funzioni:*

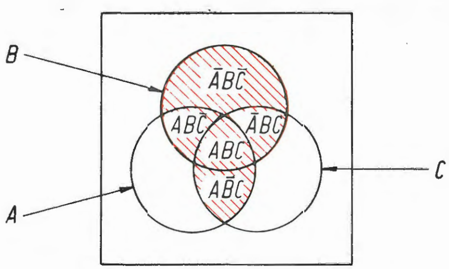
a) $Y(A,B,C) = \Sigma(2, 3, 5, 6, 7)$

b) $X(A,B,C) = \Sigma(000, 001, 011, 111)$

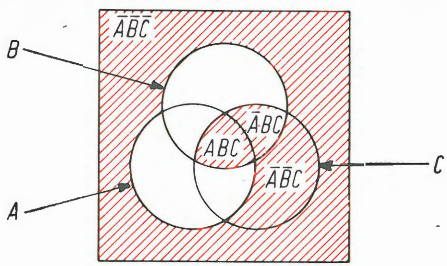
Soluzione

a) $Y(A,B,C) = \Sigma(2, 3, 5, 6, 7) = \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$

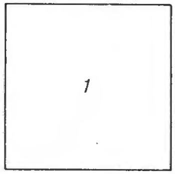
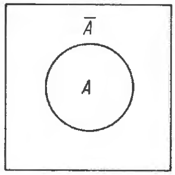
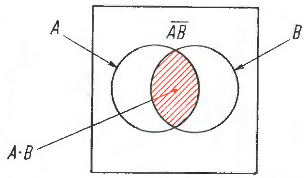
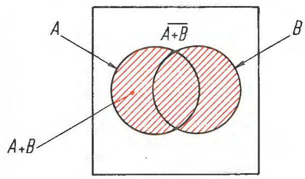
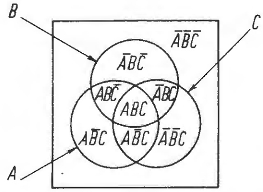
b) $X(A,B,C) = \Sigma(000, 001, 011, 111) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + ABC$



a



b

RAPPRESENTAZIONE GRAFICA DELLE FUNZIONI		
DIAGRAMMI DI VENN	**Referenziale:** è un quadrato dove si riportano le variabili o le funzioni da raffigurare. Esso rappresenta il valore *1*.	
	Diagramma di Venn raffigurante la variabile A	
	Prodotto logico o intersezione AB	
	Somma logica o unione A + B	
	Diagramma per funzioni a tre variabili	

(segue)

<table>
<tr>
<td rowspan="5">TAVOLE DELLA VERITÀ</td>
<td>Le tavole della verità riportano tutte le combinazioni binarie che si possono formare tra le variabili in essa contenute.</td>
<td>
<table>
<tr><th>A</th><th>B</th></tr>
<tr><td>0</td><td>0</td></tr>
<tr><td>0</td><td>1</td></tr>
<tr><td>1</td><td>0</td></tr>
<tr><td>1</td><td>1</td></tr>
</table>
Tavola per due variabili.
</td>
</tr>
<tr>
<td>Le tavole servono per rappresentare qualsiasi funzione booleana.
La funzione "si ricava" dalla tavola sommando tutte le combinazioni corrispondenti ai bit 1 della colonna ad essa relativa.</td>
<td>
<table>
<tr><th>A</th><th>B</th><th>Y</th></tr>
<tr><td>0</td><td>0</td><td>1</td></tr>
<tr><td>0</td><td>1</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td></tr>
<tr><td>1</td><td>1</td><td>1</td></tr>
</table>
Rappresentazione della funzione:
$Y = \bar{A}\bar{B} + \bar{A}B + AB$
</td>
</tr>
<tr>
<td>Espressione sotto forma di somma canonica: è l'espressione formata da termini nei quali compaiono tutte le variabili in essa contenute, sia in forma vera che in forma inversa.</td>
<td>Esempio di espressione sotto forma di somma canonica:
$Y = \bar{A}BC + A\bar{B}C + \bar{A}\bar{B}C + A\bar{B}\bar{C}$</td>
</tr>
<tr>
<td>Espressione sotto forma di prodotto canonico: è l'espressione formata da fattori nei quali compaiono tutte le variabili in essa contenute, sia in forma vera che in forma inversa.</td>
<td>Esempio di espressione sotto forma di prodotto canonico:
$Y = (A + B + \bar{C})\,(\bar{A} + \bar{B} + C)\cdot$
$\cdot(\bar{A} + B + C)$</td>
</tr>
<tr>
<td>Le tavole della verità rappresentano le funzioni sotto forma di "somma canonica." Con un semplice artificio si possono ricavare le stesse sotto forma di "prodotto canonico."</td>
<td>
<table>
<tr><th>A</th><th>B</th><th>Y</th></tr>
<tr><td>0</td><td>0</td><td>1</td></tr>
<tr><td>0</td><td>1</td><td>0</td></tr>
<tr><td>1</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>1</td><td>0</td></tr>
</table>
$Y = \bar{A}\bar{B} + A\bar{B}$
$Y = (A + \bar{B})(\bar{A} + \bar{B})$
</td>
</tr>
</table>

(*segue*)

82

TAVOLE DELLA VERITÀ

Dalle tavole della verità si possono ricavare le **funzioni inverse,** prendendo in considerazione i termini corrispondenti ai bit *0,* della colonna relativa alla funzione in forma vera.

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

$Y = \bar{A}\bar{B} + AB$

$\bar{Y} = \bar{A}B + A\bar{B}$

Espressione in forma decimale: è l'espressione in cui sono riportati sotto forma di sommatoria i termini scritti con l'annotazione decimale corrispondente alla posizione che ogni combinazione occupa nella tavola della verità.

n°	A	B	C	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	0

L'espressione:

$$Y = \bar{A}B\bar{C} + A\bar{B}\bar{C} + AB\bar{C}$$

si può quindi scrivere:

$$Y\ (A, B, C) = \Sigma\ (2, 4, 6)$$

Espressione in forma binaria: è l'espressione in cui sono riportati sotto forma di sommatoria i termini scritti con i simboli binari anzichè decimali, tenendo presente che alle variabili in forma vera corrisponde *1*, mentre a quelle in forma inversa corrisponde *0*.

L'espressione in forma letterale:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + A\bar{B}\bar{C}$$

si può quindi scrivere:

$$Y\ (A,B,C) =$$

$$= \Sigma\ (000 + 011 + 101 + 100)$$

L'**indice** di un termine espresso in forma binaria è dato dalla somma dei bit 1 in esso contenuto.

I termini: 10110, 1000, 1111, sono rispettivamente di indice 3, 1, 4.

CAPITOLO V

MINIMIZZAZIONE

La minimizzazione di un'espressione è l'operazione mediante la quale si riduce al minimo il numero dei termini di cui si compone, con conseguente economia del circuito ad essa corrispondente. I metodi più comunemente applicati per minimizzare un'espressione sono:

1) *metodo algebrico*;

2) *metodo di Quine Mc Kluskey*;

3) *metodo delle mappe di Karnaugh.*

5-1. Metodo algebrico.

Il metodo algebrico consiste nell'applicare alle espressioni da minimizzare i teoremi e le regole esaminati nei capitoli precedenti. Così, volendo, per esempio, minimizzare l'espressione:

$$Y = A\,\{(B + \bar{C})\,(\bar{B} + C)\} + AB + (\bar{A} + \bar{B})\,(B + \bar{C})\,,$$

si procede nel modo seguente:

$$Y = A\,\{(B + \bar{C})\,(\bar{B} + C)\} + AB + (\bar{A} + \bar{B})\,(B + \bar{C}) =$$

$$= A\,\{B\bar{B} + BC + \bar{B}\bar{C} + C\bar{C}\} + AB + \bar{A}B + \bar{A}\bar{C} + B\bar{B} + \bar{B}\bar{C} =$$

$$= ABC + A\bar{B}\bar{C} + AB + \bar{A}B + \bar{A}\bar{C} + \bar{B}\bar{C}$$

essendo $B\bar{B} = C\bar{C} = 0$. Si continua, mettendo in evidenza alcuni fattori comuni, facendo cioè:

$$Y = AB(C + 1) + \bar{B}\bar{C}(A + 1) + \bar{A}B + \bar{A}\bar{C} =$$
$$= AB + \bar{B}\bar{C} + \bar{A}B + \bar{A}\bar{C} =$$
$$= B(A + \bar{A}) + \bar{B}\bar{C} + \bar{A}\bar{C} =$$
$$= B + \bar{B}\bar{C} + \bar{A}\bar{C} =$$
$$= B + \bar{C} + \bar{A}\bar{C},$$

essendo $B + \bar{B}\bar{C} = B + \bar{C}$.

Proseguendo ancora si ha quindi:

$$Y = B + \bar{C} + \bar{A}\bar{C} = B + \bar{C}(\bar{A} + 1) = B + \bar{C}.$$

5-2. Metodo di Quine-Mc Kluskey.

Nel metodo di Quine - Mc Kluskey si applica ripetutamente il teorema esaminato a pag. 48, paragrafo 3-3:

IV

$$AB + A\bar{B} = A.$$

Perciò i termini presi in considerazione devono differire tra loro per la qualità di una variabile, che in un termine si trova in forma vera e nell'altro in forma inversa. Quindi è anche necessario che l'espressione sia sotto forma di somma canonica. Un'espressione di questo tipo è la seguente:

$$Y = AB\bar{C}D + ABCD,$$

in cui, i termini che la formano, differiscono della variabile C. Se riportiamo tale espressione in forma binaria, otteniamo:

$$Y = 1101 + 1111,$$

dove si può rilevare che i termini sono nell'ordine di *indice* tre e *indice* quattro, (ricordiamo che *l'indice* di un termine è dato dalla somma dei bit 1 in esso contenuti, pag. 84, paragrafo 4.8). In base a ciò possiamo anche dire che il teorema $AB + A\bar{B}$ *si può applicare* a due termini che differiscono tra loro di un indice.

Vediamo adesso, con un esempio, di descrivere l'applicazione del metodo di Quine - Mc Kluskey. Sia da minimizzare l'espressione:

$$X = \bar{A}\bar{B}C + A\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C + ABC\,.$$

Si riporta innanzitutto la stessa in forma binaria, avendo quindi:

$$X\,(A, B, C) = \Sigma\,(001 + 100 + 010 + 011 + 101 + 111)\,.$$

Si compila una tabella, come quella della figura 5.1, nella quale vengono incolonnati i termini, con indice man mano crescente, isolando, mediante linee orizzontali, i gruppi aventi lo stesso indice, e contrassegnando ogni termine binario con il corrispondente numero decimale.

Si fanno tutti i possibili accoppiamenti, ossia si applica il teorema $AB + A\bar{B}$, tra i termini di ogni gruppo e quelli del rispettivo gruppo, con indice immediatamente superiore, eliminando naturalmente, tutte le volte, le costanti complementari. Vicino ai termini che si sono accoppiati almeno una volta, si mette una crocetta, come nella figura 5.2.

n°	A	B	C
1	0	0	1
4	1	0	0
2	0	1	0
3	0	1	1
5	1	0	1
7	1	1	1

Fig. 5.1 - Prima tabella contenente i termini binari che devono accoppiarsi.

n°	A	B	C	
1	0	0	1	x
4	1	0	0	x
2	0	1	0	x
3	0	1	1	x
5	1	0	1	x
7	1	1	1	x

Fig. 5.2 - Tabella dove sono contrassegnati con una crocetta i termini che si sono accoppiati.

≡ fig 5.2

Accoppiamenti	A	B	C
1-3	0	-	1
1-5	-	0	1
4-5	1	0	-
2-3	0	1	-
3-7	-	1	1
5-7	1	-	1

Fig. 5.3 - Tabella dove si colloca un trattino al posto delle costanti eliminate negli accoppiamenti.

n°	A	B	C	
1	0	0	1	x
4	1	0	0	x
2	0	1	0	x
3	0	1	1	x
5	1	0	1	x
7	1	1	1	x

Fig. 5.4 - Tabella contenente tutti i termini accoppiati.

Si forma così una seconda tabella (fig. 5.3), contenente i diversi accoppiamenti avvenuti, nella quale figura un trattino al posto di ogni coppia di costanti eliminata. Nella stessa tabella, si isolano, come in quella precedente, i gruppi di termini aventi lo stesso indice e si cercano nuovi accoppiamenti che vengono riportati in una successiva tabella. Si procede con lo stesso sistema fino a quando non è più possibile fare altri accoppiamenti. Nelle figure 5.4, 5.5, 5.6, sono rispettivamente raccolte le due precedenti tabelle e quella conclusiva.

Osservando quest'ultima tabella si nota che gli accoppiamenti in essa contenuti, 1-3-5-7 e 1-5-3-7, pur essendo disposti in ordine

≡ fig 5.3

Accoppiamenti	A	B	C		
1-3	0	-	1	x	
1-5	-	0	1	x	
4-5	1	0	-		← $A\bar{B}$
2-3	0	1	-		← $\bar{A}B$
3-7	-	1	1	x	
5-7	1	-	1	x	

Fig. 5.5 - Tabella intermedia nella quale sono segnati in rosso i termini non accoppiati.

Accoppiamenti	A	B	C	
1-3-5-7	-	-	1	← C
1-5-3-7	-	-	1	

Fig. 5.6 - Tabella finale.

diverso, rappresentano lo stesso termine, pertanto uno dei due va eliminato.

A questo punto possiamo formare l'espressione semplificata, sommando tutti i termini che nelle diverse tabelle sono rimasti da accoppiare. Detti termini sono quelli relativi agli accoppiamenti 4-5, 2-3, e 1-3-5-7. Ricordando che al bit *1* corrisponde la variabile in forma vera e al bit *0* quella in forma inversa, otteniamo quindi l'espressione:

$$X = A\bar{B} + \bar{A}B + C\,.$$

Altro esempio di semplificazione:

Si voglia minimizzare l'espressione:

$$Y = \bar{A}\bar{B}CDE + A\bar{B}CD\bar{E} + \bar{A}\bar{B}\bar{C}D\bar{E} + A\bar{B}\bar{C}\bar{D}\bar{E} + A\bar{B}\bar{C}D\bar{E} +$$

$$+ \bar{A}BC\bar{D}E + ABC\bar{D}\bar{E} + \bar{A}BCDE + \bar{A}BC\bar{D}\bar{E} + \bar{A}\bar{B}C\bar{D}\bar{E}$$

Soluzione:

Per semplificare le operazioni, conviene riportare sia in forma binaria che in forma decimale l'espressione data. Abbiamo perciò:

$$Y(A, B, C, D, E) = \Sigma\,(00111 + 10110 + 00010 + 10000 + 10010 +$$

$$+ 01101 + 11100 + 01111 + 01100 + 00100$$

$$\text{e} \quad Y(A, B, C, D, E) = \Sigma\,(7, 22, 2, 16, 18, 13, 28, 15, 12, 4)\,.$$

Dopo aver compilato le tavole di tutti gli eventuali accoppiamenti (fig. 5.7, *a* e *b*) si può formare l'espressione minimizzata, sommando quei termini che non si sono accoppiati tra loro almeno una sola volta. Abbiamo pertanto:

$$Y = \bar{B}\bar{C}D\bar{E} + \bar{A}C\bar{D}\bar{E} + A\bar{B}\bar{C}\bar{E} + BC\bar{D}\bar{E} + A\bar{B}D\bar{E} + \bar{A}CDE +$$

$$+ \bar{A}BCE\,.$$

12-13

n°	A	B	C	D	E	
2	0	0	0	1	0	x
4	0	0	1	0	0	x
16	1	0	0	0	0	x
12	0	1	1	0	0	x
18	1	0	0	1	0	x
7	0	0	1	1	1	x
13	0	1	1	0	1	x
22	1	0	1	1	0	x
28	1	1	1	0	0	x
15	0	1	1	1	1	x

n°	A	B	C	D	E
2-18	–	0	0	1	0
4-12	0	–	1	0	0
16-18	1	0	0	–	0
12-28	–	1	1	0	0
18-22	1	0	–	1	0
7-15	0	–	1	1	1
13-15	0	1	1	–	1

Fig. 5.7 - Tavole con i termini accoppiati e da accoppiare, mediante le quali si ricava l'espressione minimizzata.

5-3. Rete dei termini irriducibili.

Nelle espressioni semplificate col metodo di Quine - Mc Kluskey, molte volte, compaiono termini che invece non risultano, adoperando altri metodi di semplificazione. E' chiaro che i suddetti termini, ritenuti **superflui**, devono essere individuati e quindi eliminati. A tale scopo si adopera la cosiddetta **rete dei termini irriducibili.**

Vediamo di applicare questa rete nell'esempio che segue, in cui si vuole semplificare col metodo di Quine - Mc Kluskey la funzione:

$$X = \bar{A}B\bar{C}\bar{D} + AB\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + ABC\bar{D} .$$

Si riporta la stessa nelle due forme espressive, binaria e decimale, avendo così:

$$X\,(A, B, C, D) = \Sigma\,(0100 + 1100 + 0001 + 0101 + 0110 + 1110)$$

$$\text{e} \quad X\,(A, B, C, D) = \Sigma\,(4, 12, 1, 5, 6, 14)\,.$$

Si formano i consueti accoppiamenti, come indicano le tavole della figura 5.8, *a*, *b*, *c*, ottenendo l'espressione semplificata:

n°	A	B	C	D	
1	0	0	0	1	x
4	0	1	0	0	x
5	0	1	0	1	x
12	1	1	0	0	x
6	0	1	1	0	x
14	1	1	1	0	x

12 – 14

a

Accoppiamenti	A	B	C	D	
1-5	0	–	0	1	
4-5	0	1	0	–	
4-12	–	1	0	0	x
4-6	0	1	–	0	
6-14	–	1	1	0	x

b

Accoppiamenti	A	B	C	D
4-12-6-14	–	1	–	0

c

Fig. 5.8 - Tavole per gli accoppiamenti dei termini binari.

$$X = B\bar{D} + \bar{A}\bar{C}D + \bar{A}B\bar{C} + \bar{A}B\bar{D}\,.$$

A questo punto si costruisce la rete dei termini irriducibili (fig. 5.9), che si compone di tante righe orizzontali, alla cui sinistra si collocano rispettivamente i termini della espressione semplificata, e di tante righe verticali, al di sopra delle quali si collocano i numeri decimali che si incontrano negli accoppiamenti, relativi ai termini stessi.

Sulla rete si contrassegnano, con una crocetta, i punti d'incontro tra ciascun termine ed i rispettivi numeri decimali, come mostra la

	1	4	5	6	12	14
$B\bar{D}$						
$\bar{A}\bar{C}D$						
$\bar{A}B\bar{C}$						
$\bar{A}B\bar{D}$						

Fig. 5.9 - Rete dei termini irriducibili, o anche dei termini superflui.

sic

	1	4	5	6	12	14
$B\bar{D}$		×		×	×	×
$\bar{A}\bar{C}D$	×		×			
$\bar{A}B\bar{C}$		×	×			
$\bar{A}B\bar{D}$		×		×		

Fig. 5.10 - Ricerca dei termini superflui.

figura 5.10, nella quale: per BD si mettono i contrassegni in corrispondenza dei numeri 4, 6, 12, 14; per $\bar{A}\bar{C}D$ in corrispondenza di 1 e 5; per $\bar{A}B\bar{C}$ in corrispondenza di 4 e 5 e infine, per $\bar{A}B\bar{D}$, in corrispondenza di 4 e 6.

Osservando attentamente la rete, si può notare che in alcune linee verticali esiste un solo contrassegno. I termini corrispondenti a queste linee sono ritenuti *indispensabili*, per la formazione della espressione; tutti gli altri sono *superflui*, e perciò vanno scartati. Nel nostro caso, i contrassegni isolati sono posti sulle righe 1, 12, 14. I termini indispensabili risultano perciò $B\bar{D}$ e $\bar{A}\bar{C}D$. L'espressione finale diventa quindi:

$$X = B\bar{D} + \bar{A}\bar{C}D\,.$$

5-4. Osservazione sui termini superflui.

§: Quando in una rete compaiono più termini superflui, può capitare che qualcuno di essi non debba essere eliminato.

Ciò risulta chiaro analizzando la rete della figura 5.11, nella quale i termini $\bar{B}C$ e AC a prima vista risultano ambedue superflui e quindi da scartare. Però, se eliminiamo soltanto uno di essi notiamo che l'altro non è più superfluo.

Pertanto l'equazione finale può assumere, indifferentemente, una delle seguenti forme:

$$1)\qquad X = \bar{A}\bar{B} + AB + \bar{B}C$$

$$2)\qquad X = \bar{A}\bar{B} + AB + AC\,.$$

	0	1	5	6	7
$\bar{A}\bar{B}$	X	X			
$\bar{B}C$		X	X		
AC			X		X
AB				X	X

sic

Fig. 5.11 - Esempio di rete contenente termini superflui, non tutti da eliminare.

— Quando si incontrano reti come quella della figura 5.12, dove addrittura tutti i termini appaiono superflui, l'equazione finale può essere messa nelle seguenti forme:

1) $$X = \bar{A}\bar{B}D + \bar{A}CD + ABD + AC\bar{D}$$

2) $$X = \bar{B}\bar{C}D + A\bar{C}D + BCD, + \bar{A}CD$$

dato che nei due casi vengono considerati superflui tre termini per volta.

	1	3	7	9	13	15
$\bar{A}\bar{B}D$	X	X				
$\bar{B}\bar{C}D$	X			X		
$\bar{A}CD$		X	X			
$A\bar{C}D$				X	X	
ABD					X	X
BCD			X			X

sic

Fig. 5.12 - Altro esempio di rete con termini superflui, non tutti da scartare.

Esempio applicativo.

Si voglia semplificare, col metodo di Mc Kluskey la seguente funzione:

$$Y(A, B, C, D) = \Sigma(4, 7, 9, 10, 12, 13, 14, 15);$$

individuando gli eventuali termini superflui, e verificando col metodo algebrico l'esattezza del risultato ottenuto.

Soluzione:

Si scrive la funzione nella consueta forma letterale:

$$Y = \bar{A}B\bar{C}\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}D + A\bar{B}C\bar{D} + AB\bar{C}\bar{D} +$$

$$+ AB\bar{C}D + ABC\bar{D} + ABCD\,,$$

formando poi gli accoppiamenti indicati nella figura 5.13, *a*, *b*, *c*.

In base agli accoppiamenti effettuati si ottiene l'espressione:

$$Y = AB + B\bar{C}\bar{D} + A\bar{C}D + AC\bar{D} + BCD$$

n°	A	B	C	D	
4	0	1	0	0	x
9	1	0	0	1	x
10	1	0	1	0	x
12	1	1	0	0	x
7	0	1	1	1	x
13	1	1	0	1	x
14	1	1	1	0	x
15	1	1	1	1	x

a

n°	A	B	C	D	
4-12	-	1	0	0	
9-13	1	-	0	1	
10-14	1	-	1	0	
12-13	1	1	0	-	x
12-14	1	1	-	0	x
7-15	-	1	1	1	
13-15	1	1	-	1	x
14-15	1	1	1	-	x

b

n°	A	B	C	D
12-13-14-15	1	1	-	-
12-14-13-15	1	1	-	-

c

Fig. 5.13 - Tavole occorrenti per semplificare l'espressione: $Y(A, B, C, D) = \Sigma(4, 7, 9, 10, 12, 13, 14, 15)$.

	1	4	7	9	10	12	13	14	15
AB						×	×	×	×
$B\bar{C}\bar{D}$		×				×			
$A\bar{C}D$				×			×		
$AC\bar{D}$					×			×	
BCD			×						×

Fig. 5.14 - Rete dei termini indispensabili.

Si costruisce quindi la rete dei termini indispensabili (fig. 5.14), dalla quale si rileva che soltanto il termine AB è superfluo.

Vediamo di pervenire allo stesso risultato col metodo algebrico:

$$Y = \bar{A}B\bar{C}\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}D + A\bar{B}C\bar{D} + AB\bar{C}\bar{D} + AB\bar{C}D +$$

$$+ ABC\bar{D} + ABCD = AB(\bar{C}\bar{D} + \bar{C}D + C\bar{D} + CD) +$$

$$+ \bar{A}B(\bar{C}\bar{D} + CD) + A\bar{B}(\bar{C}D + C\bar{D}) = AB[\bar{C}(D + \bar{D}) +$$

$$+ C(D + \bar{D})] + \bar{A}B(\bar{C}\bar{D} + CD) + A\bar{B}(\bar{C}D + C\bar{D}) =$$

$$= AB + \bar{A}B(\bar{C}\bar{D} + CD) + A\bar{B}(\bar{C}D + C\bar{D}) =$$

$$= B[A + \bar{A}(\bar{C}\bar{D} + CD)] + A\bar{B}(\bar{C}D + C\bar{D}) =$$

$$= B(A + \bar{C}\bar{D} + CD) + A\bar{B}(\bar{C}D + C\bar{D}) =$$

$$= AB + B\bar{C}\bar{D} + BCD + A\bar{B}(\bar{C}D + C\bar{D}) =$$

$$= A[B + \bar{B}(\bar{C}D + C\bar{D})] + B\bar{C}\bar{D} + BCD =$$

$$= A(B + \bar{C}D + C\bar{D}) + B\bar{C}\bar{D} + BCD =$$

$$= AB + A\bar{C}D + AC\bar{D} + B\bar{C}\bar{D} + BCD\,.$$

A questo punto l'eliminazione di AB è semplice. Infatti:

$$AB + A\bar{C}D + AC\bar{D} + B\bar{C}\bar{D} + BCD = AB(C + \bar{C})(D + \bar{D}) +$$

$$+ A\bar{C}D + AC\bar{D} + B\bar{C}\bar{D} + BCD = ABCD + AB\bar{C}D + ABC\bar{D} +$$

$$+ AB\bar{C}\bar{D} + A\bar{C}D + AC\bar{D} + B\bar{C}\bar{D} + BCD = A\bar{C}D(B + 1) +$$

$$+ AC\bar{D}(B + 1) + B\bar{C}\bar{D}(A + 1) + BCD(A + 1) \; ; \quad \text{infine:}$$

$$Y = A\bar{C}D + AC\bar{D} + B\bar{C}\bar{D} + BCD \, .$$

Il metodo di Quine - Mc Kluskey, quasi sempre, ha bisogno di essere integrato dalla rete dei termini indispensabili affinchè si possa semplificare al massimo un'espressione booleana. Per tale motivo si rivela piuttosto laborioso. Tuttavia, tale metodo, viene usato per semplificare espressioni in cui il numero delle variabili è superiore a quattro. In tutti gli altri casi è preferibile usare il metodo delle *mappe di Karnaugh*, di cui trattiamo in seguito.

5-5. Metodo delle mappe di Karnaugh.

Le mappe di Karnaugh servono per rappresentare graficamente una funzione booleana e per poterla eventualmente semplificare. Esse sono costituite da un raggruppamento di caselle il cui numero dipende da quello delle variabili che figurano nella funzione da rappresentare. Appunto per questo vi sono mappe a una, due, tre, quattro, e più variabili. Nell'illustrare le mappe che useremo in questo volume, riportiamo, di volta in volta, i raggruppamenti sia in forma binaria che in forma decimale.

Mappa ad una variabile.

La mappa ad una variabile è costituita da due caselle, alle quali corrispondono i due valori che può assumere la stessa variabile (figg. 5.15 e 5.16).

I valori riportati all'interno delle caselle, al solo scopo di chiarire meglio l'argomento, in pratica non devono assolutamente comparire; la mappa deve cioè presentarsi come nella figura 5.17.

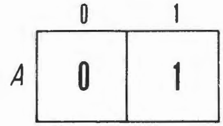


Fig. 5.15 - Mappa ad una variabile nelle cui caselle sono riportati i valori corrispondenti, in forma binaria.

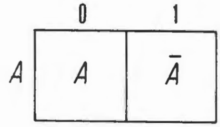


Fig. 5.16 - Mappa ad una variabile, nelle cui caselle sono riportati i valori corrispondenti, in forma letterale.

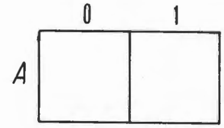


Fig. 5.17 - Rappresentazione corretta di una mappa a una variabile.

I suddetti valori si deducono dalle *annotazioni binarie* messe ai margini della mappa, facendo, com'è noto, corrispondere il bit *1*, alle variabili in forma vera e il bit *0* alle stesse variabili in forma inversa.

Mappa a due variabili.

La mappa a due variabili è costituita da quattro caselle (figg. 5.18 e 5.19), cioè, tante quante sono le combinazioni binarie che possono formarsi con dette variabili. Le combinazioni vanno di solito scritte, facendo seguire alle variabili l'ordine alfabetico. In ogni caso, ad evitare confusioni, in tutte le mappe di Karnaugh, l'ordine con cui devono combinarsi le variabili viene indicato in alto a sinistra, con una chiara *annotazione letterale.*

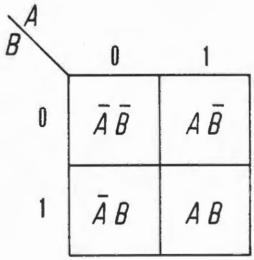


Fig. 5.18 - Mappa a due variabili con valori espressi in forma binaria.

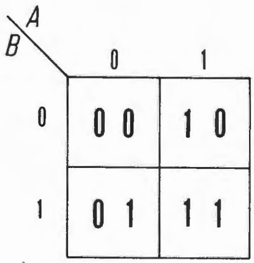


Fig. 5.19 - Mappa a due variabili con valori espressi in forma letterale.

Mappa a tre variabili.

Nella mappa a tre variabili, riportata con valori espressi sia in forma binaria che in forma decimale, rispettivamente nella figura

$BC \backslash A$	0	1
00	000	100
01	001	101
11	011	111
10	010	110

a

$BC \backslash A$	0	1
00	$\bar{A}\bar{B}\bar{C}$	$A\bar{B}\bar{C}$
01	$\bar{A}\bar{B}C$	$A\bar{B}C$
11	$\bar{A}BC$	ABC
10	$\bar{A}B\bar{C}$	$AB\bar{C}$

b

Fig. 5.20 - Mappa a tre variabili.

5.20 *a* e *b*, si può osservare che in corrispondenza dell'*annotazione letterale*, riguardante le variabili *B* e *C*, *l'annotazione binaria*, è formata dalle combinazioni binarie relativa a due variabili, ossia: 00 - 01 - 11 - 10. Ovviamente, a *B* corrispondono i primi valori di tali combinazioni, che sono nell'ordine: 0 - 0 - 1 - 1, mentre a *C*, corrispondono i rimanenti valori, che nell'ordine sono: 0 - 1 - 1 - 0. Con criteri analoghi si possono costruire le mappe a quattro, cinque e sei variabili, riportate qui di seguito.

$CD \backslash AB$	00	01	11	10
00	0000	0100	1100	1000
01	0001	0101	1101	1001
11	0011	0111	1111	1011
10	0010	0110	1110	1010

$CD \backslash AB$	00	01	11	10
00	$\bar{A}\bar{B}\bar{C}\bar{D}$	$\bar{A}B\bar{C}\bar{D}$	$AB\bar{C}\bar{D}$	$A\bar{B}\bar{C}\bar{D}$
01	$\bar{A}\bar{B}\bar{C}D$	$\bar{A}B\bar{C}D$	$AB\bar{C}D$	$A\bar{B}\bar{C}D$
11	$\bar{A}\bar{B}CD$	$\bar{A}BCD$	$ABCD$	$A\bar{B}CD$
10	$\bar{A}\bar{B}C\bar{D}$	$\bar{A}BC\bar{D}$	$ABC\bar{D}$	$A\bar{B}C\bar{D}$

Fig. 5.21 - Mappa a quattro variabili.

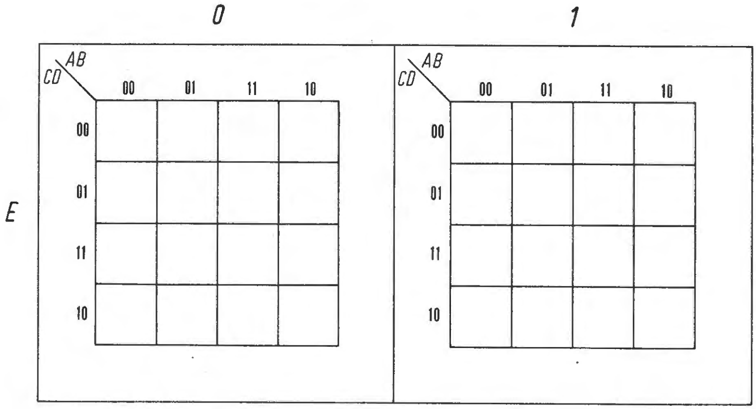


Fig. 5.22 - Mappa a cinque variabili.

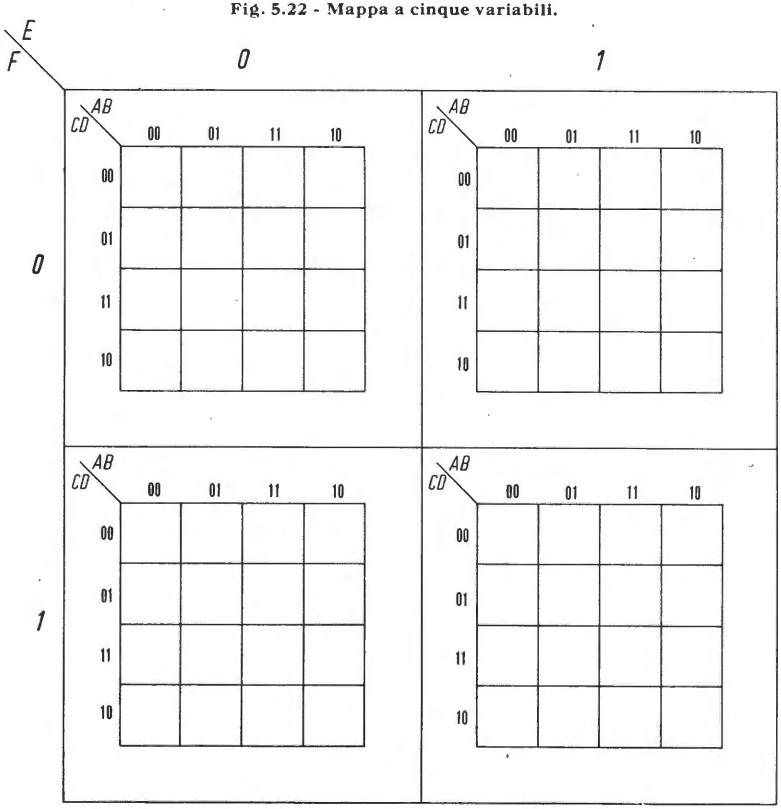


Fig. 5.23 - Mappa a sei variabili.

5-6. Raffigurazione di un'espressione in forma canonica, mediante le mappe di Karnaugh.

Volendo raffigurare con una mappa di Karnaugh, per esempio, l'espressione, sotto forma di somma canonica:

a)

$$X = AB\bar{C} + A\bar{B}\bar{C} + ABC + \bar{A}\bar{B}C\,,$$

si disegna la mappa ad essa relativa (fig. 5.24) collocando un bit 1 nelle caselle corrispondenti ai termini dell'espressione, lasciando vuote le altre (fig. 5.25).

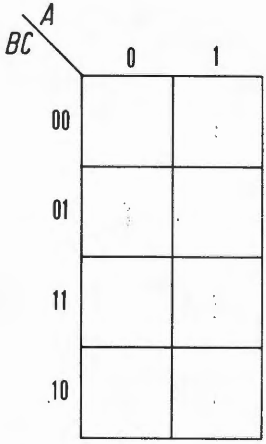


Fig. 5.24 - Mappa a tre variabili non contenente alcuna funzione.

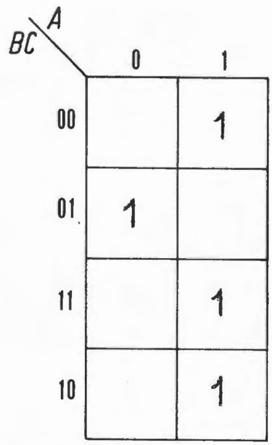


Fig. 5.25 - Rappresentazione della funzione $X = AB\bar{C} + A\bar{B}\bar{C} + ABC + \bar{A}\bar{B}C$.

5-7. Raffigurazione di un'espressione qualunque.

Si voglia raffigurare l'espressione:

NB

b)

$$X = \bar{A}\bar{B}CD + A\bar{B}D + AB\bar{C} + A\bar{C}\bar{D}\,.$$

Essa non è sotto forma di somma canonica, in quanto tre dei suoi termini mancano di una variabile ciascuno. Tuttavia per poterla raffigurare si disegna una mappa a quattro variabili, collocando intanto un bit *1* nella casella relativa al termine $\bar{A}\bar{B}CD$ (fig. 5.26).

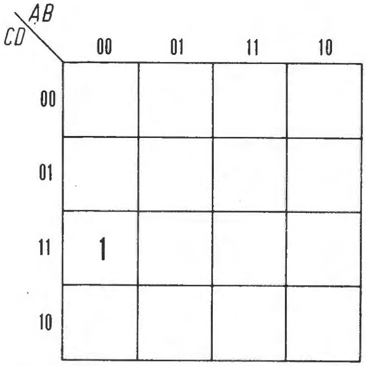


Fig. 5.26 - **Mappa a quattro variabili contenente il termine $\bar{A}\bar{B}CD$.**

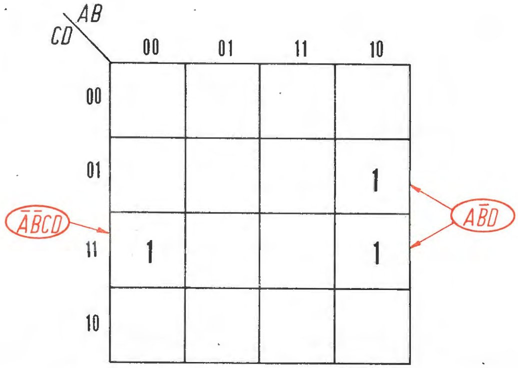


Fig. 5.27 - **Mappa a quattro variabili contenente i termini $\bar{A}\bar{B}CD$ e $A\bar{B}D$.**

Il secondo termine, $A\bar{B}D$, essendo a tre variabili, è contenuto sia nella casella relativa ad $A\bar{B}CD$ che in quella relativa ad $A\bar{B}\bar{C}D$. Pertanto il segno *1* va collocato in tutt'e due le caselle, così come viene indicato nella figura 5.27.

Allo stesso modo si raffigurano i rimanenti termini, $AB\bar{C}$ e $A\bar{C}\bar{D}$, ottenendo alla fine la mappa della figura 5.28, contenente l'intera espressione.

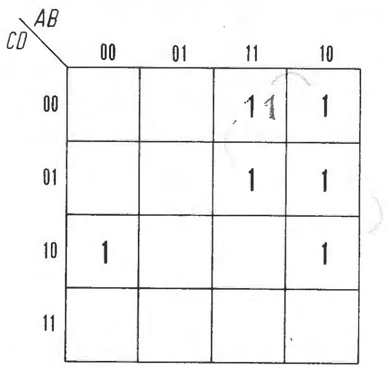


Fig. 5.28 - **Mappa raffigurante l'espressione:** $X = \bar{A}\bar{B}CD + A\bar{B}D + AB\bar{C} + A\bar{C}\bar{D}$.

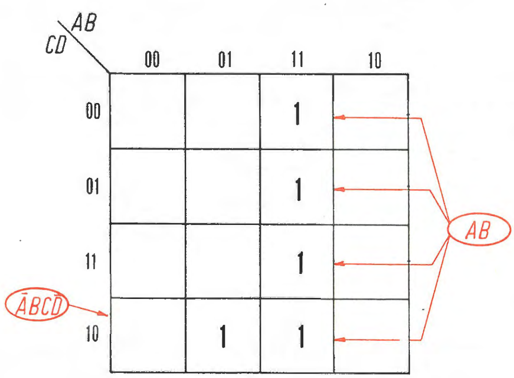


Fig. 5.29 - **Raffigurazione della funzione** $X = AB + \bar{A}BC\bar{D}$.

Gli ultimi due termini dell'espressione sono contenuti da una stessa casella; non è per questo necessario mettere due volte il segno 1.

Altro esempio di raffigurazione.

Raffigurare l'espressione: $X = AB + \bar{A}BC\bar{D}$.

Si procede nella maniera illustrata dalla figura 5.29.

5-8. Criterio di scelta delle mappe.

Consideriamo, ad esempio, la funzione:

$$Y = AB + \bar{A}\bar{B}.$$

Essa si può rappresentare indifferentemente con mappa a 2, 3, 4 variabili, come nella figura 5.30 *a*, *b*, *c*.

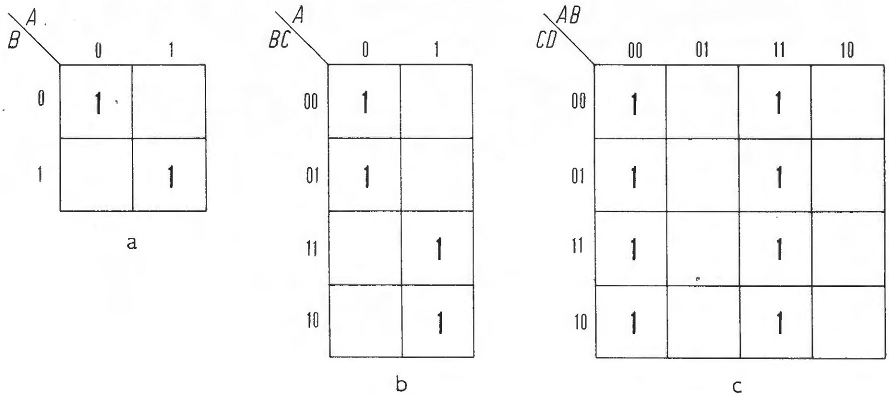


Fig. 5.30 - Mappe raffiguranti l'espressione: $Y = AB + \bar{A}\bar{B}$.

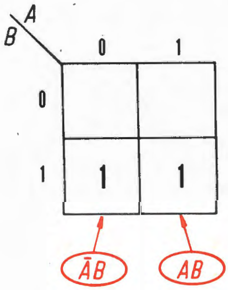
La mappa più indicata, però, è quella a due variabili, essendo chiaramente la meno complessa. Perciò, è buona norma, nella rappresentazione di una funzione, usare la mappa il cui numero di variabili sia uguale a quello della stessa funzione.

5-9. Caselle adiacenti.

Dal punto di vista geometrico due caselle sono *adiacenti* quando hanno un lato in comune. Nelle mappe di Karnaugh, i termini contenuti in *due caselle adiacenti devono necessariamente differire tra loro di una variabile, che in una casella si trova in forma vera e nell'altra in forma inversa.* Ciò allo scopo di poter semplificare le funzioni, applicando graficamente il teorema $AB + A\bar{B} = A\,(B + \bar{B}) = A$, come vedremo meglio in seguito.

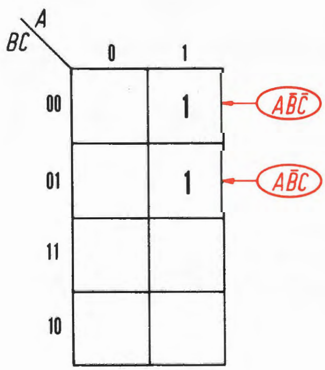
Nelle figure 5.31 *a*, *b*, *c*, riportiamo alcuni esempi di caselle adiacenti, i cui termini corrispondenti differiscono effettivamente di una variabile.

Per ottenere che i termini relativi a due caselle adiacenti dal punto di vista geometrico differiscano anche di una variabile è indispensabile che le annotazioni, messe ai margini delle mappe, per

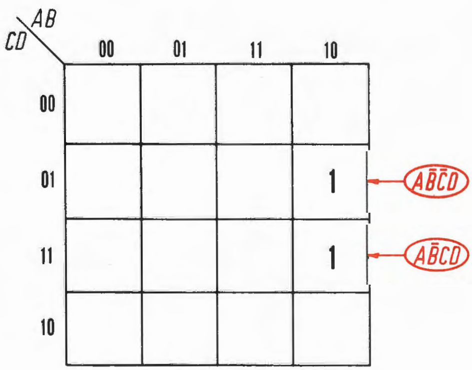


a

Fig. 5.31 - Posizioni di caselle adiacenti tra loro.



b



c

la formazione di tutte le combinazioni binarie, si succedano secondo l'ordine finora seguito: 00 - 01 - 11 - 10, e non secondo l'ordine stabilito in precedenza, dalle tavole della verità: 00 - 01 - 10 - 11.

Infatti, in una mappa numerata secondo quest'ultimo ordine, i termini delle righe centrali differiscono tra loro di due variabili invece che di una, come si può vedere, osservando la figura 5.32.

Nelle mappe di Karnaugh sono da considerarsi adiacenti anche le caselle poste rispettivamente agli estremi delle righe o delle colonne, come chiaramente mostrano gli esempi delle figure 5.33 *a*, *b*, *c*, in cui i termini presi in considerazione, differiscono tra loro di una variabile. Ciò si può spiegare considerando le mappe avvolte in forma

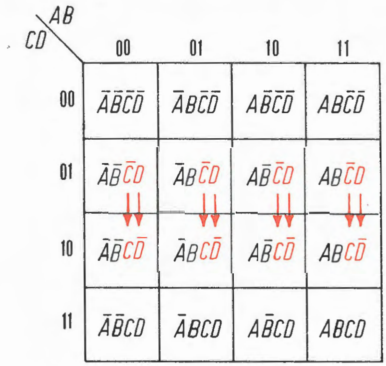


Fig. 5.32 - Mappa con indicazione binaria errata.

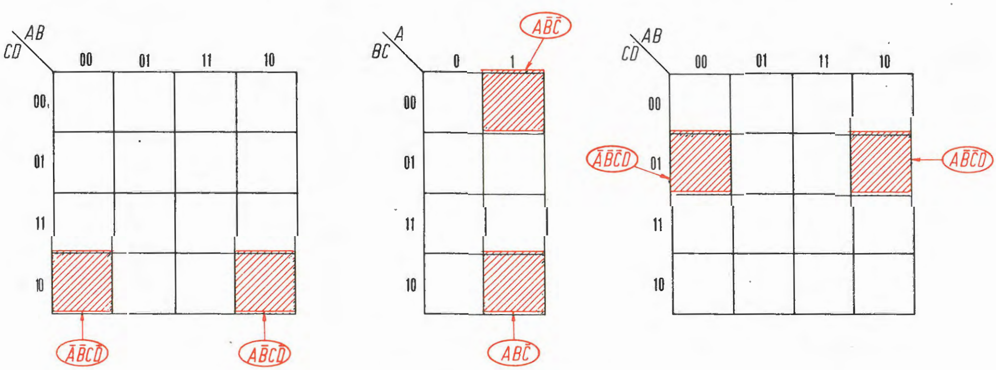


Fig. 5.33 - Altri esempi di caselle adiacenti tra loro.

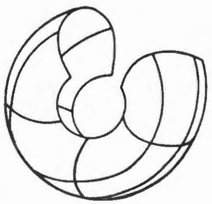


Fig. 5.34 - Con la raffigurazione del toroide si può spiegare perchè sono da ritenersi adiacenti le caselle delle figg. 5.35 *a, b, c*.

di *toroide* (fig. 5.34) dove ogni qualsiasi casella ha tante altre caselle adiacenti per quanti sono i suoi lati, ossia quattro.

5-10. Semplificazione delle funzioni mediante l'uso delle mappe di Karnaugh.

Si voglia, per esempio, rappresentare, su una mappa a quattro variabili, il termine $A\bar{B}D$ (fig. 5.35).

Notiamo che esso è contenuto nelle due caselle adiacenti, corrispondenti ai termini $A\bar{B}CD$ e $A\bar{B}\bar{C}D$.

Ciò conferma che:

$$A\bar{B}CD + A\bar{B}\bar{C}D = A\bar{B}D\,,$$

essendo $C + \bar{C} = 1$ (vedere IV teorema, paragrafo 3-3, a pag. 48).

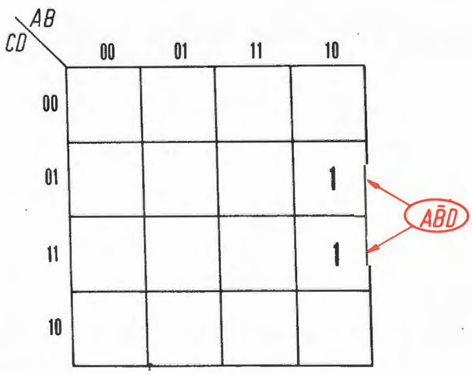


Fig. 5.35 - Rappresentazione del termine $A\bar{B}D$.

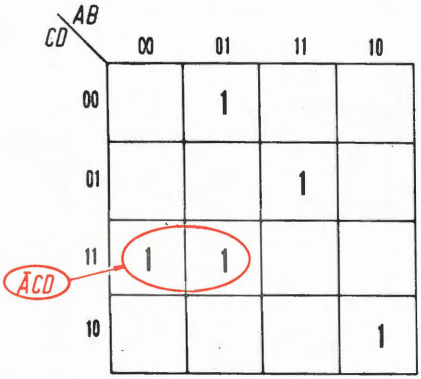


Fig. 5.36 - Mappa con anello di semplificazione.

Pertanto, quando in una mappa di Karnaugh si incontrano termini contenuti in caselle adiacenti tra lòro, si può praticare una semplificazione.

Così, nella mappa della figura 5.36 rappresentante l'espressione:

$$Y = \bar{A}B\bar{C}\bar{D} + AB\bar{C}D + \bar{A}\bar{B}CD + \bar{A}BCD + A\bar{B}C\bar{D},$$

si può operare una semplificazione, sostituendo, al posto della somma: $\bar{A}\bar{B}CD + \bar{A}BCD$, il termine $\bar{A}CD$. Tale operazione si mette in evidenza raggruppando i due termini in un unico anello.

Quando i termini da semplificare si trovano in caselle poste agli estremi della tavola, gli anelli si pongono nella maniera indicata dalla figura 5.37.

Supponiamo adesso di voler semplificare l'espressione:

$$X = \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BCD + AB\bar{C}D,$$

contenuta nella mappa della figura 5.38.

In base alle precedenti considerazioni, possiamo fare tre raggruppamenti diversi (fig. 5.39 *a*, *b*, *c*) ottenendo così altrettante relazioni, equivalenti tra loro:

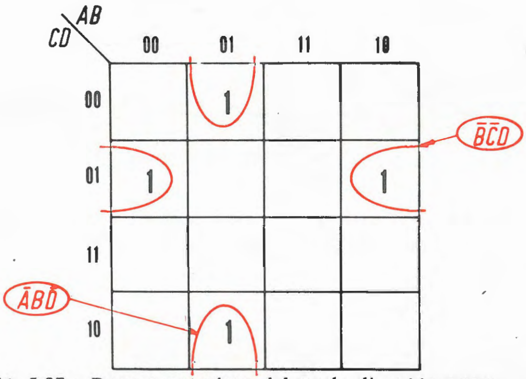


Fig. 5.37 - Rappresentazione del modo di raggruppare i termini adiacenti.

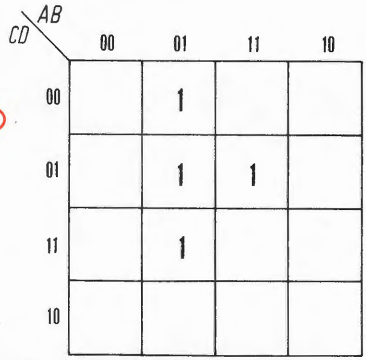
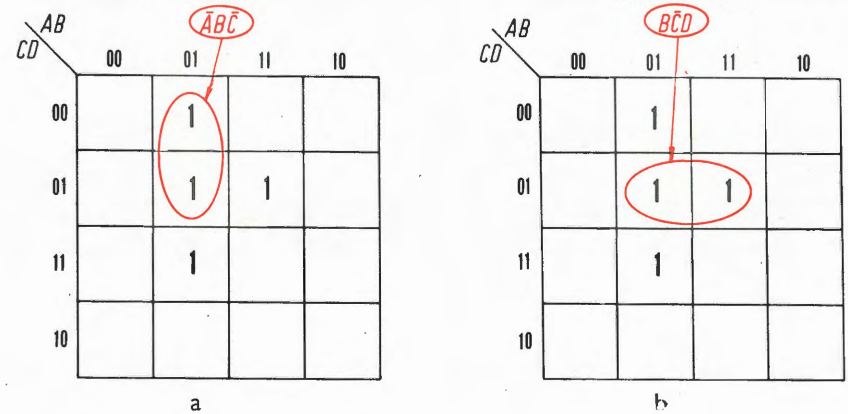


Fig. 5.38 - Mappa raffigurante l'espressione
$X = \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BCD + AB\bar{C}D.$



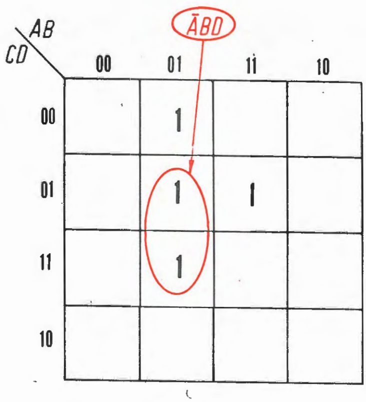


Fig. 5.39 - Rappresentazione di tre modi differenti usati per semplificare la stessa funzione.

1) $X = \bar{A}B\bar{C} + \bar{A}BCD + AB\bar{C}D$

2) $X = B\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}BCD$

3) $X = \bar{A}BD + \bar{A}B\bar{C}\bar{D} + AB\bar{C}D\,.$

Elaborando, col metodo algebrico, una delle tre espressioni, per esempio la prima, si ottiene:

$$X = \bar{A}B\bar{C} + \bar{A}BCD + AB\bar{C}D =$$

$$= \bar{A}B(\bar{C} + CD) + AB\bar{C}D =$$

$$= \bar{A}B(\bar{C} + D) + AB\bar{C}D = \bar{A}B\bar{C} + \bar{A}BD + AB\bar{C}D =$$

$$= \bar{A}B\bar{C} + BD(\bar{A} + A\bar{C}) = \bar{A}B\bar{C} + BD(\bar{A} + \bar{C}) =$$

$$= \bar{A}B\bar{C} + \bar{A}BD + B\bar{C}D\,.$$

Anche le altre espressioni conducono allo stesso risultato. Ciò significa che con i raggruppamenti formati non si è ottenuta la massima semplificazione dell'espressione.

A tale semplificazione si perviene invece formando su una stessa mappa i tre raggruppamenti, come indica la figura 5.40.

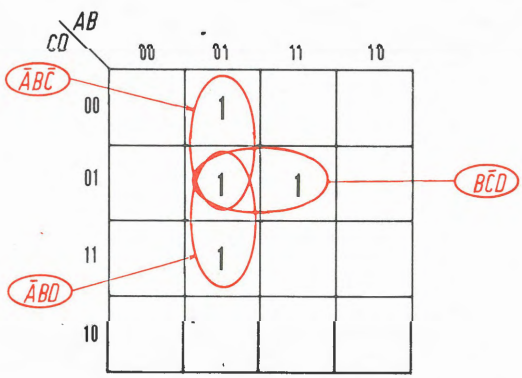


Fig. 5.40 - Semplificazione di una funzione, operata su una sola mappa, con più anelli. La funzione semplificata è $X = \bar{A}B\bar{C} + \bar{A}BD + B\bar{C}D$.

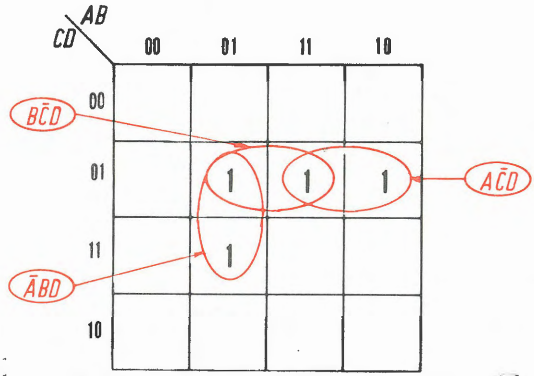


Fig. 5.41 - Semplificazione di una funzione in modo non corretto.

Si viene così a stabilire che, per ottenere la massima semplificazione di un'espressione, talvolta, è necessario includere lo stesso termine in anelli diversi.

Nel fare ciò bisogna però evitare di formare raggruppamenti inutili, come per esempio avviene nella mappa della figura 5.41.

In base agli anelli di semplificazione l'espressione dovrebbe essere:

$$Y = \bar{A}BD + B\bar{C}D + A\bar{C}D\,,$$

mentre si può dimostrare che il termine $B\bar{C}D$ è superfluo. Infatti:

$$Y = \bar{A}BD + B\bar{C}D + A\bar{C}D = \bar{A}BD + B\bar{C}D\,(A + \bar{A}) + A\bar{C}D =$$

$$= \bar{A}BD + AB\bar{C}D + \bar{A}B\bar{C}D + A\bar{C}D = \bar{A}BD\,(1 + \bar{C}) + A\bar{C}D\,(1 +$$

$$+ B) = \bar{A}BD + A\bar{C}D\,.$$

5-11. Caselle adiacenti a due a due.

Si voglia semplificare l'espressione:

$$X = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC\,.$$

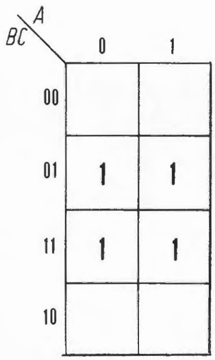
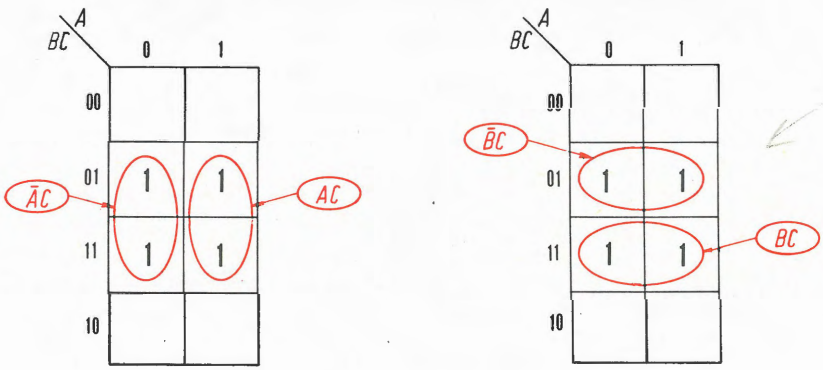


Fig. 5.42 - Rappresentazione della funzione $X = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC$.



a

b

Fig. 5.43 - Due modi diversi per semplificare la stessa funzione.

Riportandola su una mappa di Karnaugh a tre variabili (fig. 5.42), si nota che i termini sono tutti adiacenti tra loro. In base a ciò, si possono formare due diversi raggruppamenti, indicati nelle figure 5.43 *a* e *b*, che ovviamente formano altrettante espressioni semplificate, equivalenti tra loro. Esse sono infatti rispettivamente:

$$X = AC + \bar{A}C = C \qquad \text{e} \qquad X = BC + \bar{B}C = C\,.$$

A questo punto, il concetto di caselle adiacenti, esposto nel paragrafo 5-9, pag. 117, riguardante le *caselle singole*, può essere esteso anche a *gruppi di caselle*, i cui termini da essi rappresentati, diffe-

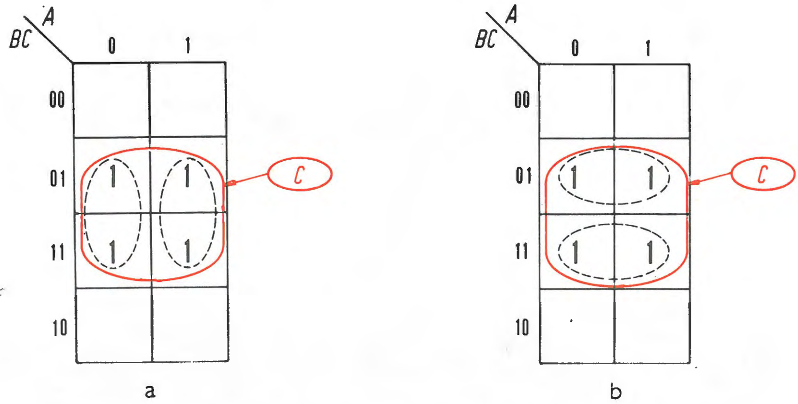


Fig. 5.44 - Semplificazione con gruppi di caselle adiacenti a due a due.

riscono di una variabile. Quindi i gruppi di caselle, relativi ai termini AC e $\bar{A}C$, della figura 5.43, *a*, sono da ritenersi adiacenti, in quanto quest'ultimi, differiscono della variabile A. Analogamente, sono da considerarsi adiacenti i gruppi di caselle relativi ai termini BC e $\bar{B}C$, della figura 5.43 *b*, in quanto quest'ultimi differiscono della variabile B. Possiamo perciò comprendere in un *anello unico* di semplificazione i suddetti gruppi, ottenendo le mappe equivalenti, riportate rispettivamente nelle figure 5.44 *a*, *b*.

Le caselle che nelle suddette figure sono contenute nell'*unico*

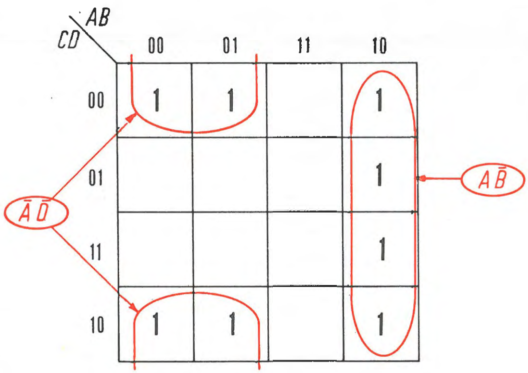


Fig. 5.45 - Esempio di raggruppamenti di caselle adiacenti a due a due.

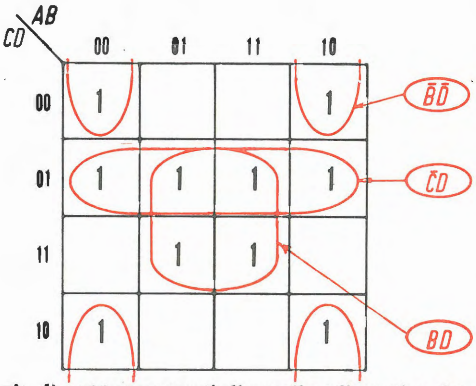


Fig. 5.46 - Esempio di raggruppamenti di caselle adiacenti a due a due.

anello di semplificazione, si definiscono *adiacenti a due a due.* Gli anelli punteggiati, non avendo ormai alcun significato vengono pertanto eliminati.

Nelle figure 5.45 e 5.46 sono riportati esempi di raggruppamenti di caselle adiacenti a due a due.

Se indichiamo con X e Y rispettivamente le funzioni relative alle suddette figure, otteniamo:

$$X = \bar{A}\bar{D} + A\bar{B} \qquad \text{e} \qquad Y = \bar{B}\bar{D} + \bar{C}D + BD\,.$$

5-12. Caselle adiacenti a quattro a quattro.

Si voglia semplificare l'espressione contenuta nella mappa della figura 5.47.

Poichè le caselle contenenti i termini sono tutte adiacenti tra loro, si possono formare due diversi ragruppamenti (fig. 5.48 *a*, *b*) le cui funzioni relative, ovviamente si equivalgono.

Esse sono infatti rispettivamente:

$$X = \bar{C}D + CD = D \qquad \text{e} \qquad X = \bar{A}D + AD = D\,.$$

Poichè, anche in questo caso, i termini di tali raggruppamenti, differiscono tra loro di una variabile, possiamo dire che le corrispon-

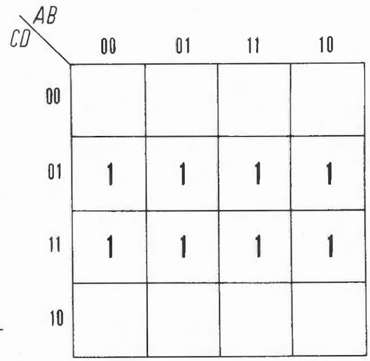
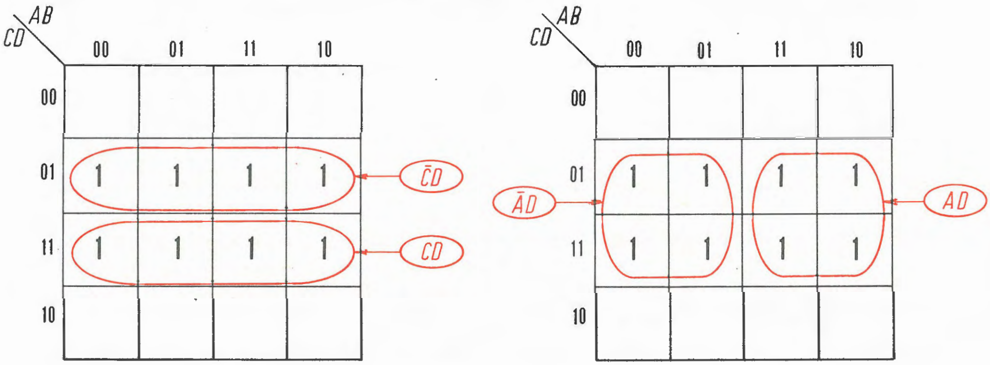


Fig. 5.47 - Rappresentazione della funzione
$X = \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BCD + AB\bar{C}D + ABCD + A\bar{B}\bar{C}D + A\bar{B}CD$.



a b

Fig. 5.48 - Due modi diversi per semplificare la stessa funzione.

denti caselle sono adiacenti a quattro a quattro. Appunto per questo gli otto termini vengono raggruppati in un solo anello, come indica la figura 5.49.

5-13. Semplificazione delle funzioni inverse mediante le mappe di Karnaugh.

In tutte le mappe di Karnaugh, mentre le caselle col bit *1* forniscono i termini dell'espressione che si deve rappresentare, le caselle vuote, ovviamente, forniscono i termini che compongono la

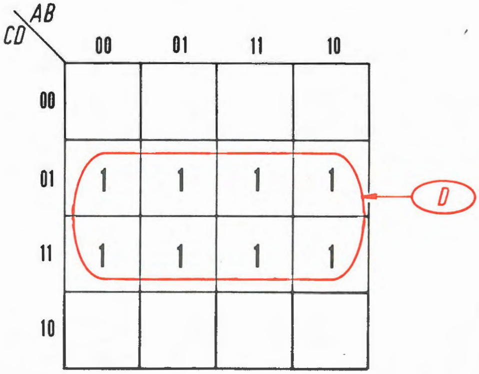


Fig. 5.49 - Mappa raffigurante la variabile C.

corrispondente *funzione inversa*. Questo fatto si riscontra anche nelle tavole della verità, nelle quali la funzione inversa viene formata con i termini corrispondenti ai bit *0* della colonna relativa alla funzione in forma vera (paragrafo 4-5, pag. 80). L'analogia tra tavole della verità e mappe di Karnaugh, del resto, è indiscutibile, dato che sia le une che le altre contengono tutte le combinazioni binarie delle variabili che le caratterizzano. Naturalmente le mappe, a differenza delle tavole forniscono le funzioni inverse possibilmente già semplificate, nel caso si faccia uso degli anelli di semplificazione, (così, per esempio, la funzione inversa $\bar{X}$, contenuta nella mappa della figura 5.50) desunte dai raggruppamenti effettuati nelle caselle vuote (colorate in rosso): $\bar{X} = AB\bar{C} + AB\bar{D} + \bar{A}BD$.

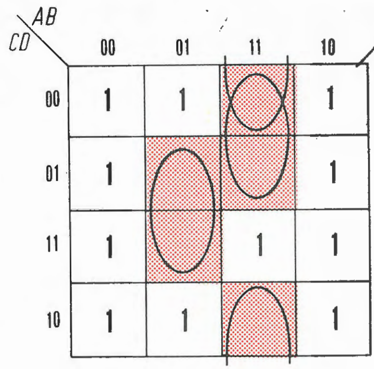


Fig. 5.50 - Mappa con anelli di semplificazione collocati nelle caselle vuote.

Dalla funzione inversa ottenuta, possiamo ricavare la *funzione diretta, sotto forma di prodotto*, nella maniera descritta a pag. 81, paragrafo 4-7; ossia:

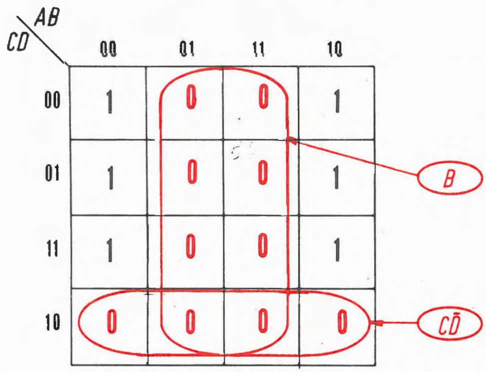
$$\bar{X} = AB\bar{C} + AB\bar{D} + \bar{A}BD$$

$$\bar{\bar{X}} = \overline{AB\bar{C} + AB\bar{D} + \bar{A}BD}$$

da cui:

$$X = (\bar{A} + \bar{B} + C)(\bar{A} + \bar{B} + D)(A + \bar{B} + \bar{D}) .$$

La stessa (DIRETTA) funzione possiamo ricavarla direttamente dalla mappa, senza operare alcuna inversione, prendendo prima in considerazione i termini che compongono la funzione inversa, moltiplicando, poi, tra loro, le somme formate dalle variabili invertite, di ciascun termine. Ciò è chiarito nel seguente esempio, in cui si vuole determinare sotto forma di prodotto la funzione minimizzata X, relativa alla mappa della figura 5.51.



$\overline{X} = B + C\bar{D}$

Fig. 5.51 - Tavola a 4 variabili, dove si vuole determinare la funzione inversa.

La funzione è quindi: $X = \bar{B}(\bar{C} + D)$.

Il fatto di potere ricavare speditamente la *funzione inversa* già semplificata, da una mappa di Karnaugh, è molto vantaggioso, in quanto il circuito ad essa relativo, alle volte può essere più economico di quello dovuto alla *funzione diretta*. Basta quindi, ogni volta che si compila una mappa, confrontare le funzioni complementari, e stabilire quindi se il circuito conviene realizzarlo con l'una o con l'altra funzione. Vediamo di chiarire l'argomento con il seguente esempio applicativo, in cui, data la funzione:

$$Y = \bar{A}\ [\overline{\overline{\overline{(B + C + D)(B + \bar{C} + D)}}} \cdot$$

$$\overline{\overline{\overline{(\bar{B} + \bar{C} + \bar{D})(\bar{B} + \bar{C} + D)(\bar{B} + C + \bar{D})}}}] +$$

$$+ A\ [\overline{\overline{\overline{(\bar{\bar{B}} + C + \bar{D})(B + C + \bar{\bar{D}})}}}]\,,$$

si vuole stabilire qual'è lo schema a blocchi logici più économico, relativo ad essa, e di quanti componenti elettronici (diodi e transistori) risulta costituito.

Soluzione:

Per poter formulare una precisa risposta, dopo aver semplificata la funzione, la raffiguriamo in una mappa di Karnaugh a quattro variabili, confrontando poi le due funzioni complementari, già minimizzate. Ossia:

$$Y = \bar{A}\ [\overline{\overline{\overline{(B + C + D)(B + \bar{C} + D)}}} +$$

$$+ \overline{\overline{\overline{(\bar{\bar{B}} + \bar{C} + \bar{D})(\bar{\bar{B}} + \bar{C} + D)(\bar{\bar{B}} + C + \bar{\bar{D}})}}}] +$$

$$+ A\ [\overline{\overline{\overline{(\bar{\bar{B}} + C + \bar{D})(B + C + \bar{\bar{D}})}}}] =$$

$$= \bar{A}\ [\overline{B + C + D} + \overline{B + \bar{C} + D} + \overline{\bar{\bar{B}} + \bar{C} + \bar{\bar{D}}} + \overline{\bar{\bar{B}} + \bar{C} + D} +$$

$$+ \overline{\bar{\bar{B}} + C + \bar{\bar{D}}}] + A\ [\overline{\bar{\bar{B}} + C + \bar{\bar{D}}} + \overline{B + C + \bar{\bar{D}}}] =$$

$$= \bar{A}\ [\bar{B}\bar{C}\bar{D} + \bar{B}C\bar{D} + BCD + BC\bar{D} + B\bar{C}D] +$$

$$+ A\ [B\bar{C}D + \bar{B}\bar{C}D] =$$

$$= \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}C\bar{D} + \bar{A}BCD + \bar{A}BC\bar{D} + \bar{A}B\bar{C}D +$$

$$+ AB\bar{C}D + A\bar{B}\bar{C}D\,.$$

Riportiamo l'espressione così ottenuta in una mappa di Karnaugh, formando gli opportuni anelli di semplificazione, sia con i bit *1* che con i bit *0* (fig. 5.52).

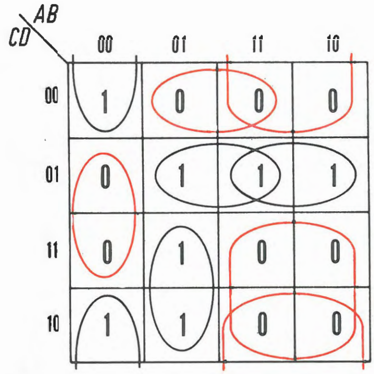


Fig. 5.52 - Mappa nella quale si confrontano le due funzioni complementari Y e $\bar{Y}$.

Da tale mappa ricaviamo le funzioni che consentiranno la realizzazione del circuito richiesto. Esse sono:

$$Y = \bar{A}\bar{B}\bar{D} + \bar{A}BC + B\bar{C}D + A\bar{C}D$$

e:

$$\bar{Y} = AC + A\bar{D} + B\bar{C}\bar{D} + \bar{A}\bar{B}D$$

da cui:

$$Y = (\bar{A} + \bar{C})\,(\bar{A} + D)\,(\bar{B} + C + D)\,(A + B + \bar{D})\,.$$

E' facile constatare che lo schema più economico è dovuto alla funzione inversa (fig. 5.54). Infatti, secondo quest'ultima, occorrono: *14 diodi* e *5 transistori*, contro i *16 diodi* e *6 transistori* relativi alla funzione in forma vera (fig. 5.53).

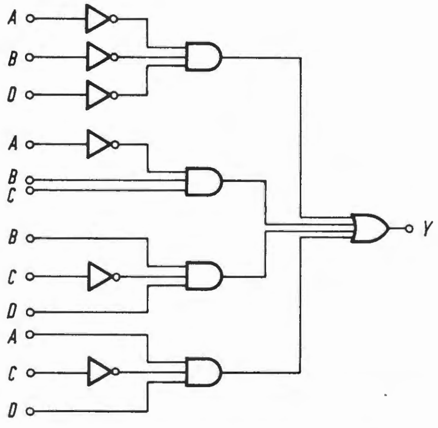


Fig. 5.53 - Schema a blocchi logici relativo alla funzione:

$$Y = \bar{A}\bar{B}\bar{D} + \bar{A}BC + B\bar{C}D + A\bar{C}D.$$

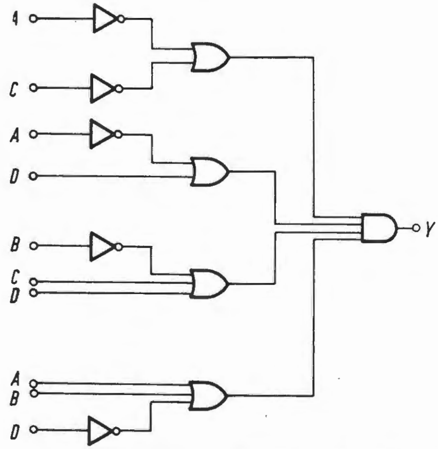


Fig. 5.54 - Schema a blocchi logici relativo alla funzione:

$$Y = (\bar{A} + \bar{C})(\bar{A} + D)(\bar{B} + C + D)(A + B + \bar{D}).$$

5-14. Termini indifferenti.

Si definiscono *indifferenti* quei termini che in una funzione possono prendere, indifferentemente, tanto il valore *0* quanto il valore *1*, senza che la stessa funzione venga ad essere alterata. Per farci un'idea concreta di tali termini, riportiamo un esempio in cui si ha la possibilità di individuarli e successivamente impiegarli.

Esempio:

Si voglia comandare una lampada X, mediante quattro pulsanti, A, B, C, D, in modo che essa si accenda solo quando, almeno due dei quattro pulsanti, sono premuti contemporaneamente.

Soluzione:

Per poter realizzare il circuito che permette l'accensione della lampada X, è necessario determinare la funzione ad essa relativa. Indicando con *1* i *pulsanti premuti* e la *lampada accesa*, tale funzione possiamo determinarla prendendo in considerazione tutti i termini di una mappa a quattro variabili, che contengono almeno due bit *1*. Si compila quindi la mappa della figura 5.55, dalla quale si ricava:

$$X = \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + AB\bar{C}\bar{D} + A\bar{B}C\bar{D} + A\bar{B}\bar{C}D .$$

CD \ AB	00	01	11	10
00			1	
01		1		1
11	1			
10		1		1

Fig. 5.55 - Mappa rappresentante la funzione:
$X = \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + AB\bar{C}\bar{D} + A\bar{B}C\bar{D} + A\bar{B}\bar{C}D.$

L'espressione ottenuta, non a caso è stata riportata sulla mappa, ma col preciso scopo di poterla semplificare. Come si può vedere, la semplificazione non è però possibile, in quanto, le caselle contenenti i diversi termini, non sono adiacenti tra loro.

A questo punto, includiamo nella stessa mappa tutti quei termini contenenti tre o quattro bit *1*, i quali soddisfano ugualmente alle richieste del problema, cioè consentono l'accensione della lampada, pur non essendo esplicitamente quelli richiesti. Detti termini, che vengono indicati col segno ∅, si definiscono *indifferenti*, appunto perchè possono, o meno, essere presi in considerazione. La mappa della figura 5.55, si completa quindi di altri cinque termini, come indica la figura 5.56.

Se ora ai termini indifferenti della mappa, attribuiamo valore *1*, ossia li prendiamo in considerazione, possiamo formare i raggruppamenti indicati nella mappa della figura 5.57, che ci consente di ottenere la funzione semplificata:

$$X = AB + CD + BD + BC + AD + AC\,.$$

L'esempio precedente mette in evidenza l'utilità dei termini indifferenti nella semplificazione delle funzioni. Questi termini, tuttavia, vanno utilizzati con opportunità per non complicare le stesse funzioni, invece di semplificarle. Così, per esempio, nella tavola della figura 5.58 relativa alla funzione:

$$Y = \bar{A}B\bar{C}D + AB\bar{C}D$$

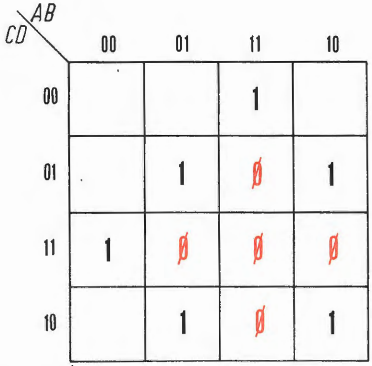


Fig. 5.56 - Mappa contenente termini indifferenti.

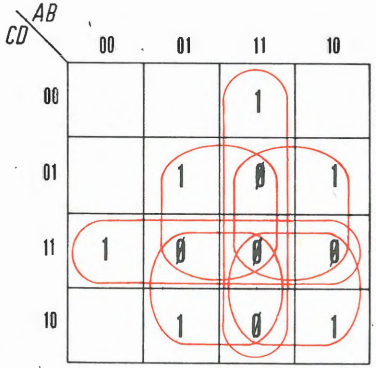


Fig. 5.57 - Semplificazione di una funzione con l'ausilio dei termini indifferenti.

se ne utilizzano soltanto due mentre i rimanenti tre non vengono presi in considerazione. In tal modo l'espressione semplificata diventa:

$$Y = BD\,.$$

I termini indifferenti servono anche a semplificare le funzioni inverse, dove naturalmente assumono valore *0*. Nella figura 5.59

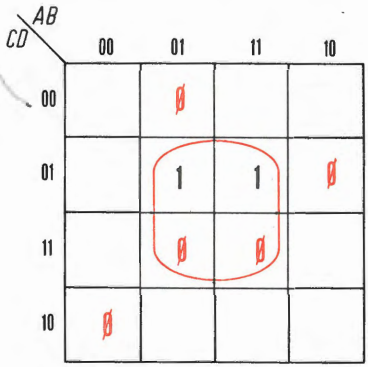


Fig. 5.58 - Utilizzazione di due soli termini indifferenti per semplificare la funzione.

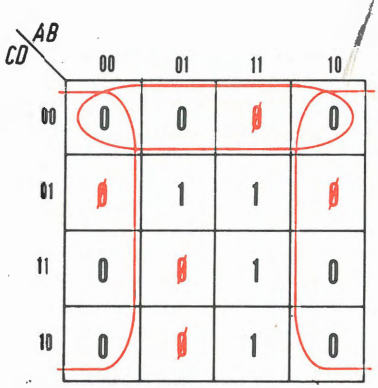


Fig. 5.59. - Esempio di semplificazione di una funzione inversa con l'ausilio dei termini indifferenti.

è riportato un esempio di semplificazione della funzione inversa:

$$\bar{X} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}CD + \bar{A}\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + A\bar{B}\bar{C}\bar{D} + A\bar{B}CD +$$
$$+ A\bar{B}C\bar{D}\,.$$

Utilizzando tre soli termini indifferenti si ottiene la funzione inversa semplificata:

$$\bar{X} = \bar{B} + \bar{C}\bar{D}\,.$$

5-15. Circuiti con più uscite.

Immaginiamo che i circuiti riportati nelle figure 5.60 e 5.61 facciano parte di una stessa apparecchiatura. Essi hanno in comune il blocco logico relativo al termine $\bar{A}BC$.

Allo scopo di rendere più economica l'apparecchiatura suddetta, si può formare un circuito unico, come quello della figura 5.62, nel quale viene utilizzato un solo blocco logico $\bar{A}BC$, risparmiando naturalmente l'altro. Il circuito che ne deriva viene definito a più uscite o a *uscite multiple.*

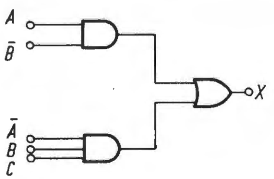


Fig. 5.60 - $X = A\bar{B} + \bar{A}BC$.

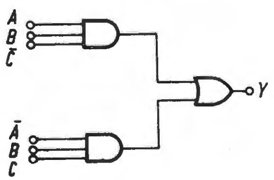


Fig. 5.61 - $Y = AB\bar{C} + \bar{A}BC$.

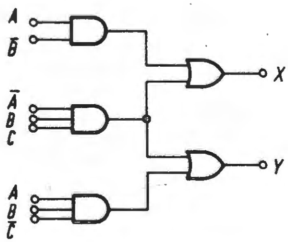


Fig. 5.62 - **Circuito a uscite multiple.**

Non sempre i termini comuni a più funzioni, vengono individuati agevolmente, come nel caso esaminato in precedenza, dato che tali termini esistono anche in funzioni che a prima vista non sembrano averne. Ciò si verifica, per esempio, nell'esaminare le se-

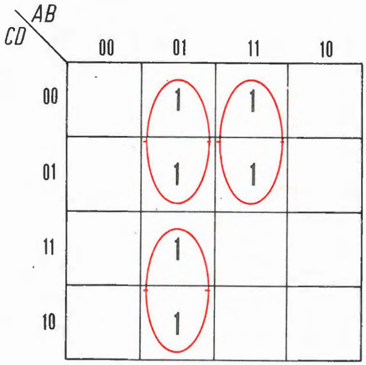


Fig. 5.63 - $X = \bar{A}B + B\bar{C}$.

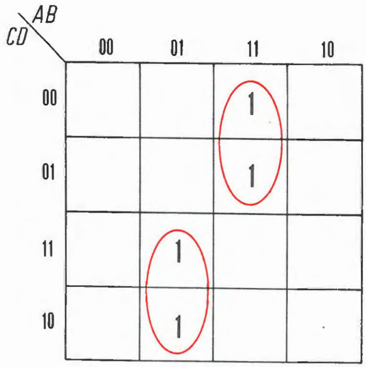


Fig. 5.64 - $Y = AB\bar{C} + \bar{A}BC$.

guenti tre funzioni:

$$X = \bar{A}B + B\bar{C}$$

$$Y = AB\bar{C} + \bar{A}BC$$

$$Z = \bar{A}B\bar{C} + \bar{A}\bar{B}\bar{C}D\,,$$

con le quali si vogliono realizzare altrettanti circuiti a blocchi. Se però riportiamo le funzioni rispettivamente nelle mappe delle figure 5.63, 5.64, 5.65, dopo aver formato gli opportuni raggruppamenti di semplificazione, notiamo che la funzione X contiene i termini delle altre funzioni. Si può così realizzare il *circuito a più uscite* riportato nella figura 5.66.

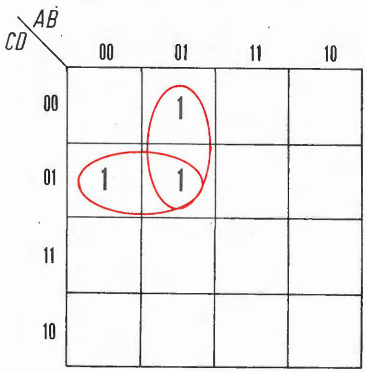


Fig. 5.65 - $Z = \bar{A}B\bar{C} + \bar{A}\bar{B}\bar{C}D$.

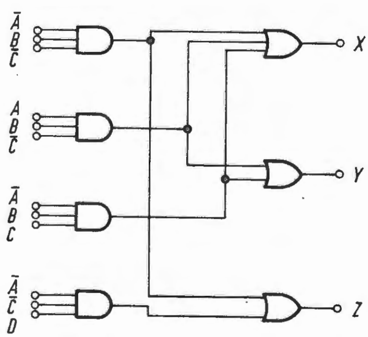


Fig. 5.66 - **Circuito a tre uscite.**

E S E R C I Z I

1 — ***Semplificare col metodo algebrico le seguenti espressioni:***

a) $Y = (\bar{A} + \bar{B} + C)\,(A + \bar{B} + \bar{C})\,(\bar{A} + \bar{B} + \bar{C})$

b) $X = [AB + \bar{A}\,(B + \bar{C}) + \bar{B}\bar{C}]\,(A + B + \bar{C})$

Soluzione

a) $Y = (\bar{A} + \bar{B} + C)\,(A + \bar{B} + \bar{C})\,(\bar{A} + \bar{B} + \bar{C}) =$

$= (\bar{A}\bar{B} + \bar{A}\bar{C} + A\bar{B} + \bar{B} + \bar{B}\bar{C} + AC + \bar{B}C)\,(\bar{A} + \bar{B} + \bar{C}) =$

$= [\bar{B}\,(\bar{A} + A + 1 + \bar{C} + C) + AC + \bar{A}\,\bar{C}]\,(\bar{A} + \bar{B} + \bar{C}) =$

$= (\bar{B} + \bar{A}\bar{C} + AC)\,(\bar{A} + \bar{B} + \bar{C}) = \bar{A}\bar{B} + \bar{B} + \bar{B}\bar{C} + \bar{A}\bar{C} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{C} + A\bar{B}C =$

$= \bar{B}\,(\bar{A} + 1 + \bar{C} + \bar{A}\bar{C} + AC) + \bar{A}\bar{C} = \bar{B} + \bar{A}\bar{C}$

b) $X = [AB + \bar{A}\,(B + \bar{C}) + \bar{B}\bar{C}]\,(A + B + \bar{C}) =$

$= [AB + \bar{A}B + \bar{A}\bar{C} + \bar{B}\bar{C}]\,(A + B + \bar{C}) =$

$= AB + A\bar{B}\bar{C} + AB + \bar{A}B + \bar{A}B\bar{C} + AB\bar{C} + \bar{A}B\bar{C} + \bar{A}\bar{C} + \bar{B}\bar{C} =$

$= B\,(A + \bar{A} + \bar{A}\bar{C} + A\bar{C}) + \bar{C}\,(A\bar{B} + \bar{A} + \bar{B}) =$

$= B + \bar{C}\,(\bar{A} + \bar{B}) = B + \bar{A}\bar{C} + \bar{B}\bar{C} = B + \bar{C} + \bar{A}\bar{C} =$

$= B + \bar{C}\,(1 + \bar{A}) = B + \bar{C}$

---

2 — ***Semplificare col metodo di Quine Mc Kluskey le seguenti funzioni, determinando inoltre gli eventuali termini superflui:***

a) $X\,(A, B, C, D) = \Sigma\,(1, 4, 5, 6, 7, 9, 12, 14, 15)$

b) $Y\,(A, B, C, D, E) = \Sigma\,(0, 1, 2, 3, 9, 11, 12, 13, 14, 15)$.

Soluzione

a) $X\,(A, B, C, D) = \Sigma\,(1, 4, 5, 6, 7, 9, 12, 14, 15) =$

$= 0001 + 0100 + 0101 + 0110 + 0111 + 1001 + 1100 + 1110 + 1111$

n°	A	B	C	D	
1	0	0	0	1	x
4	0	1	0	0	x
5	0	1	0	1	x
6	0	1	1	0	x
9	1	0	0	1	x
12	1	1	0	0	x
7	0	1	1	1	x
14	1	1	1	0	x
15	1	1	1	1	x

n°	A	B	C	D	
1-5	0	–	0	1	
1-9	–	0	0	1	
4-5	0	1	0	–	x
4-6	0	1	–	0	x
4-12	–	1	0	0	x
5-7	0	1	–	1	x
6-7	0	1	1	–	x
6-14	–	1	1	0	x
12-14	1	1	–	0	x
7-12	–	1	1	1	x
14-15	1	1	1	–	x

n°	A	B	C	D
4-5-6-7	0	1	–	–
4-6-12-14	–	1	–	0
6-7-14-15	–	1	1	–

L'espressione diventa pertanto:

$$X = \bar{A}\bar{C}D + \bar{B}\bar{C}D + \bar{A}B + B\bar{D} + BC$$

Rete dei termini superflui:

	1	4	5	6	7	9	12	14	15
$\bar{A}\bar{C}D$	×		×						
$\bar{B}\bar{C}D$	×					×			
$\bar{A}B$		×	×	×	×				
$B\bar{D}$		×		×			×	×	
BC				×	×			×	×

Dalla rete si rileva che $\bar{A}\bar{C}D$ è un termine superfluo.

b) Con lo stesso procedimento si rileva che l'espressione semplificata relativa è:

$$Y = \bar{A}BC + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{C}E + \bar{A}BE$$

Il termine $\bar{A}\bar{C}E$ risulta superfluo; pertanto diventa:

$$Y = \bar{A}BC \cdot \bar{A}\bar{B}\bar{C} + \bar{A}BE$$

---

3 — *Determinare la funzione X, rappresentata dalla mappa seguente:*

E

0

CD \ AB	00	01	11	10
00		1		
01	1			
11		1	1	
10			1	

1

CD \ AB	00	01	11	10
00	1			
01		1		1
11			1	
10				

Soluzione

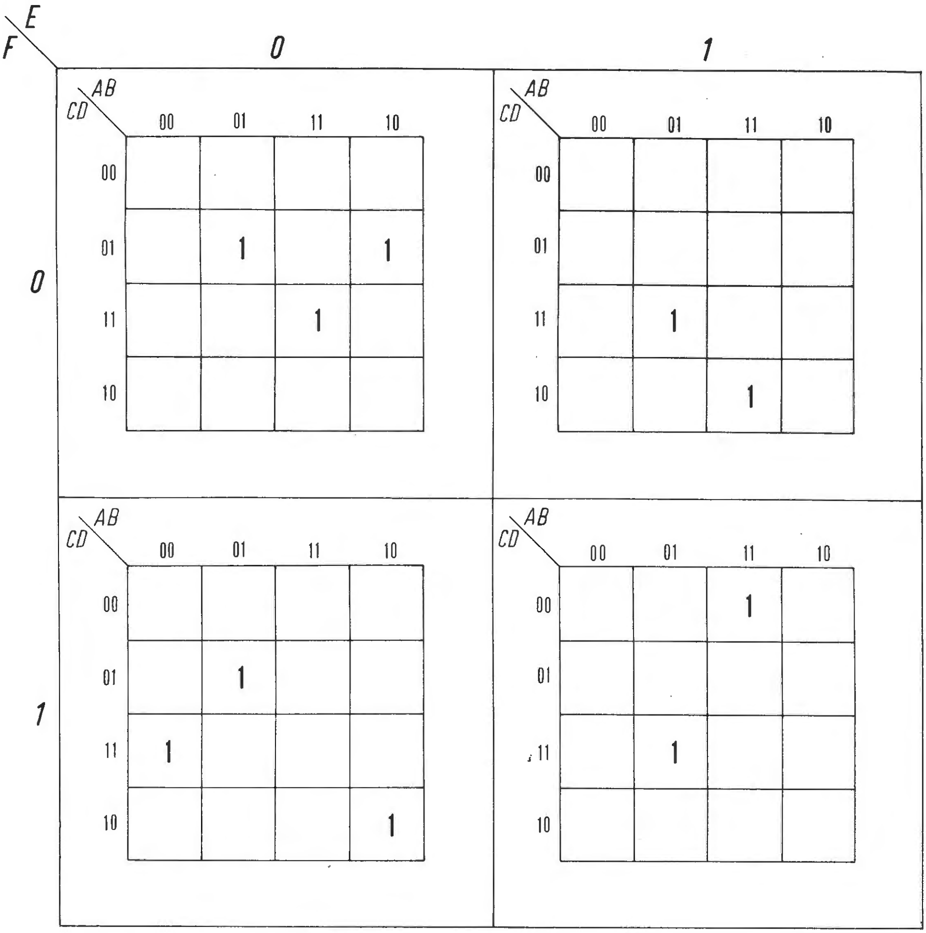
La funzione rappresentata dalla mappa è:

$$X = \bar{A}B\bar{C}\bar{D}\bar{E} + \bar{A}\bar{B}\bar{C}D\bar{E} + \bar{A}BCD\bar{E} + ABCD\bar{E} + ABC\bar{D}\bar{E} + \bar{A}\bar{B}\bar{C}\bar{D}E +$$

$$+ \bar{A}B\bar{C}DE + ABCDE + A\bar{B}\bar{C}DE\,.$$

---

4 — *Determinare la funzione Y rappresentata dalla mappa seguente:*



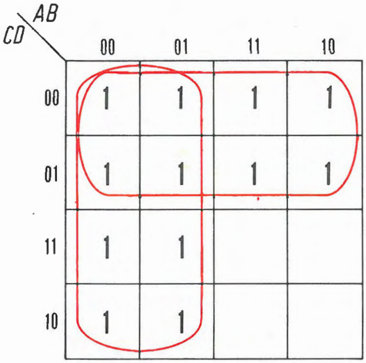
Soluzione

La funzione richiesta è:

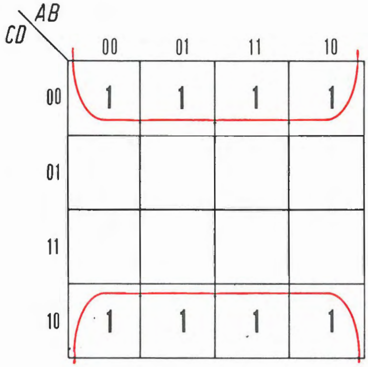
$$Y = \bar{A}B\bar{C}D\bar{E}\bar{F} + ABCD\bar{E}\bar{F} + A\bar{B}\bar{C}D\bar{E}\bar{F} + \bar{A}BCDE\bar{F} + ABC\bar{D}E\bar{F} +$$

$$+ \bar{A}B\bar{C}D\bar{E}F + \bar{A}\bar{B}CD\bar{E}F + A\bar{B}C\bar{D}\bar{E}F + \bar{A}BCDEF + AB\bar{C}\bar{D}EF\,.$$

5 — *Semplificare le funzioni X e Y, rispettivamente rappresentate dalle seguenti mappe nelle quali sono già praticati gli anelli di semplificazione.*



X



Y

Soluzione

Dai raggruppamenti indicati nelle mappe si ricavano le seguenti funzioni semplificate:

$$X = \bar{A} + \bar{C} \qquad \text{e} \qquad Y = \bar{D}$$

---

6 — *Semplificare, mediante le mappe di Karnaugh, l'espressione, già semplificata col metodo di Quine Mc Kluskey* (pag. 103 paragrafo 5-2):

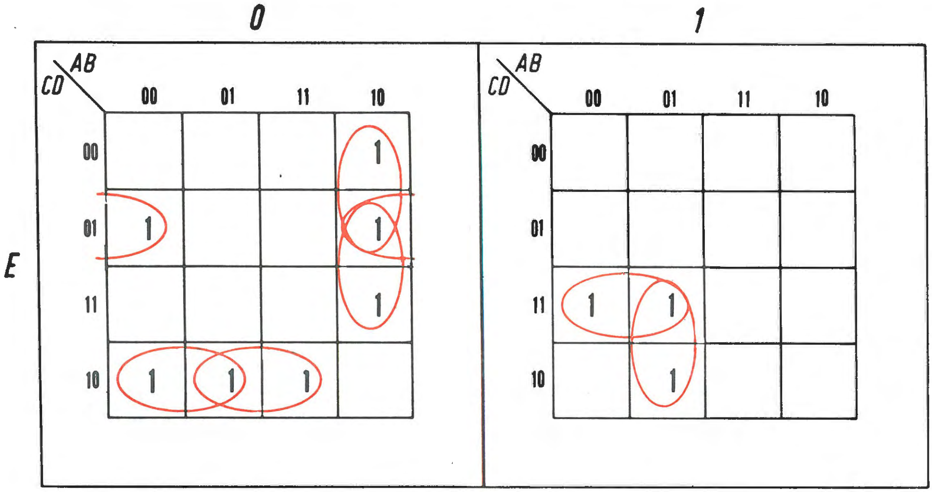
$$Y = \bar{A}\bar{B}CDE + A\bar{B}CD\bar{E} + \bar{A}\bar{B}\bar{C}D\bar{E} + A\bar{B}\bar{C}\bar{D}\bar{E} + A\bar{B}\bar{C}D\bar{E} +$$

$$+ \bar{A}B\bar{C}DE + ABC\bar{D}\bar{E} + \bar{A}BCDE + \bar{A}BC\bar{D}\bar{E} + \bar{A}\bar{B}C\bar{D}\bar{E}$$

Soluzione

Dalla mappa della figura riportata nella pagina seguente, dove si riporta l'espressione indicata, ricaviamo:

$$Y = \bar{A}C\bar{D}\bar{E} + A\bar{B}D\bar{E} + \bar{A}CDE + \bar{A}BCE + A\bar{B}\bar{C}\bar{E} + BC\bar{D}\bar{E} + \bar{B}\bar{C}D\bar{E}$$



7 — *Semplificare mediante le mappe di Karnaugh la seguente espressione:*

$$Y = \bar{A}B\,(C + D + E) + \overline{\bar{A} + B + C + \bar{D}} + D\,[\bar{B}C + E\,(A + B)] +$$

$$+ \overline{(A + D + E)\,(B + C + \bar{E})} + A\bar{B}\bar{E} + \overline{A + B + \bar{E}}\,.$$

Soluzione

Si svolgono le parentesi, applicando nello stesso tempo il teorema di De Morgan alle parti invertite dell'espressione. Abbiamo quindi:

$$Y = \bar{A}BC + \bar{A}BD + \bar{A}BE + \overline{\bar{A} + B + C + \bar{D}} + D\,(\bar{B}C + AE + BE) +$$

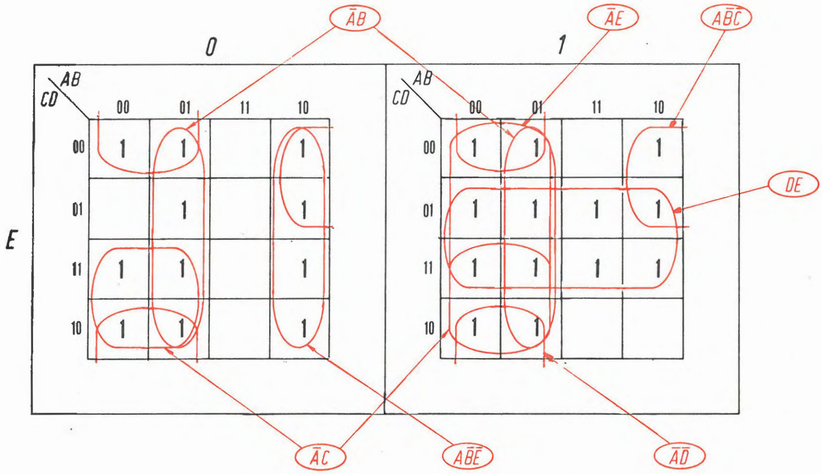
$$+ \overline{A + D + E} + \overline{B + C + \bar{E}} + A\bar{B}\bar{E} + \bar{A}\bar{B}\bar{\bar{E}} =$$

$$= \bar{A}BC + \bar{A}BD + \bar{A}BE + A\bar{B}\bar{C}D + \bar{B}CD + ADE + BDE +$$

$$+ \bar{A}\bar{D}\bar{E} + \bar{B}\bar{C}E + A\bar{B}\bar{E} + \bar{A}\bar{B}E\,.$$

Si riporta l'espressione nella tavola seguente, dalla quale, dopo aver formato gli opportuni anelli di semplificazione, si ricava l'espressione:

$$Y = \bar{A}C + \bar{A}B + \bar{A}E + \bar{A}\bar{D} + DE + A\bar{B}\bar{E} + A\bar{B}C$$



---

8 — *Semplificare con le mappe di Karnaugh le seguenti espressioni:*

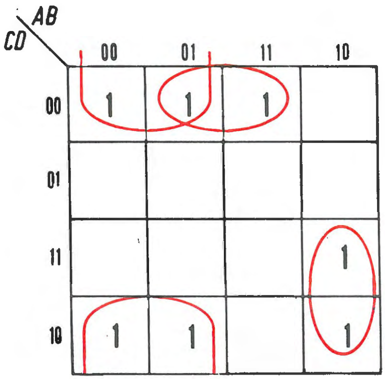
a) $X = A\bar{B}C\bar{D} + A\bar{B}CD + \bar{A}\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + AB\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$

b) $Y = A\,[BC\,(D + \bar{E}) + D\,(B\bar{C}\bar{D} + \overline{\bar{B}C})] + \bar{B}\,[C\,(\overline{A + D + \bar{E}} + ADE) +$

$+ \overline{(\overline{AC} + D)\,(C + \overline{\bar{D}E})}]$

Soluzione

a)



$$X = \bar{A}\bar{D} + B\bar{C}\bar{D} + A\bar{B}C$$

b)

$$Y = A\,[BC\,(D + \bar{E}) + D\,(B\bar{C}\bar{D} + \overline{\bar{B}C})] + \bar{B}\,[C\,(\overline{A + D + \bar{E}} + ADE) +$$

$$+ \overline{(\overline{AC} + D)\;(C + \bar{\bar{D}}E)}] =$$

$$= A\,[BCD + BC\bar{E} + D\,(B\bar{C}\bar{D} + B + \bar{C})] + \bar{B}\,[C\,(\bar{A}\bar{D}E + ADE) +$$

$$+ \overline{\overline{\overline{AC}} + D} + \overline{C + \bar{\bar{D}}E}] =$$

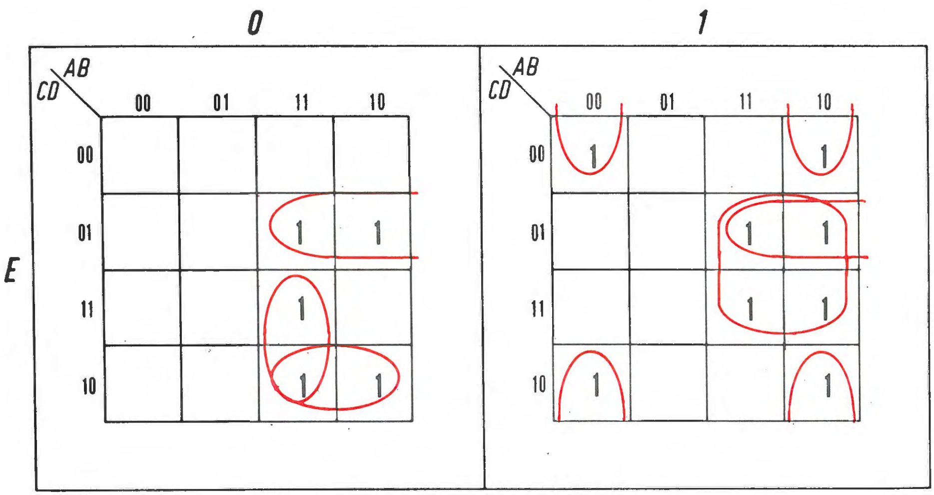
$$= A\,[BCD + BC\bar{E} + BD + \bar{C}D] + \bar{B}\,[\bar{A}C\bar{D}E + ACDE + AC\bar{D} + \bar{C}\bar{D}E] =$$

$$= ABCD + ABC\bar{E} + ABD + A\bar{C}D + \bar{A}\bar{B}C\bar{D}E + A\bar{B}CDE + A\bar{B}C\bar{D} +$$

$$+ \bar{B}\bar{C}\bar{D}E =$$

$$= ABD + ABC\bar{E} + A\bar{C}D + \bar{A}\bar{B}C\bar{D}E + A\bar{B}CDE + A\bar{B}C\bar{D} + \bar{B}\bar{C}\bar{D}E\,.$$

Riportiamo l'espressione su una mappa di Karnaugh per 5 variabili:



Risulta: $Y = ABC\bar{E} + AC\bar{D}\bar{E} + A\bar{C}D + ADE + \bar{B}\bar{D}E$.

---

9 — *Per poter sorteggiare dei premi si mettono in un bussolotto* 10 *palline (di cui 5 bianche e 5 nere). Vengono premiati i concorrenti che in 5 tentativi riescono ad estrarre due palline nere consecutive. Disegnare il circuito* minimizzato, *a blocchi logici, capace di simulare il sorteggio.*

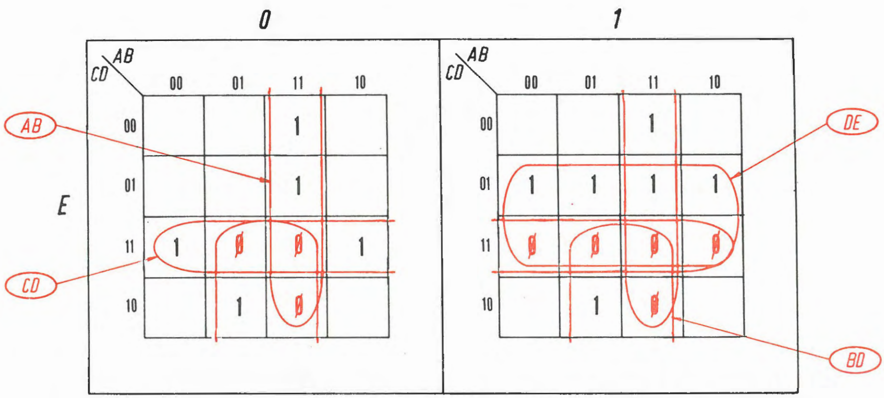
Soluzione

Indichiamo con L la lampada che rappresenta il premio; con *1* le palline nere; con *0* le palline bianche; con A, B, C, D, E, rispettivamente i 5 tentativi.

La funzione che permette l'accensione della lampada sarà formata da tutti i termini che contengono due, o più bit *1*, consecutivi. Ovviamente i termini contenenti più di due bit *1* consecutivi sono da considerarsi superflui.

Avremo quindi:

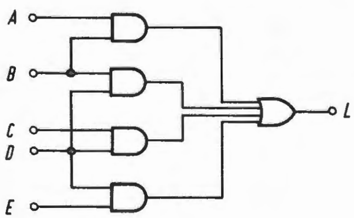
$$L = 00011 + 00110 + 00111 + 01011 + 01100 +$$
$$+ 01101 + 01110 + 01111 + 10011 + 10110 +$$
$$+ 10111 + 11000 + 11001 + 11010 + 11011 +$$
$$+ 11100 + 11101 + 11110 + 11111$$



Riportiamo la funzione su una mappa a cinque variabili, allo scopo di realizzare eventuali semplificazioni. E infatti, con l'ausilio di tutti i termini indifferenti, otteniamo i raggruppamenti indicati nella suddetta mappa i quali ci forniscono la funzione semplificata:

$$L = AB + BD + CD + DE$$

Il relativo circuito a blocchi è illustrato nella figura seguente:



---

10 — *Un giocatore, manovrando una leva ha la possibilità di scodellare contemporaneamente cinque monetine poste in altrettanti contenitori. Egli vince la posta in gioco ogni volta che riesce a ottenere tre* teste *o tre* croci *consecutive. Realizzare un circuito a blocchi logici capace di simulare il giuoco descritto.*

Soluzione

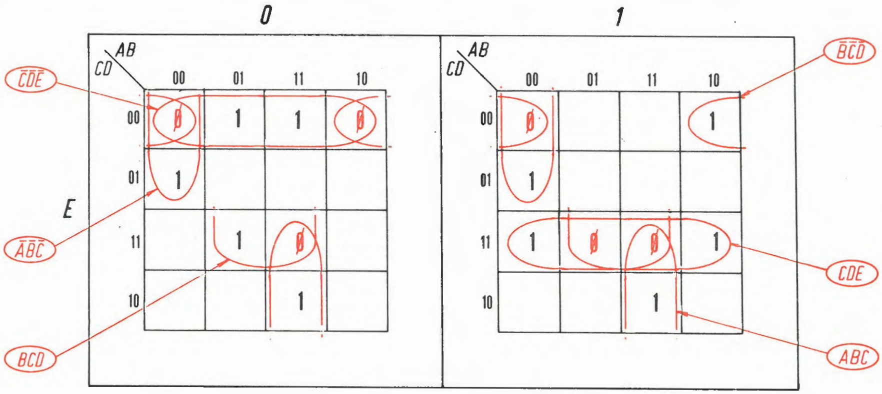
Indichiamo con A, B, C, D, E e $\overline{A}, \overline{B}, \overline{C}, \overline{D}, \overline{E}$ rispettivamente le *teste* e le *croci* delle cinque monetine; con Y indichiamo una lampada, che si accende tutte le volte che il giocatore vince. La funzione della lampada sarà composta da tutte le combinazioni binarie, a cinque variabili, nelle quali compaiono tre bit *1* oppure tre bit *0* consecutivi. A questi si aggiungono i termini contenenti quattro o cinque bit uguali consecutivi, che risultano essere *indifferenti*. Sarà quindi:

$$Y = \bar{A}\bar{B}\bar{C}\bar{D}\bar{E} + \bar{A}\bar{B}\bar{C}\bar{D}E + \bar{A}\bar{B}\bar{C}D\bar{E} + \bar{A}\bar{B}\bar{C}DE + \bar{A}\bar{B}CDE + \bar{A}B\bar{C}\bar{D}\bar{E} +$$

$$+ \bar{A}BCD\bar{E} + \bar{A}BCDE + A\bar{B}\bar{C}\bar{D}\bar{E} + A\bar{B}\bar{C}\bar{D}E + A\bar{B}CDE + AB\bar{C}\bar{D}\bar{E} +$$

$$+ ABC\bar{D}\bar{E} + ABC\bar{D}E + ABCD\bar{E} + ABCDE\,.$$

Riportiamo su una mappa di Karnaugh tale espressione, sfruttando i termini indifferenti segnati in rosso, allo scopo di ottenere una eventuale semplificazione.

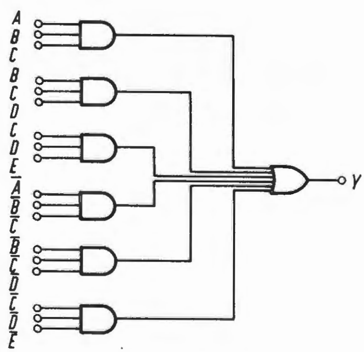


Si ottiene infatti:

$$Y = ABC + BCD + CDE + \bar{A}\bar{B}\bar{C} +$$

$$+ \bar{B}\bar{C}\bar{D} + \bar{C}\bar{D}\bar{E}$$

Il circuito richiesto è pertanto il seguente:



11 — *Disegnare gli schemi a blocchi logici, relativi alle seguenti espressioni, dopo averle opportunamente semplificate:*

$$X = \overline{(\bar{A} + C)}\,\overline{[(\bar{B} + \bar{D})(B + \bar{D})]} + \overline{(A + \bar{C}) + [(\bar{B} + \bar{D})(B + \bar{D})(B + D)]} \; ;$$

$$\begin{aligned} Y = {} & \overline{(A + \bar{B}) + [(C + \bar{D})(C + D)(\bar{C} + \bar{D})]} + \\ & + \overline{(C + \bar{D})} \cdot \overline{[(\bar{A} + \bar{B})(\bar{A} + B)(A + B)]} \; ; \end{aligned}$$

$$\begin{aligned} Z = {} & \overline{\{(A + \bar{D}) + [(\bar{B} + C)(B + C)(B + \bar{C})]\}} \cdot \overline{\{(A + \bar{B}) +} \\ & \overline{+ [(C + D)(\bar{C} + \bar{D})]\}}\,(A + B + \bar{C} + D)\,. \end{aligned}$$

Soluzione

Cominciamo a semplificare la prima espressione, applicando, in successive fasi, il teorema di De Morgan. Abbiamo quindi:

$$\begin{aligned} X &= \overline{(\bar{A} + C)}\,\overline{[(\bar{B} + \bar{D})(B + \bar{D})]} + \overline{(A + \bar{C}) + [(\bar{B} + \bar{D})(B + \bar{D})(B + D)]} = \\ &= A\bar{C}(\overline{\bar{B} + \bar{D}} + \overline{B + \bar{D}}) + \bar{A}C(\overline{\bar{B} + \bar{D}} + \overline{B + \bar{D}} + \overline{B + D}) = \\ &= A\bar{C}(BD + \bar{B}D) + \bar{A}C(BD + \bar{B}D + \bar{B}\bar{D}) \\ &= AB\bar{C}D + A\bar{B}\bar{C}D + \bar{A}BCD + \bar{A}\bar{B}CD + \bar{A}\bar{B}C\bar{D}\,. \end{aligned}$$

Analogamente semplifichiamo le rimanenti espressioni, ossia:

$$\begin{aligned} Y &= \overline{(A + \bar{B}) + [(C + \bar{D})(C + D)(\bar{C} + \bar{D})]} + \\ &\quad + \overline{(C + \bar{D})}\,\overline{[(\bar{A} + \bar{B})(\bar{A} + B)(A + B)]} = \\ &= \bar{A}B(\overline{C + \bar{D}} + \overline{C + D} + \overline{\bar{C} + \bar{D}}) + \bar{C}D(\overline{\bar{A} + \bar{B}} + \overline{\bar{A} + B} + \overline{A + B}) = \\ &= \bar{A}B(\bar{C}D + \bar{C}\bar{D} + CD) + \bar{C}D(AB + A\bar{B} + \bar{A}\bar{B}) = \\ &= \bar{A}B\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}BCD + AB\bar{C}D + A\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}D\,. \end{aligned}$$

$$Z = \overline{\{(A + \bar{D}) + [(\bar{B} + C)(B + C)(B + \bar{C})]\}} \cdot \overline{\{(A + \bar{B}) + [(C + D)(\bar{C} + \bar{D})]\}}\,(A + B + \bar{C} + D) =$$

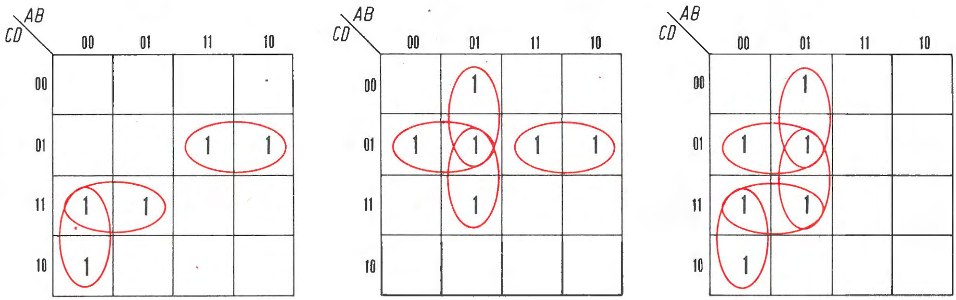
$$= \{\bar{A}D\,(\overline{\bar{B} + C} + \overline{B + C} + \overline{B + \bar{C}})\} + \{\bar{A}B\,(\overline{C + D} + \overline{\bar{C} + \bar{D}})\} +$$

$$+ \bar{A}\bar{B}C\bar{D} =$$

$$= \bar{A}D\,(B\bar{C} + \bar{B}\bar{C} + \bar{B}C) + \bar{A}B\,(\bar{C}\bar{D} + CD) + \bar{A}\bar{B}C\bar{D} =$$

$$= \bar{A}B\bar{C}D + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}BCD + \bar{A}\bar{B}C\bar{D}\,.$$

Riportiamo le tre funzioni X, Y, Z, su altrettante mappe, allo scopo di poterle semplificare, e, nello stesso tempo, individuare gli eventuali termini comuni.



$X = A\bar{C}D + \bar{A}CD + \bar{A}\bar{B}C$ $\qquad$ $Y = \bar{A}\bar{C}D + A\bar{C}D + \bar{A}B\bar{C} + \bar{A}BD$ $\qquad$ $Z = \bar{A}B\bar{C} + \bar{A}BD + \bar{A}\bar{B}C + \bar{A}CD + \bar{A}\bar{C}D$

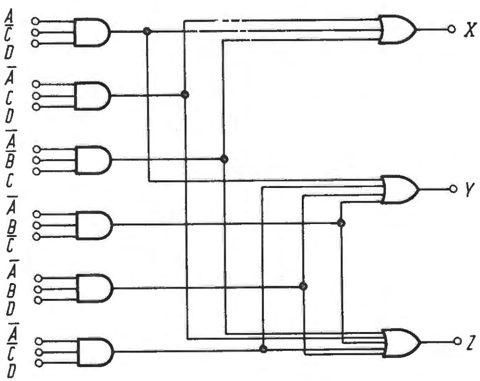
Si ottengono così, le seguenti funzioni semplificate:

$$X = A\bar{C}D + \bar{A}CD + \bar{A}\bar{B}C \;;$$

$$Y = \bar{A}\bar{C}D + A\bar{C}D + \bar{A}B\bar{C} + \bar{A}BD;$$

$$Z = \bar{A}B\bar{C} + \bar{A}BD + \bar{A}\bar{B}C + \bar{A}CD + \bar{A}\bar{C}D.$$

Tenendo conto dei termini comuni si può realizzare il circuito seguente:



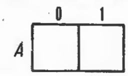
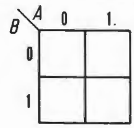
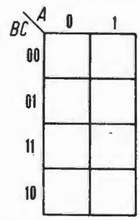
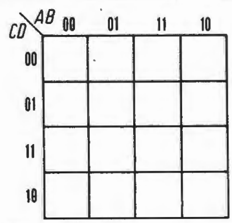
MINIMIZZAZIONE

Metodo algebrico: è il metodo che permette la semplificazione delle funzioni booleane con l'applicazione dei teoremi esaminati.

Metodo di Quine-Mc Kluskey: è un metodo di semplificazione dove si applica ripetutamente il noto teorema $AB + A\bar{B} = A$. Questo metodo conviene adoperarlo quando le funzioni da semplificare contengono più di quattro variabili.

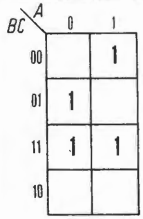
Rete dei termini irriducibili: è un diagramma che permette di individuare eventuali termini superflui che col metodo di Quine-Mc Kluskey non è stato possibile eliminare.

Mappe di Karnaugh: sono dei diagrammi che praticamente derivano dai diagrammi di Venn. Esse consentono di rappresentare e nello stesso tempo semplificare le funzioni booleane.

Mappa a una variabile.	
Mappa a due variabili.	
Mappa a tre variabili.	
Mappa a quattro variabili.	

(*segue*)

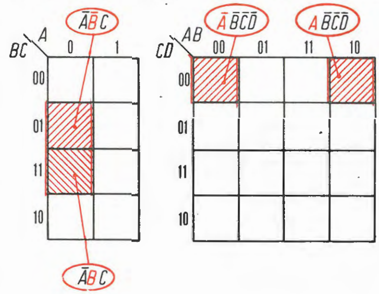
La rappresentazione di una funzione con le mappe di Karnaugh, avviene collocando un bit 1 nelle caselle corrispondenti ai termini che formano l'espressione.



Questa mappa rappresenta la funzione:

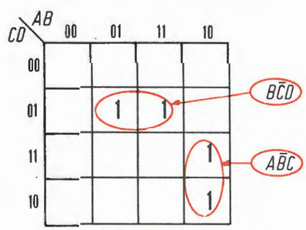
$$Y = A\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + ABC$$

Caselle adiacenti: sono caselle i cui termini corrispondenti differiscono tra loro di una variabile.



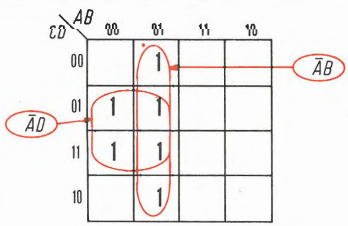
Esempi di caselle adiacenti.

Anelli di semplificazione: sono degli anelli che racchiudono i bit *1* delle caselle adiacenti, con lo scopo di semplificare i termini corrispondenti, eliminando la variabile di cui differiscono.

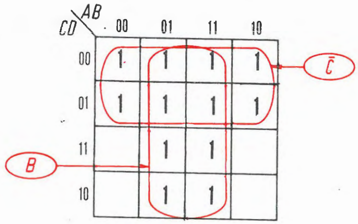
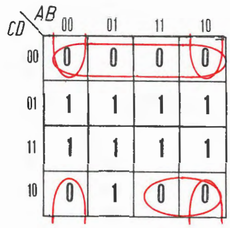
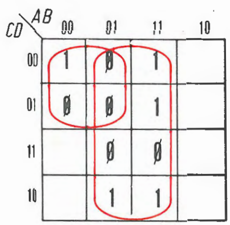
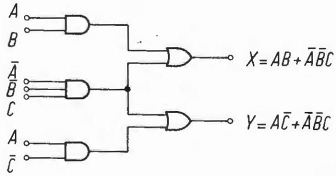


Esempio di semplificazione con l'ausilio degli anelli.

Caselle adiacenti a due a due.



(*segue*)

Caselle adiacenti a quattro a quattro.	
128 La **semplificazione delle funzioni inverse,** mediante le mappe di Karnaugh, avviene raggruppando con gli anelli di semplificazione le caselle non contenenti i bit *1*... cioè **vuote**	 $\overline{Y}=\overline{C}\overline{D}+\overline{B}\overline{D}+A\overline{C}\overline{D}$
Termini indifferenti ($\varnothing$); possono assumere in una funzione sia valore *1* che valore *0*, indifferentemente. Essi vengono sfruttati per semplificare la stessa funzione.	 $Y=B+\overline{A}\overline{C}$
Circuiti con più uscite: sono circuiti aventi in comune qualche blocco logico.	 Esempio di circuito a due uscite.

CAPITOLO VI

CIRCUITI LOGICI A TRANSISTORI

In questo capitolo accenneremo ai circuiti logici a transistori più frequentemente usati. Tra essi sono inclusi alcuni circuiti a diodi già esaminati nei capitoli precedenti, quali *OR*, *AND*, *OR ESCLUSIVO*. Prima di iniziare la trattazione è opportuno definire alcuni tipi di logica ai quali si farà riferimento in seguito.

Si definisce *logica positiva*, la logica in cui allo *stato 1* corrisponde il potenziale elettrico più alto e allo *stato 0* il potenziale elettrico più basso. Viceversa, si definisce *logica negativa* la logica in cui allo *stato 1* e allo *stato 0* corrispondono i potenziali rispettivamente opposti a quelli della logica positiva.

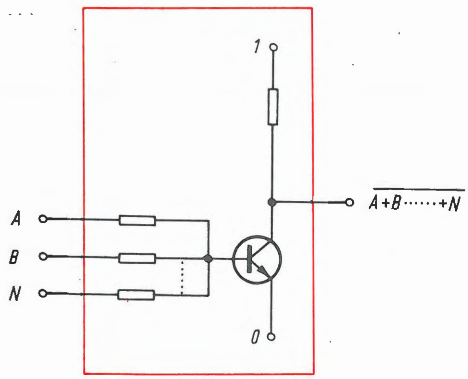


Fig. 6.1 - Circuito logico NOR.

6-1. Circuito NOR.

Il termine *NOR* significa *inverso di OR*; il circuito corrispondente deve quindi fornire alla uscita, l'inverso dell'OR, che si forma con le grandezze d'entrata. Per questo è sufficiente l'impiego di un transistore collegato come nella figura 6.1.

Infatti, se tutte le entrate sono a stato *0* il transistore non conduce, pertanto l'uscita è a stato *1*, ossia l'inverso della somma (0 + + 0 + ... + 0). Invece, se almeno una delle entrate è a stato *1*, il transistore conduce, e quindi l'uscita è a stato *0*. Il circuito *NOR* si può realizzare anche con più transistori, collegati come nella figura 6.2.

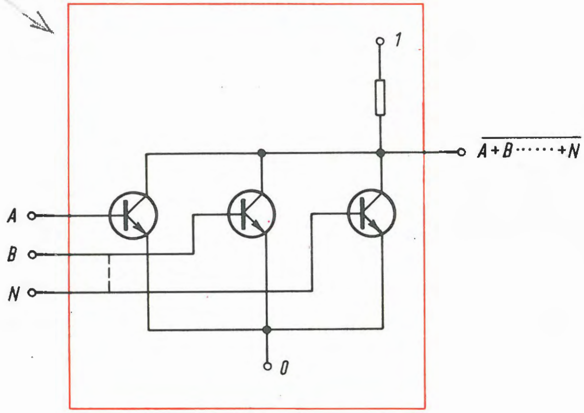


Fig. 6.2 - Circuito NOR realizzato con più transistori.

Il segno grafico usato per indicare il blocco logico *NOR*, è quello riportato nella figura 6.3.

Fig. 6.3 - Segno grafico rappresentante il blocco logico NOR.

6-2. Circuito NAND.

Il termine *NAND* significa *negazione dell'AND*. Il circuito corrispondente deve quindi fornire all'uscita l'inverso dell'*AND* che si forma con le grandezze d'entrata.

Esso può realizzarsi collegando tra loro più transistori, nella maniera indicata dalla figura 6.4.

Infatti, se tutte le entrate sono a stato *1*, i transistori conducono, pertanto, circolando corrente da *a* verso *b*, l'uscita è a stato *0*.

Invece, se anche una sola entrata è a stato *0*, nel tratto che va da *a* verso *b*, non circola corrente, quindi, l'uscita è a stato *1*.

Il segno grafico usato per indicare il blocco logico *NAND* è riportato nella figura 6.5.

Fig. 6.5 - Segno grafico rappresentante il blocco logico NAND.

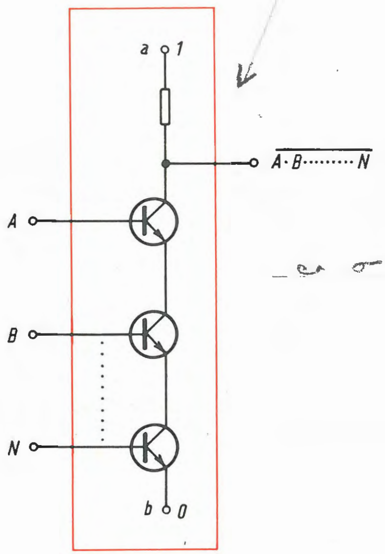


Fig. 6.4 - Circuito NAND realizzato con più transistori.

I circuiti *NOR* e *NAND*, fin d'ora esaminati, se applicati ad una logica negativa, diventano rispettivamente *NAND* e *NOR*. Con i transistori possiamo realizzare i circuiti *OR* ed *AND*, di cui conosciamo le caratteristiche. Essi sono illustrati nell'ordine dalle figure 6.6 e 6.7.

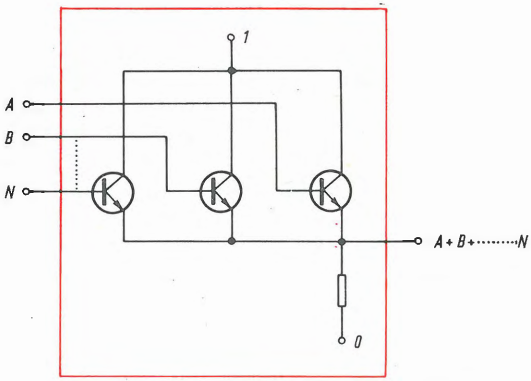


Fig. 6.6 - Circuito OR realizzato con i transistori.

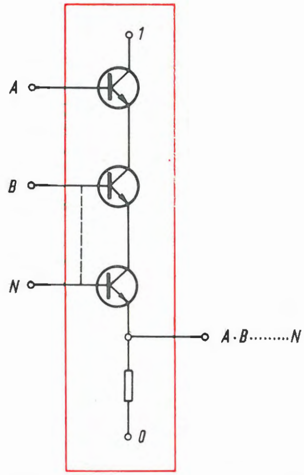


Fig. 6.7 - Circuito AND realizzato con i transistori.

6-3. OR ESCLUSIVO o DILEMMA.

L'*OR ESCLUSIVO* è un circuito avente due entrate e una sola uscita. Quest'ultima è a *stato 1* quando le entrate sono a *stati* differenti, o meglio, quando una sola, delle due entrate, è a *stato 1.*

Indicando con A e B le entrate, l'annotazione algebrica dell'*OR ESCLUSIVO* è:

$$A \oplus B = A\bar{B} + \bar{A}B\,.$$

La funzione relativa a tale circuito è costituita dalle due combinazioni centrali della tavola riportata nella figura 6.8.

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Fig. 6.8 - Tavola raffigurante l'OR ESCLUSIVO $A \oplus B$.

Il circuito a transistori, capace di realizzare l'*OR ESCLUSIVO* è indicato nella figura 6.9.

Il segno grafico per indicare il blocco logico che permette la realizzazione dell'*OR ESCLUSIVO* è indicato nella figura 6.10.

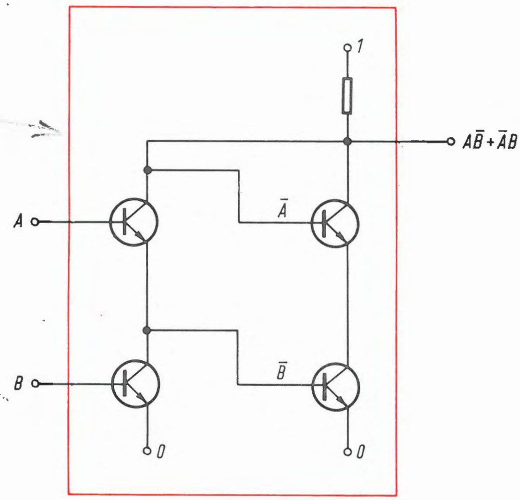


Fig. 6.9 - Circuito a transistori dell'OR ESCLUSIVO.

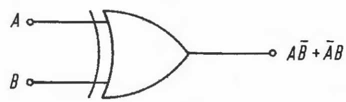


Fig. 6.10 - Segno grafico raffigurante l'OR ESCLUSIVO.

1 196

7

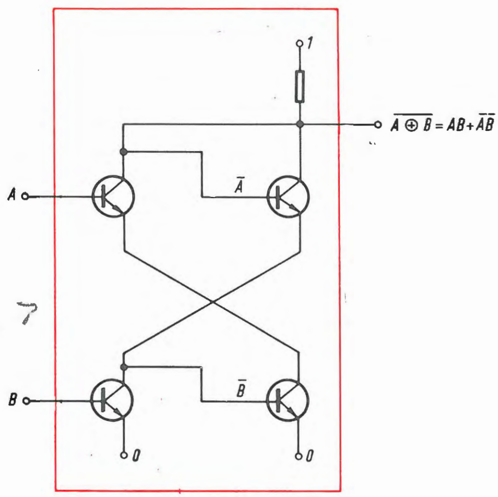


Fig. 6.11 - Circuito a transistori che realizza la funzione $\overline{A \oplus B}$.

Volendo realizzare la funzione inversa dell'*OR ESCLUSIVO*, $A \oplus B$, basta prendere in considerazione le rimanenti combinazioni della tavola a due variabili, sopra considerata. Si ottiene quindi:

$$A \oplus B = AB + \bar{A}\bar{B}\,,$$

ossia, ogni volta che le entrate sono allo stesso *stato*, la funzione $A \oplus B$ vale *1*. Il circuito che ne risulta è quello della figura 6.11.

6-4. Circuito inibitore.

L'inibitore è un circuito avente due morsetti d'entrata ed uno di uscita (figura 6.12). Esso è costituito da un transistore in cui la *base* e *l'emettitore* formano le entrate, mentre il *collettore* è mantenuto costantemente a stato *1*. L'inibitore (la parola stessa lo dice) serve a *bloccare* praticamente l'uscita X mantenendola cioè sempre a stato *0* tranne in un solo caso, quando $A = 0$ *e* $B = 1$ così come indica la tavola della figura 6.13, compilata per l'applicazione al circuito di una *logica negativa*.

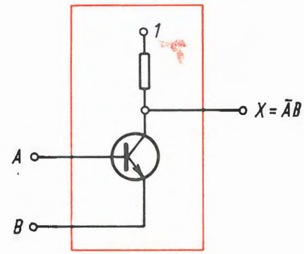


Fig. 6.12 - Circuito inibitore.

A	B	X
0	0	0
0	1	1
1	0	0
1	1	0

Fig. 6.13 - Tavola rappresentante la funzione del circuito inibitore.

In base a ciò la funzione dell'uscita è:

$$X = \bar{A}B$$

Il segno grafico usato per indicare l'inibitore è quello della figura 6.14.

Fig. 6.14 - Segno grafico rappresentante l'inibitore.

Il cerchietto che si nota all'entrata A di tale figura, col quale si vuole indicare che la stessa grandezza d'entrata è invertita, si può usare in tutti gli schemi nei quali, per ragioni di spazio, riesce difficile usare il segno grafico dell'invertitore. Ciò è illustrato dalle figure 6.15 *a* e *b*, con le quali si indica lo stesso circuito in due modi diversi.

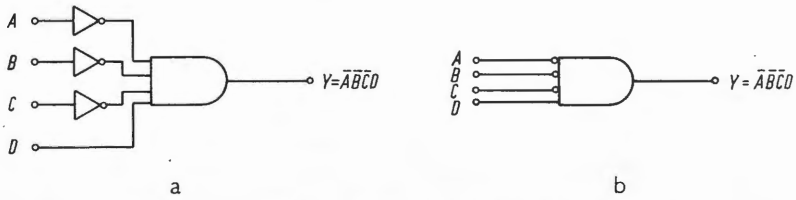


Fig. 6.15 - Schemi equivalenti che realizzano la stessa funzione $Y = \bar{A}\,\bar{B}\,\bar{C}\,D$.

6-5. Memoria binaria o flip-flop.

Il *flip-flop* è un circuito formato da due *NOR*, collegati in maniera che l'uscita dell'uno coincida con l'entrata dell'altro (fig. 6.16).

Il circuito così formato ha due soli stati stabili che consentono ad un transistore di *condurre* mentre l'altro rimane *bloccato*.

Infatti, se ad esempio l'entrata B_1 è a stato *1*, il transistore T_1 va in *conduzione*; l'uscita X_1 è a stato *0* mentre X_2 è a stato *1*. Le cose rimangono così stabilizzate finchè non si porta l'entrata B_2 a

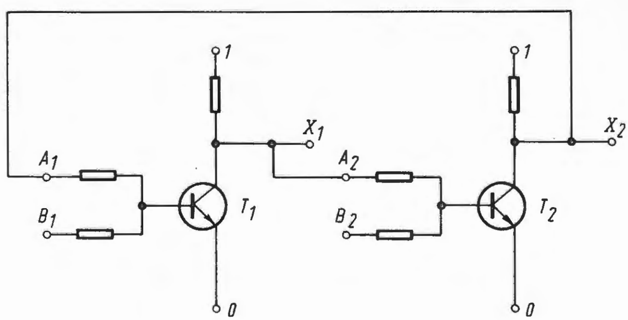


Fig. 6.16 - Circuito flip-flop.

stato *1*. In queste nuove condizioni, il transistore T_2, che si trovava bloccato, va in conduzione. Si commutano così gli *stati* del circuito, perchè X_2 è a stato *0* mentre X_1 è a stato *1*.

Per commutare di nuovo gli stati, basta riportare B_1 a stato *1*, e così via.

In sostanza il *flip-flop memorizza* lo stato *1* che viene conferito ad una entrata. Tale memoria può essere cancellata conferendo lo stato *1* alla rimanente entrata. Per questo motivo le entrate sono definite con i termini usuali di *set* e *reset*. ?

Considerando che alle uscite si trovano rispettivamente gli stati complementari delle entrate, il *flip-flop* è pure definito *memoria binaria*. Il segno grafico di questo circuito è indicato nella figura 6.17.

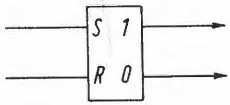


Fig. 6.17 - Segno grafico rappresentante il flip-flop.

6-6. Flip-flop usati come contatori binari.

B_1 e B_2

Nello schema della figura 6.18, le entrate del *flip-flop* coincidono con le uscite di due circuiti *AND*.

Se al morsetto *E* si invia un segnale a stato *1* vuol dire che soltanto uno dei due *AND* ha l'uscita a stato *1*. Si ha quindi una commutazione degli stati del *flip-flop*, assunti in precedenza. Se ora si invia

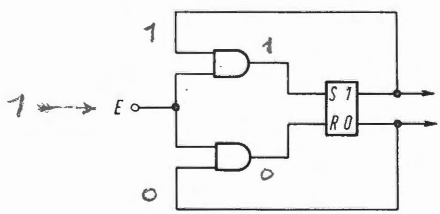


Fig. 6.18 - Schema di flip-flop.

un nuovo segnale a stato *1*, al morsetto *E*, è l'altro *AND* che ha l'uscita a stato *1*. Sicchè si ottiene una nuova commutazione.

Un circuito del genere è in grado pertanto di segnalare alle sue uscite tutti gli impulsi che sono effettuati all'entrata. Quindi il *flip-flop* può essere usato come *contatore d'impulsi* (fig. 6.19).

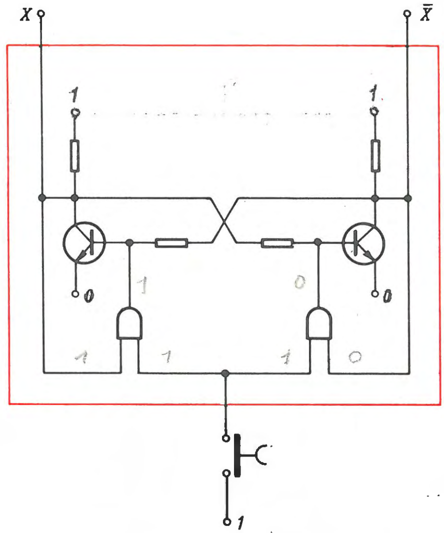


Fig. 6.19 - Flip-flop adoperato come contatore di impulsi.

Naturalmente il numero di impulsi contati su ogni morsetto d'uscita è metà di quelli conferiti al morsetto d'entrata. Per questo motivo il *flip-flop* viene anche definito *divisore per due.*

Collegando due *flip-flop* in *cascata* (fig. 6.20) si ottiene un divisore per quattro; ossia, ad ogni 4 impulsi dati all'entrata, si registra un impulso all'uscita X_2.

Nella tabella della figura 6.21, sono riportati gli stati assunti da più *flip-flop* in cascata, in base agli impulsi d'entrata.

Si può rilevare che un contatore binario formato da *n flip-flop* in cascata può conteggiare $2^n - 1$ impulsi.

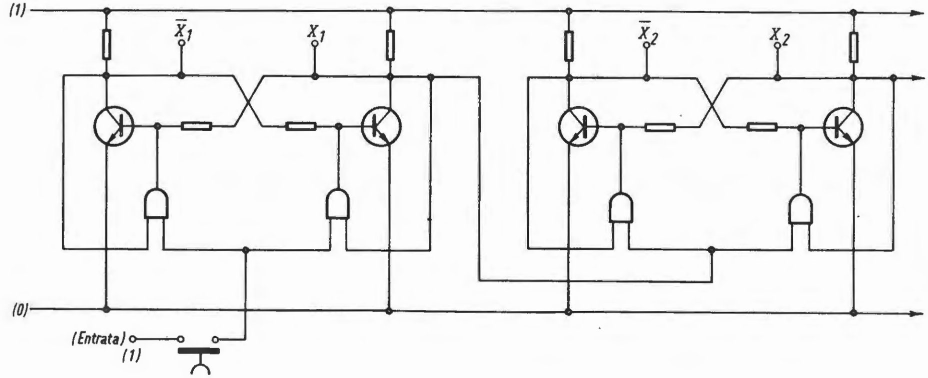


Fig. 6.20 - Due flip-flop collegati in cascata.

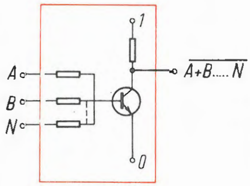
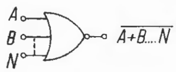
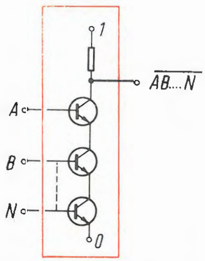
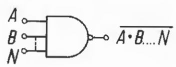
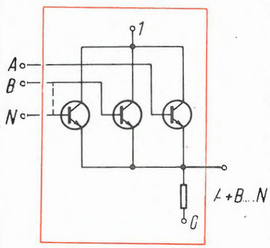
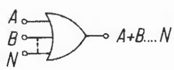
Stati dei flip-flop	n° degli impulsi d'entrata										
	0	1	2	3	4	5	6	7	8	–	–
F_1	0	1	0	1	0	1	0	1	0	–	–
F_2	0	0	1	1	0	0	1	1	0	–	–
F_3	0	0	0	0	1	1	1	1	0	–	–
F_4	0	0	0	0	0	0	0	0	1	–	–
–	–	–	–	–	–	–	–	–	–	–	–

Fig. 6.21 - Tabella degli stati di più flip-flop in cascata.

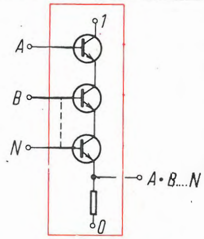
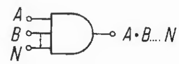
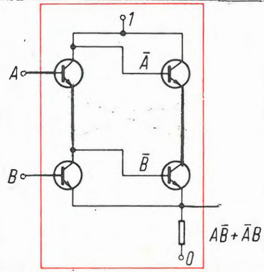
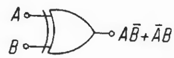
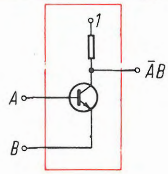
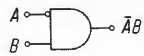
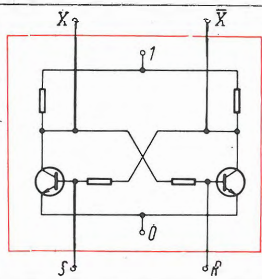
CIRCUITI A TRANSISTORI

Logica positiva: è la logica in cui allo *stato 1* corrisponde il potenziale elettrico più alto e allo *stato 0* quello più basso.

Logica negativa: è la logica in cui allo *stato 1* corrisponde il potenziale elettrico più basso e allo *stato 0* quello più alto.

Definizioni	**Costituzione blocco logico**	**Segno grafico**
Circuito NOR: è un circuito che fornisce alla sua uscita l'inverso dell'*OR* che si forma alle sue entrate.		
Circuito NAND: è un circuito che fornisce alla sua uscita l'inverso dell'*AND* che si forma alle sue entrate.		
Circuito OR: questo circuito è equivalente a quello a diodi esaminato nel II capitolo.		

(*segue*)

Definizioni	Costituzione blocco logico	Segno grafico
Circuito AND: questo circuito è equivalente a quello a diodi esaminato nel II capitolo.		
Circuito OR ESCLUSIVO o DILEMMA: è un circuito la cui uscita vale *1* se le entrate sono a *stati* complementari. L'*OR ESCLUSIVO* tra A e B si indica $A \oplus B$.		
Circuito inibitore: è un circuito la cui uscita vale *1* nel solo caso in cui si verificano contemporaneamente le condizioni $A = 0$ e $B = 1$		
Memoria binaria o flip-flop: è un circuito che ha due soli *stati* stabili che consentono ad un *transistore* di *condurre* mentre l'altro rimane *bloccato*.		
Contatori d'impulsi: sono circuiti costituiti da più flip-flop collegati in cascata. Un contatore binario, formato da *n flip-flop*, può conteggiare $(2^n - 1)$ impulsi.		

f 161

CAPITOLO VII

APPLICAZIONI DELLA LOGICA

Prima di considerare le principali applicazioni della logica riteniamo opportuno richiamare alcune nozioni fondamentali sui relè. Anche se l'argomento non è strettamente connesso con la materia trattata in questo volume, ciò servirà, se non altro, a chiarire la terminologia che verrà usata in seguito.

7-1. Relè - Contatti.

Le parti essenziali di un relè sono: la *bobina* e i *contatti* da essa manovrati (fig. 7.1).

La bobina ha due soli *stati*:

a) di *riposo* o di *non eccitazione*;

b) di *lavoro* o di *eccitazione*.

Nel passaggio da uno stato all'altro della bobina i contatti chiusi si aprono mentre quelli aperti si chiudono. Secondo le norme del CEI il movimento dei contatti avviene da destra verso sinistra; o dal basso verso l'alto. Negli schemi elettrici questi vengono indicati sempre in *posizione di riposo*. I contatti aperti in posizione di riposo si dicono *normalmente aperti* (fig. 7.2), mentre, quelli chiusi, nella stessa posizione, si dicono *normalmente chiusi* (fig. 7.3).

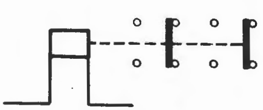


Fig. 7.1 - Rappresentazione delle parti essenziali di un relè.

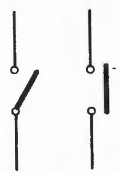


Fig. 7.2 - Rappresentazione di contatti normalmente aperti.

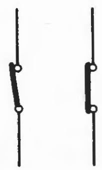


Fig. 7.3 - Rappresentazione di contatti normalmente chiusi.

I contatti solitamente si contrassegnano con una lettera maiuscola, uguale a quella del relè a cui appartengono. Al contatto normalmente aperto si attribuisce la lettera in forma vera mentre al contatto normalmente chiuso la stessa lettera in forma inversa (fig. 7.4).

Riportiamo qui di seguito, i segni grafici di alcuni tipi di contatti che certamente incontreremo nel corso della trattazione (fig. 7.5 *a*, *b*).

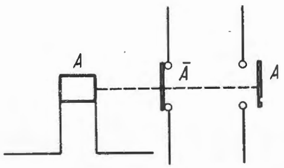


Fig. 7.4 - Maniera di contrassegnare i contatti.

Contatti a chiusura temporanea (pulsanti, contatti striscianti).

Contatti di fine corsa.

Fig. 7.5 - Alcuni tipi di contatti.

7-2. Contatti ad azione differita. Temporizzatori.

I contatti fin d'ora esaminati si considerano praticamente ad azione istantanea, se si trascura il tempo necessario per vincere l'inerzia del sistema mobile, che è dell'ordine di frazioni di secondo.

Vi sono contatti invece che vengono appositamente ritardati nella loro azione; ossia, tra l'istante in cui la bobina viene eccitata e l'istante in cui i contatti passano nella posizione opposta a quella di riposo, intercorre un certo tempo, che va da pochi secondi a qualche ora. Il loro segno grafico è simile a quello dei contatti ad azione istantanea, con la sola differenza che vengono muniti di una freccia, indicante il senso del movimento ritardato. Sulla stessa freccia si suole annotare il tempo di ritardo espresso in secondi (fig. 7.6 *a*, *b*, *c*, *d*).

I relè muniti di questi contatti si definiscono *temporizzatori* o *ritardatori*. Essi possono essere ad orologeria, pneumatici, elettronici, e di altri tipi ancora.

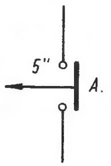
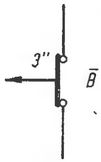
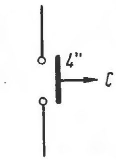
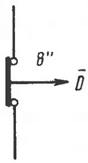
a		Contatto aperto in posizione di riposo, con chiusura ritardata all'eccitazione della bobina e riapertura istantanea alla diseccitazione.
b		Contatto chiuso in posizione di riposo, con apertura ritardata all'eccitazione della bobina e richiusura istantanea alla diseccitazione.
c		Contatto aperto in posizione di riposo, con chiusura istantanea all'eccitazione della bobina e riapertura ritardata alla diseccitazione.
d		Contatto chiuso in posizione di riposo, con apertura istantanea all'eccitazione della bobina e richiusura ritardata alla diseccitazione.

Fig. 7.6 - Rappresentazione di contatti ad azione ritardata.

Quando i ritardi sono di pochi secondi si possono realizzare temporizzatori che sfruttano il tempo di carica e scarica di opportuni condensatori.

Esaminiamo i due tipi più comuni.

1) **Relè ritardato alla chiusura.**

Se nel circuito della figura 7.7, si chiude l'interruttore t, si ha una caduta di tensione attraverso la resistenza R, con una conseguente limitazione della corrente di eccitazione. Quest'ultima passa attraverso il condensatore, caricandolo. Solo a carica avvenuta si eccita il relè A.

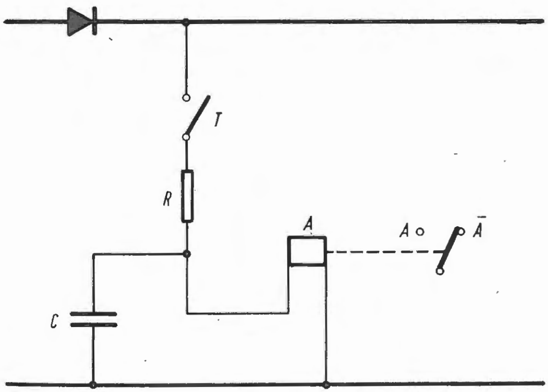


Fig. 7.7 - Schema di un relè ritardato alla chiusura.

Aprendo l'interruttore, per un brevissimo istante, il relè rimane ancora eccitato dalla tensione di carica del condensatore. Il tempo di carica di quest'ultimo dipende, com'è noto, dalla costante di tempo *R C*.

2) **Relè ritardato all'apertura.**

Nel circuito della figura 7.8, all'apertura dell'interruttore *t*, la bobina rimane eccitata per un certo tempo, a causa del condensatore che si scarica su di essa, attraverso la resistenza *R*.

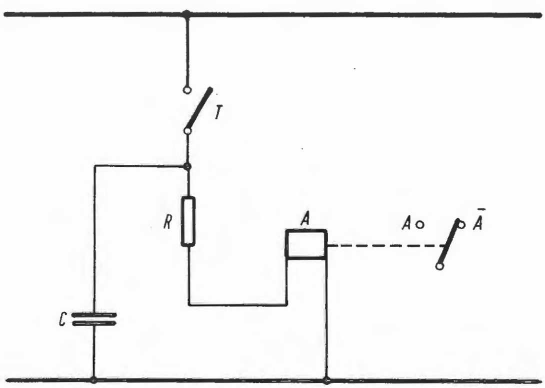


Fig. 7.8 - Schema di un relè ritardato all'apertura.

7-3. Circuiti combinatori.

Si definisce *combinatorio* un circuito, frapposto tra una sorgente e un ricevitore, costituito da un certo numero di contatti, combinati in maniera tale da lasciare alimentare o meno lo stesso ricevitore. I contatti possono essere combinati nei modi seguenti:

a) in *serie*;

b) in *parallelo*;

c) in *serie-parallelo*;

d) in *serie-parallelo*, con collegamento *a ponti*.

7-4. Analisi dei circuiti combinatori.

L'analisi dei circuiti combinatori consiste nel riportare in forma tabellare, o in forma di espressione algebrica, la funzione di alimentazione degli organi riceventi, assoggettati agli stessi circuiti. In parole più semplici, si tratta di trovare i *percorsi* o *itinerari* che conducono dalla sorgente al ricevitore.

7-5. Analisi di un circuito avente contatti in serie.

Nel circuito della figura 7.9, la lampada L si alimenta attraverso i due contatti in serie, A e B, i quali realizzano, come sappiamo, il

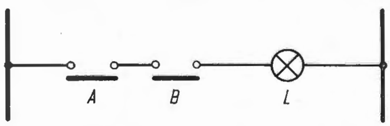


Fig. 7.9 - Circuito con contatti in serie da analizzare.

prodotto logico $A \cdot B$. Infatti, se soltanto uno di essi è aperto, la lampada non si accende. Pertanto l'espressione logica è:

$$L = A \cdot B\,.$$

7-6. Analisi di un circuito avente contatti in parallelo.

L'espressione logica relativa al circuito della figura 7.10 è data da:

$$L = A + B .$$

Basta infatti che uno dei due contatti sia chiuso, perchè si ac-

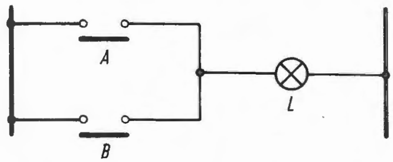


Fig. 7.10 - Circuito con contatti in parallelo.

cenda la lampada. L'espressione può essere messa nella forma seguente:

$$L = \begin{vmatrix} A \\ B \end{vmatrix}$$

suggerita da P. Castello nel suo libro *Clé des schémas èlettriques* edito dalla *Dunod.* La posizione delle lettere nella "*matrice*" rispecchia fedelmente quella dei relativi contatti, del circuito che si vuole analizzare.

7-7. Analisi di un circuito avente contatti in serie-parallelo.

Volendo mettere in forma matriciale l'espressione relativa al circuito della figura 7.11 si potrebbe scrivere:

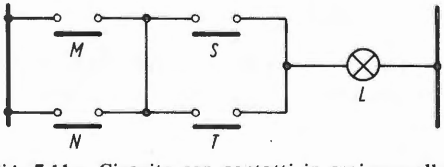


Fig. 7.11 - Circuito con contatti in serie-parallelo.

$$L = \begin{vmatrix} M \\ N \end{vmatrix} \quad \begin{vmatrix} S \\ T \end{vmatrix}$$

in quanto il parallelo $\begin{vmatrix} M \\ N \end{vmatrix}$ è a sua volta in serie al parallelo $\begin{vmatrix} S \\ T \end{vmatrix}$

Fondendo le righe interne delle due matrici, si ottiene una matrice unica che è in grado ugualmente di rappresentare l'espressione del circuito. Ossia:

$$L = \left|\begin{array}{c|c} M & S \\ N & T \end{array}\right| = (M + N) \cdot (S + T)$$

Svolgendo il prodotto $(M + N) \cdot (S + T)$ si determinano tutti gli *itinerari* che conducono alla lampada L.

Gli stessi itinerari si possono ricavare direttamente dalla matrice moltiplicando ogni lettera, o gruppo di lettere, della prima colonna rispettivamente per tutte le lettere della seconda colonna, ottenendo:

$$L = \left|\begin{array}{c|c} M & S \\ N & T \end{array}\right| = MT + MS + NS + NT \,.$$

Esempio di ricerca degli itinerari.

Stabilire gli itinerari del circuito della figura 7.12, dopo aver formato la matrice delle combinazioni.

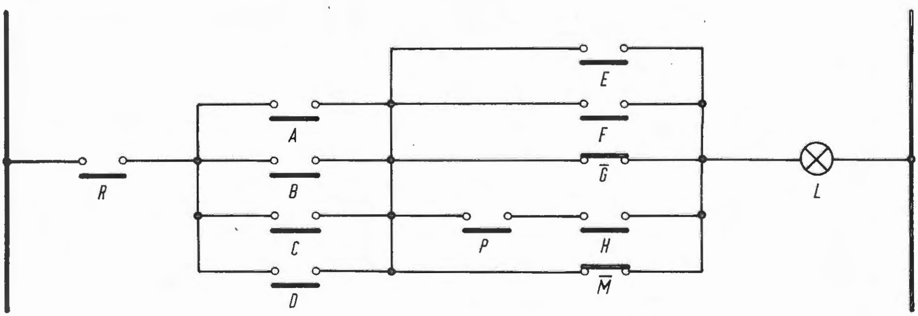
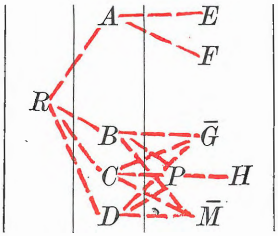


Fig. 7.12 - Circuito con contatti serie-parallelo.

Soluzione:

$L =$ 

$$L = RAE + RAF + RB\bar{G} + RBPH + RB\bar{M} + RC\bar{G} + RCPH +$$
$$+ RC\bar{M} + RD\bar{G} + RDPH + RD\bar{M}\,.$$

7-8. Analisi di un circuito avente contatti in serie - parallelo, con collegamenti a ponte.

Il circuito della figura 7.13 differisce da quelli esaminati in precedenza perchè nel tratto compreso tra i nodi *1* e *2* vi si trova un contatto, a cui si dà il nome di *ponte*. Di ciò si tiene conto, inserendo

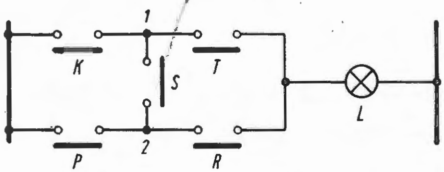
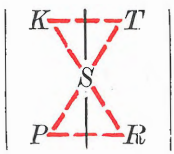


Fig. 7.13 - **Circuito con contatti in serie parallelo, con collegamenti a ponte.**

il contatto sulla linea centrale della matrice relativa. Pertanto si ottiene:

$L =$  $= KT + KSR + PST + PR\,.$

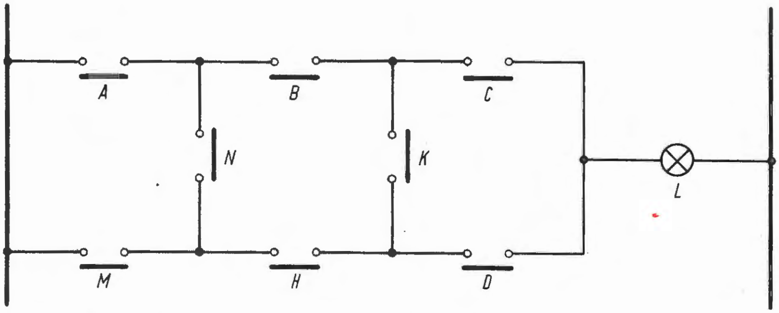


Fig. 7.14 - Circuito con contatti in serie-parallelo e collegamenti a ponte.

Si tratta quindi di inserire il contatto negli itinerari che lo comprendono.

Lo stesso criterio si adotta nel caso di circuiti che presentano più ponti. Così, per esempio, il circuito della figura 7.14, ha la seguente matrice:

$$\left|\begin{array}{ccccc} A & | & B & | & C \\ & N & & K & \\ M & | & H & | & D \end{array}\right|$$

Pertanto gli itinerari sono:

$$L = ABC + ABKD + ANHD + ANHKC + MHD + MHKC +$$
$$+ MNBC + MNBKD\,.$$

Consideriamo adesso il circuito della figura 7.15.
La sua matrice è:

$$L = \left|\begin{array}{ccc} A & | & B \\ & N & \\ R & | & M \\ & C & \\ S & | & P \end{array}\right|$$

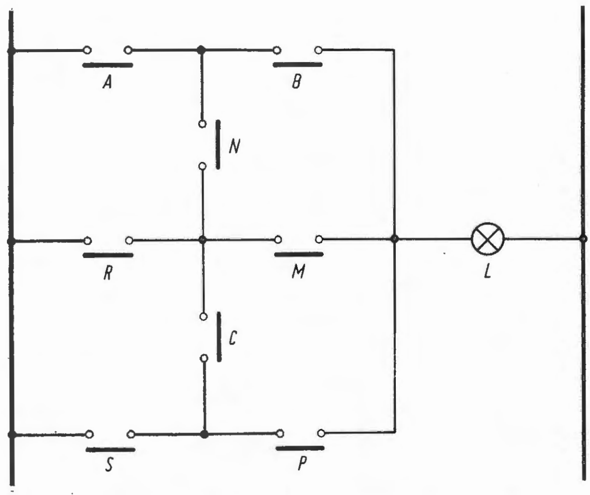


Fig. 7.15 - Circuito con contatti in serie-parallelo e collegamenti a ponte.

Gli itinerari che conducono a L sono:

$$L = AB + ANM + ANCP + RM + RNB + RCP + SP + \\ + SCM + SCNB\,.$$

Esempio di analisi.

Analizzare il circuito della figura 7.16.

Soluzione:

$$L = \left| \begin{array}{c|c|c} A & B & C \\ K & E & \\ P & R & D \\ S & & \\ M & NT & \end{array} \right| \begin{array}{l} = ABC + ABED + AKRD + AKREC + \\ + AKSNTD + AKSNTEC + PRD + \\ + PKBC + PKBED + PREC + \\ + PSNTD + PSNTEC + MNTD + \\ + MNTEC + MSRD + MSREC + \\ + MSKBC + MSKBED\,. \end{array}$$

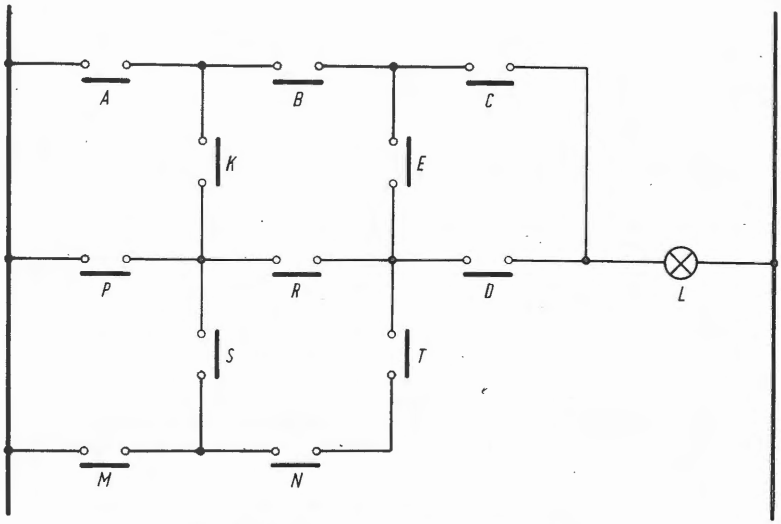


Fig. 7.16 - Circuito con collegamenti a ponte.

7-9. Circuiti complementari.

Consideriamo il circuito della figura 7.17.

La sua matrice è:

$$L = \left| \begin{array}{c|c} A & \begin{array}{c} B \\ \bar{C} \end{array} \end{array} \right| = AB + A\bar{C} = A\,(B + \bar{C})\,.$$

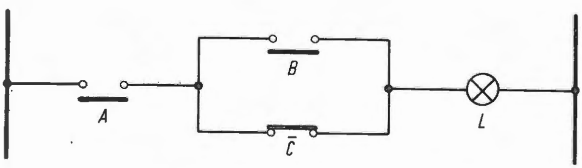


Fig. 7.17 - Circuito serie-parallelo avente la funzione $L = A\,(B + \bar{C})$.

I 2e

Se complementiamo l'espressione $A\,(B + \bar{C})$, applicando il teorema di De Morgan, otteniamo:

$$\bar{L} = \overline{A\,(B + \bar{C})} = \bar{A} + \bar{B}C\,.$$

Tale espressione ci consente di realizzare il circuito, complementare a quello dato (fig. 7.18), in cui la lampada L deve risultare alimentata.

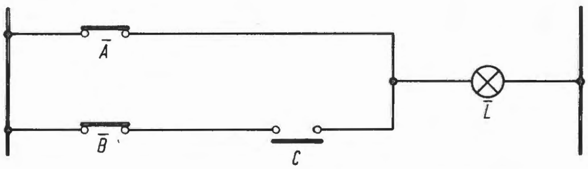


Fig. 7.18 - Circuito complementare a quello della figura 7.17.

II 2e: L'espressione relativa ad un circuito complementare, si può però ricavare direttamente, dalla matrice primitiva, senza applicare il teorema di De Morgan.

a) Volendo, per esempio, ricavare con tale sistema, l'espressione inerente al circuito complementare a quello della figura 7.17, si procede nel modo seguente:

1) si forma la matrice di tale circuito

$$L = \left| \begin{array}{c|c} A & \begin{array}{c} B \\ \bar{C} \end{array} \end{array} \right|$$

2) si ruota la stessa di 90°, in senso orario

$$\left| \begin{array}{cc} \multicolumn{2}{c}{A} \\ \hline \bar{C} & B \end{array} \right|$$

3) si cancella la linea orizzontale che divide il termine A dal termine $\bar{C}\,B$, in quanto non ha alcun significato;

$$\left| \begin{array}{cc} \multicolumn{2}{c}{A} \\ \bar{C} & B \end{array} \right|$$

4) si ricava ora la matrice del circuito complementare, invertendo tutte le variabili contenute in quella primitiva, ottenendo infine:

$$\bar{L} = \left| \begin{array}{cc} & \bar{A} \\ C & \bar{B} \end{array} \right| = \bar{A} + \bar{B}C$$

b) Se nella matrice primitiva vi sono termini formati da due o più contatti in serie, prima di ruotarla di 90°, bisogna attenersi a qualche regola che mettiamo in evidenza con un esempio.

Supponiamo di voler complementare la matrice:

$$L = \left| \begin{array}{ccc} & B & \\ C & \bar{D} & K \end{array} \right|,$$

essa contiene il termine $C\,\bar{D}\,K$ formato da tre contatti in serie. In tal caso bisogna separare questo termine, dalla variabile B, con una linea tratteggiata orizzontale;

$$\left| \begin{array}{ccc} & B & \\ \hdashline C & \bar{D} & K \end{array} \right|$$

che diventa intera e verticale dopo la rotazione, come mostra la seguente matrice:

$$\bar{L} = \left| \begin{array}{c|c} \bar{C} & \\ D & \bar{B} \\ \bar{K} & \end{array} \right|$$

NB In definitiva si fa l'operazione inversa di quella svolta nell'esempio precedente.

c) Per complementare i circuiti e quindi le matrici contenenti dei *ponti* ci si regola allo stesso modo. Si voglia, per esempio, complementare la matrice:

$$L = \left| \begin{array}{c|c} K & \bar{D} \\ \multicolumn{2}{c}{C} \\ \bar{M} & S \end{array} \right|$$

Si osserva la sequenza delle operazioni, chiaramente indicata nelle matrici a, b, c, riportate qui di seguito:

$$\left|\begin{array}{c|c} K & \bar{D} \\ \hline \multicolumn{2}{c}{C} \\ \bar{M} & S \end{array}\right| \qquad \left|\begin{array}{c|c} \bar{M} & K \\ \hline \multicolumn{2}{c}{C} \\ S & \bar{D} \end{array}\right| \qquad \left|\begin{array}{c|c} \bar{M} & K \\ \multicolumn{2}{c}{C} \\ S & \bar{D} \end{array}\right|$$

a) *b*) *c*)

Si trova così la matrice richiesta, invertendo le variabili contenute nella matrice *c*); ossia:

$$\bar{L} = \left|\begin{array}{c|c} M & \bar{K} \\ \multicolumn{2}{c}{\bar{C}} \\ \bar{S} & D \end{array}\right|$$

L'analisi dei circuiti combinatori, eseguita col metodo matriciale che abbiamo esposto, è della massima importanza, perchè consente di determinare rapidamente la funzione complementare di un qualsiasi circuito, senza dover ricorrere a laboriosi passaggi matematici.

7-10. Sintesi dei circuiti combinatori.

La "*sintesi*" dei circuiti combinatori consiste nella realizzazione degli stessi circuiti, le cui funzioni sono riportate sotto forma di tavole o di matrici. In base a ciò la sintesi è l'operazione inversa dell'analisi. E' buona norma, prima di procedere alla realizzazione dei circuiti, cercare di minimizzare le relative funzioni.

Esempio.

Si voglia realizzare il circuito relativo alla tavola della figura 7.19 contenente gli stati della lampada L.

A	B	C	L
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Fig. 7.19 - Tavola contenente la funzione $L = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}C + ABC$.

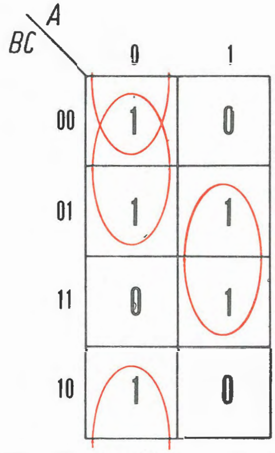


Fig. 7.20 - Mappa di Karnaugh relativa ai termini contenuti nella tavola della fig. 7.19.

Conviene riportare su una mappa di Karnaugh (fig. 7.20) i termini contenuti nella tavola, che consentono l'accensione della lampada L, per cercare di semplificare l'espressione ad essa relativa.

Dalla mappa si ricava:

$$L = \bar{A}\bar{B} + \bar{A}\bar{C} + AC = \bar{A}(\bar{B} + \bar{C}) + AC\,.$$

Il corrispondente circuito è riportato nella figura 7.21.

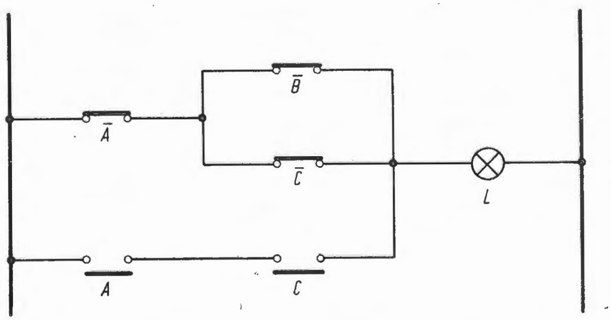


Fig. 7.21 - Circuito relativo alla funzione $L = \bar{A}(\bar{B} + \bar{C}) + AC$.

ESERCIZI

1 — *Complementare la seguente matrice:*

$$L = \left|\begin{array}{ccccc} A & & \bar{B} & & \bar{C} \\ & K & & M & \\ \bar{D} & & E & & F \\ & P & & \bar{R} & \\ \bar{G} & & N & & H \end{array}\right|$$

Soluzione

$$L = \left|\begin{array}{ccccc} G & & D & & \bar{A} \\ & \bar{P} & & \bar{K} & \\ \bar{N} & & \bar{E} & & B \\ & R & & \bar{M} & \\ \bar{H} & & \bar{F} & & C \end{array}\right|$$

2 — *Complementare la seguente matrice:*

$$L = \left|\begin{array}{ccc} A & & KC \\ & \bar{N} & \\ B\bar{C}D & & \bar{L} \\ M & & \end{array}\right|$$

Soluzione

$$\left|\begin{array}{ccc} A & & KG \\ \hline & \bar{N} & \\ B\bar{C}D & & \bar{L} \\ \hline M & & \end{array}\right| \qquad \bar{L} = \left|\begin{array}{ccccc} \bar{M} & & \bar{B} & & \bar{A} \\ & & C & & \bar{K} \\ & & & N & \\ & & \bar{D} & & \bar{G} \\ & & L & & \end{array}\right|$$

3 — *Complementare la seguente matrice:*

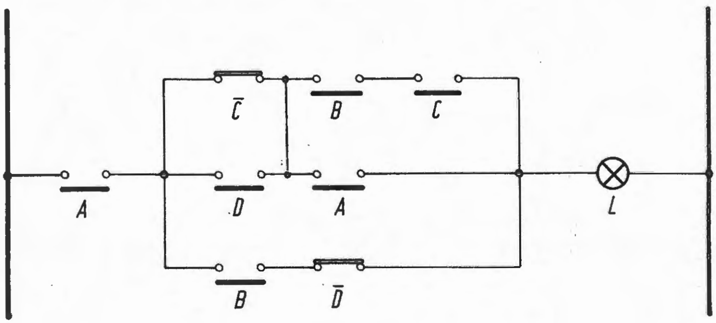
$$\left| \begin{array}{c|c} A\bar{B} & \bar{D} \\ C & \\ K & \end{array} \right|$$

Soluzione

$$\left| \begin{array}{cc} A\bar{B} & \bar{D} \\ \hdashline C & \\ \hdashline K & \end{array} \right| \qquad \bar{L} = \left| \begin{array}{c|c|c} \bar{K} & \bar{C} & \bar{A} \\ & & B \\ & & D \end{array} \right|$$

---

4 — *Analizzare il circuito combinatorio qui illustrato, determinando inoltre la funzione del relativo circuito complementare con l'uso delle matrici; verificare che tale funzione risulti esatta, con l'applicazione del teorema di De Morgan alla funzione ottenuta dall'analisi del circuito stesso.*



Soluzione

Il circuito ha la seguente matrice:

$$L = \left| \begin{array}{c|c|c} & \bar{C} & BC \\ & D & A \\ A & B & \bar{D} \end{array} \right|$$

Da essa si ricava la funzione:

$$L = AB\bar{D} + ADA + ADBC + A\bar{C}BC + A\bar{C}A =$$

$$= AB\bar{D} + AD + ABCD + 0 + A\bar{C} =$$

$$= AB\bar{D} + AD\,(1 + BC) + A\bar{C} = AB\bar{D} + AD + A\bar{C} =$$

$$= A\,(B\bar{D} + D + \bar{C})\ ; \qquad \text{ma} \quad D + B\bar{D} = B + D$$

per cui:

$$L = A\,(B + D + \bar{C})\,.$$

La funzione del circuito complementare la ricaviamo dalla matrice relativa a $\bar{L}$, che qui riportiamo:

$$\bar{L} = \left|\begin{array}{c|c|c} \bar{A} & & \\ \bar{B} & \bar{D} & C \\ D & \bar{A} & \bar{B} \\ & & \bar{C} \end{array}\right|$$

Da essa otteniamo:

$$\bar{L} = \bar{A} + \bar{B}\bar{D}C + \bar{B}\bar{A}\bar{B} + \bar{B}\bar{A}\bar{C} + D\bar{A}\bar{B} + D\bar{A}\bar{C}\,.$$

Mettendo in ordine alfabetico le variabili di ogni termine, e semplificando nello stesso tempo, abbiamo:

$$\bar{L} = \bar{A} + \bar{B}C\bar{D} + \bar{A}\bar{B} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}D + \bar{A}\bar{C}D =$$

$$= \bar{A}\,(1 + \bar{B} + \bar{B}\bar{C} + \bar{B}D + \bar{C}D) + \bar{B}C\bar{D} =$$

$$= \bar{A} + \bar{B}C\bar{D}$$

Allo stesso risultato si dovrebbe giungere, invertendo, col teorema di De Morgan la funzione:

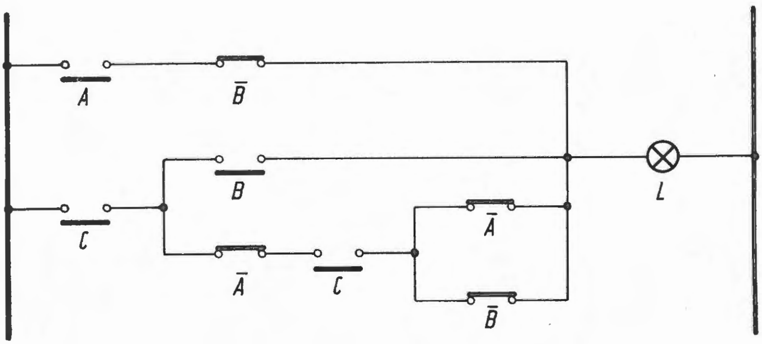
$$L = A\,(B + D + \bar{C})\,.$$

Infatti:

$$\bar{L} = \overline{A\,(B + \bar{C} + D)} = \bar{A} + \overline{B + \bar{C} + D} = \bar{A} + \bar{B}C\bar{D}\,.$$

---

5 — *Dato il circuito qui disegnato, si chiede di determinare le funzioni complementari; L e $\bar{L}$, con l'uso delle matrici, confrontandone i risultati con quelli che si ottengono, svolgendo l'espressione relativa allo stesso circuito.*



Soluzione

Le matrici relative al circuito sono:

$$L = \left|\begin{array}{c|c|c} A & \bar{B} & \\ C & B & \\ & & \bar{A} \\ & \bar{A}C & \bar{B} \end{array}\right| \quad \text{e} \quad \bar{L} = \left|\begin{array}{c|c|c} \bar{C} & & \bar{A} \\ A & \bar{B} & B \\ \bar{C} & & \\ AB & & \end{array}\right|$$

Dalla prima di esse ricaviamo:

$$L = A\bar{B} + CB + C\bar{A}C\bar{A} + C\bar{A}C\bar{B} =$$

$$= A\bar{B} + BC + \bar{A}C + \bar{A}\bar{B}C = A\bar{B} + BC + \bar{A}C\,(1 + \bar{B}) =$$

$$= A\bar{B} + BC + \bar{A}C\,.$$

Volendo semplificare ulteriormente tale espressione, basta moltiplicare per $A + \bar{A}$ il termine BC. Ossia:

$$L = A\bar{B} + BC(A + \bar{A}) + \bar{A}C = A\bar{B} + ABC + \bar{A}BC + \bar{A}C =$$

$$= A(\bar{B} + BC) + \bar{A}BC + \bar{A}C\ ; \qquad \text{ma} \quad B + \bar{B}C = \bar{B} + C\,,$$

per cui diventa:

$$L = A(\bar{B} + C) + \bar{A}BC + \bar{A}C = A\bar{B} + AC + \bar{A}BC + \bar{A}C =$$

$$= C(A + \bar{A}) + A\bar{B} + \bar{A}BC = C + A\bar{B} + \bar{A}BC =$$

$$= C(1 + \bar{A}B) + A\bar{B} = C + A\bar{B}\,.$$

Dalla seconda matrice ricaviamo:

$$\bar{L} = \bar{C}\bar{A} + \bar{C}B + A\bar{B}\bar{A} + A\bar{B}B + \bar{C}\bar{B}\bar{A} + \bar{C}\bar{B}B + AB\bar{B}\bar{A} + AB\bar{B}B =$$

$$= \bar{A}\bar{C} + B\bar{C} + \bar{A}\bar{B}\bar{C} = \bar{A}\bar{C}(1 + \bar{B}) + B\bar{C} = \bar{A}\bar{C} + B\bar{C} = \bar{C}(\bar{A} + B)\,.$$

Le espressioni sin qui ottenute devono essere confrontate con quelle che si ottengono svolgendo l'espressione relativa al circuito, che è:

$$L = A\bar{B} + C\,\{B + [\bar{A}C(\bar{B} + \bar{A})]\}\,.$$

Si ha quindi:

$$L = A\bar{B} + C\,\{B + \bar{A}\bar{B}C + \bar{A}C\} = A\bar{B} + BC + \bar{A}\bar{B}C + \bar{A}C =$$

$$= A\bar{B} + BC + \bar{A}C(1 + \bar{B}) = A\bar{B} + BC + \bar{A}C\,.$$

Da questa, abbiamo in precedenza ottenuto:

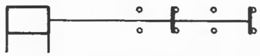
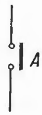
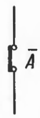
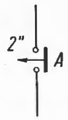
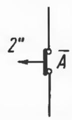
$$L = C + A\bar{B}\,.$$

Per ricavare l'espressione complementare si applica il teorema di De Morgan; ossia:

$$\bar{L} = \overline{C + A\bar{B}} = \bar{C}\,(\overline{A\bar{B}}) = \bar{C}\,(\bar{A} + B)\,.$$

I risultati ottenuti con i due sistemi adottati, sono rispettivamente uguali, pertanto sono certamente esatti.

APPLICAZIONE DELLA LOGICA

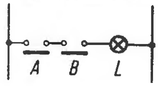
Relè: apparecchiatura elettrica costituita essenzialmente dalla bobina e dai contatti da essa manovrati.	 Bobina Contatti
Contatti: negli schemi elettrici vengono indicati sempre in posizione di riposo. I contatti *aperti in posizione di riposo,* vengono indicati con la lettera del relè che li contiene, in *forma vera,* mentre quelli *chiusi in posizione di riposo* con la stessa lettera in *forma inversa.*	 Contatto aperto in posizione di riposo  Contatto chiuso in posizione di riposo
Temporizzatori: sono relè ad azione differita, ossia che lasciano passare un certo tempo tra l'istante in cui vengono eccitati e l'istante in cui azionano i rispettivi contatti.	 Contatto ritardato alla chiusura  Contatto ritardato all'apertura

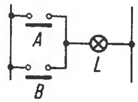
Circuito combinatorio: è il circuito frapposto tra una *sorgente* e un *ricevitore,* costituito da un certo numero di contatti combinati in modo tale da lasciare alimentare o meno lo stesso ricevitore.

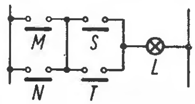
Analisi dei circuiti combinatori: è l'operazione mediante la quale si riporta in forma tabellare o sotto forma di espressione algebrica, la funzione di alimentazione degli organi riceventi.

Itinerari: sono i diversi tratti che la corrente percorre per alimentare il ricevitore, in un circuito di commutazione.

(*segue*)

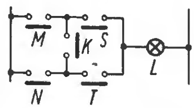
<table>
<tr><td rowspan="4">Analisi di alcuni circuiti fondamentali</td><td>Contatti in serie.</td><td>

$L = A \cdot B$</td></tr>
<tr><td>Contatti in parallelo.</td><td>

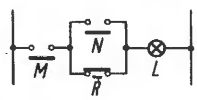
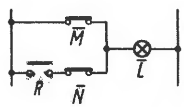
$L = \begin{vmatrix} A \\ B \end{vmatrix} = A + B$</td></tr>
<tr><td>Contatti in serie-parallelo.</td><td>

$L = \left|\begin{array}{c|c} M & S \\ N & T \end{array}\right| =$

$= (M + N) \cdot (S + T) =$

$= MS + MT + NS + NT$</td></tr>
<tr><td>Contatti in serie-parallelo con collegamenti a ponte.</td><td>

$L = \left|\begin{array}{ccc} M & | & S \\ & K & \\ N & | & T \end{array}\right| =$

$= MS + MKT + NKS + NT$</td></tr>
<tr><td colspan="2">Circuiti complementari: sono circuiti aventi caratteristiche opposte tra loro. Quindi, se un circuito consente l'accensione di una lampada, il circuito complementare mantiene spenta la stessa lampada, e viceversa.</td><td> 

$L = \left|\begin{array}{c|c} M & \begin{array}{c} N \\ \bar{R} \end{array} \end{array}\right| = \quad \bar{L} = \left|\begin{array}{cc} & \bar{M} \\ R & \bar{N} \end{array}\right| =$

$= M\bar{R} + MN \quad = \bar{M} + R\bar{N}$

(Lampada spenta) (Lampada accesa)</td></tr>
<tr><td colspan="3">Sintesi dei circuiti combinatori: è l'operazione inversa dell'analisi, consistente quindi nella realizzazione dei circuiti elettrici le cui funzioni sono riportate sotto forma di tavole o di matrici.</td></tr>
</table>

CAPITOLO VIII

FORMAZIONE DEI CIRCUITI COMBINATORI

In questo capitolo, ed in quello seguente, ci proponiamo, con una serie di esercizi, di indicare al lettore il modo di progettare, e quindi realizzare, circuiti combinatori e sequenziali, non più con l'empirismo caratteristico di chi ha soltanto dietro di sè una lunga pratica professionale, ma col rigore scientifico di una tecnica che va sempre più imponendosi nel campo degli automatismi industriali. Cambia quindi il modo di concepire i circuiti, e cambiano anche gli elementi che si utilizzano. Infatti, per la formazione dei circuiti, verranno usati i *relè statici* o *blocchi logici NOR* al posto dei tradizionali *relè elettromagnetici*.

Nondimeno, in quasi tutte le esercitazioni pensiamo di confrontare gli *schemi a contatti* con quelli a blocchi *NOR* in modo da evidenziare il connubio esistente tra l'elettronica e l'elettrotecnica. Ciò a conforto di quegli elettrotecnici che inspiegabilmente rimangono all'oscuro di queste nuove tecniche, o si rifiutano addirittura di esaminarle perchè troppo ingenuamente le ritengono di natura esclusivamente elettronica. Basti pensare, a questo proposito, che per l'uso dei blocchi logici *NOR*, che sono, com'è noto, dei transistori, non è assolutamente necessario conoscere l'elettronica. Una volta trovati gli elementi logici adatti al circuito se ne realizza il montaggio come se si trattasse di comuni relè elettromagnetici.

Si può dire che attualmente non ci sia industria che non realizzi i suoi vari circuiti di manovra, di allarme, di conteggio, di programmazione, ecc., con i blocchi logici. Essi, rispetto ai relè elettromagnetici, presentano evidenti vantaggi di cui ne citiamo alcuni:

1) sono silenziosi;

2) non risentono dell'umidità atmosferica;

3) sono insensibili alla polvere;

4) sono velocissimi negli scambi;

5) possono essere adoperati in posti deflagranti perchè non provocano scintille;

6) non hanno contatti mobili che possono deteriorarsi col tempo;

7) presentano un elevato numero di entrate risultando tuttavia poco ingombranti, ecc.

Ed ora, prima di riportare alcuni esempi di pratica applicazione, esaminiamo come si possono realizzare le tre operazioni, *INVERSIONE* o *NOT*, *AND*, *OR*, con il solo blocco logico *NOR*.

8-1. Realizzazione dell'operazione d'INVERSIONE mediante il blocco logico NOR.

L'operazione d'*INVERSIONE* è realizzabile con i blocchi logici *NOR*, in quanto tali blocchi non sono altro che dei *transistori*, o *invertitori*, a più entrate (pag. 154, paragrafo 6-1).

Ovviamente, per invertire una grandezza, si sfrutta una qualsiasi entrata, così come mostra la figura 8.1, dove si pratica l'inversione alla variabile A.

A

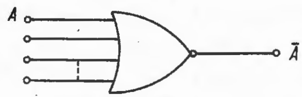


Fig. 8.1 - Blocco logico NOR capace di realizzare l'operazione di INVERSIONE.

8-2. Realizzazione dell'operazione OR, mediante i blocchi logici NOR.

Consideriamo l'espressione:

$$Y = M + N$$

Essa indica l'operazione *OR* esistente tra le variabili M e N, indica cioè che Y vale *1* se almeno una delle due variabili vale *1*.

Sappiamo che tale operazione si può praticamente realizzare

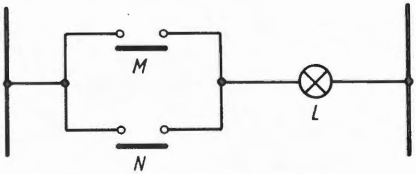


Fig. 8.2 - Circuito a contatti relativo alla funzione $Y = M + N$.

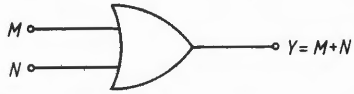


Fig. 8.3 - Circuito a blocchi logici OR relativo alla funzione $Y = M + N$.

sia con un circuito a contatti che con un blocco logico OR, come mostrano le figure 8.2 e 8.3, dove con Y si indica una lampada e con M ed N rispettivamente due contatti normalmente aperti [1].

Volendo adesso realizzare la stessa operazione con l'uso dei blocchi logici NOR vediamo come si può fare.

Formando, per esempio, un circuito con un solo blocco NOR, come nella figura 8.4, otteniamo $\overline{M + N}$ anzichè $M + N$, dato che il NOR *fornisce all'uscita l'inverso dell'*OR, *formato con le sue grandezze d'entrata.* Per ottenere $M + N$ occorre quindi invertire, con un secondo blocco NOR, l'espressione $\overline{M + N}$ (fig. 8.5), poichè $\overline{\overline{M + N}} = M + N$. Possiamo pertanto stabilire che *per realizzare un'operazione* OR *si devono disporre due blocchi* NOR *consecutivi.*

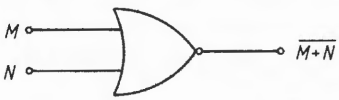


Fig. 8.4 - Blocco logico NOR che realizza la funzione $Y = \overline{M + N}$.

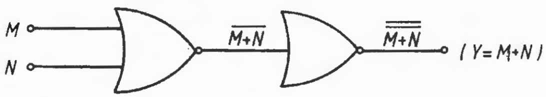


Fig. 8.5 - Realizzazione dell'operazione OR, $Y = M + N$, mediante i blocchi logici NOR.

8-3. Realizzazione dell'operazione AND, mediante i blocchi logici NOR.

Consideriamo l'espressione:

$$Y = MN$$

---

(1) Per quanto riguarda la realizzazione pratica del circuito a blocchi logici si rimanda a quanto esposto in appendice. Per il momento ci interessa essenzialmente porre in evidenza come può effettuarsi la trasformazione dal punto di vista teorico.

Essa indica l'operazione *AND* formata con le variabili M ed N; indica cioè che Y vale *1* soltanto nel caso in cui valgono 1, contemporaneamente, M ed N. Tale operazione siamo in grado di realizzarla praticamente sia con un circuito a contatti che con un blocco logico *AND*, come mostrano le figure 8.6 e 8.7, dove con Y si indica una lampada e con M e N rispettivamente due contatti normalmente aperti.

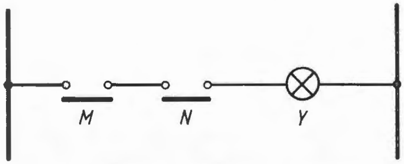


Fig. 8.6 - Circuito a contatti relativo alla funzione $Y = MN$.

Fig. 8.7 - Circuito a blocchi logici relativo alla funzione $Y = MN$.

Vediamo adesso come si può realizzare la stessa operazione con l'uso dei blocchi logici *NOR*.

Formando, per esempio, un circuito come quello della figura 8.8, otteniamo l'espressione $\bar{M}\bar{N}$, essendo $\overline{M + N} = \bar{M}\bar{N}$.

Per ottenere all'uscita del circuito precedente l'espressione MN, occorre invertire quindi le variabili M ed N, prima di inviarle al blocco *NOR* (fig. 8.9), dato che $\overline{\bar{M} + \bar{N}} = MN$.

Possiamo ancora stabilire che *per realizzare un'operazione AND, si devono invertire tutte le variabili d'entrata del blocco logico NOR.*

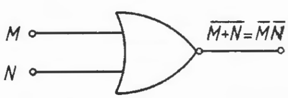


Fig. 8.8 - Blocco logico NOR che realizza la funzione $Y = \bar{M}\bar{N}$.

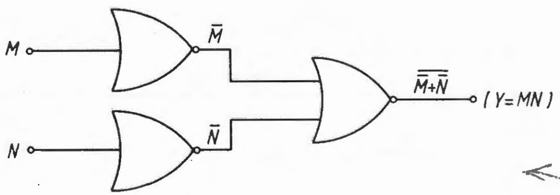


Fig. 8.9 - Realizzazione dell'operazione AND, $Y = MN$, mediante i blocchi logici NOR.

8-4. Realizzazione di espressioni complesse mediante i blocchi logici NOR.

OR AND

Esaminando i circuiti riportati nelle figure 8.5 e 8.9 si nota che alle rispettive uscite si trovano gli *OR* $\overline{\overline{M + N}}$ e $\overline{\bar{M} + \bar{N}}$, anche se in effetti il primo di questi circuiti realizza un OR mentre il secondo un AND. Ciò è in accordo col fatto che *il NOR è la negazione dell'OR*. In base a queste considerazioni siamo in grado di realizzare qualsiasi complessa *espressione logica*, con i soli blocchi NOR, trasformando in OR gli AND che in essa vi figurano, con l'applicazione del teorema di De Morgan (pag. 50 - paragrafo 3-4). Per esempio, volendo realizzare, con i blocchi NOR, il circuito relativo alla espressione:

Es:

$$Y = (A + B)\,C\,,$$

bisogna formare un'espressione, ad essa equivalente, in cui le variabili A, B e C devono essere legate dal solo segno $(+)$. Ossia:

$$Y = \overline{\overline{A + B} + \overline{C}}\,.$$

Adesso è anche facile realizzare il circuito tenendo presente che ad ogni tratto d'inversione corrisponde un blocco NOR. Quindi, occorreranno tre blocchi, di cui uno per invertire la variabile C, un altro per invertire la somma $(A + B)$, e infine, un blocco per invertire la somma $(\overline{A + B} + \overline{C})$. Il circuito è riportato nella figura 8.10.

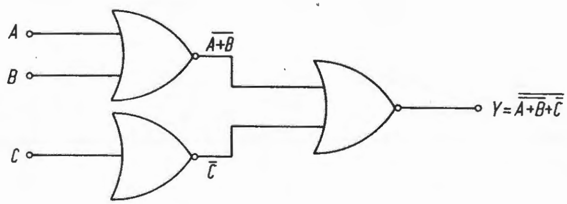


Fig. 8.10 - Esempio di circuito realizzato con blocchi logici NOR.

D'altra parte tale circuito si può concepire partendo dal fatto che l'espressione $y = (A + B) \cdot C$ non è altro che l'AND formato tra $(A + B)$ e C e che per realizzare tale AND (paragrafo 8.3) occorre invertire sia $A + B$ che C prima di inviarle al blocco NOR che effettua l'operazione.

8-5. Trasformazione di circuito.

Realizzare il circuito a blocchi *NOR*, corrispondente al circuito a contatti della figura. 8.11.

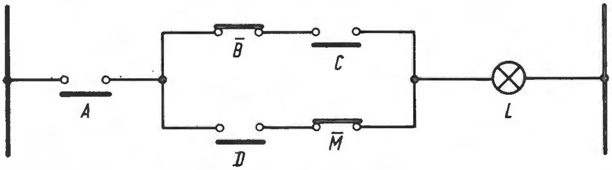


Fig. 8.11 - Circuito a contatti da trasformare in circuito a blocchi logici NOR.

Espressione logica.

Analizzando il circuito della figura 8.11 si ricava l'espressione:

$$L = A\,(\bar{B}C + D\bar{M})\,.$$

Per poter realizzare il circuito a blocchi è necessario trasformare l'espressione con i criteri già esaminati, applicando il teorema di De Morgan. Si consiglia di effettuare le trasformazioni in diverse fasi. Ossia:

$$L = A\,(\bar{B}C + D\bar{M}) = A\,(\overline{B + \bar{C}} + \overline{\bar{D} + M}) = \overline{\bar{A} + \overline{\overline{B + \bar{C}} + \overline{\bar{D} + M}}}\,.$$

Ovviamente, una volta acquisita la pratica necessaria, conviene scrivere l'espressione finale direttamente, senza effettuare le trasformazioni indicate. Il circuito richiesto è riportato nella figura 8.12.

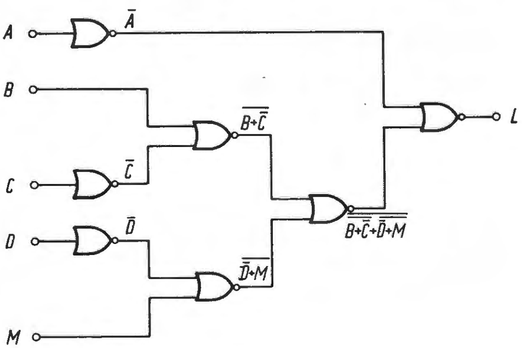


Fig. 8.12 - Circuito a blocchi logici NOR relativo alla funzione

$L = A\,(\bar{B}C + D\bar{M})$.

8-6. Altro circuito da trasformare.

Realizzare il circuito a blocchi *NOR*, corrispondente al circuito a contatti della figura 8.13.

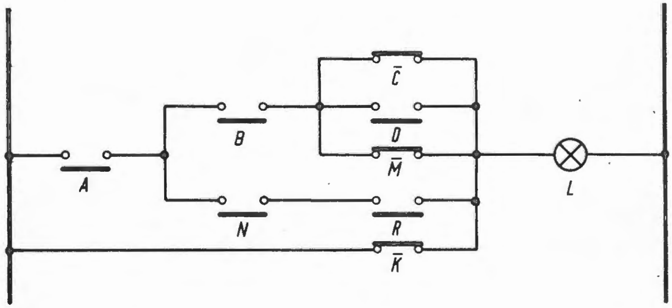


Fig. 8.13 - Circuiti a contatti da trasformare in circuito a blocchi NOR.

Espressione logica.

Analizzando tale circuito, ricaviamo:

$$L = A\,[B\,(\overline{C} + D + \overline{M}) + NR] + \overline{K}\,.$$

Da essa si ricava l'espressione che permette di realizzare il circuito richiesto. Quindi:

$$L = A\,[B\,(\overline{C} + D + \overline{M}) + NR] + \overline{K} =$$

$$= \overline{\overline{\overline{\overline{A} + \overline{\overline{\overline{B} + \overline{\overline{C} + D + \overline{M}}} + \overline{\overline{N} + \overline{R}}}} + \overline{K}}}\,.$$

Il circuito relativo a tale espressione è riportato nella figura 8.14.

Negli esercizi che seguiranno, ritenendo che il lettore non abbia ormai bisogno di ulteriori spiegazioni, le espressioni che consentono la realizzazione dei circuiti a blocchi *NOR*, verranno scritte a fianco di quelle relative ai circuiti a contatti.

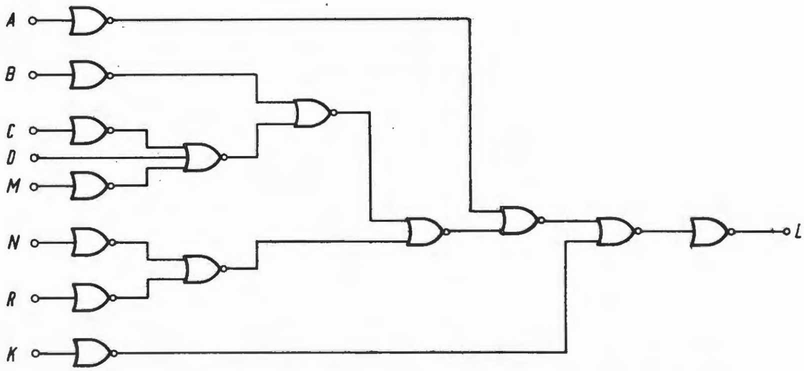


Fig. 8.14 - Schema a blocchi NOR equivalente allo schema a contatti della fig. 8.13.

8-7. Comando lampada a quattro pulsanti.

Realizzare un circuito a blocchi logici *NOR* che permette l'accensione di una lampada *L*, mediante quattro pulsanti, *A*, *B*, *C*, *D*, nelle condizioni indicate dalla tavola della figura 8.15.

n°	A	B	C	D	L
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0

Fig. 8.15 - Tavola della verità contenente gli stati della lampada L.

Espressione logica.

Ricordando che i termini da prendere in considerazione, su una tavola della verità, sono quelli corrispondenti ai bit *1* contenuti nella colonna relativa alla funzione (pagina 75, paragrafo 4.2), possiamo ricavare, nel nostro caso, l'espressione:

$$L = \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} .$$

Riportiamo la stessa su una mappa di Karnaugh, allo scopo di semplificarla (fig. 8.16).

Osservando la tavola si nota che è interessante prendere in esame anche la funzione inversa $\bar{L}$, per confrontarla con quella diretta L, determinando così quale delle due consente di realizzare il circuito più economico. Quindi avremo:

$$L = \bar{A}\bar{B}C + \bar{A}C\bar{D} + \bar{A}B\bar{C}D =$$

$$= \overline{\overline{\overline{A + B + \bar{C}} + \overline{A + \bar{C} + D} + \overline{A + \bar{B} + C + \bar{D}}}}$$

e:

$$\bar{L} = A + \bar{B}\bar{C} + \bar{C}\bar{D} + BCD$$

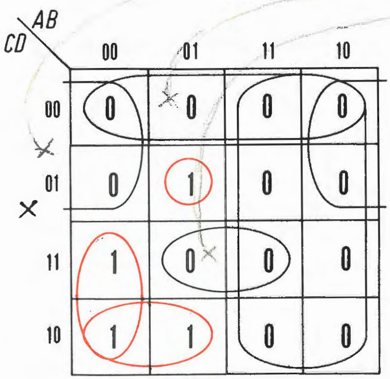


Fig. 8.16 - Mappa rappresentante le funzioni complementari L e $\bar{L}$.

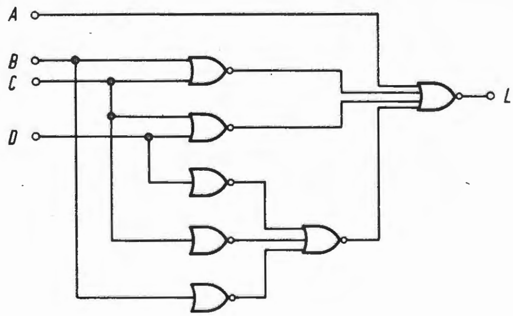


Fig. 8.17 - Schema a blocchi NOR relativo alla funzione:

$$L = \overline{\overline{B + C} + \overline{C + D} + A + \overline{\bar{B} + \bar{C} + \bar{D}}}.$$

da cui:

$$L = \bar{A}\,(B + C)\,(C + D)\,(\bar{B} + \bar{C} + \bar{D}) =$$

$$= \overline{A + \overline{B + C} + \overline{C + D} + \overline{\bar{\bar{B}} + \bar{C} + \bar{\bar{D}}}}\,.$$

Dopo aver contato i tratti di inversione delle due espressioni, che sono nell'ordine 9 e 7, si realizza il circuito in base alla funzione inversa, che ovviamente risulta più economico. Esso è riportato nella figura 8.17.

8-8. Comando lampada da due posti.

Comandare una lampada L da due posti P_1 e P_2, secondo le combinazioni indicate nella tabella della figura 8.18.

P_1	P_2	L
0	0	1
0	1	0
1	0	0
1	1	1

Fig. 8.18 - Tavola contenente gli stati della lampada L.

Espressione logica.

Osservando la tavola della verità si rileva che la lampada L è accesa quando i contatti sono tutte e due aperti o tutte e due chiusi; negli altri due casi è spenta. Quindi L vale *1*, quando valgono *1* i termini $P_1\,P_2$ o $\bar{P}_1\,\bar{P}_2$; pertanto si ha l'espressione:

$$L = P_1\,P_2 + \bar{P}_1\,\bar{P}_2 =$$

3 , 5

$$= \overline{\overline{\overline{\bar{\bar{P}}_1 + \bar{\bar{P}}_2} + \overline{P_1 + P_2}}}\,.$$

Allo scopo di realizzare un circuito più economico è opportuno analizzare la funzione inversa $\overline{L}$, relativa cioè alle rimanenti combinazioni della tavola della figura 8.18. Si ottiene:

$$\overline{L} = \overline{P}_1 P_2 + P_1 \overline{P}_2 \qquad \text{da cui:}$$

$$L = (P_1 + \overline{P}_2)(\overline{P}_1 + P_2) = \overline{\overline{P_1 + \overline{P}_2} + \overline{\overline{P}_1 + P_2}}\,.$$

Da un rapido esame, consistente nel conteggio dei tratti d'inversione delle espressioni, si nota che, per quanto riguarda la realizzazione del circuito a blocchi logici *NOR*, è più conveniente la funzione relativa a $\overline{L}$. Detto circuito è riportato nella figura 8.19.

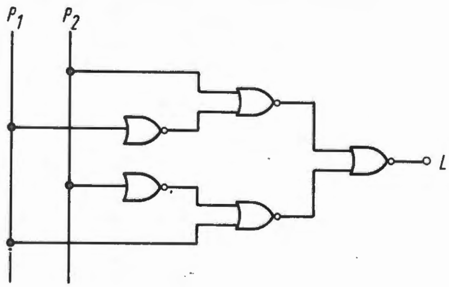


Fig. 8.19 - Schema a blocchi NOR relativo alla funzione:

$$L = \overline{\overline{(P_1 + \overline{P}_2)(\overline{P}_1 + P_2)}}.$$

E' interessante confrontare questo circuito con quello a contatti (fig. 8.20), per la realizzazione del quale si utilizza l'espressione $L = P_1 P_2 + \overline{P}_1 \overline{P}_2$.

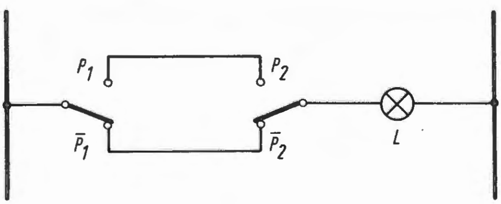


Fig. 8.20 - Schema elettrico corrispondente a quello della figura 8.19.

8-9. Comando grotte cieche.

Realizzare un *impianto per grotte cieche* con tre lampade L_1, L_2, L_3, comandate da tre interruttori, P_1, P_2, P_3, che vengono manovrati, uno per volta, nell'ordine P_1 — P_2 — P_3, e che soddisfa alle seguenti condizioni:

a) P_1 accenda L_1;

b) P_2 accenda L_2 e spenga L_1;

c) P_3 accenda L_3 e spenga L_2.

Manovrando a ritroso si devono verificare le condizioni opposte, rispettivamente a quelle stabilite.

Espressioni logiche.

Analizzando le condizioni imposte, si rileva che L_1 è accesa da P_1 e spenta da P_2; quindi sarà:

$$L_1 = P_1 \bar{P}_2 = \overline{\bar{P}_1 + P_2}\,.$$

Analogamente si rileva che L_2 è accesa da P_2 e spenta da P_3; pertanto:

$$L_2 = P_2 \bar{P}_3 = \overline{\bar{P}_2 + P_3}\,.$$

Infine, L_3 è accesa da P_3 e spenta dalla stessa P_3, quando si manovra a ritroso. Quindi:

$$L_3 = P_3 P_2 = \overline{\bar{P}_3 + \bar{P}_2}\,.$$

Per quanto riguarda la successione delle manovre fatta a ritroso, ossia nell'ordine P_3 — P_2 — P_1, si verificheranno ovviamente le seguenti condizioni:

d) P_3 spegne L_3 e riaccende L_2;

e) P_2 spegne L_2 e riaccende L_1;

f) P_1 spegne L_1.

Ciò risulta molto chiaro osservando lo schema a contatti della figura 8.21, ricavato dalle espressioni logiche esaminate.

Dalle stesse espressioni logiche si ricava lo schema a blocchi riportato nella figura 8.22.

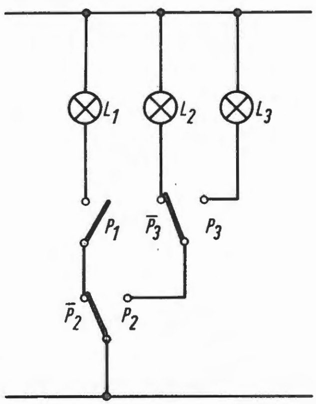


Fig. 8.21 - Schema a contatti di un impianto per grotte cieche.

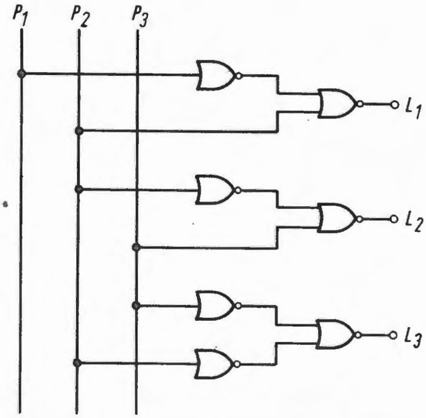


Fig. 8.22 - Schema a blocchi NOR di un impianto per grotte cieche.

8-10. Manovra serratura.

Si vuole manovrare una serratura elettrica S, mediante quattro pulsanti, P_1, P_2, P_3, P_4, in modo che si possa eccitare solo quando si premono contemporaneamente:

a) i dispari;

b) i pari;

c) i medi;

d) gli estremi.

Realizzare lo schema a blocchi *NOR*.

Espressione logica.

La funzione di eccitazione della serratura S, in base alle richieste, si compone di quattro termini. Il primo di questi termini vale *1* se valgono *1* i pulsanti dispari, P_1 e P_3, e *0* i pulsanti pari, P_2 e P_4, ossia se vale *1* l'*AND* $P_1 \overline{P}_2 P_3 \overline{P}_4$. Con analogo ragionamento si determinano i rimanenti tre termini che sono $\overline{P}_1 P_2 \overline{P}_3 P_4$, $\overline{P}_1 P_2 P_3 \overline{P}_4$, $P_1 \overline{P}_2 \overline{P}_3 P_4$. Pertanto diventa:

$$S = P_1 \overline{P}_2 P_3 \overline{P}_4 + \overline{P}_1 P_2 \overline{P}_3 P_4 + \overline{P}_1 P_2 P_3 \overline{P}_4 + P_1 \overline{P}_2 \overline{P}_3 P_4 .$$

Per poter realizzare il circuito di manovra della serratura conviene riportare prima la funzione S ottenuta, su una mappa di Karnaugh (fig. 8.23), per cercare di semplificarla.

Osservando la mappa si nota che l'espressione da prendere in considerazione è quella relativa alla funzione inversa $\overline{S}$. Pertanto si ha:

$$\overline{S} = P_1 P_2 + P_3 P_4 + \overline{P}_1 \overline{P}_2 + \overline{P}_3 \overline{P}_4 \qquad \text{da cui:}$$

$$S = (\overline{P}_1 + \overline{P}_2)(\overline{P}_3 + \overline{P}_4)(P_1 + P_2)(P_3 + P_4) =$$

$$= \overline{\overline{\overline{P}_1 + \overline{P}_2} + \overline{\overline{P}_3 + \overline{P}_4} + \overline{P_1 + P_2} + \overline{P_3 + P_4}}.$$

Il corrispondente schema a blocchi NOR è riportato nella figura 8.24.

$P_3 P_4$ \ $P_1 P_2$	00	01	11	10
00	0	0	0	0
01	0	1	0	1
11	0	0	0	0
10	0	1	0	1

Fig. 8.23 - Mappa di semplificazione della funzione S.

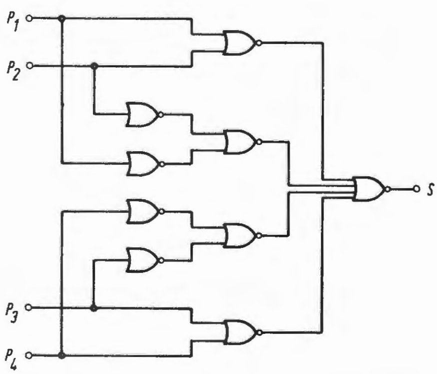


Fig. 8.24 - Schema a blocchi NOR che consente di manovrare la serratura S.

8-11. Comparatore logico.

Si voglia realizzare un comparatore logico che consente di confrontare due numeri binari, A e B, di tre cifre ciascuno.

Espressioni logiche.

Esprimiamo i numeri dati nella seguente forma:

$$A = a_2 \times 2^2 + a_1 \times 2^1 + a_0 \times 2^0$$
$$B = b_2 \times 2^2 + b_1 \times 2^1 + b_0 \times 2^0 ,$$

indicando con a_0, a_1, a_2 le cifre del numero A e con b_0, b_1, b_2 quelle del numero B.

I casi che possono verificarsi, confrontando i due numeri, sono tre; ossia:

1) $A = B$
2) $A > B$
3) $A < B$.

Attribuendo a questi tre casi rispettivamente le funzioni X, Y, Z, è ovvio che se una di esse assume valore *1*, le altre due dovranno necessariamente assumere valore *0*. Le funzioni che consentono la realizzazione del comparatore logico possiamo stabilirle esaminando i suddetti casi, uno alla volta.

1) $A = B$

Se $A = B$ vuol dire che diventa $X = 1$.

Sappiamo che ciò si verifica quando le cifre del primo numero sono rispettivamente uguali a quelle del secondo (paragrafo 1-7, pag. 15) ossia quando si verificano contemporaneamente le seguenti condizioni:

$$a_0 = b_0$$
$$a_1 = b_1$$
$$a_2 = b_2$$

Tali uguaglianze devono sussistere sia quando le cifre hanno valore *0*, sia quando hanno valore *1*. Possono cioè formarsi, a due a due, i seguenti termini:

$a_0 b_0$, oppure $\bar{a}_0 \bar{b}_0$;
$a_1 b_1$, oppure $\bar{a}_1 \bar{b}_1$;
$a_2 b_2$, oppure $\bar{a}_2 \bar{b}_2$;

o ancora:

$$(a_0 b_0 + \bar{a}_0 \bar{b}_0)\,, \qquad (a_1 b_1 + \bar{a}_1 \bar{b}_1)\,, \qquad (a_2 b_2 + \bar{a}_2 \bar{b}_2)\,.$$

Perchè si abbia $A = B$, ossia $X = 1$, bisogna che questi termini compaiano simultaneamente nella funzione X, bisogna, cioè, con essi, formare un *AND*. Avremo pertanto:

$$X = (a_0 b_0 + \bar{a}_0 \bar{b}_0)(a_1 b_1 + \bar{a}_1 \bar{b}_1)(a_2 b_2 + \bar{a}_2 \bar{b}_2) =$$

$$= \overline{\overline{\overline{\overline{\bar{a}_0 + \bar{b}_0} + \overline{a_0 + b_0}}} + \overline{\overline{\overline{\bar{a}_1 + \bar{b}_1} + \overline{a_1 + b_1}}} + \overline{\overline{\overline{\bar{a}_2 + \bar{b}_2} + \overline{a_2 + b_2}}}}\,.$$

2) $A > B$

Se $A > B$ diventa $Y = 1$.

Sappiamo che A si considera maggiore di B soltanto se si verificano le seguenti condizioni:

u) $a_2 = 1$ e $b_2 = 0$,

ossia se vale 1 il termine $a_2 \bar{b}_2$;

v) $a_2 = b_2$ ma $a_1 = 1$ e $b_1 = 0$,

ossia, se simultaneamente valgono 1 i termini $(a_2 b_2 + \bar{a}_2 \bar{b}_2)$ e $a_1 \bar{b}_1$; o ancora, se vale 1 l'*AND* formato dai suddetti termini:

$$(a_2 b_2 + \bar{a}_2 \bar{b}_2) \cdot a_1 \bar{b}_1;$$

w) $a_2 = b_2$, $a_1 = b_1$ ma $a_0 = 1$ e $b_0 = 0$,

ossia, se simultaneamente valgono 1 i termini: $(a_2 b_2 + \bar{a}_2 \bar{b}_2)$, $(a_1 b_1 + \bar{a}_1 \bar{b}_1)$ e $a_0 \bar{b}_0$, o ancora se vale 1 l'*AND* formato da detti termini: $(a_2 b_2 + \bar{a}_2 \bar{b}_2) \cdot (a_1 b_1 + \bar{a}_1 \bar{b}_1)\, a_0 \bar{b}_0$.

Poichè la funzione Y si realizza quando si verifica una delle suddette condizioni, possiamo scrivere:

$$Y = a_2 \bar{b}_2 + (a_2 b_2 + \bar{a}_2 \bar{b}_2)\, a_0 \bar{b}_0 + (a_2 b_2 + \bar{a}_2 \bar{b}_2)(a_1 b_1 + \bar{a}_1 \bar{b}_1)\, a_0 \bar{b}_0 =$$

$$= \overline{\overline{\overline{\bar{a}_2 + b_2} + \overline{\overline{\overline{\overline{\bar{a}_2 + \bar{b}_2} + \overline{a_2 + b_2}}} + \bar{a}_0 + b_0} + \overline{\overline{\overline{\overline{\bar{a}_2 + \bar{b}_2} + \overline{a_2 + b_2}}} + \overline{\overline{\overline{\bar{a}_1 + \bar{b}_1} + \overline{a_1 + b_1}}} + \bar{a}_0 + b_0}}}\,.$$

, S

3) $A < B$

Se $A < B$ diventa $Z = 1$.

Quest'ultimo caso si verifica allorchè non si verificano gli altri due; çioè Z vale *1* quando X e Y valgono *0* contemporaneamente. Sarà pertanto:

$$Z = \bar{X}\bar{Y} = \overline{X + Y}\,.$$

A questo punto siamo in grado di formare il circuito a blocchi *NOR* (fig. 8.25) che risulta molto semplificato per il fatto che le tre funzioni, X, Y, e Z, contengono dei termini comuni.

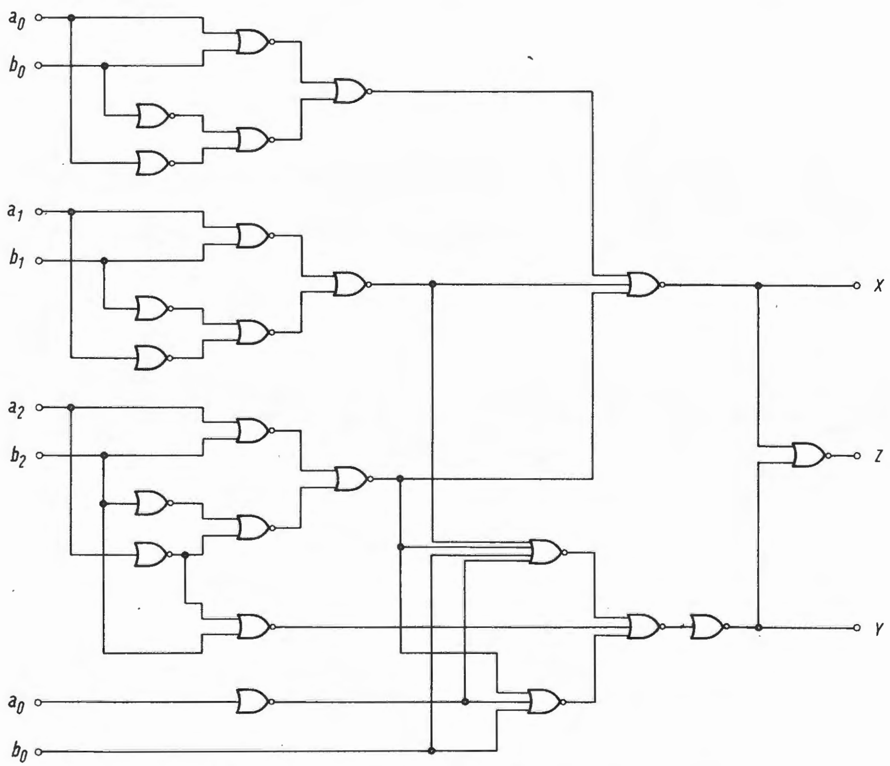


Fig. 8.25 - Schema a blocchi NOR di un comparatore binario.

8-12. Sommatore binario.

Realizzare un sommatore binario capace di sommare due numeri binari A e B, di due cifre ciascuno.

Espressioni logiche.

Ricordiamo che la somma dei numeri binari tiene conto delle seguenti regole:

$$0 + 0 = 0$$

$$1 + 1 = 1 \quad \textit{col riporto di 1}$$

$$1 + 0 = 1$$

$$0 + 1 = 1$$

Esprimiamo i numeri dati in questa forma:

$$A = a_1 \times 2^1 + a_0 \times 2^0$$

$$B = b_1 \times 2^1 + b_0 \times 2^0 .$$

Indicando con s_0 la somma delle rispettive prime cifre, con s_1 la somma delle rispettive seconde cifre, con s_2 l'eventuale terza cifra, con S, infine, la somma dei due numeri A e B, possiamo scrivere:

$$S = s_2 \times 2^2 + s_1 \times 2^1 + s_0 \times 2^0 .$$

Si tratta ora di trovare le funzioni di s_0, s_1 e s_2, per poter realizzare il sommatore richiesto. Possiamo fare perciò il seguente ragionamento:

$\boxed{s_0 = 1}$ quando le cifre a_0 e b_0 sono tra loro complementari, ossia quando si verifica l'*AND* $a_0 \bar{b}_0$ oppure l'*AND* $\bar{a}_0 b_0$. Quindi sarà:

$$s_0 = a_0 \bar{b}_0 + \bar{a}_0 b_0 = \overline{\overline{\bar{a}_0 + b_0} + \overline{a_0 + \bar{b}_0}} .$$

$\boxed{s_0 = 0}$ quando a_0 e b_0 sono uguali tra loro.

Se però $a_0 = 1$ e $b_0 = 1$ si ha il *riporto*, che indichiamo con R.

La funzione del riporto vale quindi *1* allorchè si verifica l'*AND* $a_0\, b_0$. Pertanto sarà:

$$\boxed{R = a_0\, b_0 = \overline{\bar{a}_0 + \bar{b}_0}\,.}$$

$\boxed{s_1 = 1}$ quando le cifre a_1 e b_1 sono tra loro complementari ed $R = 0$, oppure quando a_1 e b_1 sono uguali tra loro mentre $R = 1$.

In base a ciò avremo:

$$s_1 = (a_1\, \bar{b}_1 + \bar{a}_1\, b_1)\, \bar{R} + (a_1\, b_1 + \bar{a}_1\, \bar{b}_1)\, R =$$

$$= \overline{\overline{\overline{\overline{\overline{\bar{a}_1 + b_1} + \overline{a_1 + \bar{b}_1}} + R} + \overline{\overline{\overline{\bar{a}_1 + \bar{b}_1} + \overline{a_1 + b_1}} + \bar{R}}}}\,.$$

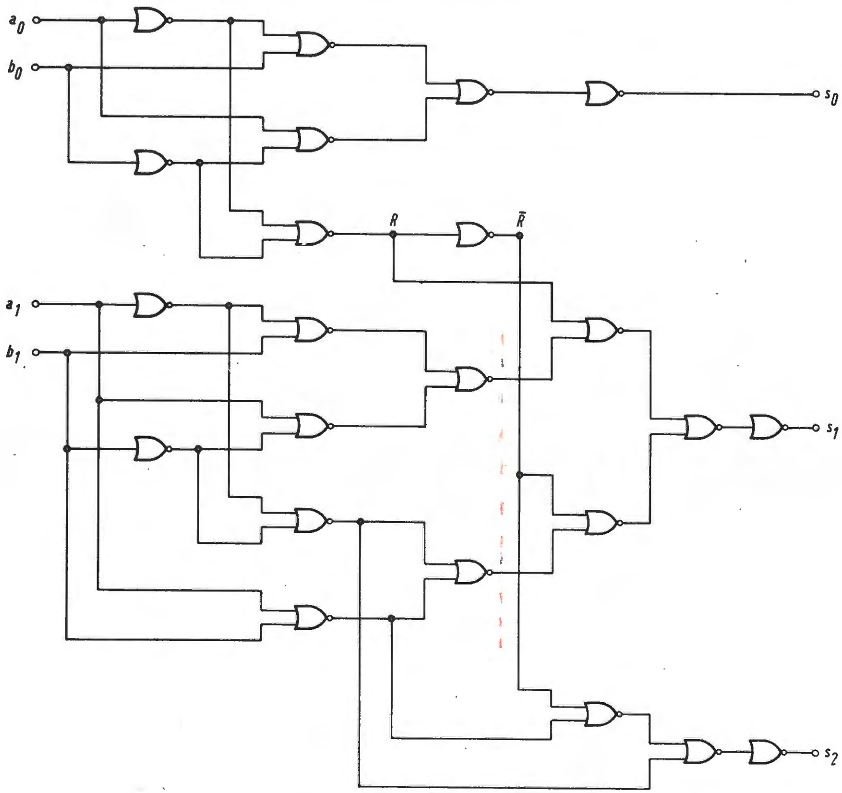


Fig. 8.26 - Sommatore binario a blocchi logici NOR.

$\boxed{s_2 = 1}$ quando a_1 e b_1 valgono 1, oppure quando una delle due cifre vale 1, mentre $R = 1$. Avremo pertanto:

$$s_2 = a_1\, b_1 + (a_1 + b_1)\, R =$$

$$= \overline{\overline{\overline{\bar{a}_1 + \bar{b}_1} + \overline{\overline{a_1 + b_1} + \bar{R}}}}\,.$$

Con le relazioni stabilite possiamo realizzare lo schema a blocchi della figura 8.26.

8-13. Moltiplicatore binario.

Realizzare un moltiplicatore binario che consente di moltiplicare tra loro due numeri binari, A e B, di due cifre ciascuno.

Espressioni logiche.

Esprimiamo i numeri dati nella forma seguente:

$$A = a_1 \times 2^1 + a_0 \times 2^0$$

$$B = b_1 \times 2^1 + b_0 \times 2^0\,.$$

Moltiplicandoli tra loro, otteniamo come prodotto un numero P, di quattro cifre, espresso da questa nuova relazione:

$$P = p_3 \times 2^3 + p_2 \times 2^2 + p_1 \times 2^1 + p_0 \times 2^0\,.$$

Per realizzare il circuito del moltiplicatore occorre stabilire le funzioni relative alle cifre p_0, p_1, p_2, p_3. Per questo è opportuno svolgere il prodotto tra i numeri A e B nel modo consueto (paragrafo 1.9, pag. 18); ossia:

$$\begin{array}{rrrr}
 & & A = a_1 \times 2^1 + & a_0 \times 2^0 \quad \times \\
 & & B = b_1 \times 2^1 + & b_0 \times 2^0 \\
\hline
 & & a_1\, b_0 \times 2^1 + & a_0\, b_0 \times 2^0 \\
 & a_1\, b_1 \times 2^2 + & a_0\, b_1 \times 2^1 & \\
\hline
p_3 \times 2^3 + & p_2 \times 2^2 + & p_1 \times 2^1 + & p_0 \times 2^0
\end{array}$$

A questo punto è possibile determinare le funzioni richieste, analizzando le somme che determinano le quattro cifre, col ragionamento seguente:

$$\boxed{p_0 = a_0\, b_0 = \overline{\overline{a}_0 + \overline{b}_0}\,,}$$

in quanto è stato ottenuto con il solo addendo $a_0\, b_0$; in tal caso non vi è alcun riporto alla cifra successiva.

$\boxed{p_1 = 1}$ quando gli *AND* $a_1\, b_0$ e $a_0\, b_1$ sono tra loro complementari, ossia quando si verifica la relazione $a_1\, b_0\, \overline{a_0\, b_1}$, oppure $\overline{a_1\, b_0}\, a_0\, b_1$. Sarà quindi:

$$p_1 = a_1\, b_0\, \overline{a_0\, b_1} + \overline{a_1\, b_0}\, a_0\, b_1 =$$

$$= a_1\, b_0\, (\overline{a}_0 + \overline{b}_1) + (\overline{a}_1 + \overline{b}_0)\, a_0\, b_1 =$$

$$= \overline{\overline{\overline{\overline{a}_1 + \overline{b}_0 + \overline{\overline{\overline{a}_0 + \overline{b}_1}}} + \overline{\overline{\overline{\overline{a}_1 + \overline{b}_0}} + \overline{a}_0 + \overline{b}_1}}}\,.$$

$\boxed{p_1 = 0}$ quando i termini $a_1\, b_0$ e $a_0\, b_1$ sono uguali tra loro. Se in particolare $a_1\, b_0 = 1$ e $a_0\, b_1 = 1$ si ha il riporto R alla cifra successiva. Quindi R vale 1 quando contemporaneamente valgono 1 i termini $a_1\, b_0$ e $a_0\, b_1$, ossia quando compaiono insieme nella funzione del riporto.

Sarà perciò:

$$\boxed{R = a_1\, b_0 \cdot a_0\, b_1 = \overline{\overline{a}_1 + \overline{b}_0 + \overline{a}_0 + \overline{b}_1}\,.}$$

$\boxed{p_2 = 1}$ quando si ha $a_1\, b_1 = 1$ e $R = 0$, oppure $a_1\, b_1 = 0$ e $R = 1$; quando cioè si verifica la relazione $a_1\, b_1\, \overline{R}$ oppure $\overline{a_1\, b_1}\, R$. Sarà quindi:

$$p_2 = a_1\, b_1\, \overline{R} + \overline{a_1\, b_1}\, R =$$

$$= a_1\, b_1\, \overline{R} + (\overline{a}_1 + \overline{b}_1)\, R =$$

$$= \overline{\overline{\overline{\overline{a}_1 + \overline{b}_1 + R} + \overline{\overline{\overline{a}_1 + \overline{b}_1} + \overline{R}}}}\,.$$

$\boxed{p_3 = 1}$ quando si ha $a_1\, b_1 = 1$ e $R = 1$. Sarà pertanto:

$$p_3 = a_1\, b_1\, R = \overline{\overline{a}_1 + \overline{b}_1 + \overline{R}}\,.$$

Con le relazioni stabilite possiamo realizzare il moltiplicatore richiesto, il cui schema è quello della figura 8.27.

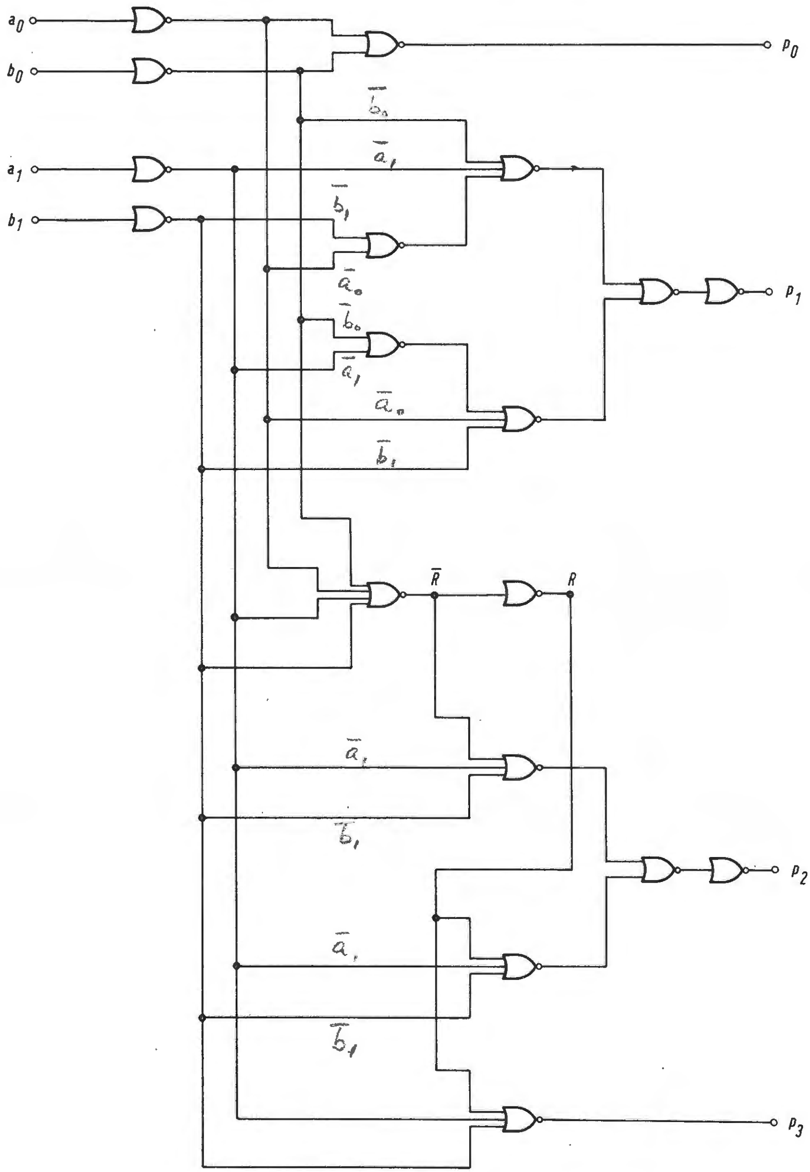
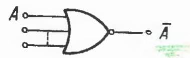
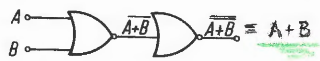
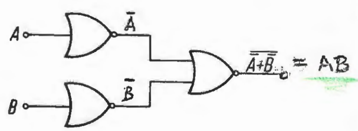
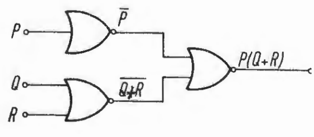


Fig. 8.27 - Moltiplicatore binario a blocchi logici.

FORMAZIONE DEI CIRCUITI COMBINATORI	
Realizzazione dell'*operazione d'INVERSIONE* mediante il blocco logico *NOR*.	
Realizzazione dell'*operazione OR* mediante il blocco logico *NOR*.	
Realizzazione dell'*operazione AND* mediante il blocco logico *NOR*.	
Realizzazione, mediante i blocchi logici *NOR* del circuito relativo alla funzione: $y = P.(Q + R)$	

CAPITOLO IX

FORMAZIONI DEI CIRCUITI SEQUENZIALI

Sono detti "*sequenziali*" quei circuiti dove le combinazioni delle grandezze d'uscita dipendono, oltre che dalle combinazioni delle grandezze d'entrata, anche dall'ordine con cui queste si realizzano. La differenza tra i circuiti sequenziali e quelli combinatori sta quindi nel fatto che i primi dispongono di elementi capaci di "*memorizzare*" alcuni *stati* che condizionano le grandezze d'uscita.

L'analisi e la sintesi dei circuiti sequenziali presentano difficoltà tecniche non indifferenti. In questa trattazione cercheremo di semplificare le operazioni, individuando di volta in volta le funzioni di tutti gli organi che interessano i circuiti, in una serie di esercizi di *logica sequenziale*, tra i più ricorrenti negli automatismi industriali.

Pensiamo di fare cosa utile nel confrontare, il più possibile, i circuiti a contatti con quelli a blocchi logici *NOR*, relativi agli automatismi, come già fatto nel capitolo precedente, per i circuiti combinatori.

ESEMPI APPLICATIVI

9-1. Eccitazione relè.

Eccitazione e diseccitazione di un relè mediante pulsantiera *marcia-arresto*.

Espressioni logiche.

Prendiamo in considerazione il relè *A* della figura 9.1.

Esso si eccita ogni volta che viene premuto il pulsante *p*, mentre

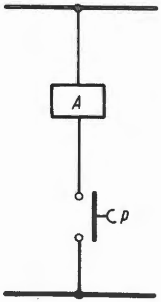


Fig. 9.1

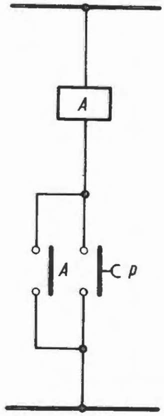


Fig. 9.2

Fig. 9.1 - Schema a contatti di un relè comandato da un pulsante.

Fig. 9.2 - Inserzione di un relè con un contatto di autoalimentazione.

si diseccita quando lo stesso pulsante viene rilasciato. Per mettere sotto forma di espressione logica tale fatto, si scrive:

$$A = p\,.$$

2 Per mantenere eccitato il relè, anche dopo il rilascio del pulsante è sufficiente collegare in parallelo a quest'ultimo un *contatto normalmente aperto* di A, che si definisce *contatto di autoalimentazione* e che pertanto viene indicato con la stessa lettera del relè (fig. 9.2). Allo stesso contatto si attribuisce il nome di *memoria*, in quanto memorizza il comando impresso dal pulsante p.

In base a ciò, l'espressione precedente si modifica, diventando:

$$A = p + A\,.$$

3 volendo adesso diseccitare il relè A, si ricorre ad un pulsante q, *normalmente chiuso*, collegato ovviamente in serie al contatto di autoalimentazione A, nella maniera indicata nella figura 9.3.

L'espressione relativa a tale circuito diventa così:

$$A = (p + A)\,\bar{q}\,.$$

I pulsanti p e q, che manovrano la bobina del relè A, vengono forniti dalle case costruttrici in un'unica custodia che prende il nome commerciale di *pulsantiera marcia-arresto*.

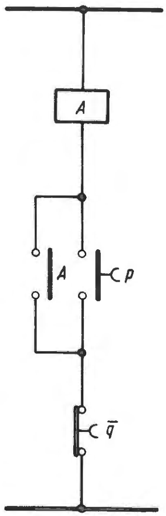


Fig. 9.3

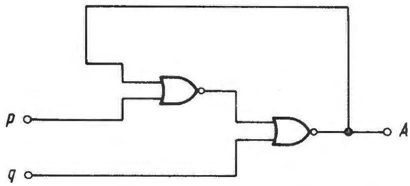


Fig. 9.4

Fig. 9.3 - Inserzione di un relè con pulsantiera marcia-arresto.

Fig. 9.4 - Schema a blocchi NOR che consente l'eccitazione e la diseccitazione di un relè.

Per realizzare il circuito della figura 9.3 con i blocchi logici *NOR* basta applicare, com'è noto, il teorema di De Morgan all'espressione ad esso relativa; ossia:

$$A = (p + A)\,\bar{q} = \overline{\overline{p + A} + q}\,.$$

Si ottiene in tal modo il circuito della figura 9.4 (1).

La diseccitazione del relè A, secondo l'indicazione della figura 9.3 può avvenire anche nella maniera illustrata dalla figura 9.5.

L'espressione logica corrispondente a questo nuovo circuito è:

$$A = p + A\bar{q}\,.$$

Da essa possiamo ricavare l'espressione che ci consente di realizzare l'equivalente circuito a blocchi *NOR*; cioè:

$$A = p + A\bar{q} = \overline{\overline{p + \overline{\bar{A} + q}}}\,.$$

(1) Come già detto a pag. 189, si rimanda il lettore alle note esplicative riportate nell'appendice dove si indicano i criteri pratici per realizzare, in tutte le sue componenti i circuiti a blocchi logici. In questo esercizio, e in quelli che seguono, ci interessa particolarmente porre in evidenza come possa formarsi un tradizionale circuito, partendo da premesse teoriche, e come possa essere trasformato in uno a blocchi logici, indipendentemente dalle apparecchiature ausiliarie, necessarie per garantirne il funzionamento (adattatori d'ingresso, amplificatori di potenza, raddrizzatori, trasformatori, ecc.).

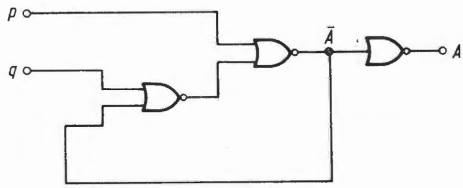


Fig. 9.6

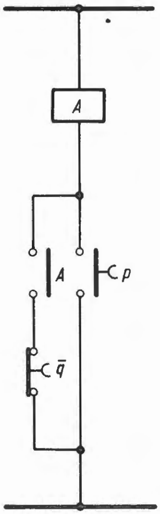


Fig. 9.5

Fig. 9.5 - Altra soluzione adottata per comandare il relè A.

Fig. 9.6 - Schema a blocchi NOR corrispondente a quello della fig. 9.5.

Tale circuito, riportato nella figura 9.6, essendo composto di tre blocchi, risulta meno economico di quello della figura 9.4. Questo confronto è utile per farci comprendere come, in sede di progettazione, bisogna analizzare tutte le possibili soluzioni, per potere conseguire la massima economia.

Prima di addentrarci nella risoluzione di nuovi esercizi, è importante sottolineare che la tecnica da seguire, in ogni caso, è quella che ci porta alla realizzazione di qualsiasi circuito sequenziale partendo esclusivamente da considerazioni logiche, e conseguentemente da espressioni logiche. Nel presente esercizio abbiamo invece fatto il contrario, cioè, abbiamo ricavato tali espressioni dall'esame del circuito elettrico. Ciò si è reso necessario per indicare in modo efficace qual'è il nesso esistente tra gli elementi che possono formare un circuito e le espressioni che li rappresentano, per quanto ciò sia già stato ampiamente trattato nel precedente capitolo (paragrafo 7-6), relativo all'analisi dei circuiti combinatori.

Ci proponiamo quindi, da ora in poi, di realizzare i circuiti desumendoli di volta in volta da adeguati ragionamenti, tenendo sempre presenti certe cognizioni acquisite in precedenza, che riteniamo utile riassumere qui di seguito:

1) due o più contatti in serie sono rappresentati dall'*AND* o prodotto logico formato dalle rispettive variabili;

2) due o più contatti in parallelo sono rappresentati dall'*OR*, o somma logica, formato dalle rispettive variabili;

3) un contatto chiuso, una lampada accesa, un relè eccitato, un motore che gira, ecc. valgono *1*, contrariamente valgono *0*;

4) un contatto chiuso in posizione di riposo si indica con una variabile invertita, ad esempio $\bar{A}$, contrariamente con la variabile in forma diretta.

Ed ora vediamo di risolvere con chiarezza gli esercizi che seguiranno.

9-2. Comando di due relè.

Dati due relè, A e B e due pulsantiere marcia-arresto, realizzare il circuito che soddisfa alle seguenti condizioni:

a) A si possa eccitare solo dopo l'eccitazione di B;

b) B si possa diseccitare solo dopo la diseccitazione di A.

Espressioni logiche.

Indichiamo con p e q rispettivamente i pulsanti che consentono l'eccitazione e la diseccitazione del relè A, mentre indichiamo con r e s i corrispondenti pulsanti che manovrano il relè B.

In base alle richieste formulate, per eccitare A, non basta premere p, ossia non è sufficiente fare $A = p$, in quanto bisogna prima eccitare B. Occorre allora formare un *AND* in cui compaiono insieme p e B, cioè $p \cdot B$. Si ha così: $A = pB$. Una volta eccitato A, per memorizzare il comando impresso da p è necessario autoalimentare il relè, ossia formare un *OR* tra il termine pB e un contatto normalmente aperto di A. Diventa quindi: $A = pB + A$.

Per diseccitare A adoperiamo il pulsante q.

Diseccitare un relè, vuol dire fare assumere valore *0* alla sua relativa funzione che prima valeva *1*. Quindi, il pulsante preposto a fare ciò, deve necessariamente formare un *AND* col termine che consente l'eccitazione dello stesso relè. In base a questo, l'espressione $A = pB + A$, diventa infine:

$$A = (pB + A) \cdot \bar{q} .$$

In questa espressione $\bar{q}$ vale 1 finchè il pulsante non viene premuto. D'altra parte, nel precedente esercizio, abbiamo ribadito il fatto che ogni contatto normalmente chiuso vale 1. Quando si preme il pulsante, diventa $q = 1$, ovvero $\bar{q} = 0$. Poichè ogni *AND* assume valore *0*, quando almeno uno dei fattori che lo formano vale *0*, automaticamente, diventando $\bar{q} = 0$, si annulla A, ossia il relè si diseccita.

Per quanto riguarda il relè B, la sua eccitazione avviene premendo il pulsante r. Il comando impulsivo di r viene poi memorizzato, per cui la funzione di B diventa: $B = r + B$.

L'esercizio impone che la diseccitazione di B può avvenire premendo il pulsante s nel solo caso che A sia diseccitato. Quindi bisogna per prima cosa legare s e A, formando cioè l'*AND* $s\bar{A}$. Ora si deve formare un altro *AND* tra il termine ottenuto $s\bar{A}$ e il termine che consente l'eccitazione di B, ottenendo così:

$$B = (r + B)\,\overline{s\bar{A}} = (r + B)\,(\bar{s} + A)\,.$$

Il tratto d'inversione posto sul termine $s\bar{A}$ indica che detto termine deve considerarsi come se fosse un solo contatto normalmente chiuso, e quindi valevole *1*.

Ciò è vero perchè, se è $s = 0$ e $\bar{s} = 1$, $A = 0$ e $\bar{A} = 1$ per convenzione, sarà:

$$\overline{s \cdot \bar{A}} = \overline{0 \cdot \bar{0}} = \overline{0 \cdot 1} = \bar{0} = 1\,.$$

E' anche vero che quando il pulsante s, premendolo, diviene $\bar{s}$, il termine $s \cdot \bar{A}$ diventa uguale a *0*. Infatti:

$$\overline{\bar{s} \cdot \bar{A}} = \overline{\bar{0} \cdot \bar{0}} = \overline{1 \cdot 1} = \bar{1} = 0\,.$$

Applicando il teorema di De Morgan alle relazioni di A e B abbiamo:

$$A = (pB + A)\,\bar{q} = \overline{\overline{\overline{\overline{\bar{p} + \bar{B}}} + A} + q}$$

$$B = (r + B)\,(\bar{s} + A) = \overline{\overline{r + B} + \overline{\bar{s} + A}}\,.$$

Queste relazioni ci consentono di realizzare lo schema a contatti e lo schema a blocchi *NOR*, rispettivamente riportati nelle figure 9.7 e 9.8.

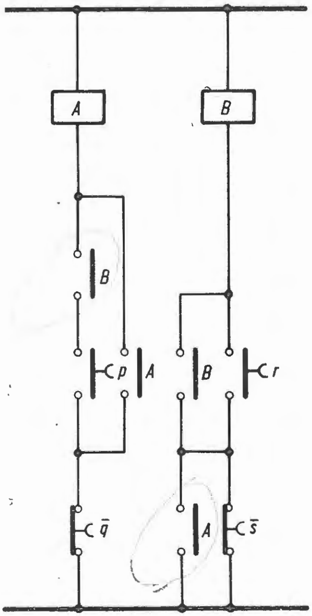


Fig. 9.7

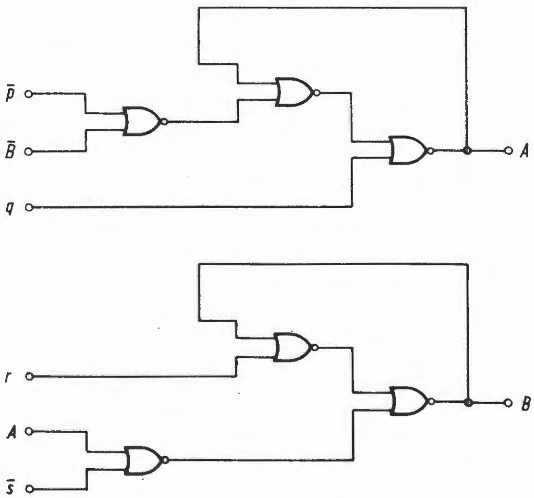


Fig. 9.8

Fig. 9.7 - Schema a contatti relativo alle funzioni $A = (pB + A)\bar{q}$ e $B = (r + B)(\bar{s} + A)$.

Fig. 9.8 - Schema a blocchi NOR corrispondente a quello a contatti della fig. 9.7.

9-3. Comando di tre relè.

Dati tre relè, A, B, C e tre pulsantiere marcia-arresto, realizzare il circuito che soddisfa alle seguenti condizioni:

a) A si possa eccitare solo se B è diseccitato e si possa diseccitare solo se B è eccitato;

b) B si possa eccitare solo se C è eccitato e si possa diseccitare solo se C è diseccitato;

c) C si possa eccitare solo se A è eccitato e B diseccitato, e si possa diseccitare solo se A è diseccitato e B eccitato.

Espressioni logiche.

Indichiamo con p e q rispettivamente i pulsanti che consentono l'eccitazione e la diseccitazione del relè A, con r e s i corrispondenti pulsanti che manovrano il relè B e con u e v i corrispondenti pulsanti che manovrano il relè C (fig. 9.9).

Analizzando le richieste si nota che A non può essere eccitato se non quando è diseccitato B; vale a dire che dev'essere $A = p\bar{B}$.

Memorizzando il segnale del pulsante p si ha: $A = p\bar{B} + A$.

La diseccitazione di A può avvenire quando, premendo il pulsante q, si trova B eccitato, ossia, mediante il termine $\overline{qB}$. Pertanto, l'espressione diventa infine:

$$A = (p\bar{B} + A)\,\overline{qB} = (p\bar{B} + A)\,(\bar{q} + \bar{B})\,.$$

Analogamente si trova l'espressione relativa al relè B; cioè:

$$B = (rC + B)\,(\bar{s} + C)\,.$$

L'espressione relativa al relè C è più complessa, in quanto le condizioni imposte per la sua manovra sono in numero più rilevante.

Infatti, C può eccitarsi solo, quando premendo il pulsante u, risultano A eccitato e B diseccitato; ossia, nel caso che valga *1* l'*AND* $uA\bar{B}$. Pertanto, memorizzando il segnale di u, l'espressione che consente l'eccitazione di C diventa:

$$C = uA\bar{B} + C\,.$$

Lo stesso relè può diseccitarsi quando, premendo il pulsante v, si trovano A diseccitato e B eccitato. Quindi la diseccitazione avviene mediante il termine $\overline{v\bar{A}B}$, quando questo naturalmente vale *0*. Perciò, l'espressione completa, che consente l'eccitazione e la diseccitazione di C, risulta infine:

$$C = (uA\bar{B} + C)\,\overline{v\bar{A}B} = (uA\bar{B} + C)\,(\bar{v} + A + \bar{B})\,.$$

Il circuito a blocchi *NOR* (fig. 9.10) si effettua applicando il teorema di De Morgan alle tre espressioni ottenute. Ossia:

$$A = (p\bar{B} + A)\,(\bar{q} + \bar{B}) = \overline{\overline{\overline{\overline{\bar{p} + B}} + A} + \overline{\bar{q} + \bar{B}}}$$

$$B = (rC + B)\,(\bar{s} + C) = \overline{\overline{\overline{\overline{\bar{r} + \bar{C}}} + B} + \overline{\bar{s} + C}}$$

$$C = (uA\bar{B} + C)\,(\bar{v} + A + \bar{B}) = \overline{\overline{\overline{\overline{\bar{u} + \bar{A} + B}} + C} + \overline{\bar{v} + A + \bar{B}}}\,.$$

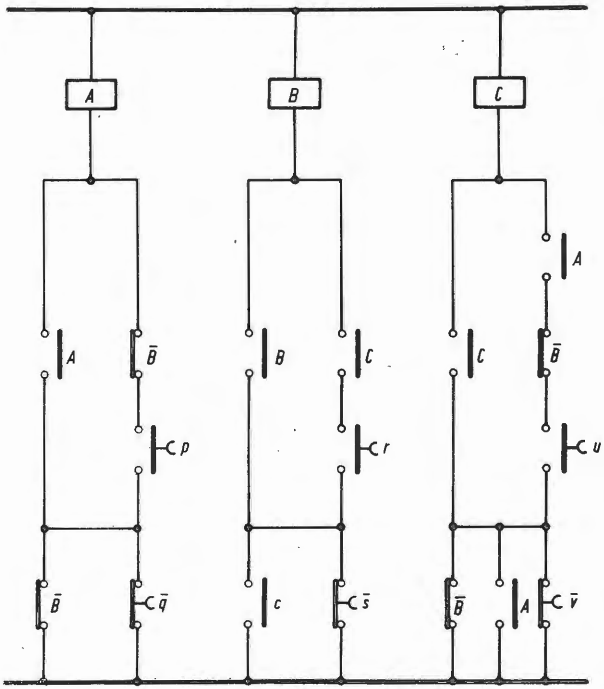


Fig. 9.9

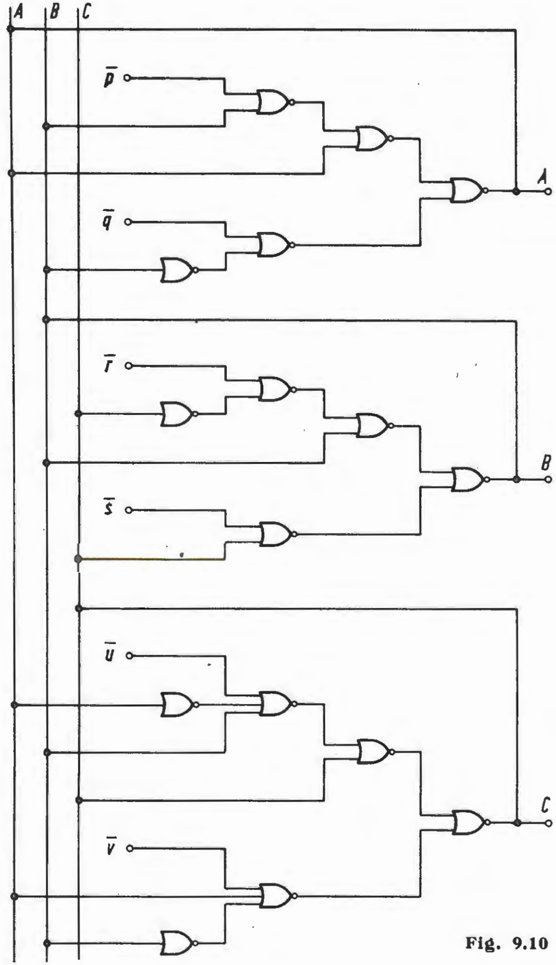


Fig. 9.10

Fig. 9.9 - Schema a contatti relativo alle espressioni:

$A = (p\bar{B} + A)(\bar{q} + \bar{B})$; $B = (rC + B)(\bar{s} + C)$; $C = (uA\bar{B} + C) \cdot (\bar{v} + A + \bar{B})$.

Fig. 9.10 - Schema a blocchi NOR equivalente a quello della fig. 9.9.

9-4. Comando di quattro relè.

Dati quattro relè A, B, C, D, realizzare lo schema che soddisfa alle seguenti condizioni:

a) A si possa eccitare, premendo il pulsante p, solo se B è diseccitato;

b) B si possa eccitare, tramite il pulsante r, solo se A è eccitato;

c) C si possa eccitare, tramite il pulsante u, solo se A e B sono eccitati;

d) D si possa eccitare, tramite il pulsante v, solo se A e B sono diseccitati;

e) A e B si possano diseccitare contemporaneamente, tramite il pulsante q, solo se C è eccitato;

f) C e D si possano diseccitare contemporaneamente, tramite il pulsante s, solo se A è diseccitato.

Espressioni logiche.

Prima di esaminare l'esercizio pensiamo sia opportuno far rilevare che, nella ricerca dell'espressione logica di un qualsiasi circuito, bisogna generalmente attenersi alle seguenti regole fondamentali:

1) trovare i termini che consentono alla funzione di assumere lo *stato 1;*

2) trovare i termini che riportano la stessa funzione a *stato 0;*

3) infine formare un AND tra i vari termini complementari.

In parole più semplici, bisogna prima realizzare le condizioni che fanno per esempio eccitare un relè, girare un motore, accendere una lampada, ecc., e poi quelle opposte che riportano gli organi alle condizioni primitive.

Ovviamente, se i termini che fanno assumere lo *stato 1* alla funzione sono in forma vera, i rimanenti dovranno essere in forma inversa. Dopo tale premessa riprendiamo in considerazione l'esercizio scrivendo innanzitutto le relazioni che consentono l'eccitazione dei quattro relè. Pensiamo che per fare ciò non ci sia bisogno di commenti, in quanto il presente esercizio ricalca quelli precedentemente esaminati. Perciò, in base alle richieste formulate, si hanno le seguenti relazioni:

$$A = p\bar{B} + A$$

$$B = rA + B$$

$$C = uAB + C$$

$$D = v\bar{A}\bar{B} + D\,.$$

I termini che consentono la diseccitazione dei relè, sono due, in quanto A e B si diseccitano contemporaneamente, e così C e D. In particolare si richiede che per poter diseccitare A e B, tramite il pulsante q, bisogna che C sia eccitato. Quindi il termine capace di realizzare la diseccitazione di A e B è $\overline{qC}$, quando naturalmente vale *0*.

Per poter diseccitare C e D, tramite il pulsante s, dev'essere diseccitato A. Pertanto il termine occorrente per effettuare quest'ultima diseccitazione è $\overline{s\bar{A}}$, quando vale *0*. Ora possiamo completare le relazioni dei quattro relè, che sono:

$$A = (p\bar{B} + A)\,\overline{qC} = (p\bar{B} + A)\,(\bar{q} + \bar{C}) = \overline{\overline{\overline{\bar{p} + B} + A} + \overline{\bar{q} + \bar{C}}}$$

$$B = (rA + B)\,\overline{qC} = (rA + B)\,(\bar{q} + \bar{C}) = \overline{\overline{\overline{\bar{r} + \bar{A}} + B} + \overline{\bar{q} + \bar{C}}}$$

$$C = (uAB + C)\,\overline{s\bar{A}} = (uAB + C)\,(\bar{s} + A) = \overline{\overline{\overline{\bar{u} + \bar{A} + \bar{B}} + C} + \overline{\bar{s} + A}}$$

$$D = (v\bar{A}\bar{B} + D)\,\overline{s\bar{A}} = (v\bar{A}\bar{B} + D)\,(\bar{s} + A) = \overline{\overline{\overline{\bar{v} + A + B} + D} + \overline{\bar{s} + A}}\,.$$

Tali relazioni ci permettono di realizzare lo schema a contatti e quello a blocchi *NOR*, riportati rispettivamente nelle figure 9.11 e 9.12.

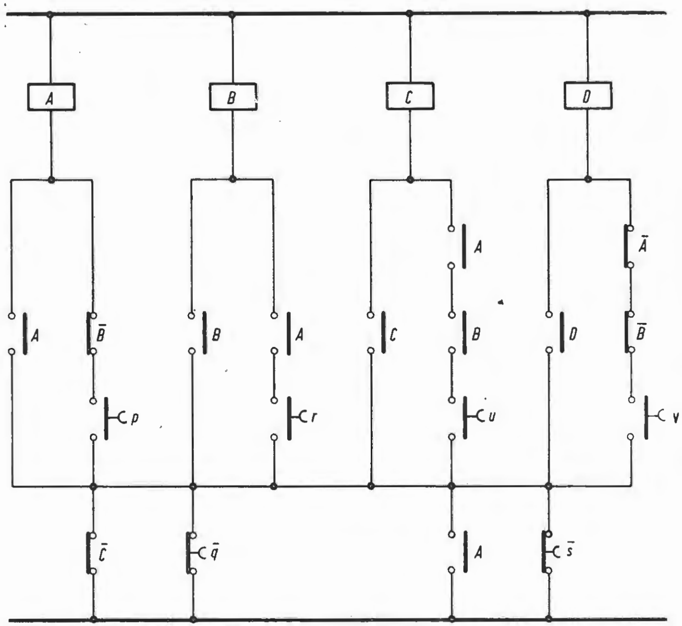


Fig. 9.11

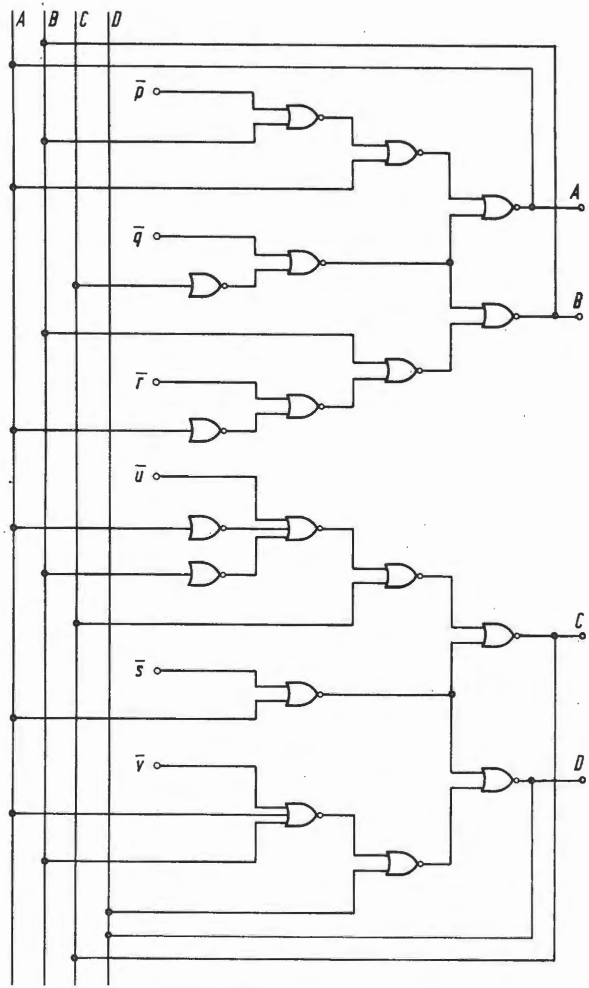


Fig. 9.12

Fig. 9.11 - Schema a contatti relativo alla manovra di quattro relè.

Fig. 9.12 - Schema a blocchi NOR corrispondente allo schema a contatti della fig. 9.11.

9-5. Teleinvertitore di marcia.

Realizzare il circuito di manovra di un teleinvertitore di marcia per motori asincroni trifasi.

Espressioni logiche.

E' noto che il senso di rotazione di un motore asincrono trifase si inverte scambiando tra loro due qualsiasi fasi di alimentazione.

A questo provvedono due relè, che nello schema della figura 9.13 sono indicati con D e S, in modo tale che se viene eccitato D il motore gira verso destra, mentre se viene eccitato S, lo stesso motore gira verso sinistra.

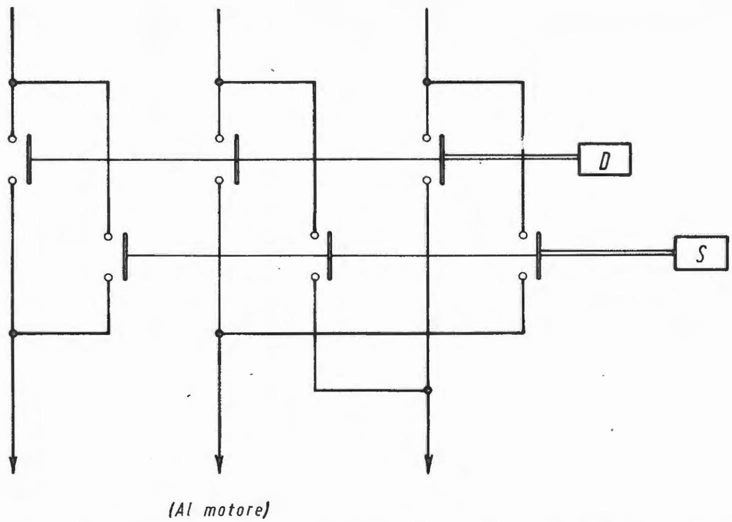


Fig. 9.13 - Schema di potenza di un teleinvertitore di marcia di un motore asincrono trifase

Indichiamo con r e t i pulsanti che consentono rispettivamente l'eccitazione di D e S, mentre indichiamo con q il pulsante che consente la diseccitazione sia dell'uno che dell'altro relè (fig. 9.14).

Le espressioni, relative all'eccitazione e all'autoalimentazione dei due relè, sono pertanto:

$$D = r + D \qquad\qquad S = t + S\,.$$

Mentre il motore gira in un senso qualunque, è molto importante annullare l'azione del pulsante che potrebbe farlo girare nel senso opposto, per ovvie ragioni di sicurezza.

Si vuole in definitiva che, se ad esempio si eccita D, non si possa eccitare S e viceversa; o ancora, per dire ciò nei termini usati in precedenza, *si possa eccitare D solo se S è diseccitato e viceversa.* In base a ciò le espressioni diventano:

$$D = (r + D)\,\bar{S} \qquad\qquad S = (t + S)\,\bar{D}\,.$$

Così facendo, tra S e D si è venuto a stabilire il cosiddetto *blocco elettrico.*

Introducendo il termine d'annullamento comune q, si completano le espressioni ottenute, potendo così realizzare gli schemi delle figg. 9.14 e 9.15 [1]. Avremo quindi:

$$D = (r + D)\,\bar{S}\bar{q} = \overline{\overline{r + D} + S + q}$$

$$S = (t + S)\,\bar{D}\bar{q} = \overline{\overline{t + S} + D + q}\,.$$

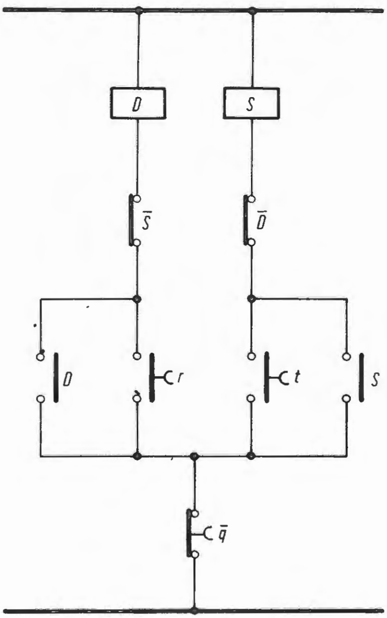


Fig. 9.14

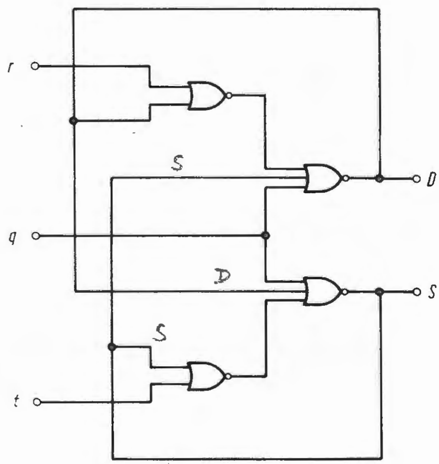


Fig. 9.15

Fig. 9.14 - Schema a contatti del teleinvertitore di marcia.

Fig. 9.15 - Schema a blocchi NOR del teleinvertitore di marcia.

(1) La realizzazione pratica del circuito a blocchi logici *NOR* è riportata in appendice.

9-6. Altro teleinvertitore di marcia.

Realizzare un teleinvertitore di marcia con la possibilità di frenare il motore ogni volta che viene premuto il pulsante d'arresto. Si vuole che il freno agisca per un tempo brevissimo (supponiamo 2 secondi), dopo di che si sbloccherà automaticamente.

Espressioni logiche.

Le relazioni riguardanti i movimenti del motore manteniamole uguali a quelle dell'esercizio precedente; cioè:

$$D = (r + D)\,\bar{S}\bar{q} = \overline{\overline{r + D} + S + q}$$

$$S = (t + S)\,\bar{D}\bar{q} = \overline{\overline{t + S} + D + q}\,.$$

Indichiamo con F il relè che consente il bloccaggio del freno, quando viene eccitato. La sua funzione dovrà dipendere essenzialmente dalle funzioni D e S. Ossia, F dovrà eccitarsi, o meglio dovrà valere *1*, quando il motore non sarà soggetto ad alcun movimento, o meglio quando D, oppure S varrà *0*.
La funzione di F dev'essere quindi:

$$F = \overline{D + S} = \bar{D} \cdot \bar{S}\,.$$

Questa funzione naturalmente dev'essere completata in quanto si vuole che il freno si sblocchi automaticamente, dopo 2 secondi dalla sua entrata in azione, in modo che se il motore deve rimettersi in moto, il suo albero risulti libero.

Si rende perciò indispensabile l'impiego di un *relè ausiliario*, che indichiamo con A, il quale presti un suo contatto aperto alla linea d'alimentazione di F. Così la funzione del freno diventa:

$$F = \bar{D}\bar{S}A\,.$$

Ovviamente A dovrà eccitarsi, e poi autoalimentarsi, tramite D, oppure S, in quanto deve consentire al freno di intervenire in qualsiasi momento. La sua funzione è quindi:

$$A = D + S + A\,.$$

In base a questa relazione, A rimane però sempre eccitato. Ma dato che tale relè è stato introdotto per consentire lo sbloccaggio del freno, è indispensabile perciò che A si disecciti dopo 2 secondi dall'intervento di F. A questo provvede un "temporizzatore," ritardato all'apertura, che indichiamo con R_a, il quale inizia il suo conteggio insieme a F. Quindi sarà:

$$R_a = F \; ;$$

mentre la funzione di A si completa in questo modo:

$$A = (D + S + A)\,\bar{R}_a \,.$$

Applichiamo adesso alle relazioni sin qui ottenute il teorema di De Morgan, per poter realizzare, oltre allo schema a contatti, anche lo schema a blocchi NOR. Avremo pertanto:

$$D = (r + D)\,\bar{S}\bar{q} = \overline{\overline{r + D} + S + q}$$

$$S = (t + S)\,\bar{D}\bar{q} = \overline{\overline{t + S} + D + q}$$

$$F = \bar{D}\bar{S}A = \overline{D + S + \bar{A}}$$

$$A = (D + S + A)\,\bar{R}_a = \overline{\overline{D + S + A} + R_a}$$

$$R_a = F \,.$$

Gli schemi di cui sopra sono rispettivamente riportati nelle figure 9.16 e 9.17. pg 226 ✗

9-7. Teleavviatore stella-triangolo.

Realizzare un teleavviatore stella-triangolo per motori asincroni trifasi.

Espressioni logiche.

Il teleavviatore stella-triangolo è un automatismo che consente ad un motore di una certa potenza di avviarsi con gli avvolgimenti collegati a stella, limitando così la sua corrente assorbita allo spunto. Dopo un certo numero di secondi dall'avviamento, gli avvolgimenti del motore vengono automaticamente collegati a triangolo. A ciò provvedono i relè L, $\curlywedge$ e Δ, (fig. 9.18), nella seguente sequenza:

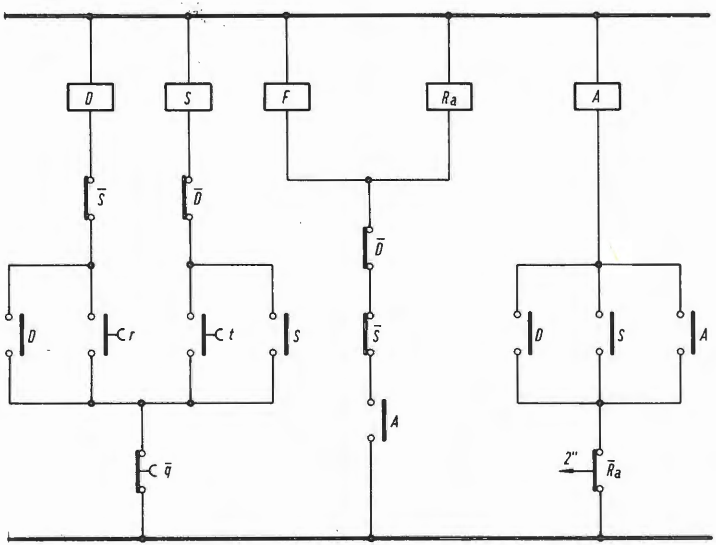


Fig. 9.16

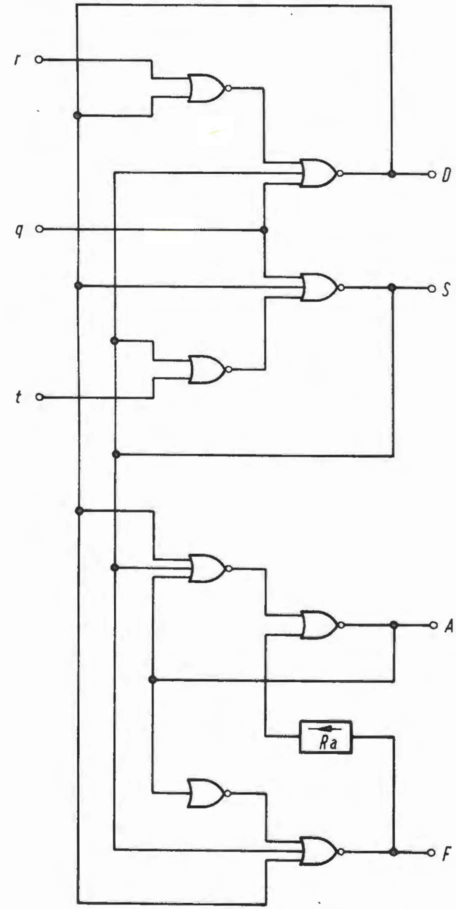


Fig. 9.17

Fig. 9.16 - Schema a contatti di un teleinvertitore di marcia con frenatura.

Fig. 9.17 - Schema a blocchi NOR corrispondente a quello della fig. 9.16.

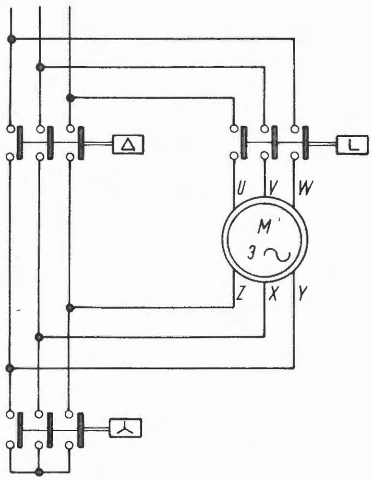


Fig. 9.18 - Schema di potenza di un teleavviatore stella-triangolo.

1) L e ⅄ si eccitano contemporaneamente;

2) L rimane ancora eccitato, mentre, dopo un certo tempo, per esempio 5″, si diseccita ⅄ e si eccita Δ;

3) L e Δ rimangono eccitati mentre funziona il motore.

Le espressioni logiche che permettono la realizzazione del circuito elettrico, sono molto semplici. Se indichiamo con p il pulsante che dà inizio alle operazioni e con q il pulsante di arresto, la funzione di L sarà:

$$L = (p + L)\,\bar{q} = \overline{\overline{p + L} + q}\,.$$

Poichè, mentre funziona il relè ⅄, è a riposo il relè Δ e viceversa, occorre, per ragioni di sicurezza, creare un blocco elettrico tra detti relè. Pertanto, se ⅄ si eccita insieme a L, possiamo scrivere:

$$⅄ = L\bar{\Delta} \qquad \text{mentre:} \qquad \Delta = L\overline{⅄}\,.$$

Nella seconda fase della sequenza avviene che si diseccita ⅄ e contemporaneamente si eccita Δ, dopo 5 secondi. A questa commutazione provvede un temporizzatore, ritardato sia all'apertura che

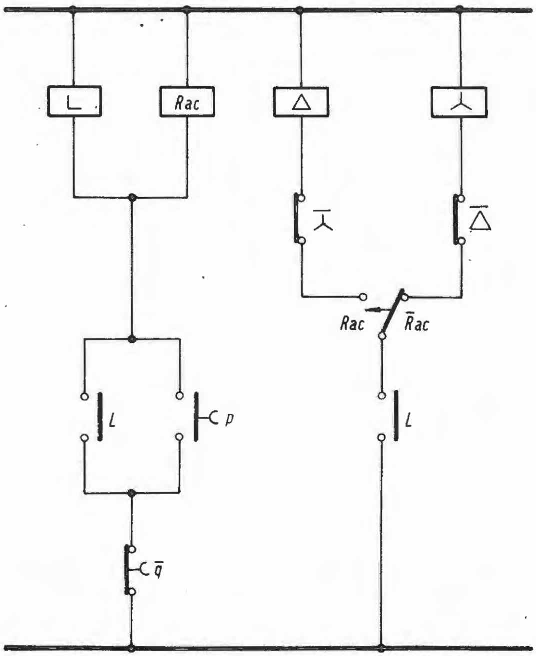


Fig. 9.19 - Schema a contatti di un teleavviatore ⅄/Δ.

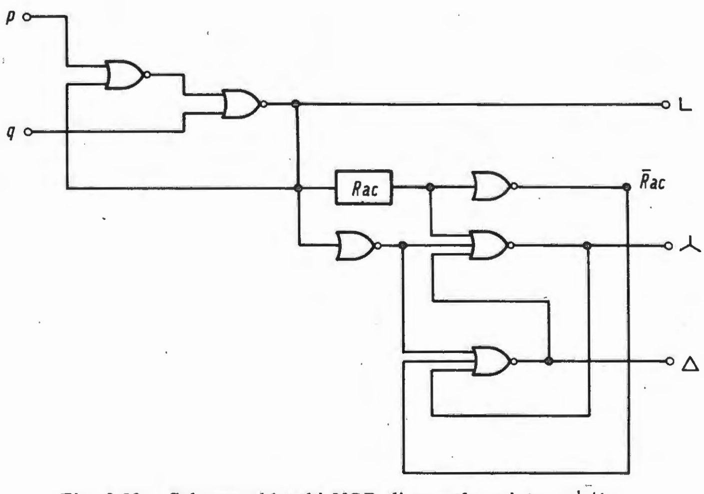


Fig. 9.20 - Schema ablocchi NOR di un teleavviatore ⅄/Δ.

alla chiusura, R_{ac}, nel modo indicato dalle relazioni che seguono:

$$\curlywedge = L\bar{\Delta}\,\bar{R}_{ac} = \overline{\bar{L} + \Delta + R_{ac}}$$

$$\Delta = L\bar{\curlywedge}\,R_{ac} = \overline{\bar{L} + \curlywedge + \bar{R}_{ac}}\,.$$

Ovviamente il temporizzatore R_{ac} inizia il suo conteggio insieme a L o a $\curlywedge$. Quindi possiamo scrivere: $R_{ac} = L$.

Gli schemi elettrici, sia a contatti che a blocchi *NOR*, corrispondenti alle relazioni ottenute, sono riportati rispettivamente nelle figure 9.19 e 9.20.

Sottoponiamo all'attenzione dei lettori altri due schemi a contatti di teleavviatori $\curlywedge/\Delta$ (figure 9.21, *a* e *b*) nei quali viene escluso il temporizzatore, dopo l'avviamento del motore.

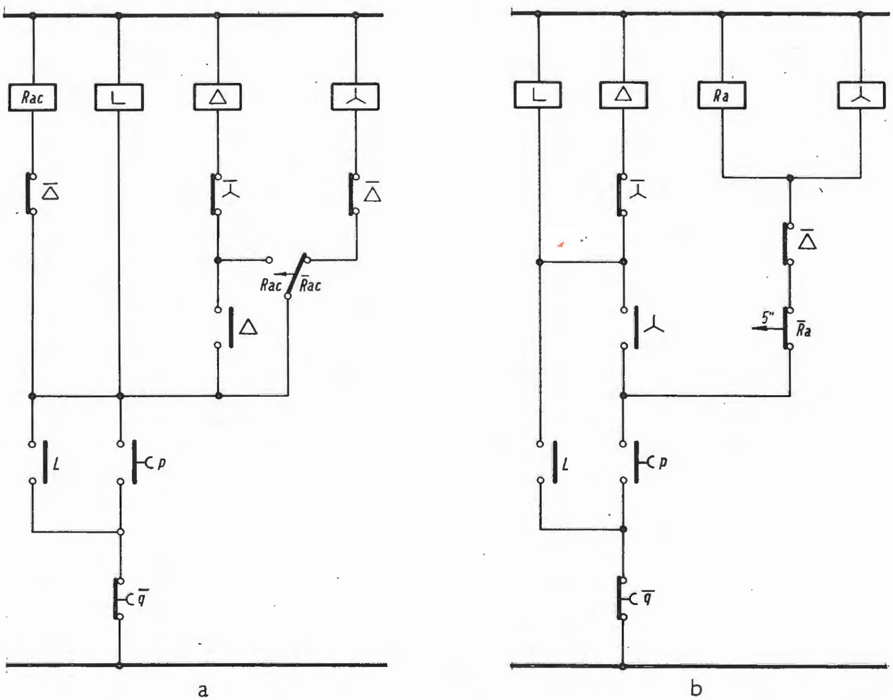


Fig. 9.21 - Schemi funzionali a contatti di teleavviatori $\curlywedge/\Delta$.

9-8. Teleavviatore con resistenza statorica.

Realizzare un teleavviatore di un motore asincrono trifase, con resistenze statoriche, a un solo salto di resistenze.

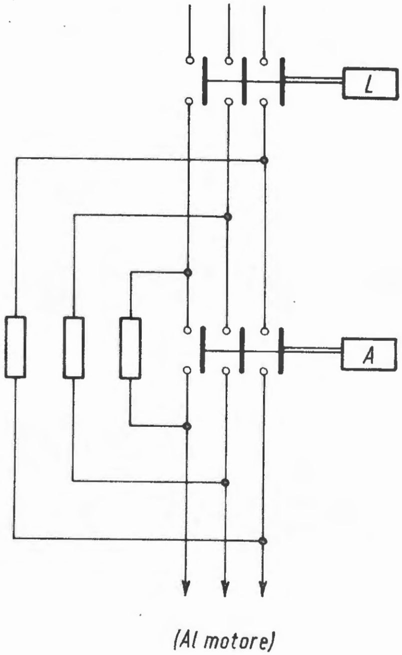


Fig. 9.22 - Schema di potenza di un teleavviatore con resistenze statoriche.

Espressioni logiche.

Sappiamo che la corrente assorbita allo spunto, da un motore asincrono trifase si può limitare inserendo, su ciascuna fase, opportune resistenze, che vengono ad essere escluse dopo l'avviamento del motore, in una sola volta, o gradatamente. Nel primo caso si realizza un teleavviatore a un salto di resistenza; nel secondo caso, a più salti di resistenza. In questo esercizio si vuole esaminare il teleavviatore inerente al primo caso, il cui schema di potenza è riportato nella figura 9.22. La sequenza delle manovre è la seguente:

1) all'avviamento si eccita L mentre rimane diseccitato A;

2) dopo un certo tempo dall'avviamento, per esempio 5 secondi, si eccita A, pur rimanendo eccitato L.

Se indichiamo con p il pulsante d'avviamento e con q quello d'arresto, la funzione memorizzata di L risulta:

$$L = (p\bar{A} + L)\,\bar{q} = \overline{\overline{\overline{\bar{p} + A} + L} + q}\,.$$

Dopo 5 secondi dall'avviamento, un temporizzatore ritardato alla chisura, R_c, permetterà l'eccitazione di A, che rimarrà poi eccitato, a sua volta, attraverso un contatto di autoalimentazione.

Si avrà quindi:

$$A = (R_c + A)\,\bar{q} = \overline{\overline{R_c + A} + q}\,.$$

Il temporizzatore R_c inizia il conteggio, ovviamente, insieme a L; per cui, si ha: $R_c = L$.

Poichè R_c serve soltanto ad eccitare A, può essere escluso, durante il funzionamento del motore, proprio da questo relè.

Pertanto la relazione precedente diventa:

$$R_c = L\bar{A} = \overline{\bar{L} + A}\,.$$

Le relazioni ottenute ci consentono di realizzare lo schema a contatti e quello a blocchi NOR, rispettivamente riportati nelle figure 9.23 e 9.24.

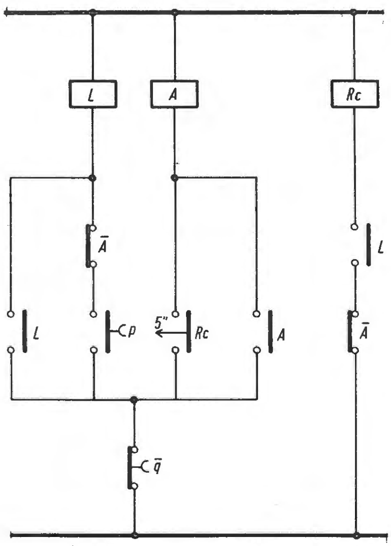


Fig. 9.23 - Schema a contatti di un teleavviatore a un salto di resistenze statoriche.

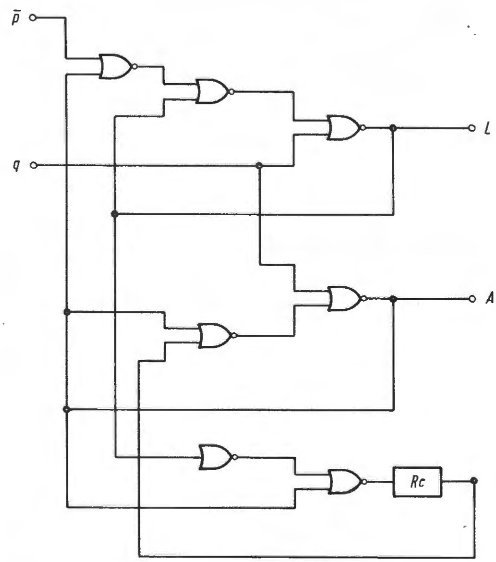


Fig. 9.24 - Schema a blocchi NOR, corrispondente a quello a contatti della fig. 9.23.

9-9. Comando carrello di una macchina utensile.

Realizzare un circuito elettrico capace di far muovere il carrello di una macchina utensile della figura 9.25 nella maniera che ora descriviamo.

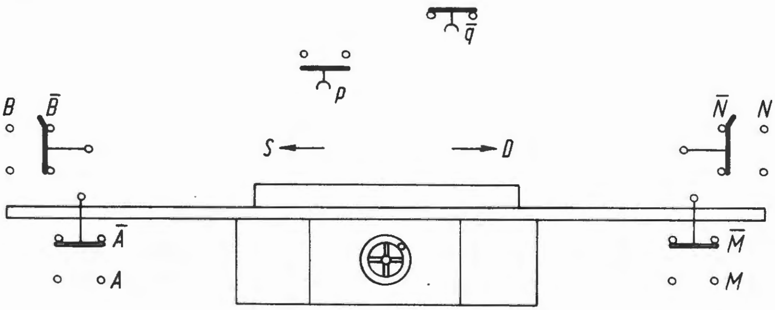


Fig. 9.25 - Raffigurazione del carrello di una macchina utensile.

Il carrello può scorrere sulle guide sia nel senso D che nel senso S. All'avviamento, si vuole che inizi il movimento sempre verso destra, tranne naturalmente nel caso in cui si trova fermo sul microinterruttore M.

Il carrello inverte automaticamente il suo moto ogni volta che passa su A e su M.

Se per una qualsiasi ragione ciò non succede, esso viene bloccato mediante i fine corsa B e N, che provvedono anche ad azionare un segnale acustico. Il moto può essere interrotto in qualsiasi momento mediante un pulsante.

Espressioni logiche.

Il movimento del carrello è determinato da un motore elettrico che cambia senso di rotazione ogni volta che si preme M o A. Quindi i movimenti D e S non sono altro che i relè di un comune teleinvertitore di marcia, già ampiamente trattato nei precedenti esercizi.

Il relè D è quello che si eccita ogni volta che si preme il pulsante d'avviamento del ciclo. Se indichiamo con p tale pulsante, possiamo già scrivere:

$$D = p + D\,.$$

Poichè anche il microinterruttore A fa avanzare il carrello verso destra, si può ancora scrivere:

$$D = p + A + D\,.$$

Il relè D viene diseccitato sia da M che da N; pertanto diventa:

$$D = p + A + D\bar{M}\bar{N}\,,$$

si forma cioè l'*AND* $D\bar{M}\bar{N}$, capace di azzerare la funzione D.
Volendo creare il blocco elettrico tra D e S l'espressione precedente diventa ancora:

$$D = (p + A + D\bar{M}\bar{N})\,\bar{S}\,.$$

Se indichiamo con q il pulsante che arresta il ciclo l'espressione diventa infine:

$$D = (p + A + D\bar{M}\bar{N})\,\bar{S}\bar{q} = \overline{\overline{p + A + \overline{\bar{D} + M + N}} + S + q}\,.$$

Il relè S si eccita quando il carrello passa su M; pertanto sarà:

$$S = M + S\,.$$

Lo stesso relè viene diseccitato sia da A che da B; pertanto la espressione diventa:

$$S = M + S\bar{A}\bar{B}\,.$$

Considerando anche in questo caso il blocco elettrico e il pulsante d'arresto q otteniamo infine:

$$S = (M + S\bar{A}\bar{B})\,\bar{D}\bar{q} = \overline{\overline{M + \overline{\bar{S} + A + B}} + D + q}\,.$$

Il segnale acustico interviene quando il carrello preme il fine corsa B oppure N. Indicando con K detto segnale, avremo:

$$K = B + N = \overline{\overline{B + N}}\,.$$

Siamo finalmente in grado di realizzare sia il circuito a contatti che quello a blocchi *NOR*, così, come indicano rispettivamente le figure 9.26 e 9.27.

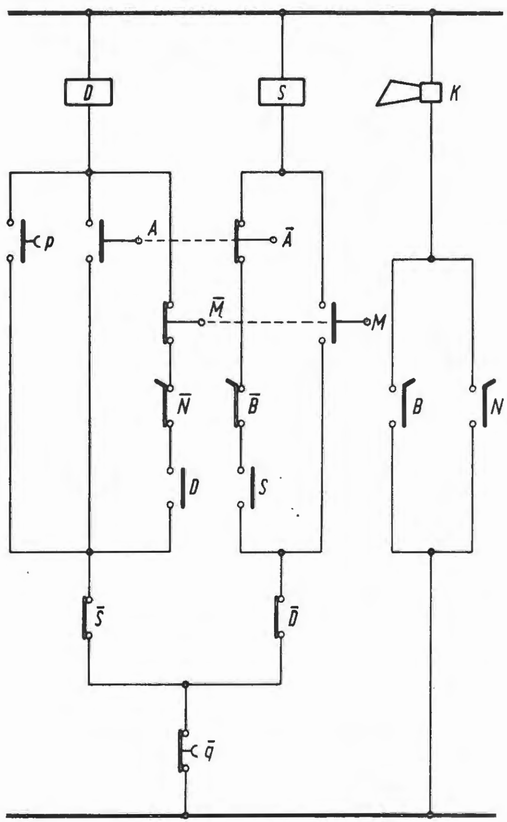


Fig. 9.26

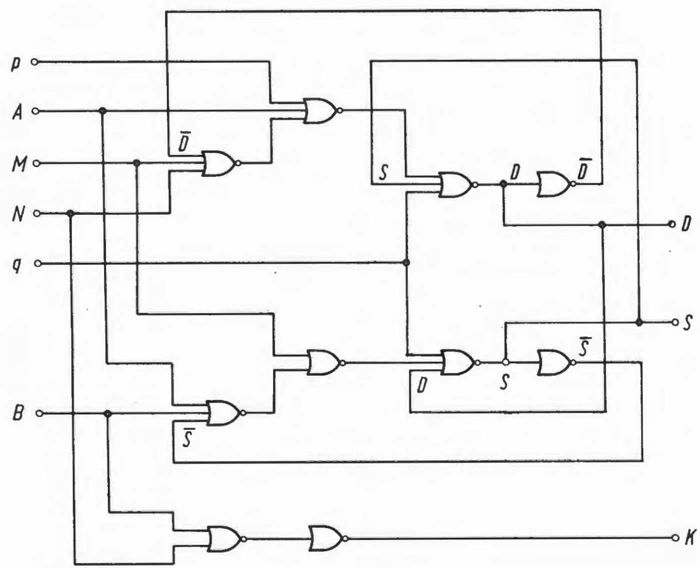


Fig. 9.27

Fig. 9.26 - Schema a contatti di un teleinvertitore di marcia automatica.

Fig. 9.27 - Schema a blocchi NOR corrispondente a quello della fig. 9.26.

9-10. Trattamento di superficie.

Realizzare un circuito elettrico capace di automatizzare il *sistema per trattamento di superficie*, illustrato nella figura 9.28.

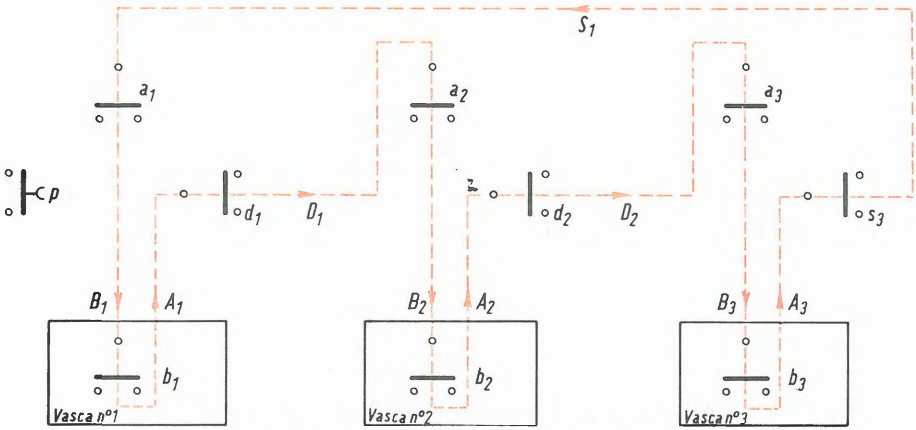


Fig. 9.28 - Sistema per trattamento di superfici.

Nella figura 9.28 sono raffigurate tre vasche contenenti le soluzioni necessarie per il trattamento delle superfici metalliche. Ogni pezzo completa il suo trattamento quando si è immerso in tutte le vasche nella successione indicata dalle frecce. Il sistema dispone di due motori che consentono *movimenti orizzontali* e *verticali*. La sequenza di tali movimenti viene determinata dai microinterruttori collocati al di sopra di ogni vasca.

Il ciclo si inizia premendo il pulsante d'avviamento p; il pezzo si immerge nella vasca n° 1 con movimento B_1; risale con movimento A_1, dopo aver premuto il microinterruttore b_1. Poi si sposta verso destra con movimento D_1, tramite il microinterruttore d_1, e così via.

Espressioni logiche.

In questo esercizio, come in quello precedente, si tratta di trovare le espressioni relative a movimenti che avvengono in un senso o nel senso opposto. Infatti i movimenti A_1, A_2, A_3 sono opposti a B_1, B_2, B_3, mentre D_1 e D_2 sono opposti all'unico movimento sinistrorso, S_1.

Cominciamo col determinare la funzione con cui si inizia il ciclo descritto, cioè B_1. Essa vale *1* premendo il pulsante p; perciò, memorizzando il comando impresso, si ha:

$$B_1 = p + B_1 .$$

Il pulsante p, una volta iniziatosi il ciclo, non deve più intervenire, per cui il movimento B_1 dovrà in seguito ottenersi necessariamente mediante qualche altro termine. Questo termine è l'*AND* $a_1 S_1$ che vale *1* allorchè il pezzo animato dal movimento S_1 preme il microinterruttore a_1. Insomma, il movimento precedente fa nascere quello seguente. Avremo perciò:

$$B_1 = p + a_1 S_1 + B_1 .$$

Quando il pezzo entra nella vasca n° 1, premendo così il microinterruttore b_1, deve cessare di scendere per iniziare a salire. Si annulla cioè B_1, dando vita nello stesso tempo al movimento A_1. La soluzione più logica è che sia proprio A_1 ad annullare B_1. Quindi la espressione di B_1 diventa infine:

$$B_1 = (p + a_1 S_1 + B_1) \bar{A}_1 .$$

Si possono in tal modo stabilire le relazioni di tutti gli altri movimenti, tenendo presente che *ogni movimento annulla il precedente dando vita a quello seguente.*

Così, ad esempio, A_1 si ottiene mediante $b_1 B_1$ mentre si annulla tramite D_1; ossia:

$$A_1 = (b_1 B_1 + A_1) \bar{D}_1 .$$

Raggruppiamo qui di seguito, insieme a quelle già determinate, tutte le espressioni occorrenti per poter realizzare il circuito richiesto.

$$B_1 = (p + a_1 S_1 + B_1)\,\bar{A}_1 = \overline{\overline{p + \overline{\bar{a}_1 + \bar{S}_1} + B_1} + A_1}$$

$$A_1 = (b_1 B_1 + A_1)\,\bar{D}_1 = \overline{\overline{\overline{\bar{b}_1 + \bar{B}_1} + A_1} + D_1}$$

$$D_1 = (d_1 A_1 + D_1)\,\bar{B}_2 = \overline{\overline{\overline{\bar{d}_1 + \bar{A}_1} + D_1} + B_2}$$

$$B_2 = (a_2 D_1 + B_2)\,\bar{A}_2 = \overline{\overline{\overline{\bar{a}_2 + \bar{D}_1} + B_2} + A_2}$$

$$A_2 = (b_2 B_2 + A_2)\,\bar{D}_2 = \overline{\overline{\overline{\bar{b}_2 + \bar{B}_2} + A_2} + D_2}$$

$$D_2 = (d_2 A_2 + D_2)\,\bar{B}_3 = \overline{\overline{\overline{\bar{d}_2 + \bar{A}_2} + D_2} + B_3}$$

$$B_3 = (a_3 D_2 + B_3)\,\bar{A}_3 = \overline{\overline{\overline{\bar{a}_3 + \bar{D}_2} + B_3} + A_3}$$

$$A_3 = (b_3 B_3 + A_3)\,\bar{S}_1 = \overline{\overline{\overline{\bar{b}_3 + \bar{B}_3} + A_3} + S_1}$$

$$S_1 = (s_3 A_3 + S_1)\,\bar{B}_1 = \overline{\overline{\overline{\bar{s}_3 + \bar{A}_3} + S_1} + B_1}\,.$$

Nelle figure 9.29 e 9.30 sono rispettivamente riportati lo schema a contatti e lo schema a blocchi *NOR*, ricavati dalle relazioni ottenute.

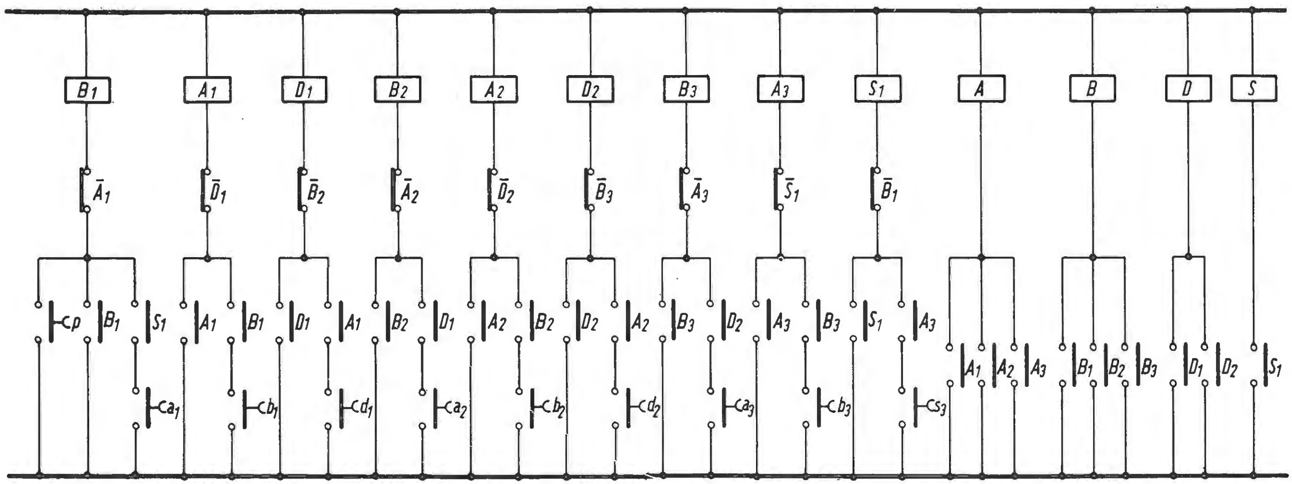


Fig. 9.29 - Schema a contatti relativo al sistema automatico per trattamento di superfici della figura 9.28.

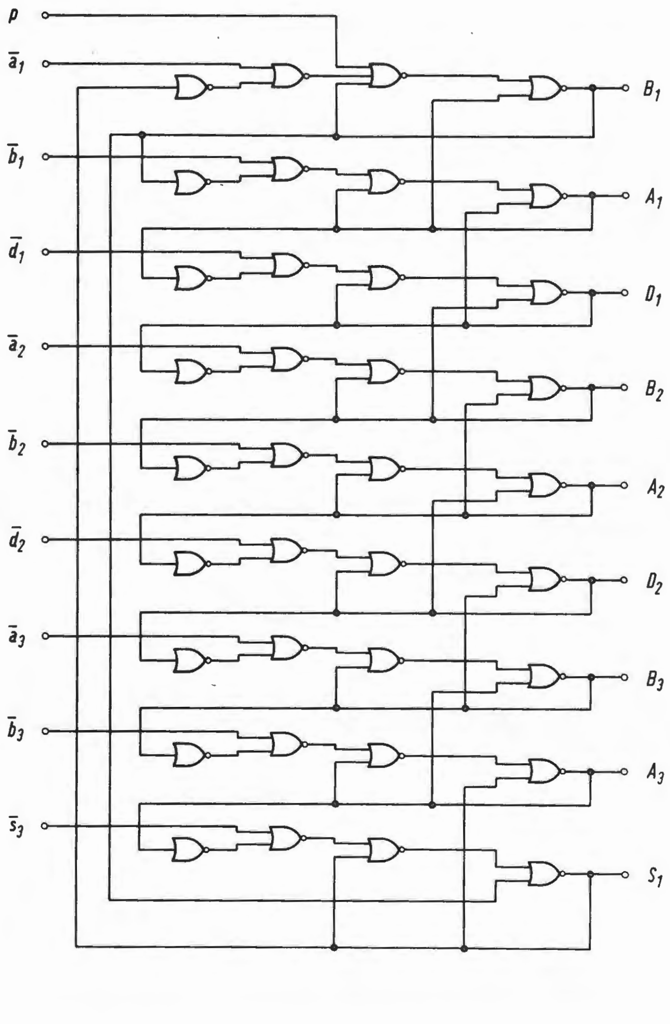


Fig. 9.30 - Schema a blocchi NOR corrispondente a quello della fig. 9.29.

9-11. Comando ascensore.

Realizzare lo schema funzionale relativo al comando di un ascensore, di cui qui di seguito si ricordano i circuiti principali.

Descrizione

I circuiti principali sono:

1) **circuito d'illuminazione**, che entra in azione ogni volta che si aprono le portine d'ingresso della cabina;

2) **circuito di segnalazione**, che comprende le lampade di segnalazione *occupato* e *libero* per ciascun piano;

3) **circuito di manovra**, che a sua volta comprende le seguenti apparecchiature:

a) *il motore a una o più velocità*, che provvede alla salita o discesa della cabina;

b) *contattori di salita e discesa*, che costituiscono il teleinvertitore di marcia del motore;

c) *relè di piano*, che servono a dare il consenso ai contattori di salita e discesa;

d) *pulsanti di chiamata da ogni piano*;

e) *pulsantiera della cabina*, con tanti pulsanti di rimando quanti sono i piani;

f) *commutatori di piano*, azionati da un'apposita sagoma, che fanno fermare la cabina al piano voluto e predispongono in modo logico i contatti per tutte le possibili manovre successive;

g) *elettromagnete del pattino retrattile*, che si eccita quando si muove la cabina, bloccando così i cancelli dei pianerottoli, mentre si diseccita quando cessa il moto della stessa cabina, sbloccando il cancello del piano in cui si è fermata;

h) *relè ritardatore*, che mantiene accese le lampade di segnalazione *occupato* per almeno quattro secondi, dopo la fermata della cabina, escludendo contemporaneamente l'azione dei pulsanti di piano, affinchè una persona abbia il tempo di entrare o uscire dalla cabina con una certa disinvoltura, prima che questa venga chiamata da altre persone;

i) *relè controllo cancelli*, l'eccitazione del quale rimane vincolata ai contatti dei cancelli; lo stesso ha il compito di consentire l'eccitazione del relè ritardatore, quando si apre qualche portina, o quando si muove la cabina;

l) *freno*, che agisce direttamente sull'albero del motore; esso naturalmente si sblocca quando la cabina inizia a muoversi;

m) *contatto fondo mobile cabina*, che esclude i pulsanti dei pianerottoli quando la cabina è occupata da qualche persona; nello stesso circuito sono pure comprese, sotto il nome di protezioni, le seguenti apparecchiature:

n) *pulsante di emergenza o di ALT*, che si trova nella pulsantiera della cabina;

o) *fine corsa di salita e discesa*;

p) *contatti delle porte della cabina*;

q) *contatti dei cancelli dei pianerottoli*;

r) *contatti delle serrature dei cancelli*, azionati dall'elettromagnete del pattino retrattile.

Simboli adottati

1) P_1, P_2, P_3 ... pulsanti di chiamata dei piani;
2) C_1, C_2, C_3 ... pulsanti di rimando della cabina;
3) D_1, D_2, D_3 ... deviatori di piano;
4) f_1, f_2, f_3 ... contatti cancelli pianerottoli;
5) $f_{p_{c1}}$, $f_{p_{c2}}$ contatti porte cabine;
6) f_{c_s} fine corsa salita;
7) f_{c_d} fine corsa discesa;
8) F_M contatto fondo mobile cabina;
9) ALT contatto di emergenza;
10) A contattore di salita;
11) B contattore di discesa;
12) E elettrocalamita del pattino retrattile;
13) E_1, E_2, E_3 ... contatti serrature cancelli;

14) S_1, S_2, S_3 ... relè di piano;

15) C relè controllo cancelli;

16) F freno;

17) R ritardatore.

Espressioni logiche.

Supponendo di avere un ascensore a quattro piani, si devono considerare soltanto tre termini di salita e tre di discesa (A_2, A_3, A_4 e B_1, B_2, B_3) in quanto la cabina non può salire al I piano così, come non può scendere al IV piano. Perciò i termini A_1 e B_4 non sono necessari.

Il movimento della cabina è possibile se sono chiusi i contatti delle serrature cancelli, E_1, E_2, E_3 ..., dopo che uno dei quattro relè di piano abbia dato il consenso. Ossia:

$$A_n = S_n \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4$$

$$B_n = S_n \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 \,.$$

I deviatori di piano, D_1, D_2, D_3 ..., con la loro posizione stabiliscono in quale senso deve muoversi la cabina, mentre provvedono a farla fermare al piano prestabilito. Dove si ferma la cabina diventa:

$$D = 1 \,.$$

Pertanto essa potrà salire al piano generico n se lo stato *1* si trova in un piano inferiore a n, mentre potrà scendere, se lo stato *1* si trova in un piano superiore a n. Le formule diventano perciò:

$$A_n = S_n \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 (D_1 + D_2 + \dots D_{n-1}) \bar{D}_n$$

$$B_n = S_n E_1 E_2 E_3 E_4 (D_{n+1} + \dots D_n) \bar{D}_n \,.$$

Tenendo conto di tutte le protezioni che intervengono, bloccando in qualsiasi momento il moto della cabina, le formule vengono così completate:

$$A_2 = S_2 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 D_1 \bar{D}_2 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$A_3 = S_3 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 (D_1 + D_2) \bar{D}_3 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$A_4 = S_4 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 (D_1 + D_2 + D_3) \bar{D}_4 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$B_1 = S_1 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 (D_2 + D_3 + D_4) \bar{D}_1 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$B_2 = S_2 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 (D_3 + D_4) \bar{D}_2 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$B_3 = S_3 \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4 D_4 \bar{D}_3 \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT} .$$

Le equazioni riguardanti i relè di piano nascono da queste considerazioni: i relè si eccitano premendo sia i pulsanti della cabina sia quelli dei pianerottoli, mentre si autoalimentano, oltre che con i propri contatti, anche con quelli dei contattori A e B, nel modo contenuto nell'espressione seguente:

$$S_n = (C_n + P_n) + S_n (A + B) .$$

I pulsanti dei pianerottoli, vengono però esclusi dal relè ritardatore, quando la cabina si ferma, e dal fondo mobile cabina, quando questa è occupata. Quindi:

$$S_n = (C_n + P_n \bar{F}_M \bar{R}) + S_n(A + B) .$$

Quando la cabina è in movimento dev'essere esclusa l'azione di tutti i pulsanti, mediante il prodotto $\bar{A}\bar{B}$. Così diventa:

$$S_n = (C_n + P_n \bar{F}_M \bar{R}) \bar{A}\bar{B} + S_n (A + B) .$$

Tenendo conto delle protezioni che intervengono anche sui relè di piano, le equazioni diventano infine:

$$S_1 = [(C_1 + P_1 \bar{F}_M \bar{R}) \bar{A}\bar{B} + S_1 (A + B) \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4] \cdot$$

$$\cdot \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$S_2 = [(C_2 + P_2 \bar{F}_M \bar{R}) \bar{A}\bar{B} + S_2 (A + B) \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4] \cdot$$

$$\cdot \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$S_3 = [(C_3 + P_3 \bar{F}_M \bar{R}) \bar{A}\bar{B} + S_3 (A + B) \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4] \cdot$$

$$\cdot \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT}$$

$$S_4 = [(C_4 + P_4 \bar{F}_M \bar{R}) \bar{A}\bar{B} + S_4 (A + B) \bar{E}_1 \bar{E}_2 \bar{E}_3 \bar{E}_4] \cdot$$

$$\cdot \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT} .$$

Considerando che il relè controllo cancelli deve rimanere sempre eccitato, tranne quando la cabina è occupata, o si muove, o quando interviene una qualsiasi protezione, la relativa equazione diventa:

$$C = \bar{F}_M \bar{A}\bar{B} \bar{f}_1 \bar{f}_2 \bar{f}_3 \bar{f}_4 \bar{f}_{p_{c1}} \bar{f}_{p_{c2}} \bar{f}_{c_s} \bar{f}_{c_d} \overline{ALT} .$$

Il ritardatore deve eccitarsi alla diseccitazione di C; pertanto sarà:

$$R = \bar{C} .$$

Il freno si sblocca quando la cabina si muove, quindi:

$$F = A + B .$$

Infine, l'elettromagnete del pattino retrattile blocca i cancelli dei pianerottoli quando la cabina deve muoversi. Possiamo così scrivere:

$$E = (S_1 + S_2 + S_3 + S_4) .$$

Con le espressioni fin qui ottenute possiamo realizzare lo schema a contatti riportato nella figura 9.31.

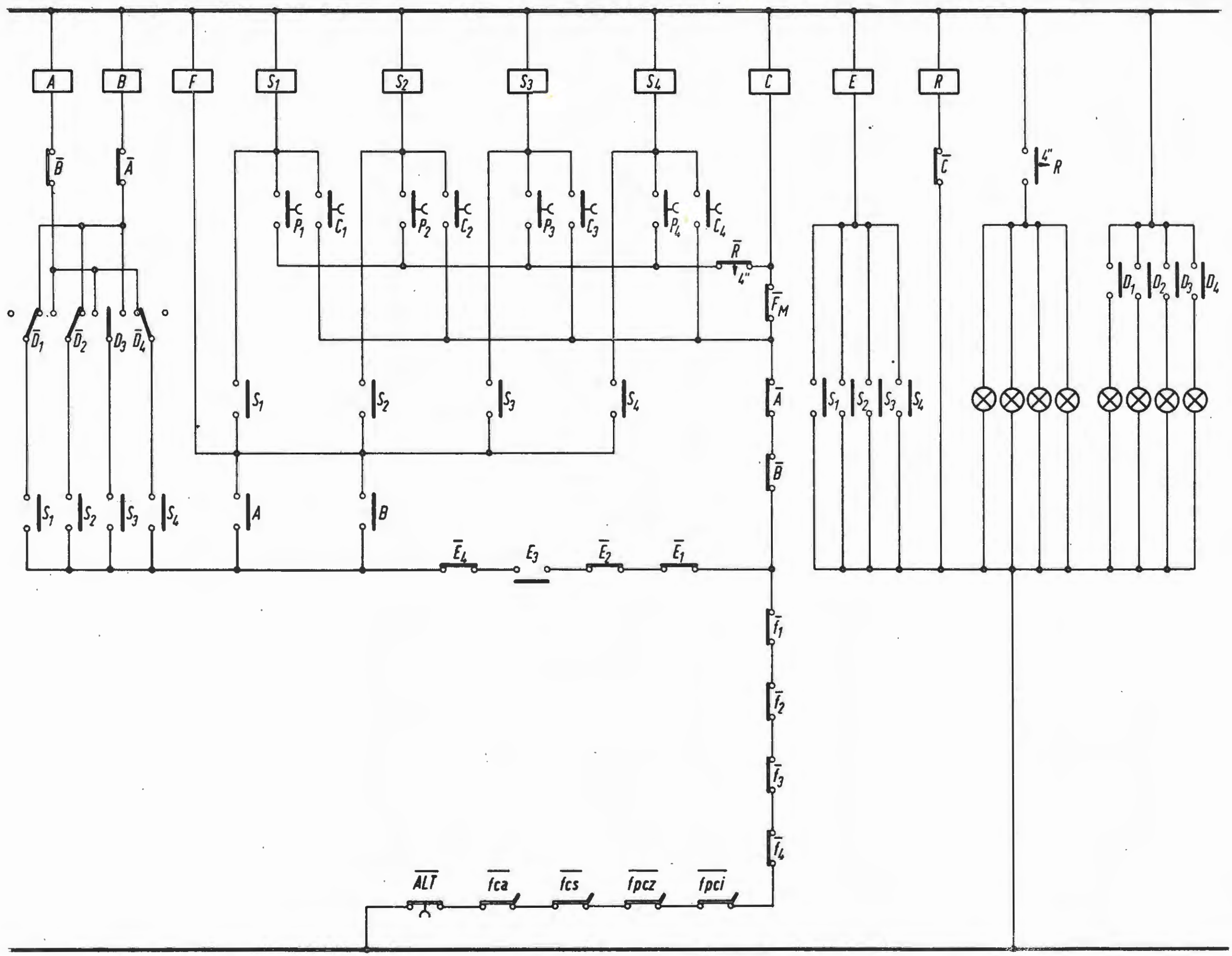


Fig. 9.31 - Schema a contatti relativo al comando di un ascensore.

9-12. Circuito flip-flop.

Realizzare un flip-flop sfruttando il principio del teleinvertitore di marcia.

Espressioni logiche.

Sappiamo che il flip-flop è un circuito alle cui uscite si alternano due segnali, in modo che l'apparizione di uno di essi provoca la sparizione dell'altro e viceversa (pag. 159, paragrafo 6-5). Ovviamente i due segnali non possono esistere contemporaneamente.

In base a ciò anche un teleinvertitore di marcia può diventare un flip-flop, se l'inversione delle funzioni D e S, caratteristiche dei due stati opposti *destrorso* e *sinistrorso*, avviene automaticamente. Per consentire una regolazione del tempo d'inversione si può fare ricorso a due temporizzatori, ritardati sia all'apertura che alla chiusura, R_1 e R_2, i quali sono rispettivamente azionati da D e S. Ossia:

$$R_1 = D$$

$$R_2 = S\,.$$

Il compito dei temporizzatori è anche quello di provocare gli scambi nel modo seguente:

1) R_1 fa apparire S e contemporaneamente sparire D;
2) R_2 fa apparire D e contemporaneamente sparire S.

Le funzioni diventano così:

$$D = R_2 + D\,\overline{R}_1 \qquad\qquad S = R_1 + S\,\overline{R}_2\,.$$

Se pensiamo di iniziare il ciclo con l'apparizione del segnale D, tramite un pulsante p si ha:

$$D = p + R_2 + D\,\overline{R}_1\,.$$

Se infine vogliamo interrompere lo stesso ciclo in qualsiasi momento, le relazioni di D e S diventano:

$$D = (p + R_2 + D\,\overline{R}_1)\,\overline{q} = \overline{\overline{p + R_2 + \overline{\overline{D} + R_1}} + q}$$

$$S = (R_1 + S\,\overline{R}_2)\,\overline{q} = \overline{\overline{R_1 + \overline{\overline{S} + R_2}} + q}\,.$$

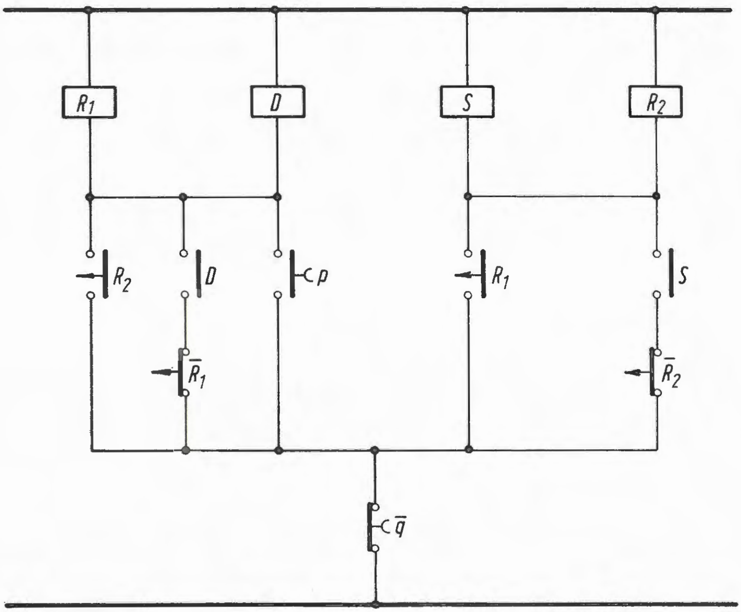


Fig. 9.32 - Schema a contatti di un flip-flop.

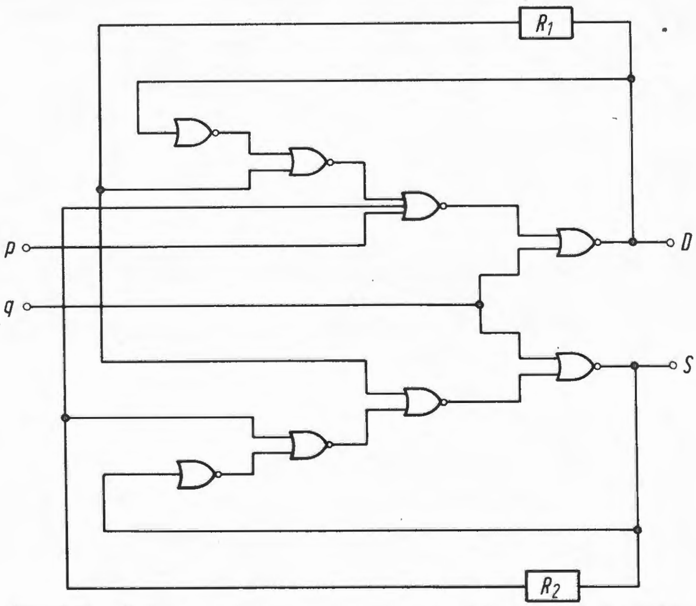


Fig. 9.33 - Schema a blocchi corrispondente al flip-flop della fig. 9.32.

Con tali relazioni possiamo realizzare lo schema a contatti e quello a blocchi *NOR*, rispettivamente riportati nelle figure 9.32 e 9.33.

9-13. Comando semafori.

Realizzare il circuito di un semaforo per la regolazione del traffico stradale che permette la nota sequenza di colori:

1) verde;
2) verde e giallo;
3) rosso.

Espressioni logiche.

Indichiamo con V_1, G_1, R_1 rispettivamente i colori verde, giallo, rosso visti da una qualsiasi angolazione di un incrocio; con V_2, G_2, R_2 gli stessi colori visti però da una posizione normale alla precedente.

Facciamo iniziare il ciclo con l'apparizione contemporanea del verde V_1 e del rosso R_2.

L'avvio lo dà un contatto normalmente aperto di un relè M che interviene automaticamente quando si alimenta il circuito e che poi si disinserisce durante l'intero funzionamento. In base a ciò abbiamo:

$$V_1 = R_2 = (M + R_2) \qquad \text{e}$$

$$M = \overline{V}_1 \cdot \overline{V}_2 .$$

Dopo un certo tempo dall'apparizione di V_1, dovrà apparire il giallo G_1, fermo restando R_2.

A questo provvederà un temporizzatore, t_a, che sarà appunto inserito da V_1, e disinserito dallo stesso G_1. Quindi:

$$t_a = V_1 \overline{G}_1 \qquad \text{e}$$

$$G_1 = V_1 (t_a + G_1) .$$

Dopo un certo tempo dall'apparizione di G_1 dovranno sparire contemporaneamente G_1, V_1 e R_2 e apparire V_2 e R_1.

Appunto per questo, un secondo temporizzatore t_b, verrà inserito da G_1 e disinserito da V_2. Ossia:

$$t_b = G_1 \overline{V}_2 .$$

A sua volta t_b inserisce un soccorritore, S_k, che consentirà la commutazione anzidetta. Sarà pertanto:

$$S_k = G_1 \cdot t_b$$

$$V_2 = R_1 = (S_k + R_1) .$$

Insomma, l'inserzione di V_2, invece di avvenire direttamente per mezzo di t_b avviene indirettamente per mezzo di S_k; e ciò allo scopo di usare due sole unità temporizzatrici, per lo svolgimento dell'intero ciclo.

S_k e R_1 insieme, provvederanno a fare sparire V_1 e R_2. Quindi la prima relazione verrà così modificata:

$$V_1 = R_2 = (M + R_2) \cdot \overline{R_1 S_k} .$$

Il giallo G_2 apparirà con il tempo impiegato nella fase precedente per fare apparire G_1. Perciò il conteggio verrà fatto dallo stesso t_a, momentaneamente a riposo, che viene reinserito da V_2 e nuovamente disinserito dall'apparizione di G_2. Avremo:

$$G_2 = V_2 (t_a + G_2) ,$$

mentre la relazione di t_a si completa di un altro termine:

$$t_a = V_1 \overline{G}_1 + V_2 . \overline{G}_2 .$$

A questo punto G_2 reinserisce il temporizzatore t_b che a sua volta allaccerà un secondo soccorritore, S_w, prima di essere escluso dalla riapparizione di V_1. Sarà allora:

$$S_w = G_2 t_b .$$

Anche la relazione di t_b si completa di un altro termine, ossia:

$$t_b = G_1 \bar{V}_2 + G_2 \bar{V}_1 .$$

S_w e R_2 insieme provvederanno a fare sparire V_2 e R_1, mentre il solo S_w farà, nello stesso tempo, riapparire V_1 e R_2; così il ciclo riprende.

Si possono completare quindi le relazioni di V_2 e V_1 in questo modo:

$$V_2 = R_1 = (S_k + R_1)\, \overline{R_2\, S_w}$$

$$V_1 = R_2 = (M + R_2 + S_w)\, \overline{R_1\, S_k} .$$

Prima di eseguire gli schemi relativi alle relazioni ottenute è opportuno far notare che la soluzione da noi proposta, per la realizzazione del semaforo, non è la sola. A titolo di esercizio sarebbe interessante trovare altre funzioni logiche, magari usando le tavole della verità, le mappe di Karnaugh, ecc. ... Raggruppiamo adesso le funzioni precedenti:

$$t_a = V_1 \bar{G}_1 + V_2 \bar{G}_2 = \overline{\overline{\bar{V}_1 + G_1} + \overline{\bar{V}_2 + G_2}}$$

$$t_b = \bar{V}_2 G_1 + \bar{V}_1 G_2 = \overline{\overline{V_2 + \bar{G}_1} + \overline{V_1 + \bar{G}_2}}$$

$$V_1 = R_2 = (M + R_2 + S_w)\, \overline{R_1\, S_k} = (M + R_2 + S_w)(\bar{R}_1 + \bar{S}_k) =$$

$$= \overline{\overline{M + R_2 + S_w} + \overline{\bar{R}_1 + \bar{S}_k}}$$

$$G_1 = V_1 (t_a + G_1) = \overline{\bar{V}_1 + \overline{t_a + G_1}}$$

$$V_2 = R_1 = (S_k + R_1)\, \overline{R_2\, S_w} = (S_k + R_1)(\bar{R}_2 + \bar{S}_w) =$$

$$= \overline{\overline{S_k + R_1} + \overline{\bar{R}_2 + \bar{S}_w}}$$

$$G_2 = V_2\,(t_a + G_2) = \overline{\overline{V}_2 + \overline{t_a + G_2}}$$

$$S_k = t_b\,G_1 = \overline{\overline{t}_b + \overline{G}_1}$$

$$S_w = t_b\,G_2 = \overline{\overline{t}_b + \overline{G}_2}$$

$$M = \overline{V}_1\,\overline{V}_2 = \overline{V_1 + V_2}\,.$$

Esse ci permettono di realizzare lo schema a contatti e quello a blocchi *NOR*, rispettivamente riportati nelle figure 9.34 e 9.35.

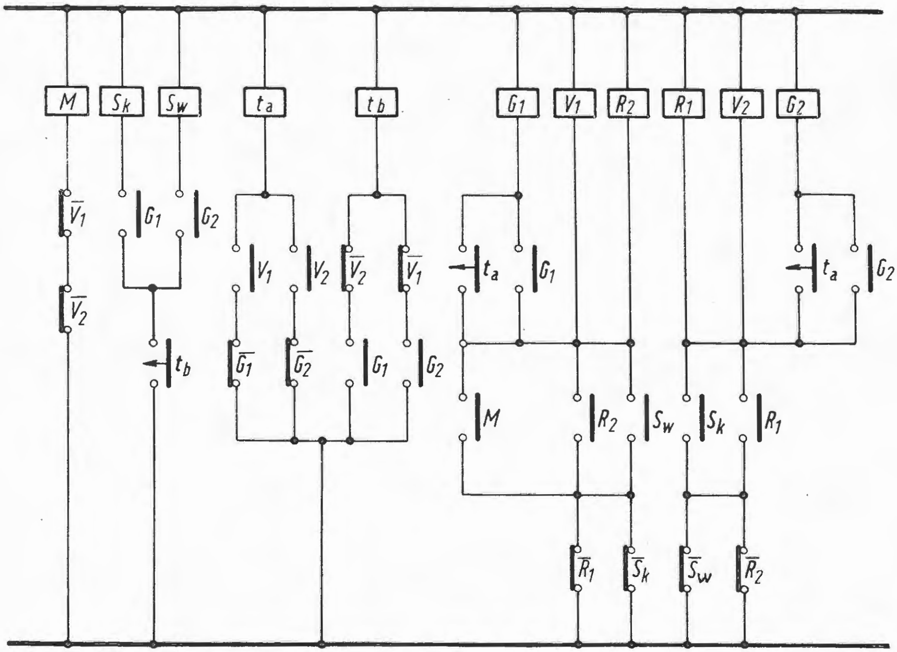


Fig. 9.34 - Schema a contatti relativo ad un semaforo per la regolazione del traffico stradale.

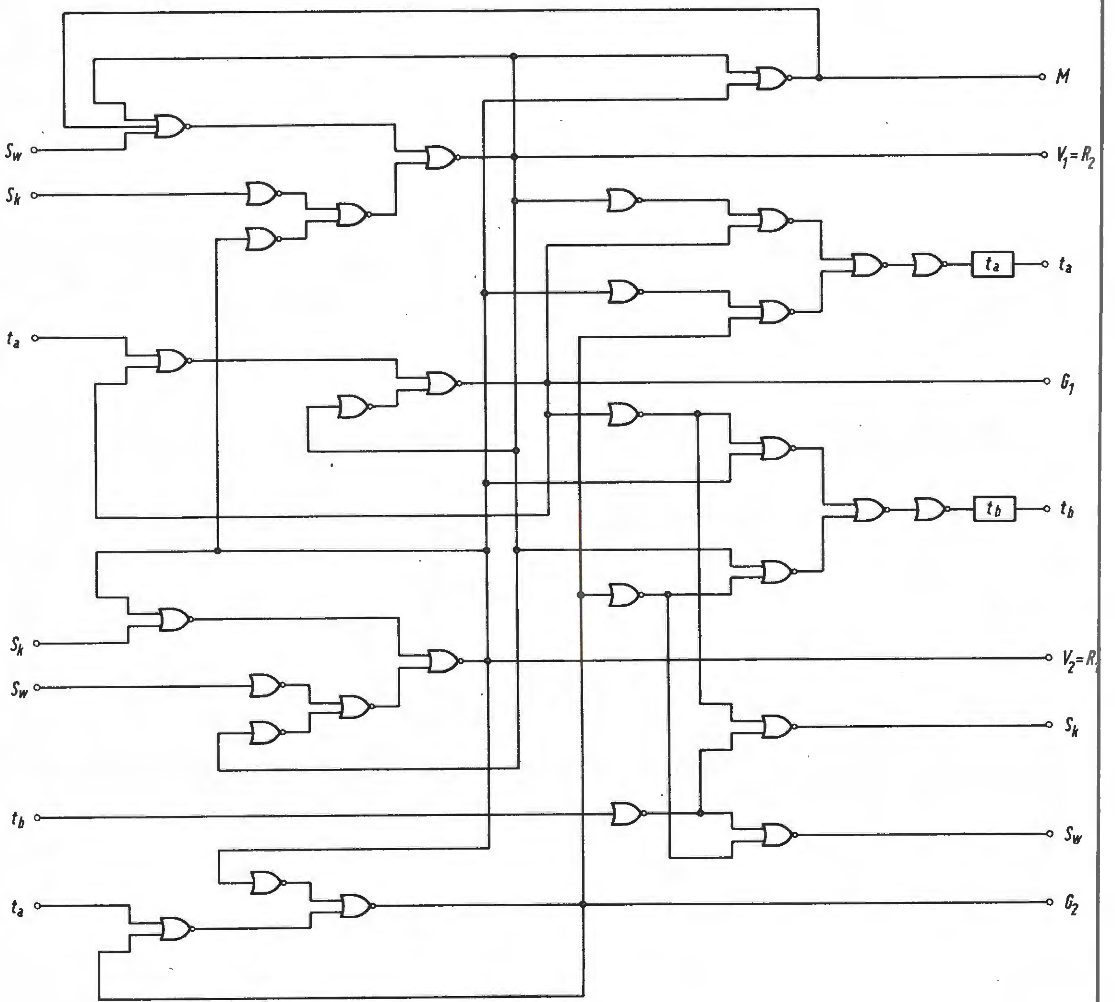


Fig. 9.35 - Schema a blocchi NOR corrispondente a quello della fig. 9.34.

APPENDICE

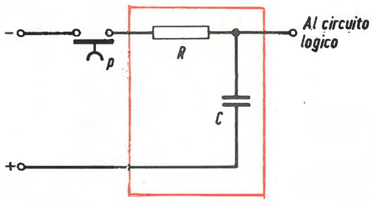
Realizzazione pratica dei circuiti a blocchi logici.

In tutti i *circuiti a blocchi logici* disegnati nel testo ci siamo limitati a indicare con delle lettere sia gli *organi d'entrata* (pulsanti, contatti, fine corsa, ecc.), sia gli *organi d'uscita* (relè, lampade, elettrovalvole, ecc.). Però, così disegnati, detti circuiti risultano incompleti e quindi non possono esplicare le funzioni per le quali sono stati previsti. Ciò premesso, al fine di mostrare con qualche esempio come si passa dallo schema a blocchi a quello di montaggio, è opportuno illustrare almeno due *circuiti ausiliari* che nel caso specifico si rendono indispensabili.

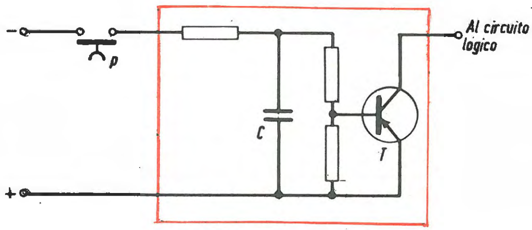
Adattatori d'ingresso.

Gli adattatori d'ingresso sono circuiti capaci di *adattare* alla tensione di lavoro dei blocchi logici gli impulsi provenienti dagli organi d'entrata che eventualmente lavorano ad una tensione diversa; in tal senso gli adattatori si comportano come *partitori* della tensione degli organi d'entrata. Tali circuiti devono anche poter *filtrare* eventuali disturbi captati dai fili di cablaggio e nello stesso tempo eliminare gli effetti dovuti al rimbalzo dei contatti, quando questi vengono azionati.

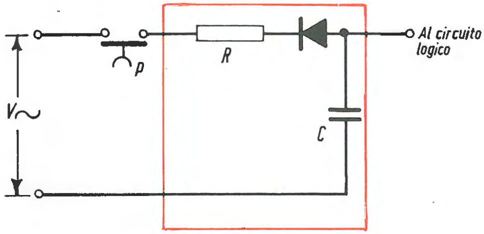
La scelta degli adattatori d'ingresso dipende, oltre che dal valore, anche dal tipo di tensione su cui lavorano i contatti; infatti vi sono adattatori in corrente continua o alternata. Nella figura I sono riportati alcuni tipi di adattatori.



a



b



c

Fig. I - Adattatori d'ingresso.

a - **Per tensioni continue.**
La tensione di lavoro del pulsante *p* dipende dal valore di *R*.

b - **Per tensioni continue.**
Premendo il pulsante *p*, va in conduzione il transistore *T* fornendo così il segnale al circuito logico. Il condensatore *C* annulla gli effetti dei rimbalzi perchè ritarda la conduzione del transistore in oggetto.

c - **Per tensioni alternate.**
Il condensatore *C* dev'essere capace di mantenere il segnale durante le alternanze negative.

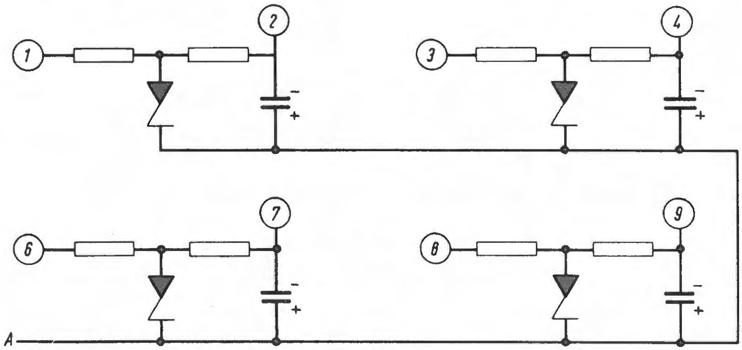


Fig. II - Adattatore in C.C. serie PROLOGIC.

Allo scopo di fornire qualche elemento concreto sui circuiti logici industriali, che si possono trovare in commercio, riportiamo nella figura II, quattro adattatori in corrente continua, contenuti in un solo blocco (1).

Caratteristiche.

Le *entrate* 1, 3, 6, 8, possono essere collegate direttamente a contatti alimentati con tensione di — 12 V $\pm$ 20%. Per tensioni superiori si dovrà anteporre all'ingresso del circuito adattatore una resistenza di caduta. Questa resistenza può variare in funzione della corrente che si vuole avere sul contatto. Il valore della resistenza R_e e la corrente sul contatto sono riportati nella seguente tabella:

Tensione sul contatto (V)	Corrente contatto (mA)	Caricabilità (c.e.)	Valori di R_e (Ω)
— 12 $\pm$ 20%			0 $\div$ 750
— 24 $\pm$ 20%	5 $\div$ 17	+ 5	680 $\div$ 2 700
— 125 $\pm$ 20%			6 800 $\div$ 22 000

(1) Ci riferiamo alla serie PROLOGIC della Soc. TEOMR al solo scopo di esemplificazione pratica, senza alcun titolo preferenziale, nel solo intento di fornire al lettore esempi concreti di realizzazioni industriali reperibili correntemente sul mercato.

Alimentazioni:

morsetto A = 0 V (comune),
morsetto B = non collegato elettricamente.

Temperatura di lavoro: — 20 — + 85 °C.

Frequenza: 0 ÷ 300 Hz.

Valori limite: (affinchè il blocco non venga distrutto).
Tensione diretta massima alle entrate = — 18 V.

Interruttori.

Gli *interruttori* sono quei circuiti che permettono agli organi d'uscita di essere alimentati ogni volta che al loro ingresso compaiono i segnali provenienti dal circuito logico, i quali, essendo molto deboli (dell'ordine di pochi milliwatt), non riuscirebbero da soli a far funzionare carichi come bobine di teleruttori, elettrovalvole, ecc.

Gli stessi segnali vengono opportunamente *amplificati* prima di essere solitamente inviati alla base di un transistore finale che, andando in conduzione, si lascia così attraversare dalla corrente di alimentazione dei carichi. Quindi, la definizione di *interruttori*, data a questi circuiti, proviene appunto dal fatto che essi presentano due sole alternative: *o farsi attraversare dalla corrente* o *niente*. Le ditte specializzate forniscono interruttori per carichi in corrente continua o alternata, con potenze fino a qualche centinaio di watt. Nella figura III sono rappresentati due circuiti interruttori — 30 V/0,2 A, contenuti in un solo blocco.

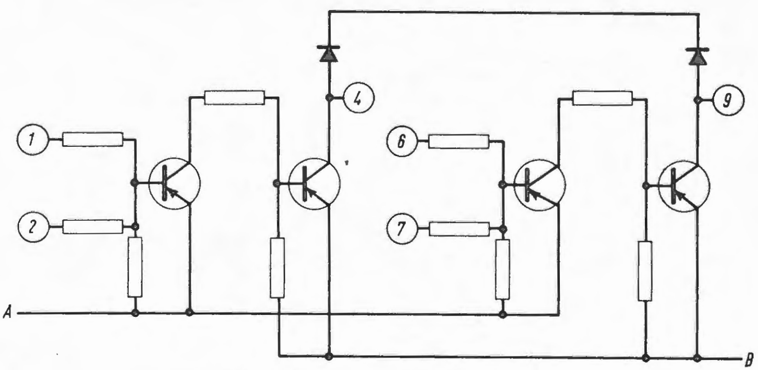


Fig. III - Circuito interruttore 30 V/0,2 A.

Caratteristiche.

Entrate.

Applicando un livello negativo all'entrata 1 (6) oppure all'entrata 2 (7) l'interruttore si chiude e cioè circola corrente nel carico collegato al terminale 4 (9). La tensione di entrata dev'essere compresa tra — 4,8 e — 14,5 V.

Assorbimento entrate 1-2; 6-7 = a — 1 c.e.

Uscite.

Terminale 4 per il primo circuito e 9 per il secondo.

Caduta di tensione alle uscite: 0,15 ÷ 0,48 V a 200 mA.

Ritardo di chiusura $< 5\,\mu s$.

Ritardo di apertura $< 10\,\mu s$.

N.B. - *Il carico deve essere inserito tra il terminale di uscita* 4 (9) *ed il terminale a vite* A (*comune*).

Alimentazioni:

Spinotto $A = 0$ V (comune).

Spinotto $B =$ da — 12 a — 24 V c.c. ± 20% compreso il residuo di rete.

Assorbimento pari alla corrente del carico.

Temperatura di lavoro: — 20 ÷ + 85 °C.

Frequenza massima: 20 kHz per carichi resistivi.

Valori limite (affinchè il blocco non venga distrutto):

Alimentazione (morsetto B) = — 30 V.

Corrente max = 0,4 ÷ 0,5 A a 25 °C.

Tensione inversa alle entrate = + 8 V.

N.B. - *Non si garantisce assolutamente l'integrità del blocchetto se si applica ai suoi capi* (*uscita* 4-9 *e morsetto B*) *una tensione diretta* (*come nel caso di un corto circuito del carico*).

Sempre della serie citata all'inizio, riportiamo nella figura IV, un tipo di interruttore in corrente alternata, per tensioni comprese tra 24 e 220 V e correnti fra 0,08 e 2 A.

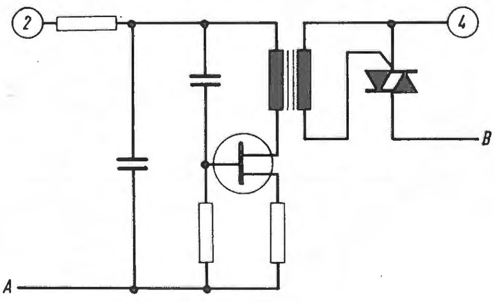


Fig. IV - Interruttore in corrente alternata.
Il triac, inserito tra i morsetti 4 e *B* è costituito da due SCR in *antiparallelo*. Esso permette alla c.a. del carico di circolare, senza essere deformata.

Caratteristiche.

Entrata 2 = — 3 c.e.

Per collegamento a circuiti diversi dal Prologic l'impedenza del circuito collegato all'entrata del IA dovrà essere $\leq 5\,k\Omega$ verso il punto A.

Tensione minima = — 9 V; massima = — 15 V.

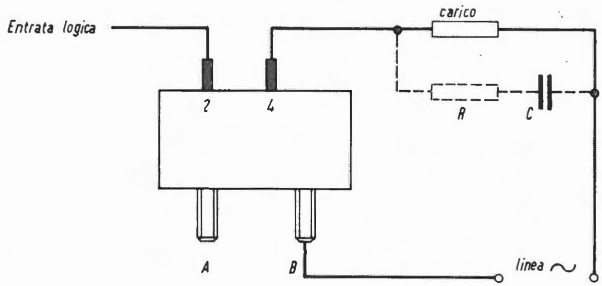


Fig. V - Schema di montaggio del blocchetto interruttore in c.a.
$C = 0{,}05\,\mu F$ per ogni 100 mA di carico.
$R = 200\,\Omega$ — 1/2 W per carico < 1 A; $110\,\Omega$ — 1/2 W per carico > 1 A.

Uscita 4.

Per carichi induttivi monofasi, inserire in parallelo al carico una rete ohmico-capacitiva (fig. V).

Alimentazioni:

Spinotto $A = 0$ V (comune in corrente continua).

Spinotto B = da 24 V — 20% a 220 V + 20%, alla frequenza 42 ÷ 60 Hz (comune corrente alternata).

Assorbimento nullo a interruttore aperto.

Temperatura di lavoro: — 20 ÷ + 85 °C.

Oltre a quelli che abbiamo descritti, vi sono altri circuiti ausiliari (*indicatori di livelli logici, ripristino generale, memorie lente, monostabili, generatori d'impulsi, ecc.*) che non è il caso di illustrare in questo volume, ma che il lettore potrà conoscere e approfondire consultando testi più specializzati (1), oppure rivolgendosi alle ditte costruttrici.

Schema di montaggio di qualche circuito a blocchi.

Vediamo di realizzare un circuito a blocchi, affinchè possa realmente funzionare. Riferiamoci per esempio a quello relativo al comando di un relè (pag. 212, figg. 9.3 e 9.4), la cui funzione è:

$$A = (p + A)\,\overline{q} = \overline{\overline{p + A} + q}$$

Per comodità del lettore riproduciamo gli schemi a contatti e a blocchi logici NOR, denominandoli rispettivamente figura VI e figura VII.

Ebbene, il conseguente disegno costruttivo, è quello illustrato dalla figura VIII.

Lo stesso circuito può anche realizzarsi con l'ausilio di una *memoria binaria* o *flip-flop*, da noi descritta nel paragrafo 6-5 a pag. (159), in quanto è possibile *memorizzare* e successivamente *cancellare* il comando impresso alla bobina del relè A. Si ottiene così lo schema della figura IX.

(1) Vedasi: G. Figini - « I circuiti logici statici ». - Editoriale Delfino, Milano.

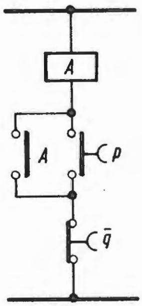


Fig. VI.

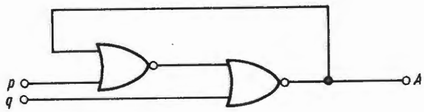


Fig. VII.

Fig. VI - Schema a contatti relativo al comando del relè *A*.

Fig. VII - Schema a blocchi logici NOR equivalente a quello della fig. VI.

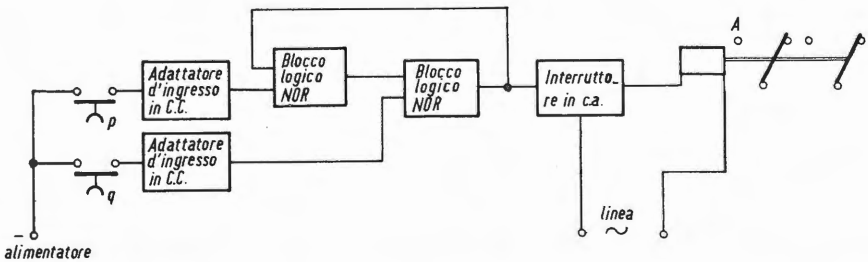


Fig. VIII - Schema di montaggio a blocchi logici relativo al comando del relè *A*.

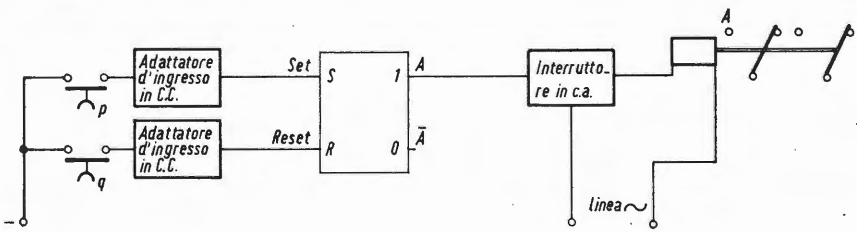


Fig. IX - Schema di montaggio relativo al comando del relè *A*, con l'ausilio di una memoria binaria.

Ed ora facciamo un altro esempio di realizzazione pratica, riferendoci al teleinvertitore di marcia di pagina 223, figure 9.14 e 9.15, le cui funzioni sono:

$$D = (r + D)\,\bar{S}\,\bar{q} = \overline{\overline{r + D} + S + q} \qquad \text{e}$$

$$S = (t + S)\,\bar{D}\,\bar{q} = \overline{\overline{t + S} + D + q}$$

Anche qui, per comodità, riproduciamo gli schemi a contatti e a blocchi logici NOR, denominandoli rispettivamente figura X e figura XI.

Lo schema di montaggio che ne deriva è riportato nella figura XII.

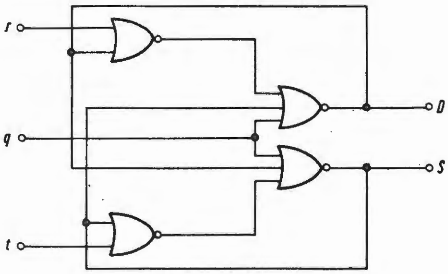


Fig. X - Schema a contatti di un teleinvertitore di marcia.

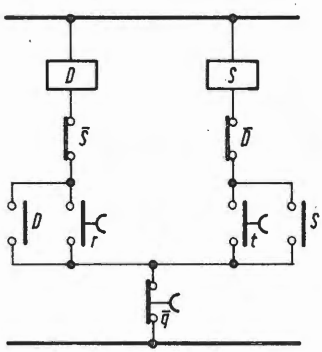


Fig. XI - Schema a blocchi logici NOR di un teleinvertitore di marcia.

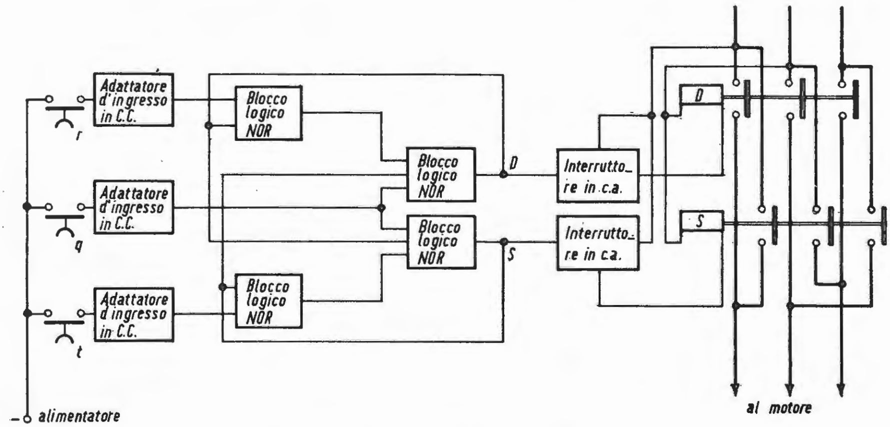


Fig. XII - Schema di montaggio a blocchi logici relativo ad un teleinvertitore di marcia.

Confronto tra circuiti a blocchi logici e circuiti a relè.

Gli esempi sin qui illustrati hanno certamente messo in evidenza che non c'è alcuna convenienza economica nel sostituire i tradizionali circuiti utilizzanti dispositivi elettromeccanici (relè, contattori, ecc.), con blocchi logici. Per essi, infatti, oltre alla spesa degli organi d'entrata e d'uscita, uguale a quella dei corrispondenti circuiti realizzati con le tecniche convenzionali, c'è da considerare la spesa degli stessi blocchi e dell'alimentatore in corrente continua, indispensabile per il loro funzionamento.

A questo punto, il lettore potrà chiedersi perchè allora abbiamo riportato tanti schemi che all'atto pratico non sono realizzabili per mancanza di economicità. La risposta è semplice: solamente attraverso una nutrita esemplificazione, anche di circuiti estremamente elementari, è possibile acquisire la mentalità del progettista che all'occorrenza sappia trovare le equivalenze che consentono di passare da un tipo di circuito ad un altro, senza incorrere in grossolani errori di valutazione che fanno perdere di vista il problema economico.

Il discorso tuttavia non vuole essere affatto sfavorevole all'uso dei blocchi logici, in quanto vi sono casi in cui la bilancia economica pende dalla parte di questi ultimi. Infatti, *quando si deve formare un circuito con pochi organi di entrata e d'uscita e con una complessa elaborazione dei segnali, è da preferire la soluzione logica,* non foss'altro che per le indiscusse qualità universalmente riconosciute ai blocchi, tra le quali la rapidità di esecuzione, la compattezza, la resistenza agli agenti atmosferici, ecc.

BIBLIOGRAFIA GENERALE DELL'OPERA

1 – GERHARD E. HOERNES - MELVIN F. HEILWEIL: *Introduction a l'algèbre de Boole et aux dispositifs logiques* - Dunod - Paris, 1966.

2 – P. CASTELLO: *Clé des schémas élettriques* - Dunod - Paris, 1965.

3 – P. NASLIN: *Circuits logiques et automatismes a séquences* - Dunod - Paris, 1965.

4 – C. DELHAYE: *La conception logique des automatismes industriels* - Philips.

5 – PAPY: *Matematique moderne* - Didier - Paris, 1968.

INDICE