



sessem

LOGIG  
TTL  
INTEGRATED  
CIRCUITS

**CIRCUITS  
INTEGRES  
LOGIQUES  
TTL**

1975



---

THOMSON-CSF

---

DIVISION SEMICONDUCTEURS

**GENERAL INFORMATIONS**  
*GENERALITES*

11

**TTL STANDARD**  
*STANDARD TTL*

**GATES, SCHMITT TRIGGERS, THREE STATES**  
*OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS*

67

**FLIP-FLOPS, MONOSTABLES**  
*BASCULES BISTABLES, BASCULES MONOSTABLES*

151

**COUNTERS**  
*COMPTEURS*

201

**DECODERS, MULTIPLEXERS, DEMULTIPLEXERS**  
*DECODEURS, MULTIPLEXEURS, DEMULTIPLEXEURS*

251

**ARITHMETIC CIRCUITS**  
*CIRCUITS ARITHMETIQUES*

327

**MEMORIES, REGISTERS**  
*MEMOIRES, REGISTRES*

383

**INTERFACES**  
*INTERFACES*

491

**MISCELLANEOUS CIRCUITS**  
*CIRCUITS DIVERS*

559

**TTL HIGH SPEED**  
*RAPIDES TTL*

**GATES**  
*OPERATEURS*

587

**FLIP-FLOPS**  
*BASCULES*

623

**TTL LOW POWER**  
*BASSE CONSOMMATION TTL*

**GATES**  
*OPERATEURS*

639

**TTL SCHOTTKY**  
*SCHOTTKY TTL*

**GATES**  
*OPERATEURS*

659

**FLIP-FLOPS**  
*BASCULES*

691

**MULTIPLEXERS**  
*MULTIPLEXEURS*

709

**ACTIVE COMPONENTS FOR HYBRID MICROELECTRONIC**  
*COMPOSANTS ACTIFS POUR MICROELECTRONIQUE HYBRIDE*

719

**ENCAPSULATION**  
*ENCAPSULATION*

741

# Library "Sescosem"

## Bibliothèque "Sescosem"

---

1971 Semiconductors manual  
*Catalogue Semiconducteurs 1971*

Tome 1 : Transistors (out of print)  
*Tome 1 : Transistors (épuisé)*

1971 Semiconductors manual  
*Catalogue Semiconducteurs 1971*

Tome 2 : Diodes, rectifiers, thyristors  
*Tome 2 : Diodes, redresseurs, thyristors*

Field effect transistors  
*Transistors à effet de champ*

1974 - 75 Active components for hybrid microelectronic  
*Composants actifs pour microélectronique hybride 1974 - 75*

1975 Power transistors (to be published later)  
*Transistors de puissance 1975 (à paraître)*

1975 Logic TTL integrated circuits  
*Circuits intégrés logiques 1975*

1972 Linear integrated circuits  
*Circuits intégrés linéaires 1972*

1974 Linear integrated circuits (supplement)  
*Circuits intégrés linéaires 1974 (supplément)*

1974 - 75 MOS integrated circuits  
*Circuits intégrés MOS 1974 - 75*

1973 Radio TV Semiconductors (supplement)  
*Semiconducteurs Radio TV 1973 (supplément)*

1975 Integrated circuit consumer types  
*Circuits intégrés, industriel, audio-visuel 1975*

Manuels d'application CIL :  
(published in French only)

Tome 1 : Amplificateurs opérationnels (2<sup>ème</sup> édition)

Tome 2 : Régulateurs de tension (2<sup>ème</sup> édition)

Tome 3 : Filtrés actifs à amplificateurs opérationnels

Manuel d'application Radio - TV - Automobile 1974  
(published in French only)

---

Every SESCOSEM catalogue and manual are at your disposal, either at local "SESCOSEM" distributor, or at Editions Radio - 9, rue Jacob - 75006 PARIS FRANCE

*Tous nos catalogues et manuels sont à votre disposition, soit chez le distributeur "SESCOSEM" de votre région, soit aux Editions Radio - 9, rue Jacob - 75006 PARIS FRANCE*

---

Any statement appearing in this catalog is intended as information and does not involve any responsibility of SESCOSEM without its formal agreement.

*Les renseignements donnés dans ce catalogue le sont à titre d'information et ne peuvent engager la responsabilité de SESCOSEM sans un accord formel de sa part.*

---



sescom

**CIRCUITS  
INTEGRES  
LOGIQUES  
TTL**

1975

Direction commerciale :  
50, rue Jean-Pierre-Timbaud  
B.P. 120 - 92403 Courbevoie  
Téléphone : (1) 788-50-01  
Télex : Sescom 61 560 F

Service commercial  
région Sud-Est :  
38120 Saint-Egrève  
Téléphone : (76) 75-81-12  
Télex : 25 721 F

Service commercial Sud  
15, avenue Camille Pelletan  
13602 Aix-en-Provence  
Téléphone : (91) 27-98-15  
Télex : 41 665



---

**THOMSON-CSF**

DIVISION SEMICONDUCTEURS

# Notre réseau de distribution

15 Novembre 1975

## Région parisienne

- Thomson-CSF  
Division Sescosem  
50, rue Jean Pierre Timbaud  
BP 120 - 92403 Courbevoie  
Tél : (1) 788 - 50 - 01 Téléc 61560 F
- Les Composants Electroniques  
64 - 70, Avenue André Morizet - 92100 Boulogne  
Tél : (1) 604 - 10 - 20 Téléc : 27 191
- Nardeux S.A.  
85, bd Gabriel Péri - 92240 Malakoff  
Tél : (1) 656 - 65 - 35 Téléc : 68 461
- Codirel  
105, rue Sadi-Carnot - 93170 Bagnolet  
Tél : (1) 287 - 49 - 99

■ Gedis  
165 - 169, rue Jean-Pierre Timbaud  
92400 Courbevoie  
Tél : (1) 788 - 67 - 70

■ Diel  
73, avenue Pierre Larousse - 92240 Malakoff  
Tél : (1) 656 - 70 - 44

## Distributeurs régionaux

### Nord

■ Side  
Avenue Robert Schuman  
C2 résidence de l'Europe - 59370 Mons en Barœul  
Tél : (20) 51 - 32 - 42

### Ouest

■ Side - Agence Normandie  
Résidence Front de Seine  
41, quai du Havre - 76000 Rouen  
Tél : (35) 98-22-99

■ Bellion et Cie  
40, quai de l'Ouest - BP 212 - 29271 Brest Cedex  
Tél : (98) 80 - 38 - 00 Téléc : 74513

### Est

■ Selfco  
31, rue du Fossé des Treize - 67000 Strasbourg  
Tél : (88) 32 - 59 - 33

## Touraine

■ Nardeux S.A.  
72, rue Saint-Jacques - BP 36 - 37600 Loches  
Tél : (47) 59 - 08 - 10 Téléc : 75808

## Centre

■ Centre Electronique Diffusion  
2, rue de l'Industrie,  
Z.I. de Cournon - BP 49 - 63002 Clermont Ferrand Cedex  
Tél : (73) 92 - 14 - 77 Téléc : 39926

■ Sedre  
27, rue Voltaire - 42100 St Etienne  
Tél : (77) 62 - 84 - 75

## Rhône-Alpes

■ Sedre  
5, bd des Diables Bleus - 38000 Grenoble  
Tél : (76) 44 - 30 - 38

■ Sedre  
10 & 12, rue Jean Bourgey - 69100 Villeurbanne  
Tél : (78) 68 - 30 - 96

## Côte d'Azur

■ Dimel  
Immeuble Marino, Av. Claude Farrère - 83100 Toulon  
Tél : (94) 41 - 49 - 63 Téléc : 43 093

## Provence

■ Cabus et Raulot  
59, rue de Village - 13291 Marseille Cedex 2  
Tél : (91) 47 - 97 - 76 Téléc : 43387

## Midi-Pyrénées

■ Sodimep  
8, rue Jean Suau - 31000 Toulouse  
Tél : (61) 21 - 94 - 42 ; 21 - 41 - 88 Téléc : 53 171 (Sordimep)

## Sud-Est

■ Thomson-CSF  
Division Sescosem - 38120 Saint-Egrève  
Tél : (76) 75 - 81 - 12 Téléc : 25 731 F

## Sud

■ Thomson-CSF  
Division Sescosem  
15, Av. Camille Pelletan - 13602 Aix en Provence  
Tél : (91) 27 - 98 - 15 Téléc : 41 665



ses@sem

**LOGISCHE**

**TTL**

**INTEGRIERTE**

**SCHALTUNGEN**

1975

Thomson-C.S.F. GmbH  
8000 München, 70  
Postfach 70 1909  
Telephon : (089) 7675-1  
Telex : 5 22 916



---

**THOMSON-CSF**

DIVISION SEMICONDUCTEURS

# Geschäftsstellen

15 November 1974

## Geschäftsstellen

### Zentrale : München

■ Thomson-CSF GmbH  
Bereich Halbleiter Sescosem  
8 000 München 70, Fallstrasse 42  
Telephon : (0 89) 76-75-1      Telex : 5 22 916

### Berlin

■ Thomson-CSF GmbH  
1000 Berlin 31, Emserstrasse 2  
Telephon : (0 30) 8-61-70-17      Telex : 1 85 425

### Frankfurt

■ Thomson-CSF GmbH  
6000 Frankfurt 71, Rennbahnstrasse 6  
Telephon : (06-11) 67-70-75-6      Telex : 4 13 059

### Hamburg

■ Thomson-CSF GmbH  
2000 Hamburg 60, Bilsenerstrasse 9  
Telephon : (0 40) 5 - 11 - 97 - 14      Telex : 2 15 403

### Hannover

■ Thomson-CSF GmbH  
3000 Hannover, Eichstrasse 43  
Telephon : (05-11) 1-23-51-2      Telex : 9 22 306

### Köln (Aussenstelle Siegburg)

■ Thomson-CSF GmbH  
5200 Siegburg, Kaiserstrasse 94  
Telephon : (0 22 41) 6-23-55

### Nürnberg

■ Thomson-CSF GmbH  
8500 Nürnberg, Bessemerstrasse 16  
Telephon : (09-11) 56-30-81-2      Telex : 6 23 361

### Stuttgart

■ Thomson-CSF GmbH  
7000 Stuttgart 1, Rosenbergstrasse 184  
Telephon : (07-11) 63-83-44/45      Telex : 7 21 718

---

## Distributer

### Berlin

■ RTG Distron  
1000 Berlin 33, Mecklenburgischestr. 24 b  
Telephon : (0 30) 8-23-30-64/65      Telex : 1 85 478

### Braunschweig

■ Liedtke und Wiele  
3300 Braunschweig, Wallstrasse 2 - 5  
Telephon : (05 31) 4-60-31      Telex : 9 52 680

### Bremen

■ A + B Electronic  
2800 Bremen, Ingolstädterstrasse 1-3  
Telephon : (04-21) 3-89-41      Telex : 2 44 363

### Dortmund

■ RTG E. Springorum KG  
4600 Dortmund, Bronnerstrasse 7  
Telephon : (02-31) 57-92-52      Telex : 8 22 534

### Frankfurt

■ Spoerle electronic  
6079 Sprendlingen, Otto-Hahn-Strasse 13  
Telephon : (0-61-03) 60-41      Telex : 4 15 095

### München

■ PAN Electronic  
8021 Taufkirchen, Schlesierstrasse 4  
Telephon : (0-89) 6-12-32-77, 329

### Nürnberg

■ Semtech GMBH  
8500 Nürnberg, Schultheissallee 39  
Telephon : (09-11) 40-06-86-7      Telex : 6 23 960

### Stuttgart

■ « Eledis »  
Ruggaber KG  
7250 Leonberg - Eltingen, Hertichstrasse 41  
Telephon : (07152) 7081      Telex : 7 24 192



SESCOSEM

**CIRCUITI  
INTEGRATI  
LOGICI  
TTL**

1975

Sescosem Italiana Spa  
Direzione commerciale,  
Ufficio Vendite et Deposito :  
20125 Milano  
Via M.-Gioia, 72  
Telefono : 6884-141 (5 linee)  
Telex : 36 301

Ufficio Vendite :  
00193 Roma  
Lungotevere dei Mellini, 45  
Telefono : 31-27-22, 35-30-05  
Telex : 61 173 Telonde

Stabilimento :  
Sermoneta (Latina)



**THOMSON-CSF**

DIVISION SEMICONDUCTEURS





sescosem

**LOGIC  
TTL  
INTEGRATED  
CIRCUITS**

1975

Export Division  
50, rue Jean-Pierre-Timbaud  
B.P. 120 - 92403 Courbevoie  
Telephone : (1) 788-50-01  
Telex : Sescosem 61 560 F



---

**THOMSON-CSF**

DIVISION SEMICONDUCTEURS

# Local distributors

15 November 1974

## South Africa

■ Comtek  
PO Box 57, Alberton Transvaal  
Tel : 869 - 57 - 86 Twx : J - 43 - 76 - 34

## Argentina

■ Colmar S R L  
San José 83 Piso 12 - Buenos-Aires  
Tel : 37 - 5176 Twx : Colmar

## Australia

■ Pantechna Trading PTY Ltd  
570 Bourke street - G.P.O. Box 2647 X -  
South Melbourne 3001  
Tel : 67 - 69 - 63 Tlg : Pantechna Melbourne  
Twc : Thomas-AA 31888 Melbourne

## Austria

■ Transalpina  
Elisabethstrasse 8 - 1010 Wien  
Tel : 56 - 15 - 71 Twx : Inland 12 717

## Belgium

■ Thomson S.A.  
363, Avenue Louise B - 1050 Bruxelles 5  
Tel : 49 - 29 - 54 Twx : 23 113

## Brazil

■ Thomson - CSF Componentes do Brazil  
Caixa Postal 4854 Sao Paulo  
Tel : 61 - 64 - 83 Twx : Tesafibra Sao Paulo  
Brazil via Embratel SP 309 171

## Denmark

■ Scansupply  
20, Nannasgade - DK 2200 Copenhagen  
Tel : Aegir 5090 Twx : 9037

## Finland

■ OY Sufrä AB  
Ruusulankatu 20 A 12 - 00250 Helsinki 25  
Tel : 49 - 01 - 37 Tlg : Pierrejoly Helsinki  
Twx : 121 394 TLSF Pierrejoly Helsinki

## West Germany

■ Thomson - CSF GmbH  
8000 München 70 - Postfach 701909  
Tel : (089) 7675 - 1 Twx : 5 22 916

## Great Britain

■ Thomson - CSF UK Ltd  
Bilton House Uxbridge Road  
Ealing London W.5  
Tel : (01) 579 - 55 - 11 Twx : 25 659

## West India

■ N.J. International Corporation  
65 Ashok Chambers Broach Street Bombay 9  
Tel : 328 - 509 Tlg : Promptdeal Bombay

## East India

■ Kashinath and Co  
10 - 2 - 289/71 Shantinagar  
Hyderabad 500 028 AP  
Tel : 369 - 42 Tlg : Entec

## Israel

■ Cidev  
47, Rothschild Boulevard - P.O. Box 2024 - Tel-Aviv  
Tel : 225 - 588 Twx : 628 (R)

## Italy

■ Sescosiem Italiana  
Via Melchiorre Gioia, 72 - 20125 Milano  
Tel : 6884 - 141 Telex : 31042

## Japan

■ Thomson - CSF Japan K.K.  
Kyosho Building  
1 - 13 - 10 Hirakawa-Cho, Chiyoda-Ku  
Tokyo 102  
Tel : 264 - 6341 Twx : Tesafipo TK 22756

## Mexico

■ Proveedora Electronica S.A  
Apartado postal M. 7607, Balderas 32108  
Mexico 1 DF  
Tel : 585 - 53 - 33 Twx : 017 - 72402 (Saul Me)

## Morocco

■ Sté de Fabrications Radioélectroniques Marocaines  
40, boulevard de la Résistance - BP 2118  
Palais Mirabeau - Casablanca  
Tel : 27 - 91 - 00 ou 27 - 91 - 23 Twx : 21 924 Telonde  
Casablanca

## Netherlands

■ Compagnie Générale d'Electricité  
Koninginnegracht 64 La Haye  
Postbus 1860 La Haye  
Tel : 60 - 88 - 10 Twx : 31 045

## Norway

■ Feiring A/S  
Niils Hansens Vei, 7 - P.O. Box 101 Bryn, Oslo 6  
Tel : (02) 68 - 63 - 60 Twx : 16 435

## Portugal

■ Sd Com. Rualdo  
Rua S. José 15 - Lisbonne 2  
Tel : 33 725 Tlg : Rualdo Lisbonne 2  
Twx : 16 447 Rualdo Lisbonne

## Spain

■ Componentes Electronicos S.A.  
Poligono industrial Fontsaeta, Call H s/n  
San Juan Despi - Barcelona  
Tel : 319 - 46 - 50 Twx : 53 077

## Sweden

■ Elektroholm AB  
Dalvagen 12, Box 3005, S-171 03 Solna 3  
Tel : 82 - 02 - 80 Twx : 19 389

## Switzerland

■ Modulator S.A  
Fischerweg 11 - 13 - 3000 Berne 9  
Tel : (031) 23 - 21 - 42 Twx : 32 431

## U.S.A

■ Nucleonic Products Co, Inc  
6660 Variel Avenue, Canoga Park - California 91303  
Tel : (213) 887 - 1010 Twx : 651 479

# General informations

## *Généralités*

# Contents

## Sommaire

---

		Page
<b>GENERAL INFORMATION</b> <i>GENERALITES</i>	<b>Section I</b>	11
- Numerical index <i>Table numérique des matières</i>		14
- Selection guide <i>Guide de sélection</i>		17
<b>CHARACTERIZATION OF LOGIC TTL INTEGRATED CIRCUITS</b> <i>CARACTERISATION DES CIRCUITS INTEGRES LOGIQUES TTL</i>	<b>Section II</b>	41
- Principal characteristics <i>Caractéristiques principales</i>		43
- Absolute maximum ratings <i>Valeurs limites absolues</i>		46
- Lay-out of type individualization code for TTL circuits <i>Structure du code de marquage</i>		48
- Symbols <i>Symboles</i>		49
<b>GUIDELINES FOR USE OF LOGIC TTL INTEGRATED CIRCUITS</b> <i>REGLES D'EMPLOI DES CIRCUITS INTEGRES LOGIQUES TTL</i>	<b>Section III</b>	53
<b>SELECTION PROGRAMS</b> <i>PROGRAMME DE SELECTION</i>		59
<b>DATA SHEETS</b> <i>NOTICES CARACTERISTIQUES</i>		
<b>TTL STANDARD CIRCUITS</b> <i>CIRCUITS STANDARD TTL</i>		65
- GATES, SCHMITT TRIGGERS, THREE STATES <i>OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS</i>	<b>Section IV</b>	67
- FLIP-FLOPS, MONOSTABLES <i>BASCULES BISTABLES, BASCULES MONOSTABLES</i>	<b>Section V</b>	151
- COUNTERS <i>COMPTEURS</i>	<b>Section VI</b>	201
- DECODERS, MULTIPLEXERS, DEMULTIPLEXERS <i>DECODEURS, MULTIPLEXEURS, DEMULTIPLEXEURS</i>	<b>Section VII</b>	251

---

## **TTL STANDARD CIRCUITS (following)**

### *CIRCUITS STANDARD TTL (suite)*

		Page
- ARITHMETIC CIRCUITS <i>CIRCUITS ARITHMETIQUES</i>	<b>Section VIII</b>	327
- MEMORIES, REGISTERS <i>MEMOIRES, REGISTRES</i>	<b>Section IX</b>	383
- INTERFACES <i>INTERFACES</i>	<b>Section X</b>	491
- MISCELLANEOUS CIRCUITS <i>CIRCUITS DIVERS</i>	<b>Section XI</b>	559

## **TTL HIGH SPEED CIRCUITS**

### *CIRCUITS RAPIDES TTL*

- GATES <i>OPERATEURS</i>	<b>Section XII</b>	587
- FLIP-FLOPS <i>BASCULES</i>	<b>Section XIII</b>	623

## **TTL LOW POWER CIRCUITS**

### *CIRCUITS BASSE CONSOMMATION TTL*

- GATES <i>OPERATEURS</i>	<b>Section XIV</b>	639
------------------------------	--------------------	-----

## **TTL SCHOTTKY**

### *SCHOTTKY TTL*

- GATES <i>OPERATEURS</i>	<b>Section XV</b>	659
- FLIP-FLOPS <i>BASCULES</i>	<b>Section XVI</b>	691
- MULTIPLEXERS <i>MULTIPLEXEURS</i>	<b>Section XVII</b>	709

## **ACTIVE COMPONENTS HYBRID**

### *COMPOSANTS ACTIFS HYBRIDES*

<b>Section XVIII</b>	719
----------------------	-----

## **ENCAPSULATION**

### *ENCAPSULATION*

741
-----

# Numerical index

## *Index numérique*

Numbers <i>Numéros</i>	Page	Numbers <i>Numéros</i>	Page
J.SF.C 400	722	SF.C 410	89
J.SF.C 401	724	SF.C 410 H	595
J.SF.C 402	726	SF.C 410 L	643
J.SF.C 404	728	SF.C 410 S	669
J.SF.C 410	722	SF.C 411 H	597
J.SF.C 420	722	SF.C 411 S	671
J.SF.C 430	722	SF.C 413	91
J.SF.C 440	724	SF.C 415 S	673
J.SF.C 442	736	SF.C 416	95
J.SF.C 451	730	SF.C 417	97
J.SF.C 454	730	SF.C 420	99
J.SF.C 472	732	SF.C 420 H	599
J.SF.C 474	734	SF.C 420 S	675
J.SF.C 476	732	SF.C 421 H	601
J.SF.C 490	738	SF.C 422 S	677
J.SF.C 493	738	SF.C 426	101
SF.C 400	69	SF.C 430	103
SF.C 400 H	589	SF.C 430 H	603
SF.C 400 L	641	SF.C 432	105
SF.C 400 S	661	SF.C 437	107
SF.C 401	71	SF.C 438	109
SF.C 401 H	591	SF.C 440	111
SF.C 402	73	SF.C 440 H	605
SF.C 403	75	SF.C 442	253
SF.C 403 S	663	SF.C 445	257
SF.C 404	77	SF.C 450	113
SF.C 404 H	593	SF.C 451	117
SF.C 404 S	665	SF.C 451 H	607
SF.C 405	79	SF.C 453	119
SF.C 405 S	667	SF.C 454	123
SF.C 406	81	SF.C 454 H	609
SF.C 407	83	SF.C 460	125
SF.C 408	85	SF.C 464 S	679
SF.C 409	87	SF.C 465 S	679

Numbers <i>Numéros</i>	Page	Numbers <i>Numéros</i>	Page
SF.C 472	153	SF.C 4155	311
SF.C 473	157	SF.C 4156	311
SF.C 474	161	SF.C 4157	321
SF.C 474 H	625	SF.C 4157 S	715
SF.C 474 S	693	SF.C 4158 S	715
SF.C 475	385	SF.C 4164	413
SF.C 476	165	SF.C 4165	421
SF.C 481	391	SF.C 4170	431
SF.C 483	329	SF.C 4174	441
SF.C 485	339	SF.C 4175	441
SF.C 486	349	SF.C 4180	353
SF.C 490	203	SF.C 4181	361
SF.C 492	211	SF.C 4182	375
SF.C 493	219	SF.C 4192	227
SF.C 495 A	401	SF.C 4193	239
SF.C 601	129	SF.C 4194	447
SF.C 603	561	SF.C 4198	453
SF.C 605	565	SF.C 5107 A	493
SF.C 607	573	SF.C 5108 A	493
SF.C 608	573	SF.C 5109	493
SF.C 4107	169	SF.C 5110	493
SF.C 4112 S	701	SF.C 5325	527
SF.C 4121	173	SF.C 5450 A	543
SF.C 4123	185	SF.C 5451 A	549
SF.C 4132	135	SF.C 5452	555
SF.C 4133 S	683	SF.C 50026	581
SF.C 4141	261	SF.C 70301	459
SF.C 4145	257	SF.C 71301 A	467
SF.C 4148	267	SF.C 80101 A	475
SF.C 4150	277	SF.C 80106 A	483
SF.C 4151	287	SF.C 80107 A	483
SF.C 4153	297		
SF.C 4153 S	711		
SF.C 4154	303		

# 400 Families

## Familles 400

SESCOSEM Transistor-Transistor Logic (TTL) family of bipolar integrated comprises 4 distinct series of compatible product lines. This family offers the digital systems designer a full spectrum of performance ranges in order to optimize system cost and performance.

Typical characteristics of the 4 TTL series offered are shown in table 1.

*La famille logique de circuits intégrés bipolaires TTL Sescosem comprend 4 séries distinctes de produits compatibles. Cette famille offre au concepteur de systèmes digitaux un ensemble complet dans le domaine des performances pour optimiser le coût et les caractéristiques de son système.*

*Les caractéristiques typiques des 4 séries TTL sont données dans le tableau 1.*

TABLE 1 — 400 family typical performance characteristics  
TABLEAU 1 — Caractéristiques des performances typiques de la famille 400

Series Séries	Gates Opérateurs		
	Propagation delay time Temps de propagation	Power dissipation Puissance consommée	Speed power product Produit vitesse-puissance
SF.C 400	10 ns	10 mW	100 pJ
SF.C 400 H	6 ns	22 mW	132 pJ
SF.C 400 L	33 ns	1 mW	33 pJ
SF.C 400 S	3 ns	19 mW	57 pJ

The table 2 shows maximum input current requirements and input nominal base resistor values for standard loads in each TTL series.

*Le tableau 2 donne les spécifications des courants d'entrée, les valeurs nominales des résistances de base des transistors d'entrée pour une entrée standard de chaque série.*

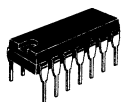
TABLE 2 — Standard inputs (one load)  
TABLEAU 2 — Entrées standard (une charge)

Series Séries	Nominal value of input resistor Valeur nominale de la résistance d'entrée	Maximum high-level input current Courant d'entrée maximal au niveau haut	Maximum low-level input current Courant d'entrée maximal au niveau bas
SF.C 400	4 kΩ	40 μA	-1,6 mA
SF.C 400 H	2,8 kΩ	50 μA	-2,0 mA
SF.C 400 L	40 kΩ	10 μA	-0,18 mA
SF.C 400 S	2,8 kΩ	50 μA	-2,0 mA



# Selector guide

## Guide de sélection



**TO-116**  
(CB-2)

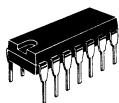


**TO-85**  
(CB-78)

### TTL integrated circuits - standard series - Gates and Schmidt Triggers

*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 400 E	SF.C 400 ET	SF.C 400 EM	
Quadruple two input NAND gates <i>Quadruples opérateurs ET-NON à deux entrées</i>	TO-116			SF.C 400 KM SF.C 400 JM	69
	TO-85			SF.C 400 PM	
	TO-116	SF.C 401 E	SF.C 401 ET	SF.C 401 EM	
Quadruple two input NAND gates, with open collectors outputs (5,5 V) <i>Quadruples opérateurs ET-NON à deux entrées, sorties avec collecteurs ouverts (5,5 V)</i>	TO-116			SF.C 401 KM SF.C 401 JM	71
	TO-85			SF.C 401 PM	
	TO-116	SF.C 402 E	SF.C 402 ET	SF.C 402 EM	
Quadruple two input positive NOR gates <i>Quadruples opérateurs OU-NON à deux entrées</i>	TO-116			SF.C 402 KM SF.C 402 JM	73
	TO-85			SF.C 402 PM	
	TO-116	SF.C 403 E	SF.C 403 ET	SF.C 403 EM	
Quadruple two input NAND gates, with open collectors outputs (5,5 V) <i>Quadruples opérateurs ET-NON à deux entrées, sorties avec collecteurs ouverts (5,5 V)</i>	TO-116			SF.C 403 KM SF.C 403 JM	75
	TO-116	SF.C 404 E	SF.C 404 ET	SF.C 404 EM	
Hex inverters <i>Sextuples inverseurs</i>	TO-116			SF.C 404 KM SF.C 404 JM	77
	TO-85			SF.C 404 PM	



**TO-116**  
(CB-2)

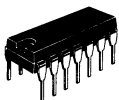


**TO-85**  
(CB-78)

**TTL integrated circuits - standard series - Gates and Schmidt Triggers (continued)**

*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 405 E	SF.C 405 ET	SF.C 405 EM	
Hex open collector inverters (5,5 V) <i>Sexuples inverseurs, sorties avec collecteurs ouverts (5,5 V)</i>	TO-116			SF.C 405 KM SF.C 405 JM	79
	TO-85			SF.C 405 PM	
	TO-116	SF.C 406 E	SF.C 406 ET	SF.C 406 EM	
Hex power inverters, with open collectors outputs (30 V) <i>Sexuples inverseurs de puissance, sorties avec collecteurs ouverts (30 V)</i>	TO-116			SF.C 406 KM SF.C 406 JM	81
	TO-85			SF.C 406 PM	
	TO-116	SF.C 407 E	SF.C 407 ET	SF.C 407 EM	
Hex power gates, with open collectors outputs (30 V) <i>Sexuples opérateurs de puissance, sorties avec collecteurs ouverts (30 V)</i>	TO-116			SF.C 407 KM SF.C 407 JM	83
	TO-85			SF.C 407 PM	
	TO-116	SF.C 408 E	SF.C 408 ET	SF.C 408 EM	
Quadruple two input AND gates <i>Quadruples opérateurs ET à deux entrées</i>	TO-116			SF.C 408 KM SF.C 408 JM	85
	TO-85			SF.C 408 PM	
	TO-116	SF.C 409 E	SF.C 409 ET	SF.C 409 EM	
Quadruple two input AND gates, with open collectors outputs (5,5 V) <i>Quadruples opérateurs ET à deux entrées, sorties avec collecteurs ouverts (5,5 V)</i>	TO-116				87



**TO-116**  
(CB-2)

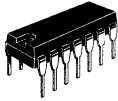


**TO-85**  
(CB-78)

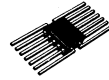
**TTL integrated circuits - standard series - Gates and Schmidt Triggers (continued)**

*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 410 E	SF.C 410 ET	SF.C 410 EM	
Triple three input NAND gates <i>Triples opérateurs ET-NON à trois entrées</i>	TO-116			SF.C 410 KM SF.C 410 JM	89
	TO-85			SF.C 410 PM	
	TO-116	SF.C 413 E	SF.C 413 ET	SF.C 413 EM	
Dual four input NAND schmitt triggers <i>Doubles triggers de schmitt à quatre entrées</i>	TO-116			SF.C 413 KM SF.C 413 JM	91
	TO-85			SF.C 413 PM	
	TO-116	SF.C 416 E	SF.C 416 ET	SF.C 416 EM	
Hex power inverters, with open collectors outputs (15 V) <i>Sextuples inverseurs de puissance, sorties avec collecteurs ouverts (15 V)</i>	TO-116			SF.C 416 KM SF.C 416 JM	95
	TO-85			SF.C 416 PM	
	TO-116	SF.C 417 E	SF.C 417 ET	SF.C 417 EM	
Hex power gates, with open collectors outputs (15 V) <i>Sextuples opérateurs de puissance, sorties avec collecteurs ouverts (15 V)</i>	TO-116			SF.C 417 KM SF.C 417 JM	97
	TO-85			SF.C 417 PM	
	TO-116	SF.C 420 E	SF.C 420 ET	SF.C 420 EM	
Dual four input NAND gates <i>Doubles opérateurs ET-NON à quatre entrées</i>	TO-116			SF.C 420 KM SF.C 420 JM	99
	TO-85			SF.C 420 PM	



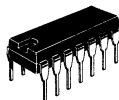
**TO-116**  
(CB-2)



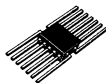
**TO-85**  
(CB-78)

**TTL integrated circuits - standard series - Gates and Schmidt Triggers (continued)**  
*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Quadruple two input NAND gates, with open collectors outputs (15 V) <i>Quadruples opérateurs ET-NON à deux</i> <i>entrées, sorties avec collecteurs ouverts (15 V)</i>	TO-116	SF.C 426 E	SF.C 426 ET	SF.C 426 EM	101
	TO-116			SF.C 426 KM SF.C 426 JM	
Eight input NAND gates <i>Opérateurs ET-NON à huit entrées</i>	TO-116	SF.C 430 E	SF.C 430 ET	SF.C 430 EM	103
	TO-116			SF.C 430 KM SF.C 430 JM	
	TO-85			SF.C 430 PM	
Quadruple two input positive NOR buffers <i>Quadruples opérateurs de puissance</i> <i>OU-NON à deux entrées</i>	TO-116	SF.C 432 E	SF.C 432 ET	SF.C 432 EM	105
	TO-116			SF.C 432 KM SF.C 432 JM	
	TO-85			SF.C 432 PM	
Quadruple two input positive NAND buffers <i>Quadruples opérateurs de puissance ET-NON</i> <i>à deux entrées</i>	TO-116	SF.C 437 E	SF.C 437 ET	SF.C 437 EM	107
	TO-116			SF.C 437 KM SF.C 437 JM	
	TO-85			SF.C 437 PM	
Quadruple two input positive NAND buffers, with open collectors outputs <i>Quadruples opérateurs de puissance</i> <i>ET-NON à deux entrées, sorties avec</i> <i>collecteurs ouverts</i>	TO-116	SF.C 438 E	SF.C 438 ET	SF.C 438 EM	109
	TO-116			SF.C 438 KM SF.C 438 JM	
	TO-85			SF.C 438 PM	



**TO-116**  
(CB-2)

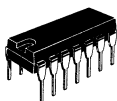


**TO-85**  
(CB-78)

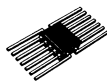
**TTL integrated circuits - standard series - Gates and Schmidt Triggers (continued)**

*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt (suite)*

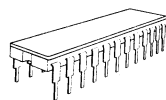
	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 440 E	SF.C 440 ET	SF.C 440 EM	
Dual four input NAND power gates <i>Doubles opérateurs de puissance ET-NON à quatre entrées</i>	TO-116			SF.C 440 KM SF.C 440 JM	111
	TO-85			SF.C 440 PM	
	TO-116	SF.C 450 E		SF.C 450 EM	
Dual expandable AND-OR-INVERT gates <i>Doubles opérateurs ET-OU-NON expansibles</i>	TO-116			SF.C 450 KM SF.C 450 JM	113
	TO-85			SF.C 450 PM	
	TO-116	SF.C 451 E	SF.C 451 ET	SF.C 451 EM	
Dual AND-OR-INVERT gates <i>Doubles opérateurs ET-OU-NON</i>	TO-116			SF.C 451 KM SF.C 451 JM	117
	TO-85			SF.C 451 PM	
	TO-116	SF.C 453 E		SF.C 453 EM	
Expandable 4x2 input AND-OR-INVERT gates <i>Opérateurs ET-OU-NON 4x2 entrées expansibles</i>	TO-116			SF.C 453 KM SF.C 453 JM	119
	TO-85			SF.C 453 PM	



**TO-116**  
(CB-2)



**TO-85**  
(CB-78)

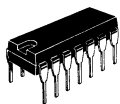


**MP-186**  
(CB-68)

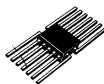
**TTL integrated circuits - standard series - Gates and Schmidt Triggers (continued)**

*Circuits intégrés TTL - série standard - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 454 E	SF.C 454 ET	SF.C 454 EM	
4x2 input AND-OR-INVERT gates <i>Opérateurs ET-OU-NON à 4x2 entrées</i>	TO-116			SF.C 454 KM SF.C 454 JM	123
	TO-85			SF.C 454 PM	
	TO-116	SF.C 460 E		SF.C 460 EM	
Dual four input expanders <i>Doubles expandeurs à quatre entrées</i>	TO-116			SF.C 460 KM SF.C 460 JM	125
	TO-85			SF.C 460 PM	
	MP-186	SF.C 601 E			
Deca three state inverter <i>Décuple inverseur à sortie trois états</i>	TO-116	SF.C 4132 E	SF.C 4132 ET	SF.C 4132 ÈM	
	TO-116			SF.C 4132 KM SF.C 4132 JM	135
	TO-85			SF.C 4132 PM	



**TO-116**  
(CB-2)

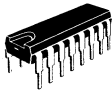


**TO-85**  
(CB-78)

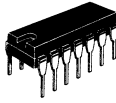
**TTL integrated circuits - standard series - Flip-flops and Monostables**

*Circuits intégrés TTL - série standard - Bascules bistables et Monostables*

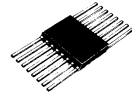
	Case <i>Boîtier</i>	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 472 E	SF.C 472 ET	SF.C 472 EM	
JK master-slave flip-flops <i>Bascules JK maître esclave</i>	TO-116			SF.C 472 KM SF.C 472 JM	153
	TO-85			SF.C 472 PM	
	TO-116	SF.C 473 E	SF.C 473 ET	SF.C 473 EM	
Dual JK master-slave flip-flops <i>Double bascules JK maître esclave</i>	TO-116			SF.C 473 KM SF.C 473 JM	157
	TO-85			SF.C 473 PM	
	TO-116	SF.C 474 E	SF.C 474 ET	SF.C 474 EM	
Dual D type flip-flops <i>Double bascules type D</i>	TO-116			SF.C 474 KM SF.C 474 JM	161
	TO-85			SF.C 474 PM	



**MP-117**  
(CB-79)



**TO-116**  
(CB-2)

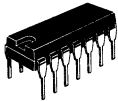


**CB-134**

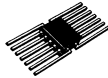
**TTL integrated circuits - standard series - Flip-flops and Monostables (continued)**  
*Circuits intégrés TTL - série standard - Bascules bistables et Monostables (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Dual JK master-slave flip-flops <i>Double bascules JK maître esclave</i>	MP-117	SF.C 476 E	SF.C 476 ET	SF.C 476 EM	165
	MP-117			SF.C 476 KM SF.C 476 JM	
Dual JK master-slave flip-flops <i>Double bascules JK maître esclave</i>	TO-116	SF.C 4107 E	SF.C 4107 ET	SF.C 4107 EM	169
	TO-116			SF.C 4107 KM SF.C 4107 JM	
Monostables <i>Monostables</i>	TO-116	SF.C 4121 E	SF.C 4121 ET	SF.C 4121 EM	173
	TO-116			SF.C 4121 KM SF.C 4121 JM	
	CB-134			SF.C 4121 PM	
Dual retriggerable monostable multivibrators with clear <i>Double multivibrateurs monostables, redéclenchables avec remise à zéro</i>	MP-117	SF.C 4123 E		SF.C 4123 EM	185
	MP-117			SF.C 4123 KM SF.C 4123 JM	

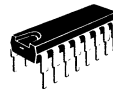




**TO-116**  
(CB-2)



**TO-85**  
(CB-78)

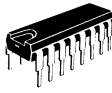


**MP-117**  
(CB-79)

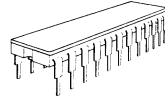
**TTL integrated circuits - standard series - Counters**

*Circuits intégrés TTL - série standard - Compteurs*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Decade counters <i>Compteurs décimaux</i>	TO-116	SF.C 490 E	SF.C 490 ET	SF.C 490 EM	203
	TO-116			SF.C 490 KM SF.C 490 JM	
	TO-85			SF.C 490 PM	
Divide-by-twelve counters (divide-by-two and divide-by-six) <i>Compteurs diviseurs par 12</i>	TO-116	SF.C 492 E	SF.C 492 ET	SF.C 492 EM	211
	TO-116			SF.C 492 KM SF.C 492 JM	
	TO-85			SF.C 492 PM	
4 bit binary counters <i>Compteurs binaires 4 bits</i>	TO-116	SF.C 493 E	SF.C 493 ET	SF.C 493 EM	219
	TO-116			SF.C 493 KM SF.C 493 JM	
	TO-85			SF.C 493 PM	
Synchronous 4 bit up/down BCD counters (dual clock with clear) <i>Compteurs décompteurs décimaux prépo- sitionnables à deux entrées d'horloge</i>	MP-117	SF.C 4192 E	SF.C 4192 ET	SF.C 4192 EM	227
	MP-117			SF.C 4192 KM SF.C 4192 JM	
Synchronous 4 bit up/down binary counters (dual clock with clear) <i>Compteurs décompteurs binaires prépo- sitionnables à deux entrées d'horloge</i>	MP-117	SF.C 4193 E	SF.C 4193 ET	SF.C 4193 EM	239
	MP-117			SF.C 4193 KM SF.C 4193 JM	



**MP-117**  
(CB-79)



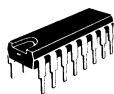
**MP-186**  
(CB-68)

**TTL integrated circuits - standard series - Decoders and Multiplexers**

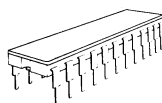
*Circuits intégrés TTL - série standard - Décodeurs et Multiplexeurs*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	MP-117	SF.C 442 E	SF.C 442 ET	SF.C 442 EM	
BCD to decimal decoders <i>Décodeurs BCD décimaux</i>	MP-117			SF.C 442 KM SF.C 442 JM	253
BCD to decimal decoder/driver with open collector high voltage outputs <i>Décodeurs BCD décimal avec sorties à collecteurs ouverts et haute tension</i>	MP-117	SF.C 445 E	SF.C 445 ET		257
BCD to decimal decoder (nixie <sup>+</sup> driver) <i>Décodeur BCD décimal (pour commande de tubes nixie<sup>+</sup>)</i>	MP-117	SF.C 4141 E			261
BCD to decimal decoder/driver with open collector high voltage outputs <i>Décodeurs BCD décimal avec sorties à collecteurs ouverts et haute tension</i>	MP-117	SF.C 4145 E	SF.C 4145 ET		257
	MP-117	SF.C 4148 E	SF.C 4148 ET	SF.C 4148 EM	
Eight input priority encoder <i>Codeur de priorité à huit entrées</i>	MP-117			SF.C 4148 KM SF.C 4148 JM	267
	MP-186	SF.C 4150 E	SF.C 4150 ET	SF.C 4150 EM	
Data selectors/multiplexers <i>Sélecteurs de données/multiplexeurs</i>	MP-186			SF.C 4150 KM SF.C 4150 JM	277
	MP-117	SF.C 4151 E	SF.C 4151 ET	SF.C 4151 EM	
8 bit data selectors/multiplexers <i>Multiplexeurs/sélecteurs de données 8 bits</i>	MP-117			SF.C 4151 KM SF.C 4151 JM	287

+ Trade-mark of Burroughs Corporation  
*Marque déposée de Burroughs Corporation*



**MP-117**  
(CB-79)

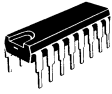


**MP-186**  
(CB-68)

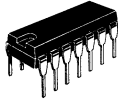
**TTL integrated circuits - standard series - Decoders and Multiplexers (continued)**

*Circuits intégrés TTL - série standard - Décodeurs et Multiplexeurs (suite)*

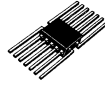
	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Dual 4 line to 1 line data selectors/ multiplexers <i>Doublets sélecteurs de données/ multiplexeurs de 4 voies vers 1</i>	MP-117	SF.C 4153 E	SF.C 4153 ET	SF.C 4153 EM	297
	MP-117			SF.C 4153 KM SF.C 4153 JM	
4 line to 16 line decoders/demultiplexers <i>Décodeurs/démultiplexeurs de 4 voies vers 16</i>	MP-186	SF.C 4154 E	SF.C 4154 ET	SF.C 4154 EM	303
	MP-186			SF.C 4154 KM SF.C 4154 JM	
Dual 2 line to 4 line decoders/demulti- plexers <i>Doublets démultiplexeurs/décodeurs de 2 voies vers 4</i>	MP-117	SF.C 4155 E	SF.C 4155 ET	SF.C 4155 EM	311
	MP-117			SF.C 4155 KM SF.C 4155 JM	
Dual 2 line to 4 line decoders/demulti- plexers, with open collectors outputs <i>Doublets démultiplexeurs/décodeurs de 2 voies vers 4, sorties avec collecteurs ouverts</i>	MP-117	SF.C 4156 E	SF.C 4156 ET	SF.C 4156 EM	311
Quadruple 2 line to 1 line data selectors/ multiplexers <i>Quadruples sélecteurs de données/multi- plexeurs de 2 voies vers 1</i>	MP-117	SF.C 4157 E	SF.C 4157 ET	SF.C 4157 EM	321
	MP-117			SF.C 4157 KM SF.C 4157 JM	



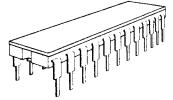
**MP-117**  
(CB-79)



**TO-116**  
(CB-2)



**TO-85**  
(CB-78)

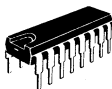


**MP-186**  
(CB-68)

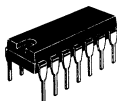
**TTL integrated circuits - standard series - Arithmetic circuits**

*Circuits intégrés TTL - série standard - Circuits arithmétiques*

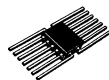
	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	MP-117	SF.C 483 E	SF.C 483 ET	SF.C 483 EM	
4 bit binary full adders <i>Additionneurs 4 bits</i>	MP-117			SF.C 483 KM SF.C 483 JM	329
	MP-117	SF.C 485 E	SF.C 485 ET	SF.C 485 EM	
4 bit magnitude comparators <i>Comparateurs de grandeur numérique à 4 bits</i>	MP-117			SF.C 485 KM SF.C 485 JM	339
	TO-116	SF.C 486 E	SF.C 486 ET	SF.C 486 EM	
Quadruple two input exclusive OR gates <i>Quadruples opérateurs OU-EXCLUSIF à deux entrées</i>	TO-116			SF.C 486 KM SF.C 486 JM	349
	TO-85			SF.C 486 PM	
	TO-116	SF.C 4180 E	SF.C 4180 ET	SF.C 4180 EM	
8 bit parity generators checkers <i>Générateurs contrôleurs de parité 8 bits</i>	TO-116			SF.C 4180 KM SF.C 4180 JM	353
	TO-85			SF.C 4180 PM	
	MP-186	SF.C 4181 E	SF.C 4181 ET	SF.C 4181 EM	
Arithmetic logic units <i>Unités logiques arithmétiques</i>	MP-186			SF.C 4181 KM SF.C 4181 JM	361
	MP-117	SF.C 4182 E	SF.C 4182 ET	SF.C 4182 EM	
Look ahead carry generators <i>Générateurs de report accéléré</i>	MP-117	SF.C 4182 E	SF.C 4182 ET	SF.C 4182 EM	375



**MP-117**  
(CB-79)



**TO-116**  
(CB-2)

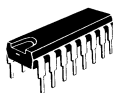


**TO-85**  
(CB-78)

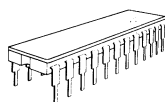
**TTL integrated circuits - standard series - Memories and Registers**

*Circuits intégrés TTL - série standard - Mémoires et Registres*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	MP-117	SF.C 475 E	SF.C 475 ET	SF.C 475 EM	
4 bit bistable latches <i>Quadruples bistables de stockage</i>	MP-117			SF.C 475 KM SF.C 475 JM	385
	TO-116	SF.C 481 E	SF.C 481 ET	SF.C 481 EM	
16 bit active element memories <i>Mémoires à lecture écriture 16 bits</i>	TO-116			SF.C 481 KM SF.C 481 JM	391
	TO-85			SF.C 481 PM	
	TO-116	SF.C 495 AE	SF.C 495 AET	SF.C 495 AEM	
4 bit right shift left shift registers <i>Registres à décalage droite, décalage gauche 4 bits</i>	TO-116			SF.C 495 AKM SF.C 495 AJM	401
	TO-85			SF.C 495 APM	
8 bit parallel-out serial-in shift register <i>Registre à décalage entrée/série, sortie parallèle 8 bits</i>	TO-116	SF.C 4164 E	SF.C 4164 ET	SF.C 4164 EM	413
Parallel-load 8 bit shift register <i>Registre à décalage entrée parallèle, sortie série 8 bits</i>	MP-117	SF.C 4165 E	SF.C 4165 ET	SF.C 4165 EM	421



**MP-117**  
(CB-79)

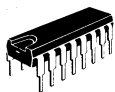


**MP-186**  
(CB-68)

**TTL integrated circuits - standard series - Memories and Registers (continued)**

*Circuits intégrés TTL - série standard - Mémoires et Registres (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	MP-117	SF.C 4170 E	SF.C 4170 ET	SF.C 4170 EM	
4 by 4 registers files <i>Registres de stockage 4 mots de 4 bits</i>	MP-117			SF.C 4170 KM SF.C 4170 JM	431
	MP-117	SF.C 4174 E	SF.C 4174 ET		
Hex D type flip-flops with clear <i>Sex tuples bascules type D avec remise à zéro</i>	MP-117			SF.C 4174 KM SF.C 4174 JM	441
	MP-117	SF.C 4175 E	SF.C 4175 ET		
Quadruple D type flip-flops with clear <i>Quadruples bascules type D avec remise à zéro</i>	MP-117			SF.C 4175 KM SF.C 4175 JM	441
	MP-117	SF.C 4194 E	SF.C 4194 ET	SF.C 4194 EM	
4 bit bidirectional universal shift registers <i>Registres 4 bits à décalage bidirectionnel</i>	MP-117			SF.C 4194 KM SF.C 4194 JM	447
	MP-186	SF.C 4198 E	SF.C 4198 ET	SF.C 4198 EM	
8 bit parallel-access left-shift right-shift registers <i>Registres 8 bits parallèle/séries à décalage gauche/droite</i>	MP-186			SF.C 4198 KM SF.C 4198 JM	453

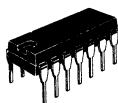


**MP-117**  
(CB-79)

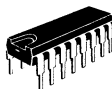
**TTL integrated circuits - standard series - Memories and Registers (continued)**

*Circuits intégrés TTL - série standard - Mémoires et Registres (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
		SF.C 70301 E			
Bipolar 1024 bit read-only memories <i>Mémoires bipolaires à lecture seule de 1024 bits</i>	MP-117	SF.C 70301 K SF.C 70301 J	SF.C 70301 KT	SF.C 70301 KM SF.C 70301 JM	459
	MP-117	SF.C 71301 AE		SF.C 71301 AKM	
1024 bit field programmable bipolar ROMS <i>Mémoires bipolaires à lecture seule programmables 1024 bits</i>	MP-117	SF.C 71301 E SF.C 71301 J		SF.C 71301 KM SF.C 71301 JM	467
	MP-117	SF.C 80101 AE	SF.C 80101 AKT	SF.C 80101 AKM	
64 bit read-write memories <i>Mémoires 64 bits à lecture écriture</i>	MP-117	SF.C 80101 E SF.C 80101 J	SF.C 80101 KT	SF.C 80101 KM SF.C 80101 AJM	475
	MP-117	SF.C 80106 AK			483
256 bit read-write random access memories <i>Mémoires 256 bits à lecture écriture</i>	MP-117	SF.C 80107 AK			483



**TO-116**  
(CB-2)



**MP-117**  
(CB-79)



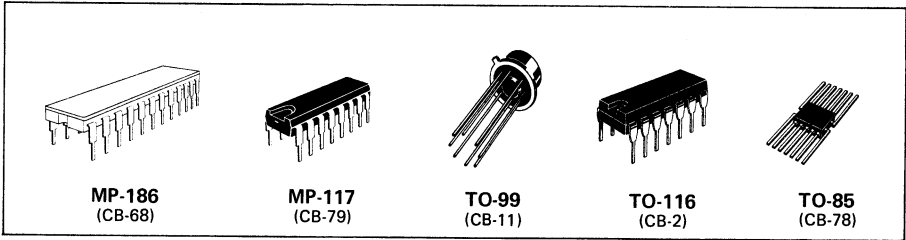
**MP-48**  
(CB-98)

**TTL integrated circuits - standard series - Interfaces**

*Circuits intégrés TTL - série standard - Interfaces*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Dual line receivers <i>Doubles récepteurs de ligne</i>	TO-116	SF.C 5107 AE		SF.C 5107 AEM	493
	TO-116			SF.C 5107 AKM SF.C 5107 AJM	
Dual line receivers, with open collectors outputs <i>Doubles récepteurs de ligne, sorties avec collecteurs ouverts</i>	TO-116	SF.C 5108 AE		SF.C 5108 AEM	493
	TO-116			SF.C 5108 AKM SF.C 5108 AJM	
Dual line drivers (6 mA) <i>Doubles transmetteurs de ligne (6 mA)</i>	TO-116	SF.C 5109 E		SF.C 5109 EM	493
	TO-116			SF.C 5109 KM SF.C 5109 JM	
Dual line drivers (12 mA) <i>Doubles transmetteurs de ligne (12 mA)</i>	TO-116	SF.C 5110 E		SF.C 5110 EM	493
	TO-116			SF.C 5110 KM SF.C 5110 JM	
Memory drivers <i>Circuits de commande de mémoires</i>	MP-117	SF.C 5325 E			527
	MP-117		SF.C 5325 KT	SF.C 5325 KM	
Dual two input interface <i>Double interface à deux entrées</i>	TO-116	SF.C 5450 AE			543
Dual two input interface circuit <i>Double circuit interface à deux entrées</i>	MP-48	SF.C 5451 AD			549
Dual interface positive NAND driver <i>Double circuit interface de puissance ET-NON</i>	MP-48	SF.C 5452 D			555





### TTL integrated circuits - standard series - Miscellaneous

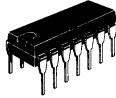
Circuits intégrés TTL - série standard - Divers

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
TV basic signal sequential decoder <i>Décodeur séquentiel de signal de base de TV</i>	MP-186	SF.C 603 E			561
Programmable connection matrix <i>Matrice de connexions programmable</i>	MP-117	SF.C 605 E		SF.C 605 KM	565
Universal cells for asynchronous sequential system <i>Cellules universelles pour système séquentiel asynchrone</i>	MP-117	SF.C 607 E			573
Dual universal cells for asynchronous sequential system <i>Doubles cellules universelles pour système séquentiel asynchrone</i>	MP-117	SF.C 608 E			573
Two phases MOS clock driver <i>Driver d'horloge MOS, deux phases</i>	TO-99	SF.C 50026			581

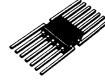
### TTL integrated circuits - high speed series - Gates and Schmidt Triggers

Circuits intégrés TTL - série rapide - Opérateurs et Triggers de Schmidt

	TO-116	SF.C 400 HE		SF.C 400 HEM	
Quadruple two input NAND gates <i>Quadruples opérateurs ET-NON à deux entrées</i>	TO-116			SF.C 400 HKM SF.C 400 HJM	589
	TO-85			SF.C 400 HPM	
	TO-116	SF.C 401 HE		SF.C 401 HEM	
Quadruple two input NAND gates, with open collectors outputs <i>Quadruples opérateurs ET-NON à deux entrées, sorties avec collecteurs ouverts</i>	TO-116			SF.C 401 HKM SF.C 401 HJM	591
	TO-85			SF.C 401 HPM	



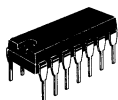
**TO-116**  
(CB-2)



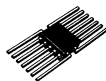
**TO-85**  
(CB-78)

**TTL integrated circuits - high speed series - Gates and Schmidt Triggers (continued)**  
*Circuits intégrés TTL - série rapide - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Hex inverters <i>Sex tuples inverseurs</i>	TO-116	SF.C 404 HE		SF.C 404 HEM	593
	TO-116			SF.C 404 HKM SF.C 404 HJM	
	TO-85			SF.C 404 HPM	
Triple three input NAND gates <i>Triples opérateurs ET-NON à trois entrées</i>	TO-116	SF.C 410 HE		SF.C 410 HEM	595
	TO-116			SF.C 410 HKM SF.C 410 HJM	
	TO-85			SF.C 410 HPM	
Triple three input AND gates <i>Triples opérateurs ET à trois entrées</i>	TO-116	SF.C 411 HE		SF.C 411 HEM	597
	TO-116			SF.C 411 HKM SF.C 411 HJM	
	TO-85			SF.C 411 HPM	
Dual four input NAND gates <i>Doubles opérateurs ET-NON à quatre entrées</i>	TO-116	SF.C 420 HE		SF.C 420 HEM	599
	TO-116			SF.C 420 HKM SF.C 420 HJM	
	TO-85			SF.C 420 HPM	



**TO-116**  
(CB-2)

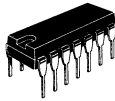


**TO-85**  
(CB-78)

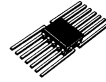
**TTL integrated circuits - high speed series - Gates and Schmidt Triggers (continued)**

*Circuits intégrés TTL - série rapide - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Dual four input AND gates <i>Doubles opérateurs ET à quatre entrées</i>	TO-116	SF.C 421 HE		SF.C 421 HEM	601
	TO-116	SF.C 430 HE		SF.C 430 HEM	
Eight input NAND gates <i>Opérateurs ET-NON à huit entrées</i>	TO-116			SF.C 430 HKM SF.C 430 HJM	603
	TO-85			SF.C 430 HPM	
	TO-116	SF.C 440 HE		SF.C 440 HEM	
Dual four input NAND power gates <i>Doubles opérateurs de puissance ET-NON à quatre entrées</i>	TO-116			SF.C 440 HKM SF.C 440 HJM	605
	TO-85			SF.C 440 HPM	
	TO-116	SF.C 451 HE		SF.C 451 HEM	
Dual two wide two input AND-OR-INVERT gates <i>Doubles opérateurs ET-OU-NON à 2 + 2 entrées</i>	TO-116			SF.C 451 HKM SF.C 451 HJM	607
	TO-85			SF.C 451 HPM	
	TO-116	SF.C 454 HE		SF.C 454 HEM	
2 + 2 + 2 + 3 input AND-OR-INVERT gates <i>Opérateurs ET-OU-NON à 2 + 2 + 2 + 3 entrées</i>	TO-116			SF.C 454 HKM SF.C 454 HJM	609
	TO-85			SF.C 454 HPM	



**TO-116**  
(CB-2)



**TO-85**  
(CB-78)

**TTL integrated circuits - high speed series - Flip-flops and Monostables**

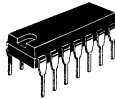
*Circuits intégrés TTL - série rapide - Bascules bistables et Monostables*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
	TO-116	SF.C 474 HE		SF.C 474 HEM	
Dual D type flip-flops <i>Doubles bascules type D</i>	TO-116			SF.C 474 HKM SF.C 474 HJM	625
	TO-85			SF.C 474 HPM	

**TTL integrated circuits - low power series - Gates and Schmidt Triggers**

*Circuits intégrés TTL - série faible consommation - Opérateurs et Triggers de Schmidt*

	TO-116	SF.C 400 LE		SF.C 400 LEM	
Quadruple two input NAND gates <i>Quadruples opérateurs ET-NON à deux entrées</i>	TO-116			SF.C 400 LKM SF.C 400 LJM	641
	TO-85			SF.C 400 LPM	
	TO-116	SF.C 410 LE		SF.C 410 LEM	
Triple three input NAND gates <i>Triples opérateurs ET-NON à trois entrées</i>	TO-116			SF.C 410 LKM SF.C 410 LJM	643
	TO-85			SF.C 410 LPM	

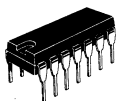


**TO-116**  
(CB-2)

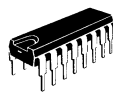
**TTL integrated circuits - schottky series - Gates and Schmidt Triggers**

*Circuits intégrés TTL - série schottky - Opérateurs et Triggers de Schmidt*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
Quadruple two input NAND gates <i>Quadruples opérateurs ET-NON à deux entrées</i>	TO-116	SF.C 400 SE		SF.C 400 SKM SF.C 400 SJM	661
Quadruple two input NAND gates <i>Quadruples opérateurs ET-NON à deux entrées</i>	TO-116	SF.C 403 SE		SF.C 403 SKM SF.C 403 SJM	663
Hex inverters <i>Sextuples inverseurs</i>	TO-116	SF.C 404 SE		SF.C 404 SKM SF.C 404 SJM	665
Hex inverters <i>Sextuples inverseurs</i>	TO-116	SF.C 405 SE		SF.C 405 SKM SF.C 405 SJM	667
Triple three input NAND gates <i>Triples opérateurs ET-NON à trois entrées</i>	TO-116	SF.C 410 SE		SF.C 410 SKM SF.C 410 SJM	669
Triple three input AND gates <i>Triples opérateurs ET à trois entrées</i>	TO-116	SF.C 411 SE		SF.C 411 SKM SF.C 411 SJM	671
Triple three input AND gates <i>Triples opérateurs ET à trois entrées</i>	TO-116	SF.C 415 SE		SF.C 415 SKM SF.C 415 SJM	673
Dual four input NAND gates <i>Doubles opérateurs ET-NON à quatre entrées</i>	TO-116	SF.C 420 SE		SF.C 420 SKM SF.C 420 SJM	675
Dual four input NAND gates <i>Doubles opérateurs ET-NON à quatre entrées</i>	TO-116	SF.C 422 SE		SF.C 422 SKM SF.C 422 SJM	677



**TO-116**  
(CB-2)



**MP-117**  
(CB-79)

### TTL integrated circuits - schottky series - Gates and Schmidt Triggers (continued)

*Circuits intégrés TTL - série schottky - Opérateurs et Triggers de Schmidt (suite)*

	Case Boîtier	0°C, +70°C	-25°C, +85°C	-55°C, +125°C	Page
4, 2, 3, 2 input AND-OR-INVERT gates <i>Opérateurs ET-OU-NON à 4, 2, 3 et 2 entrées</i>	TO-116	SF.C 464 SE		SF.C 464 SKM SF.C 464 SJM	679
4, 2, 3, 2 input AND-OR-INVERT gates, open collector output <i>Opérateur ET-OU-NON à 4, 2, 3 et 2 entrées, sortie à collecteurs ouverts</i>	TO-116	SF.C 465 SE		SF.C 465 SKM SF.C 465 SJM	679
Thirteen input NAND gates <i>Opérateurs ET-NON à treize entrées</i>	MP-117	SF.C 4133 SE		SF.C 4133 SKM SF.C 4133 SJM	683

### TTL integrated circuits - schottky series - Flip-flops and Monostables

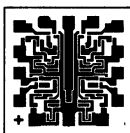
*Circuits intégrés TTL - série schottky - Bascules bistables et Monostables*

Dual D type flip-flops <i>Double bascules type D</i>	TO-116	SF.C 474 SE		SF.C 474 SKM SF.C 474 SJM	693
Dual JK master slave flip-flop <i>Boucle bascule JK maître-esclave</i>	TO-116	SF.C 4112 SE		SF.C 4112 SKM SF.C 4112 SJM	701

### TTL integrated circuits - Schottky series - Decoders and multiplexers

*Circuits intégrés TTL - Série Schottky - Décodeurs et multiplexeurs*

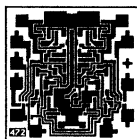
Dual 4 line to 1 line, data selectors/ multiplexers <i>Double sélecteurs de données/ multiplexeurs de 4 voies vers 1</i>	MP-117	SF.C 4153 SE		SF.C 4153 SKM SF.C 4153 SJM	711
Quadruple 2 line to 1 line data selectors/multiplexers <i>Quadruples sélecteurs de données/ multiplexeurs de 2 voies vers 1</i>	MP-117	SF.C 4157 SE		SF.C 4157 SKM SF.C 4157 SJM	715
Quadruple 2 line to 1 line data selectors/multiplexers <i>Quadruples sélecteurs de données/ multiplexeurs de 2 voies vers 1</i>	MP-117	SF.C 4158 SE		SF.C 4158 SKM SF.C 4158 SJM	715



## TTL integrated circuits - Gates (chips)

*Circuits intégrés TTL - Opérateurs (pastilles)*

Type <i>Type</i>	Description <i>Description</i>	Page <i>Page</i>
J.SF.C 400	Quadruple two inputs NAND gate <i>Quadruple opérateur ET-NON à deux entrées</i>	722
J.SF.C 401	Quadruple two inputs NAND gate, with open collectors outputs (5,5 V) <i>Quadruple opérateur ET-NON à deux entrées, sorties avec collecteurs ouverts (5,5 V)</i>	724
J.SF.C 402	Quadruple two inputs positive NOR gate <i>Quadruple opérateur OU-NON à deux entrées</i>	726
J.SF.C 404	Hex inverter <i>Sextuple inverseur</i>	728
J.SF.C 410	Triple three inputs NAND gate <i>Triple opérateur ET-NON à trois entrées</i>	722
J.SF.C 420	Dual four inputs NAND gate <i>Double opérateur ET-NON à quatre entrées</i>	722
J.SF.C 430	Eight inputs NAND gate <i>Opérateur ET-NON à huit entrées</i>	722
J.SF.C 440	Dual four inputs NAND power gate <i>Double opérateur de puissance ET-NON à quatre entrées</i>	724
J.SF.C 451	Dual AND-OR-INVERT gate <i>Double opérateur ET-OU-NON</i>	730
J.SF.C 454	4 x 2 inputs AND-OR-INVERT gate <i>Opérateur ET-OU-NON à 4 x 2 entrées</i>	730



### TTL integrated circuits - Flip-flops (chips)

*Circuits intégrés TTL - Bascules (pastilles)*

Type <i>Type</i>	Description <i>Description</i>	Page <i>Page</i>
J.SF.C 472	JK master-slave flip-flop <i>Bascule JK maître esclave</i>	732
J.SF.C 474	Dual D type flip-flop <i>Double bascule type D</i>	734
J.SF.C 476	Dual JK master-slave flip-flop <i>Double bascule JK maître esclave</i>	732

### TTL integrated circuits - Decoders (chips)

*Circuits intégrés TTL - Décodeurs (pastilles)*

Type <i>Type</i>	Description <i>Description</i>	Page <i>Page</i>
J.SF.C 442	BCD to decimal decoder <i>Décodeur BCD décimal</i>	736

### TTL integrated circuits - Counters (chips)

*Circuits intégrés TTL - Compteurs (pastilles)*

Type <i>Type</i>	Description <i>Description</i>	Page <i>Page</i>
J.SF.C 490	Decade counter <i>Compteur décimal</i>	738
J.SF.C 493	4 bit binary counter <i>Compteur binaire 4 bits</i>	738





# Characterization of logic TTL integrated circuits

*Caractérisation des circuits intégrés  
logiques TTL*

## NOTES

# Principal characteristics

## Caractéristiques principales

The essential electrical characteristics for a digital integrated circuit are :

- the nominal supply voltage
- the power drain
- the speed
- the noise immunity
- the parameters which provide the association rules.

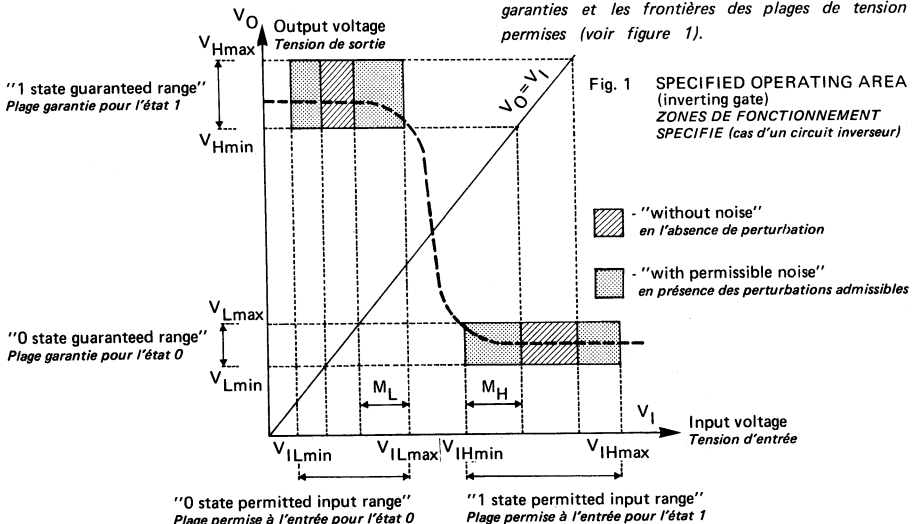
These parameters assure that the logic function will be correctly performed when the circuit is associated to other circuits of the same type or the same series, even in presence of a specified amount of perturbations.

Two voltage ranges are related to each value of the binary digital variable : the guaranteed range and the permitted range. Any voltage within a permitted range applied to the inputs causes the output voltage to remain within the guaranteed range corresponding to the resulting binary value shown by the truth table. Then 4 voltage ranges are to be specified. This is done by 8 values (see figure 1) which practically are reduced to 4 by the statements :

$$V_{Lmin} = V_{ILmin} = 0 \quad (1) \text{ and}$$

$$V_{Hmax} = V_{IHmax} = V_{CCmax} \quad (2)$$

NOISE MARGINS  $M_H$  and  $M_L$  result from the difference between the guaranteed and the permitted range as shown in fig. 1.



Du point de vue électrique, un circuit intégré logique est essentiellement caractérisé par :

- la tension d'alimentation nominale
- la puissance consommée
- la vitesse
- la protection contre les parasites
- les paramètres qui permettent d'établir des règles d'association.

Ces derniers assurent que la fonction logique sera correctement remplie lors de l'association du circuit à d'autres circuits du même type ou de la même famille même en présence d'un certain niveau de perturbations.

A chaque valeur de la variable logique binaire sont associées deux plages de tension : la plage garantie et la plage permise. Toute tension d'une plage permise, appliquée sur une entrée d'un circuit, doit maintenir la tension de sortie dans la plage garantie correspondant à la valeur de la variable binaire de sortie qui résulte de la table de vérité. Il y a donc 4 plages de tension à spécifier et par conséquent 8 valeurs qui en définissent les limites (voir figure 1). En pratique ces valeurs se réduisent à 4 car on admet, sauf spécification contraire que :

$$V_{Lmin} = V_{ILmin} = 0 \quad (1) \text{ et}$$

$$V_{Hmax} = V_{IHmax} = V_{CCmax} \quad (2)$$

Les marges de PROTECTION CONTRE LES PERTURBATIONS  $M_H$  et  $M_L$  sont définies par les écarts entre les frontières des plages de tension garanties et les frontières des plages de tension permises (voir figure 1).

Since the output voltage of one stage is established by the combination of the output (I.V.) characteristic curve of this stage and the input curve of the next value of current corresponding to the voltage range to be guaranteed must be specified, that is  $I_{I(Lmax)}$  and  $I_{I(Hmin)}$  for the inputs,  $I_{O(Lmax)}$  and  $I_{O(Hmin)}$  for the outputs. These parameters have algebraic signification with the sign convention that incoming currents are positive.

In any case of use, the circuits will be interconnected in such a way that the  $I_{O(Lmax)}$  of an output be higher than the sum of the  $(-I_{I(Lmax)})$  of the inputs it drives. Similar rule for  $-I_{O(Hmin)}$  and the sum of the  $I_{I(Hmin)}$ . When all the driven inputs belong to basic gates of the series, their maximum number is the FAN-OUT of the driving circuit.

These values of voltage and current define, in the (I,V) plan, limiting points relatively to which, the position of input and output characteristic curves is guaranteed by tests with simulation of worst case operating conditions.

With the practical simplifications implied by (1) and (2) above, these points are reduced to those illustrated by fig. 2

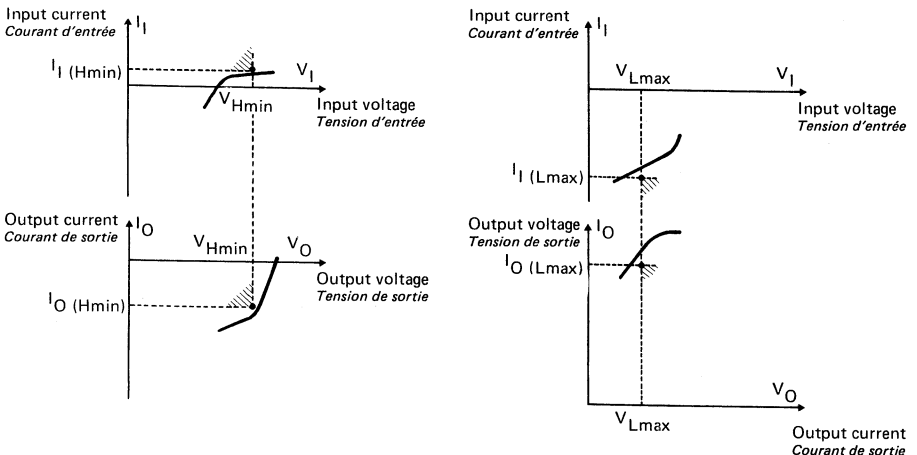
Comme la tension de sortie d'un étage résulte de la combinaison des caractéristiques de sortie de cet étage et d'entrée de l'étage suivant, il est nécessaire de spécifier des valeurs de courant correspondant aux frontières des plages de tension que l'on désire garantir, soit  $I_{I(Lmax)}$  et  $I_{I(Hmin)}$  pour les entrées, et  $I_{O(Lmax)}$  et  $I_{O(Hmin)}$  pour les sorties. Ces grandeurs sont comptées algébriquement, avec la convention : signe positif pour les courants entrants.

Dans chaque cas d'utilisation, les circuits devront être associés de façon telle que le  $I_{O(Lmax)}$  d'une sortie soit supérieure à la somme des  $(-I_{I(Lmax)})$  des entrées qu'elle commande. Règle analogue pour  $-I_{O(Hmin)}$  et la somme des  $I_{I(Hmin)}$ . Lorsque toutes les entrées commandées n'appartiennent qu'à des opérateurs de base de la famille, leur nombre maximal admissible est la SORTANCE du circuit qui les commande.

Ces 8 valeurs limites de tension et de courant définissent des GABARITS pour les courbes d'entrée, de sortie et de transfert, et sont garanties par des tests effectués sur chaque circuit pris individuellement, dans des conditions qui simulent les conditions d'emploi les plus défavorables.

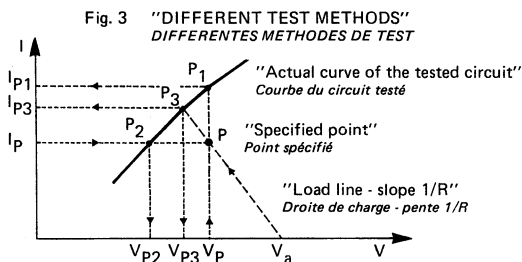
Avec les simplifications pratiques définies par les relations (1) et (2) ci-dessus, les points par rapports auxquels la position des courbes d'entrée et de sortie doit être vérifiée se réduisent à ceux de la figure 2.

Fig. 2 SPECIFIED POINTS IN THE (I, V) PLAN FOR INPUTS AND OUTPUTS  
POINTS SPECIFIES DANS LE PLAN (I, V) POUR LES ENTRÉES ET LES SORTIES



Since the curves have always a positive slope in the areas of normal operating conditions, several methods of test may be used, as shown in fig. 3 where the actual curve and the specified limiting point P are drawn :

Les courbes considérées ayant toujours une pente positive dans les régions normales de fonctionnement plusieurs méthodes sont possibles pour vérifier leur position par rapport aux points spécifiés : elles sont illustrées par la figure 3 :



- a) Apply  $V_P$  and measure  $I_{P1}$  to be compared to  $I_P$
- b) Apply  $I_P$  and measure  $V_{P2}$  to be compared to  $V_P$
- c) Apply  $V_a$  through a resistance  $R$  ( $V_a$  and  $R$  being such that the corresponding load line passes exactly through point  $P$  then :  
 either measure  $I_{P3}$  and compare it to  $I_P$   
 or measure  $V_{P3}$  and compare it to  $V_P$

- a) On applique  $V_P$  et l'on mesure  $I_{P1}$  que l'on compare à  $I_P$
- b) On applique  $I_P$  et l'on mesure  $V_{P2}$  que l'on compare à  $V_P$
- c) On applique  $V_a$  à travers une résistance  $R$ ,  $V_a$  et  $R$  étant tels que la droite de charge passe par  $P$ , puis :  
 soit on mesure  $I_{P3}$  que l'on compare à  $I_P$   
 soit on mesure  $V_{P3}$  que l'on compare à  $V_P$

The choice between these methods depends upon the type of circuit being measured, taking account of the risk of damage and the required accuracy.

Le choix entre ces méthodes est guidé par les risques d'endommagement du circuit mesuré et la précision requise pour la mesure, suivant l'ordre de grandeur de la pente de la courbe au voisinage du point spécifié.

A test defined for one input must be carried out again for all other inputs of the circuit. For each test, the electrical WORST CASE at a given temperature include the supply voltage and the conditions applied to an input terminal other than those directly concerned by the measurement. These input conditions are voltages from within the ranges  $V_{ILmin}$ ,  $V_{ILmax}$  or  $V_{IHmin}$ ,  $V_{IHmax}$ .

Bien entendu un test défini pour une entrée doit être répété pour les autres entrées du circuit par permutation. Pour chaque test, le PIRE CAS électrique, précisé à une température donnée fait intervenir la tension d'alimentation et les conditions appliquées aux entrées sur lesquelles aucune mesure n'est effectuée à l'instant du test. Ces conditions d'entrées sont des tensions prises à l'intérieur de la plage

Since for instance  $V_{IHmin}$  is most often the worst case value in this last range,  $V_{IHmin}$ ,  $V_{Lmax}$ , and  $I_{O(Lmax)}$  are then tested simultaneously as will be see in the following date sheets.

[ $V_{ILmin}$ ,  $V_{ILmax}$ ] ou de la plage [ $V_{IHmin}$ ,  $V_{IHmax}$ ]  
 C'est pourquoi l'on constatera par exemple dans la plupart des notices particulières que  $V_{IHmin}$ ,  $V_{Lmax}$  et  $I_{O(Lmax)}$  sont en fait vérifiés simultanément.

If the specified limiting points remain exactly unchanged at maximum, minimum and normal TEMPERATURES (such as in TTL SF.C 400 series), then the association rules and noise margins are valid even with a temperature step between two interconnected circuits equal to the whole operating temperature range.

La déformation des gabarits suivant la TEMPERATURE définit dans quelles conditions le fonctionnement dans un système reste garanti en présence d'un écart de température entre deux circuits interconnectés. Si les gabarits restent rigoureusement constants (cas des familles TTL SF.C 400) toutes les caractéristiques statiques spécifiées sont valables avec un écart de température pouvant atteindre la totalité de la gamme de fonctionnement.

# Absolute maximum ratings

*Valeurs limites absolues*

---

## ABSOLUTE MAXIMUM RATINGS FOR SERIES SF.C 400, SF.C 400 H, SF.C 400 L AND SF.C 400 S

*VALEURS LIMITES D'UTILISATION POUR LES SERIES  
SF.C 400, SF.C 400 H, SF.C 400 L ET SF.C 400 S*

Supply voltage V <sub>CC</sub> <i>Tension d'alimentation</i>	:	7 V
Input voltage <i>Tension d'alimentation</i>	:	5,5 V
Operating temperature range <i>Température de fonctionnement</i>		
E range <i>Gamme E</i>	:	0°C, 70°C
T range <i>Gamme T</i>	:	-25°C, 85°C
M range <i>Gamme M</i>	:	-55°C, 125°C
Storage temperature range <i>Température de stockage</i>		
- Plastic package <i>Boîtier plastique</i>		
E, ET, EM range <i>Gamme E, ET, EM</i>	:	-55°C, 125°C
- Metal glass and ceramic packages <i>Boîtiers céramique et métal verre</i>		
KM, PM, JM range <i>Gamme KM, PM, JM</i>	:	-55°C, 150°C

# Thermal resistance

## Résistance thermique

### THERMAL RESISTANCE OF TTL CIRCUIT PACKAGES

#### RÉSISTANCE THERMIQUE DES BOITIERS DES CIRCUITS TTL

Package <i>Boîtier</i>	Pins <i>Broches</i>	$R_{th(j-c)}$ (°C/W)		$R_{th(j-a)}$ (°C/W)	
		Junction-case thermal resistance <i>Résistance thermique (jonction-boîtier)</i>		Junction-ambient thermal resistance <i>Résistance thermique (jonction-ambiante)</i>	
		See note 1 <i>Voir note 1</i>		See note 2 <i>Voir note 2</i>	
				Condition 1 $S \geq 100 \text{ cm}^2$	Condition 2 $S = 55 \text{ cm}^2$
Ceramic dual in line <i>Céramique enfichable</i>	14	24	80	95	
	16	22	70	88	
	24	18	45	50	
Plastic dual in line <i>Plastique enfichable</i>	14	45	90	130	
	16	40	80	115	
	24	30	60	85	
Metal ceramic flat <i>Métal céramique plat</i>	14	60	120	155	

Typical chips were used to obtain the above informations.  
*Des pastilles typiques ont été utilisées pour obtenir ces informations.*

**Note 1 :**

The thermal resistance junction to case  $R_{th(j-c)}$  is measured with the device is immersed in a bath.  
*La résistance thermique jonction-boîtier  $R_{th(j-c)}$  est mesurée avec le circuit immergé dans un bain.*

**Note 2 :**

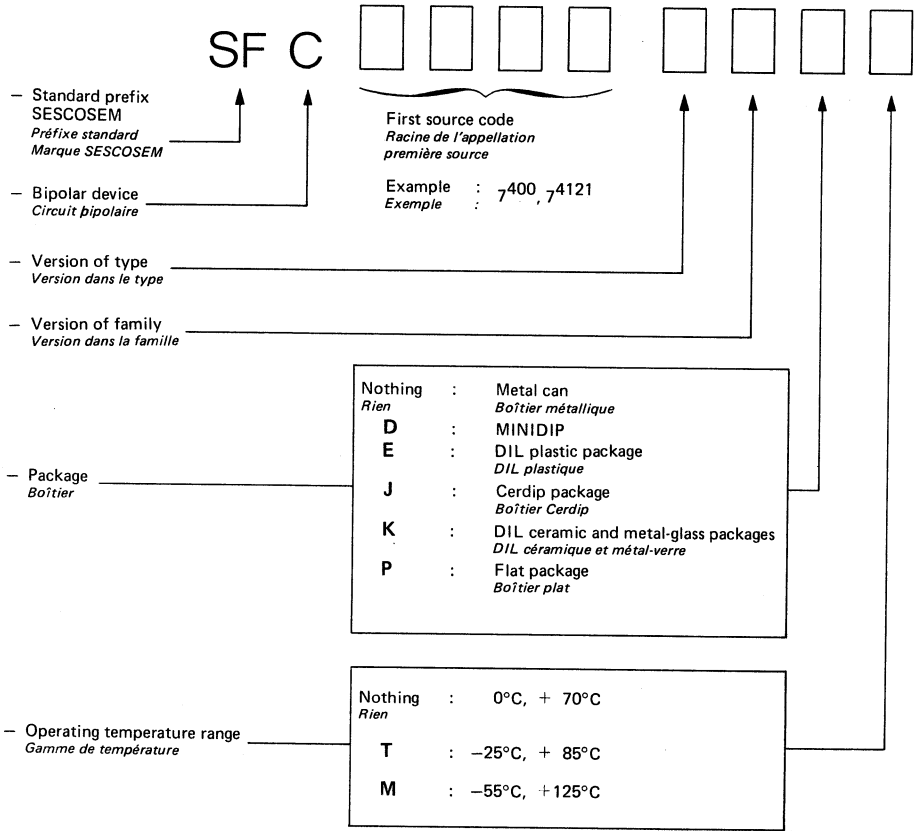
Junction to ambient thermal resistance  $R_{th(j-a)}$  is measured in still air with the device soldered into a printed circuit board of area S.  
*La résistance thermique jonction ambiante  $R_{th(j-a)}$  est mesurée en air calme avec le circuit soudé sur une plaque de circuit imprimé cuivrée.*

Condition 1 : Area of printed circuit board  $\geq 100 \text{ cm}^2$  (area of copper = area of the board)  
*Surface du circuit imprimé (surface de cuivre = surface du circuit imprimé)*

Condition 2 : Area of printed circuit board =  $55 \text{ cm}^2$  (area of copper = 1/10 area of the board)  
*Surface du circuit imprimé (surface de cuivre = 1/10 surface du circuit imprimé)*

# Type individualization code for logic circuits

## Code d'appellation des circuits logiques



These flat-package circuits are shipped in carrier "Barnes", formed and tinned, insulated bottom.  
*Tous ces boîtiers sont livrés en porteur "Barnes", connexions mise en forme et étamées, fond isolé.*

Pin 1  
Broche 1



# Symbols

# Symboles

## Digital integrated circuits

## Circuits intégrés logiques

---

Input capacitance	<b>C<sub>I</sub></b>	<i>Capacité d'entrée</i>
Output capacitance	<b>C<sub>O</sub></b>	<i>Capacité de sortie</i>
Frequency or maximum clock frequency	<b>f</b>	<i>Fréquence ou fréquence maximale d'horloge</i>
Supply current per package	<b>I<sub>CC</sub></b>	<i>Courant d'alimentation par boîtier</i>
Supply current, high level output per package	<b>I<sub>CCH</sub></b>	<i>Courant d'alimentation par boîtier, sortie à l'état haut</i>
Supply current, low level output per package	<b>I<sub>CCL</sub></b>	<i>Courant d'alimentation par boîtier, sortie à l'état bas</i>
Maximum input current	<b>I<sub>IH</sub></b>	<i>Courant maximal d'entrée</i>
Maximum input current at V <sub>OHmin</sub>	<b>I<sub>IHmin</sub></b> <i>I<sub>I</sub> (Hmin)</i>	<i>Courant maximal d'entrée à V<sub>OHmin</sub></i>
Maximum input current at V <sub>OHmax</sub>	<b>I<sub>IHmax</sub></b> <i>I<sub>I</sub> (Hmax)</i>	<i>Courant maximal d'entrée à V<sub>OHmax</sub></i>
Maximum input current at V <sub>OLmax</sub>	<b>I<sub>ILmax</sub></b> <i>I<sub>I</sub> (Lmax)</i>	<i>Courant maximal d'entrée à V<sub>OLmax</sub></i>
Maximum output current	<b>I<sub>O</sub></b>	<i>Courant maximal en sortie</i>
Off+ -state maximum output current	<b>I<sub>off</sub></b>	<i>Courant maximal en sortie à l'état bloqué</i>
Minimum output current at V <sub>OHmin</sub>	<b>I<sub>OHmin</sub></b> <i>I<sub>O</sub> (Hmin)</i>	<i>Courant minimal de sortie à V<sub>OHmin</sub></i>
Maximum output disable current	<b>I<sub>OHZ</sub></b>	<i>Courant de sortie maximal à l'état haute impédance</i>
Minimum output current	<b>I<sub>OL</sub></b>	<i>Courant minimal de sortie</i>
Minimum output current at V <sub>OLmax</sub>	<b>I<sub>OLmax</sub></b> <i>I<sub>O</sub> (Lmax)</i>	<i>Courant minimal de sortie à V<sub>OLmax</sub></i>
On-state maximum output current	<b>I<sub>ON</sub></b>	<i>Courant maximal de sortie à l'état conducteur</i>
Short-circuit output current	<b>I<sub>OS</sub></b>	<i>Courant de sortie en court-circuit</i>
Maximum expander current	<b>I<sub>X</sub></b>	<i>Courant d'expansion maximal</i>

---

## C.I.D

---

Input hold time	<b>t<sub>hold</sub></b>	<i>Temps de maintien</i>
Input set-up time	<b>t<sub>set-up</sub></b>	<i>Temps de préétablissement</i>
Propagation delay time high to low level output	<b>t<sub>PHL</sub></b>	<i>Temps de propagation à la décroissance du signal de sortie</i>
Propagation delay time low to high level output	<b>t<sub>PLH</sub></b>	<i>Temps de propagation à la croissance du signal de sortie</i>
Transition time high to low level	<b>t<sub>THL</sub></b>	<i>Temps de transition à la décroissance</i>
Transition time low to high level	<b>t<sub>TLH</sub></b>	<i>Temps de transition à la croissance</i>
Pulse width	<b>t<sub>w</sub></b>	<i>Largeur d'impulsion</i>
Write pulse width	<b>t<sub>wP</sub></b>	<i>Durée de l'impulsion d'écriture</i>
Write recovery time	<b>t<sub>wR</sub></b>	<i>Temps de récupération après écriture</i>
Base-emitter voltage	<b>V<sub>BE</sub></b>	<i>Tension maximale base-émetteur</i>
Maximum input clamp voltage	<b>V<sub>I</sub></b>	<i>Tension maximale d'entrée d'écrêtage</i>
Minimum high level input voltage	<b>V<sub>IHmin</sub></b>	<i>Tension minimale permise à l'état haut</i>
Maximum reverse input voltage	<b>V<sub>IL</sub></b>	<i>Tension maximale d'entrée en inverse</i>
Maximum low level input voltage	<b>V<sub>ILmax</sub></b>	<i>Tension maximale d'entrée permise à l'état bas</i>
Maximum low level voltage	<b>V<sub>Lmax</sub></b>	<i>Tension maximale garantie à l'état bas</i>
Output voltage	<b>V<sub>O</sub></b>	<i>Tension de sortie</i>
Minimum high level output voltage	<b>V<sub>OHmin</sub></b>	<i>Tension minimale garantie en sortie à l'état haut</i>
Maximum low level output voltage	<b>V<sub>OLmax</sub></b>	<i>Tension maximale garantie en sortie à l'état bas</i>
On-state maximum output voltage	<b>V<sub>on</sub></b>	<i>Tension maximale en sortie à l'état conducteur</i>
Negative-going threshold voltage	<b>V<sub>T-</sub></b>	<i>Tension de seuil sur le front négatif</i>
Positive-going threshold voltage	<b>V<sub>T+</sub></b>	<i>Tension de seuil sur le front positif</i>

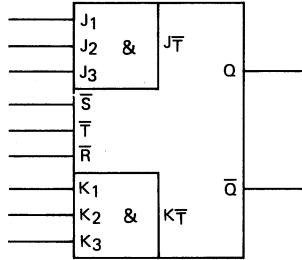
# Symbolization according { IEC 117-15 NFC 03-108

*Symbolisation suivant* { CEI 117-15  
NFC 03-108

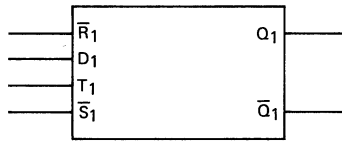
	Formerly symbolization <i>Ancienne symbolisation</i>	Newly symbolization <i>Nouvelle symbolisation</i>
<b>AND GATE</b> <i>OPERATEUR ET</i>		
<b>NAND GATE</b> <i>OPERATEUR ET-NON</i>		
<b>OR GATE</b> <i>OPERATEUR OU</i>		
<b>NOR GATE</b> <i>OPERATEUR OU-NON</i>		
<b>AMPLIFIER</b> <b>POWER GATE</b> <i>AMPLIFICATEUR</i> <i>OPERATEUR DE PUISSANCE</i>		
<b>INVERTER</b> <i>INVERSEUR</i>		
<b>AND-OR-INVERT GATE</b> <i>OPERATEUR ET-OU-NON</i>		
<b>EXPANDABLE</b> <b>AND-OR-INVERT GATE</b> <i>OPERATEUR ET-OU-NON</i> <i>EXPANSIBLE</i>		

**EXAMPLES**  
**EXEMPLES**

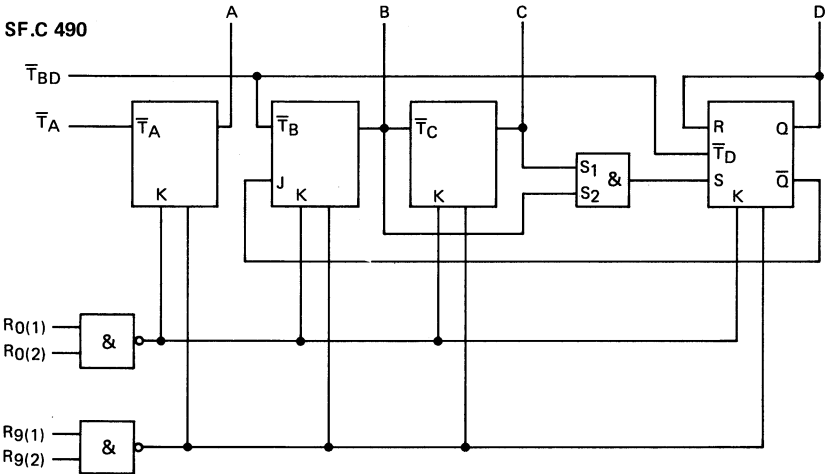
**SF.C 472**



**1/2 SF.C 474**



**SF.C 490**





# Guidelines for use of logic TTL integrated circuits

*Règles d'emploi des circuits intégrés  
logiques TTL*

## NOTES



The following represent rule-of-thumb answers to questions regarding to use of TTL circuits.

## GENERAL

### Power supply

Maintain ripple  $\leq 5\%$

Maintain regulation  $\leq 5\%$

R-F bypass supply primary

### Decoupling

Decouple every 5 to 10 packages with R-F capacitors of 0.01 to 0.1  $\mu\text{F}$ .

### Grounding

A ground plane is desirable, especially when the p-c board contains a large number of packages.

If no ground plane is used, incorporate ground bus around p-c board periphery where possible.

Make ground bus as wide as possible. Always return both ends of long ground bus to common point (system ground).

## GATES

### Data input rise and fall times

Should be no greater than 1  $\mu\text{s}$  for  $Z_0 \geq 100 \Omega$ .

Unused inputs of AND and NAND gates and unused preset and clear inputs of flip-flops.

Tie directly to  $V_{CC}$  where  $V_{CC}$  is guaranteed to always be  $\leq 5,5 \text{ V}$ .

or

Tie to  $V_{CC}$  through resistor  $\geq 1 \text{ k}\Omega$ . Several unused inputs can be tied to one resistor.

or

Tie to used input of same gate if maximum fan-out of driving device will not be exceeded.

or

Tie to unused gate output where unused gate input is grounded.

Unused inputs AND-OR-INVERT gates

Tie to used input of same gate if maximum fan-out of driving device will not be exceeded.

*Les remarques qui suivent sont des règles empiriques répondant aux problèmes posés par l'utilisation des circuits TTL :*

## CONSIDERATIONS GENERALES

### Alimentation

*Taux d'ondulation  $\leq 5\%$*

*Taux de régulation  $\leq 5\%$*

*Découplage R-F de l'alimentation primaire*

### Découplage

*Découpler chaque groupe de 5 à 10 boîtiers avec des capacités R-F de 0,01 à 0,1  $\mu\text{F}$ .*

### Masse

*Utiliser si possible un plan de masse spécialement si le circuit imprimé a un grand nombre de boîtiers.*

*Si ce plan de masse n'est pas utilisé, incorporer une ligne bus de masse aussi large que possible autour du circuit imprimé.*

*Toujours relier les deux extrémités d'une longue ligne bus de masse à un point commun (la masse du système).*

## OPERATEURS SIMPLES

### Temps de montée et de descente des signaux d'entrée

*Ils ne doivent pas être plus grands que 1  $\mu\text{s}$  pour une impédance  $Z_0 \geq 100 \Omega$ .*

*Entrées inutilisées des opérateurs ET et ET-NON et entrées inutilisées de remise à zéro et de remise à un des bascules.*

*Les relier directement à  $V_{CC}$  si  $V_{CC}$  est toujours garanti être inférieur à 5,5 V.*

ou

*Les relier à  $V_{CC}$  par une résistance supérieure à 1  $\text{k}\Omega$ . Plusieurs entrées inutilisées peuvent être reliées à une résistance.*

ou

*Les relier à des entrées utilisées du même opérateur si le facteur de charge en sortie du dispositif émetteur le permet.*

ou

*Les relier à la sortie d'un opérateur ET-NON inutilisé dont les entrées sont à la masse.*

*Entrées inutilisées d'opérateurs ET-OU-NON*

*Les relier à des entrées utilisées du même opérateur si le facteur de charge en sortie du dispositif émetteur le permet.*

or

Tie to ground

Unused gates

Tie inputs of unused gates to ground for lowest power gain.

Increasing gate/buffer fan-out

Parallel gates/buffers of same package.

Expanders

Place expanders as close as possible to the gate being expanded and avoid capacitive loading of the expander nodes of switching speed is to be maintained.

## FLIP-FLOPS

Preset and clear pulses

If clock pulse is present, maintain preset or clear pulse until clock pulse goes low.

Clock pulse

Rise and fall times should be less than 150 ns to improve noise immunity.

Input data

In general, input data of master-slave JK flip-flops should not be changed while the clock pulse is high. Consult data sheet for possible exceptions.

## LINE DRIVING AND RECEIVING

Single-wire interconnections

May be used up to approximately 10" without particular precaution. A ground plane is always desirable.

If longer than 10", ground plane is mandatory with wire routed as close to it as possible.

Use twisted pair or coaxial lengths exceeding 20".

Coaxial and twisted pair cables

Design around approximately 100  $\Omega$  characteristic impedance. Higher impedances increase crosstalk while lower impedances are difficult to drive.

- a. coaxial cable of 93  $\Omega$  impedance (such as Microdot 293 - 3913) is recommended.

ou

Les relier à la masse

Opérateurs non utilisés

Relier les entrées des opérateurs non utilisés à la masse pour réduire la dissipation.

Augmentation du facteur de charge des opérateurs

Mettre en parallèle des opérateurs d'un même boîtier.

Expanseurs

Il est impératif de placer ces expanseurs aussi près que possible des opérateurs expansés et de réduire la capacité de charge de l'expanseur si on veut maintenir les vitesses de commutation.

## BASCULES

Impulsions de remise à zéro et de remise à un

Si l'impulsion d'horloge est présente, maintenir l'impulsion de remise à un ou de remise à zéro jusqu'à ce que l'impulsion d'horloge soit revenue basse.

Impulsion d'horloge

Les temps de montée et de descente doivent être inférieurs à 150 ns pour améliorer l'immunité aux bruits.

Données des entrées

D'une manière générale, les données des entrées des bascules JK maître-esclave ne doivent pas être changées tant que l'impulsion d'horloge est haute. Voir les spécifications pour des exceptions possibles.

## COMMANDE ET RECEPTION PAR LIGNES

Liaison simple monofilaire

Elle peut être utilisée sans précautions particulières tant que sa longueur est inférieure à 25 cm. Un plan masse est toujours souhaitable.

Si elle dépasse 25 cm, un plan de masse est nécessaire avec la ligne aussi près que possible.

Si la liaison dépasse 50 cm, une ligne bifilaire ou un coaxial deviennent nécessaires.

Liaisons par bifilaire ou coaxial

Les réaliser de telle sorte que l'impédance caractéristique soit environ de 100  $\Omega$ . Des impédances plus grandes augmentent la diaphonie, alors que des impédances plus faibles sont difficiles à alimenter.

- a. le câble coaxial de 93  $\Omega$  d'impédance est recommandé (tel que Microdot 293 - 3913)



- b. for twisted pair, Nos 26 or 28 wire with thin insulation twisted about 30 turns/foot work well.

#### Transmission-line ground

Ensure that transmission-line ground returns are carried through at both transmitting and receiving ends.

#### Resistive pull-up

Use 500 to 1000  $\Omega$  resistive pull-up at receiving end of long cables for added noise margin and more rapid rise times.

#### Line termination

Reverse terminate with 27 to 47  $\Omega$  at driving end in series with the line to prevent negative overshoot.

#### Gates as line drivers

Drive into only one transmission-line terminated with one gate input.

Adverse effects from multiple loads include :

- a. erroneous signals due to line reflections,
- b. long delay times,
- c. excessive driver loading

#### Gates as line receivers

Use only one gate input to terminate line. Follow unused input rules for receiver gates.

#### Flip-flops as line drivers

Generally unsatisfactory due to the possibility of collector commutation from reflected signals.

#### Decoupling

Always decouple driving/receiving devices in addition to normal decoupling. Use 0.1  $\mu\text{F}$  R-F capacitors located at  $V_{CC}$  and ground pins.

- b. on obtient de bons résultats avec des fils torsadés Nos 26 ou 28 de faible isolement et avec 1 tour par cm.

#### Masse de la ligne de transmission

S'assurer que les retours de masse de la ligne de transmission sont reliés aux deux extrémités.

#### Rappel par résistance

Utiliser une résistance de 500 à 1000  $\Omega$  de rappel à  $V_{CC}$  à l'extrémité réceptrice de longues liaisons pour augmenter la marge d'immunité aux bruits et diminuer les temps de montée.

#### Terminaison de ligne

Mettre une résistance de 27 à 47  $\Omega$  en série à l'extrémité émettrice de la ligne pour prévenir des dépassements négatifs.

#### Opérateurs en tant qu'émetteurs de ligne

Piloter seulement une ligne de transmission terminée par une entrée d'opérateur.

Les effets néfastes dus à des charges multiples sont :

- a. signaux erronés dus à des réflexions de ligne
- b. longs temps de délais
- c. charge excessive de l'émetteur

#### Opérateurs en tant que récepteurs de ligne

Utiliser seulement une entrée d'opérateur pour terminer la ligne.

Utiliser les règles des entrées inutilisées pour cet opérateur récepteur.

#### Bascules en tant qu'émetteurs de ligne

Généralement non satisfaisants en raison de la possibilité de rebasculement due à des signaux réfléchis.

#### Découplage

Découpler toujours les dispositifs émetteur/récepteur en plus du découplage normal. Utiliser des capacités R-F de 0,1  $\mu\text{F}$  entre les broches  $V_{CC}$  et masse.

## NOTES

# Sescosem selection programs

## *Programmes de sélection Sescosem*

---

### SCOPE

This document describes the methods used by SESCOSEM for selecting semiconductor components intended for high reliability application in the aeronautic, military and industrial fields.

The programs proposed by SESCOSEM define 3 selection classes of decreasing severity A, B and C, allowing the appropriate requirements to be satisfied.

### GENERAL PRINCIPLES

The products to which these programs are applied are subjected to test and inspection sequences split into several phases.

#### — Manufacturing phase

This is essentially a 100 percent visual inspection before encapsulation and, according to the case, after encapsulation normally followed by a high temperature storage aging.

#### — Initial acceptance by sampling

Consisting of the groups A and B electrical tests intended to check that the lot conforms to the detail specification.

#### — 100 percent pre-selection

Made up of a set of thermomechanical tests.

### OBJET

*Le présent document donne une description des méthodes utilisées par la SESCOSEM pour sélectionner les composants semiconducteurs destinés aux applications à haute fiabilité, dans les domaines aéronautiques, militaires et industriels.*

*Les programmes proposés par la SESCOSEM définissent 3 classes de sélection A, B, et C de sévérité décroissante, permettant de satisfaire les exigences appropriées.*

### PRINCIPES GENERAUX

*Les produits faisant l'objet de ces programmes subissent des séquences de contrôles et d'épreuves réparties en plusieurs phases :*

#### *— Une phase en fabrication*

*Il s'agit essentiellement d'un contrôle visuel unitaire avant encapsulation, et suivant le cas, après encapsulation, suivi normalement d'un vieillissement en stockage à haute température.*

#### *— Une recette initiale par échantillonnage*

*comprenant les essais électriques des groupes A et B, destinés à vérifier que le lot est conforme à la spécification particulière.*

#### *— Une pré-sélection*

*constituée par une file d'épreuves thermomécaniques.*

**For further informations see "Sescosem selection programs" or ask our sales engineers.**

*Pour de plus amples informations consulter la plaquette "Programmes de sélection Sescosem" ou interroger nos ingénieurs commerciaux.*

---

– 100 percent selection

Made up of a set of aging tests (in reverse bias or high temperature storage and/or in operating) during the course of which the fundamental parameters are subjected to special monitoring.

– Final acceptance

By sampling consisting of the groups A and B electrical tests as well as the tests for making durability and solderability.

These final tests sanction the acceptance of the lot presented.

– Finally, but as an option, a complementary acceptance consisting of the group C tests (environment and endurance).

These tests require that at the start a number of pieces in addition to those for delivery (in general 4 x 32 additional pieces) are set aside. The addition to the price consists not only of that of the tests but also the cost the selected pieces necessary for these tests. As a result of the high cost, this additional acceptance testing is not justified in the general case.

– *Une sélection unitaire*

*constituée par une file d'épreuves de vieillissement (en blocage ou stockage à haute température et/ou en fonctionnement) au cours de laquelle les paramètres fondamentaux subissent une surveillance spéciale.*

– *Une recette finale*

*par échantillonnage comprenant les essais électriques des groupes A et B, ainsi que les essais de tenue de marquage et de soudabilité.*

*Cette recette sanctionne l'acceptation du lot présenté.*

*– Enfin, mais en option, une recette complémentaire comprenant les essais du groupe C (environnement et endurance) : Ceux-ci exigent de prévoir dès le départ, un nombre de pièces supplémentaires à la livraison proprement dite (en général 4 x 32 pièces en supplément). Le supplément de prix comprend non seulement les essais mais aussi les pièces sélectionnées nécessaires à ces essais. En raison de son coût élevé, cette recette complémentaire ne se justifie pas dans le cas général.*



**LOGIC TTL INTEGRATED CIRCUITS IN CYLINDRICAL HERMETIC CASES  
(TO-99, TO-100 . . .) AND FLAT PACK (TO-85 . . .)  
CIRCUITS INTEGRES LOGIQUES TTL EN BOITIER HERMETIQUE CYLINDRIQUE  
(TO-99, TO-100 . . .) ET PLAT (TO-85 . . .).**

Tests or inspections <i>Epreuves ou contrôles</i>	Class A <i>Classe A</i>	Class B <i>Classe B</i>	Class C <i>Classe C</i>
<b>Manufacture</b> <i>Fabrication</i> <ul style="list-style-type: none"> <li>- Pre-encapsulation visual inspection <i>Contrôle visuel avant encapsulation</i></li> <li>- High temperature storage aging <i>Vieillessement en stockage à haute température</i></li> </ul>	100 %	100 %	100 %
<b>Initial acceptance</b> <i>Recette initiale</i> <ul style="list-style-type: none"> <li>- Groups A and B electrical tests + solderability <i>Contrôles électriques groupes A et B + soudabilité</i></li> </ul>	Sampling <i>Prélevé</i>	Sampling <i>Prélevé</i>	Sampling <i>Prélevé</i>
<b>Pre-selection</b> <i>Pré-sélection</i> <ul style="list-style-type: none"> <li>- Rapid change of temperature (2 bath method)      0°C, -100°C - 5 cycles <i>Variations rapides de température (méthode 2 bains)</i></li> <li>- Rapid change of temperature (2 chamber method)    -55°C, +200°C - 5 cycles <i>Variations rapides de température (méthode 2 chambres)</i></li> <li>- Acceleration, steady state 20 000 g or according to the detail specification : free fall <i>Accélération constante 20.000 g ou selon spécification particulière, chute libre</i></li> <li>- Shock 3 000 g duration 0,2 ms <i>Chocs 3.000 g 0,2 ms</i></li> <li>- Hermeticity (small leaks) + sealing (large leaks) <i>Herméticité (petites fuites) + étanchéité (grosses fuites)</i></li> </ul>	100 %	100 %	100 %
<b>Selection</b> <i>Sélection</i> <ul style="list-style-type: none"> <li>- Initial measurements according to the detail specification <i>Mesures initiales, selon spécification particulière</i> <ul style="list-style-type: none"> <li>- by variables <i>par variable</i></li> <li>- by attributes <i>par attribut</i></li> </ul> </li> <li>- High temperature continuous operation aging :    - 168 h <i>Vieillessement en fonctionnement, à haute température</i>    - 96 h</li> <li>- Final measurements according to the detail specification <i>Mesures finales, selon spécification particulière</i> <ul style="list-style-type: none"> <li>- by variables <i>par variable</i></li> <li>- by attributes <i>par attribut</i></li> </ul> </li> </ul>	100 %	100 %	100 %
<b>Final acceptance</b> <i>Recette finale</i> <ul style="list-style-type: none"> <li>- Groups A and B electrical tests + marking + solderability <i>Contrôles électriques groupes A et B + marquage + soudabilité</i></li> </ul>	Sampling <i>Prélevé</i>	Sampling <i>Prélevé</i>	Sampling <i>Prélevé</i>
<b>Optional acceptance</b> <i>Recette en option</i> <ul style="list-style-type: none"> <li>- Optional complementary acceptance : group C tests (4 sub-groups of 32 pieces) <i>Recette complémentaire, en option . Essais du groupe C (4 sous-groupes de 32 pièces)</i></li> </ul>	Fixed sample <i>Echant. fixes</i>	Fixed sample <i>Echant. fixes</i>	

---

## CONTRACTUAL DOCUMENTS

The applicable contractual documents are the SESCOSEM detail specifications which are particular to each type, confirmed at the time of the order.

## REFERENCE DOCUMENTS

Unless otherwise indicated in the SESCOSEM detail specifications, the test and inspection methods are taken from the following documents :

— NF X 06-022

Règles et tables d'échantillonnage pour les contrôles par attribut.

— NF C 93-001 and NF C 20-600

Composants électroniques - Méthodes d'essais  
Essais généraux climatiques et mécaniques

— NF C 95-820

Microstructures ; généralités et caractéristiques dimensionnelles

— NF C 95-821

Microstructures logiques :

1e partie : terminologie

2e partie : conditions générales

— Possibly

- IEC Publication 68.2

Basic environmental testing procedures for electronic components and electronic equipment.

- MIL STD 883

Test methods and procedure for microelectronics.

## DOCUMENTS CONTRACTUELS

*Les documents contractuels applicables sont les spécifications particulières SESCOSEM propres à chaque modèle, confirmées lors de la commande.*

## DOCUMENTS DE REFERENCE

*Sauf indication contraire précisée dans les spécifications particulières SESCOSEM, les méthodes de mesures et d'essais sont issues des documents suivants :*

— NF X 06-022

*Règles et tables d'échantillonnage pour les contrôles par attribut.*

— NF C 93-001 et NF C 20-600

*Essais généraux climatiques et mécaniques*

— NF C 95-820

*Microstructure ; généralités et caractéristiques dimensionnelles*

— NF C 95-821

*Microstructures logiques :*

*1e partie : terminologie*

*2e partie : conditions générales*

— *Eventuellement*

- *Publication CEI 68.2*

*Essais fondamentaux climatiques et de robustesse mécanique.*

- *MIL STD 883*

*Test methods and procedure for microelectronics.*

---

## PACKING

The parts are delivered in the appropriate multi-carrier packages or individually packed.

The packages or packing carry all of the following markings :

- the ESM brand
- the indication of the class of selection : class (e) A, class (e) B, class (e) C
- the type identification number
- the lot identification number

In addition, but only for the parts delivered according to class A selection, the identification number of each piece within the lot.

## CONDITIONS OF SALE

- Writing the order

In addition to the normal type designation, the type of selection must be expressly indicated using the following letters :

- class A selection
- class B selection
- class C selection

## EMBALLAGE

*Les pièces sont livrées dans des supports à logements appropriés ou emballés individuellement.*

*Les supports ou emballages portent la totalité des indications suivantes :*

- *le sigle ESM*
- *l'indication de la classe de sélection : classe A, classe B, classe C*
- *le numéro d'identification du modèle*
- *le numéro d'identification du lot*

*De plus, mais seulement pour les pièces livrées en classe de sélection A, le numéro d'identification de chaque pièce du lot.*

## CONDITIONS DE VENTE

- Rédaction de la commande

*En plus de la désignation classique des modèles, il doit être expressément indiqué en toutes lettres suivant le cas :*

- *classe de sélection A*
- *classe de sélection B*
- *classe de sélection C*





TTL standard  
*Standard TTL*

## NOTES

Gates, schmitt triggers,  
three states

*Opérateurs, triggers de schmitt,  
trois états*

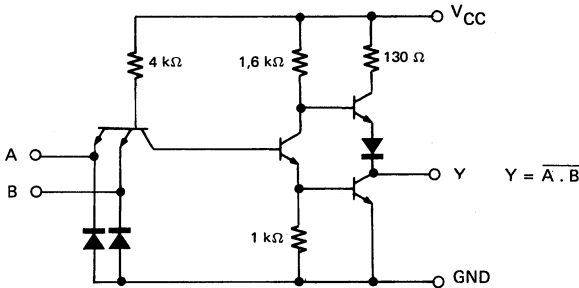
## NOTES

## QUADRUPLE TWO INPUT NAND GATES QUADRUPLES OPERATEURS ET-NON A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 400 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 400 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 400 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		
SF.C 400 KM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		
SF.C 400 PM	TO-85	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

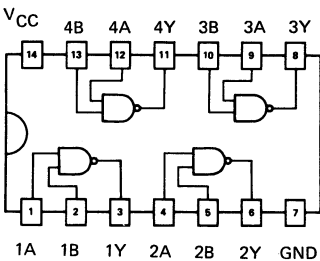
### SCHEMATIC SCHEMA ELECTRIQUE



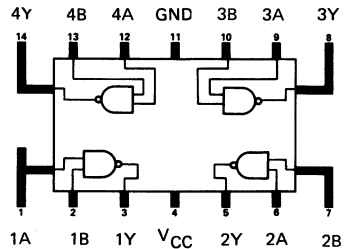
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2\text{ V}$ $I_O = 16\text{ mA}$	$V_O \leq 0,4\text{ V}$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8\text{ V}$ $I_O = -0,8\text{ mA}$	$V_O \geq 2,4\text{ V}$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 1,6\text{ mA}$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 40\text{ }\mu\text{A}$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$	$I_I \leq 1\text{ mA}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18\text{ mA} \leq  I_O  \leq 55\text{ mA}$	5
				$20\text{ mA} \leq  I_O  \leq 55\text{ mA}$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 12 mA	$V_{CCmax}$ $V_I = 5\text{ V}$	$I_{CC} \leq 22\text{ mA}$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0\text{ V}$	$I_{CC} \leq 8\text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12\text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5\text{ V}$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15\text{ pF}$ $R_L = 400\text{ }\Omega$		11 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			7 ns	15 ns	

 \* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 139  
 Voir figures page 139

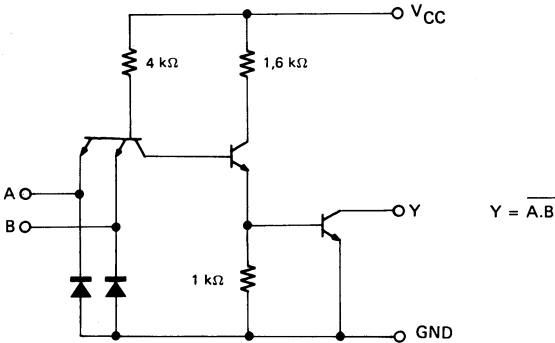
## QUADRUPLE TWO INPUT NAND GATES, WITH OPEN COLLECTORS OUTPUTS (5,5 V) QUADRUPLES OPERATEURS ET-NON A DEUX ENTREES, SORTIES AVEC COLLECTEURS OUVERTS (5,5 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage* Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 401 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	16 mA	All inputs Toutes entrées	1
SF.C 401 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V	16 mA		
SF.C 401 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		
SF.C 401 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		
SF.C 401 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		

\* Maximum voltage which should be applied to any output in the off state  
 Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

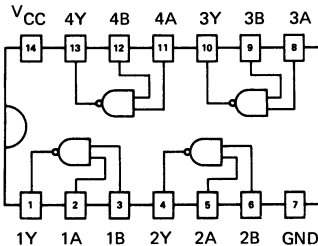
### SCHEMATIC SCHEMA ELECTRIQUE



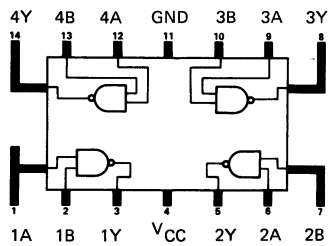
### PIN CONFIGURATIONS BROCHAGES

Top views  
 Vues de dessus

Package TO-116  
 Boîtier



Package TO-85  
 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2V	$V_{CCmin}$ $V_I = 2V$ $I_O = 16mA$	$V_O \leq 0,4V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8V$ $V_O = 5,5V$	$I_O \leq 250 \mu A$	8
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O (5,5V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4V$	$ I_I  \leq 1,6mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5V$	$I_I \leq 1mA$	4
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 12 mA	$V_{CCmax}$ $V_I = 5V$	$I_{CC} \leq 22mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$  $V_{CC} = 5V$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15pF$ $R_L = 400\Omega$		13 ns	23 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

 \* All typical values are at  $V_{CC} = 5V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5V$  à  $t_{amb} = 25^\circ C$ 

 ▲ See figures page 139  
 Voir figures page 139

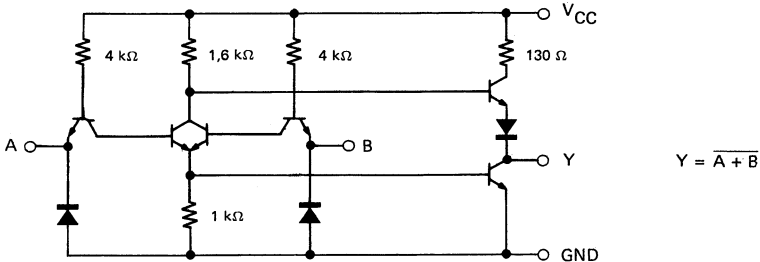


## QUADRUPLE TWO INPUT POSITIVE NOR GATES QUADRUPLES OPERATEURS OU-NON A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 402 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 402 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 402 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 402 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 402 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

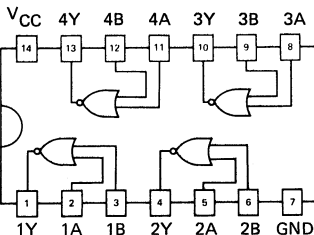
### SCHEMATIC SCHEMA ELECTRIQUE



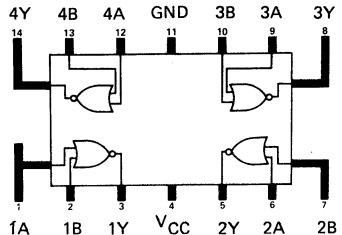
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	9
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	10
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	11
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	12
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	13
				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 14 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 27 mA$	14
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 8 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 16 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	15

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		12 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{O(Lmax)}$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $V_O = 5,5 V$	$I_O \leq 250 \mu A$	8
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O(5,5 V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 12 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 22 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$        $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		13 ns	23 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

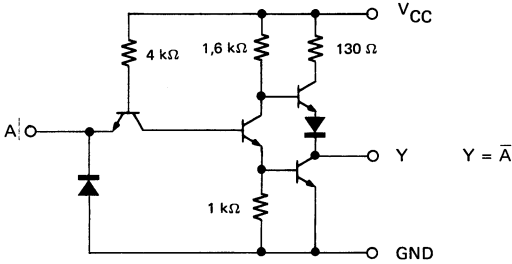
\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 404 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 404 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 404 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 404 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 404 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

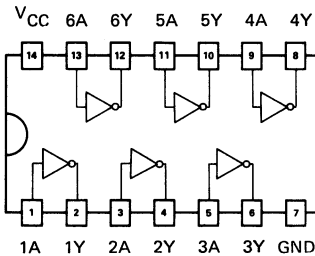
### SCHEMATIC SCHEMA ELECTRIQUE



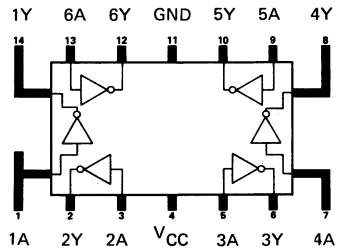
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier



Package TO-85  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	16
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale garantie à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	17
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	18
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	20
SF.C 404 E-ET SF.C 404 EM KM - PM			$20 mA \leq  I_O  \leq 55 mA$		
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 18 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 33 mA$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 6 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 12 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		12 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139

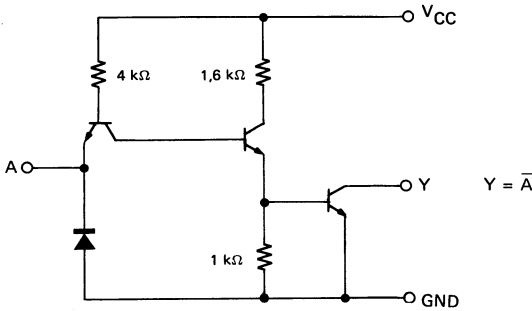
## HEX OPEN COLLECTOR INVERTERS (5,5 V) SEXTUPLES INVERSEURS A COLLECTEURS OUVERTS (5,5 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output* voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 405 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	16 mA	All inputs Toutes entrées	1
SF.C 405 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V	16 mA		
SF.C 405 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		
SF.C 405 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		
SF.C 405 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		

### SCHEMATIC SCHEMA ELECTRIQUE

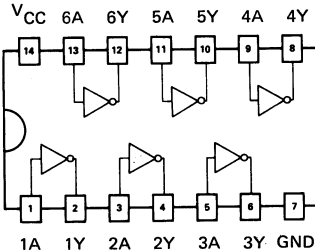
\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué



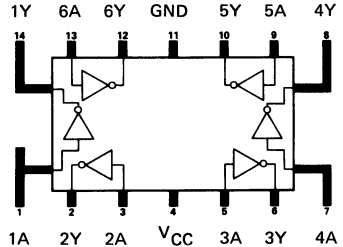
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	16
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $V_O = 5,5 V$	$I_O \leq 250 \mu A$	23
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O (5,5 V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	18
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	19
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 18 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 33 mA$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 6 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 12 mA$	21
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		13 ns	23 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139



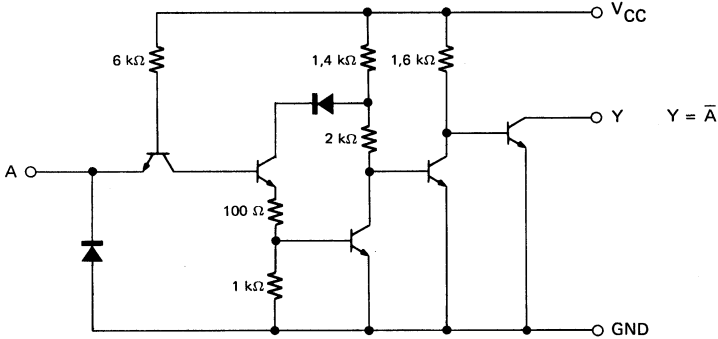
## HEX POWER INVERTERS, WITH OPEN COLLECTORS OUTPUTS (30 V) SEXTUPLES INVERSEURS DE PUISSANCE, SORTIES AVEC COLLECTEURS OUVERTS (30 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage* Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 406 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	30 V	40 mA	All inputs Toutes entrées	1
SF.C 406 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	30 V	30 mA		
SF.C 406 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		
SF.C 406 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		
SF.C 406 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		

\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

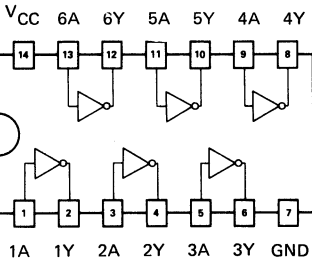
### SCHEMATIC SCHEMA ELECTRIQUE



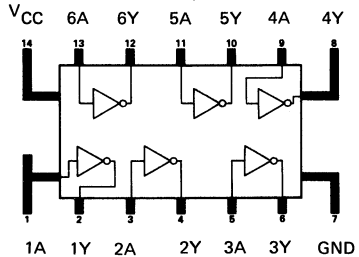
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier



Package TO-85  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	16
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA	$V_{CCmin}$ $V_I = 2 V$ $I_O = I_{OL}$	$V_O \leq 0,7 V$	16
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OL}$	0,7 V			
Minimum output current at 0,7 V <i>Courant minimal de sortie à 0,7 V</i>	SF.C 406 ET-EM KM-PM $I_{OL}$ .C 406 E	30 mA 40 mA	$V_{CCmin}$ $V_I = 0,8 V$ $V_O = 30 V$	$I_O \leq 250 \mu A$	23
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum output current at 30 V <i>Courant maximal de sortie à 30 V</i>	$I_O (30 V)$	250 $\mu A$	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	18
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 40 \mu A$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA			
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 32 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 48 mA$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 30 mA			
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$   $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 110 \Omega$		10 ns	15 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			15 ns	23 ns	

\* All typical values are at  $V_{CC}=5 V$ ,  $t_{amb}=25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 V$  à  $t_{amb}=25^\circ C$

▲ See figures page 139  
 Voir figures page 139

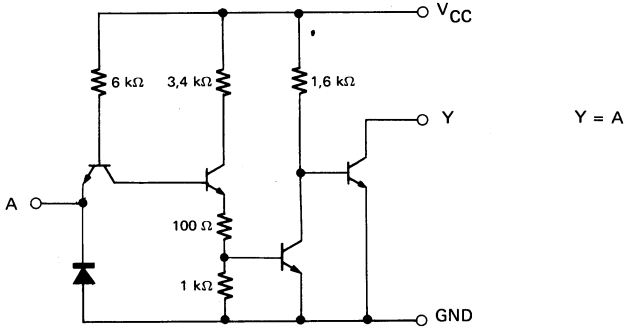
## HEX POWER GATES, WITH OPEN COLLECTORS OUTPUTS (30 V) SEXTUPLES OPERATEURS DE PUISSANCE, SORTIES AVEC COLLECTEURS OUVERTS (30 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output* voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 407 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	30 V	40 mA	All inputs Toutes entrées	1
SF.C 407 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	30 V	30 mA		
SF.C 407 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		
SF.C 407 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		
SF.C 407 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	30 V	30 mA		

### SCHEMATIC SCHEMA ELECTRIQUE

\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

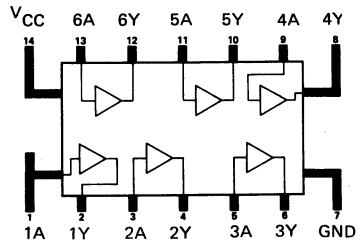
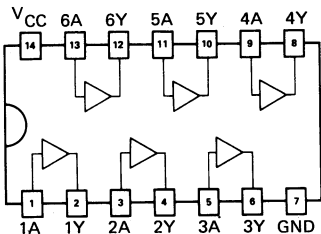


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.▲
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	V <sub>ILmax</sub>	0,8 V	V <sub>CCmin</sub> V <sub>I</sub> = 0,8 V I <sub>O</sub> = 16 mA	V <sub>O</sub> ≤ 0,4 V	24
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	V <sub>OLmax</sub>	0,4 V			
Minimum output current at V <sub>OLmax</sub> <i>Courant minimal de sortie à V<sub>OLmax</sub></i>	I <sub>OLmax</sub> I <sub>O (Lmax)</sub>	16 mA			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	V <sub>OLmax</sub>	0,7 V	V <sub>CCmin</sub> V <sub>I</sub> = 0,8 V I <sub>O</sub> = I <sub>OL</sub>	V <sub>O</sub> ≤ 0,7 V	24
Minimum output current at 0,7 V <i>Courant minimal de sortie à 0,7 V</i>	I <sub>OLmax</sub> I <sub>O (Lmax)</sub>	30 mA 40 mA			
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	V <sub>IHmin</sub>	2V	V <sub>CCmin</sub> V <sub>I</sub> = 2 V V <sub>O</sub> = 30 V	I <sub>O</sub> ≤ 250 μA	29
Maximum output current at 30 V <i>Courant maximal en sortie à 30 V</i>	I <sub>O (30 V)</sub>	250 μA			
Maximum input current at V <sub>OLmax</sub> <i>Courant maximal d'entrée à V<sub>OLmax</sub></i>	I <sub>ILmax</sub> I <sub>I (Lmax)</sub>	-1,6 mA	V <sub>CCmax</sub> V <sub>I</sub> = 0,4 V	I <sub>I</sub>   ≤ 1,6 mA	25
Maximum input current at V <sub>OHmin</sub> <i>Courant maximal d'entrée à V<sub>OHmin</sub></i>	I <sub>IHmin</sub> I <sub>I (Hmin)</sub>	40 μA	V <sub>CCmax</sub> V <sub>I</sub> = 2,4 V	I <sub>I</sub> ≤ 40 μA	26
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	I <sub>IH</sub>	1 mA	V <sub>CCmax</sub> V <sub>I</sub> = 5,5 V	I <sub>I</sub> ≤ 1 mA	26
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	I <sub>CCl</sub>	typ. 21 mA	V <sub>CCmax</sub> V <sub>I</sub> = 0	I <sub>CC</sub> ≤ 30 mA	27
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	I <sub>CCH</sub>	typ. 29 mA	V <sub>CCmax</sub> V <sub>I</sub> = 5 V	I <sub>CC</sub> ≤ 41 mA	27
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	V <sub>IL</sub>	typ. -1 V	V <sub>CCmin</sub> I <sub>I</sub> = -12 mA t <sub>amb</sub> = 25 °C	V <sub>I</sub>   ≤ 1,5 V	28

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

t<sub>amb</sub> = +25 °C

V<sub>CC</sub> = 5 V

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	t <sub>PLH</sub>	C <sub>L</sub> = 15 pF R <sub>L</sub> = 110 Ω		6 ns	10 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	t <sub>PHL</sub>			20 ns	30 ns	

\* All typical values are at V<sub>CC</sub> = 5 V, t<sub>amb</sub> = 25 °C  
 Toutes les valeurs typiques sont données pour V<sub>CC</sub> = 5 V à t<sub>amb</sub> = 25 °C

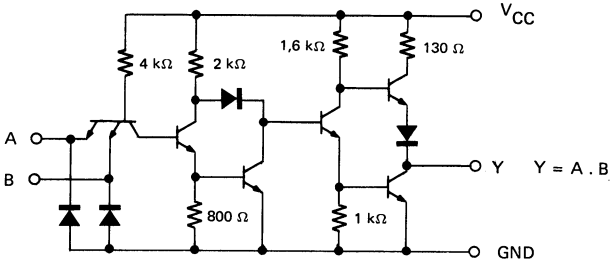
▲ See figures page 139  
 Voir figures page 139

## QUADRUPLE TWO INPUT AND GATES QUADRUPLES OPERATEURS ET A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 408 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 408 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 408 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 408 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 408 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

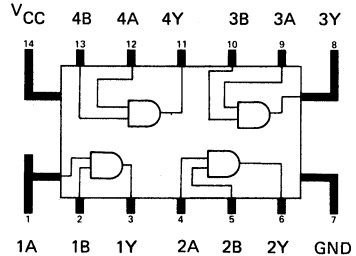
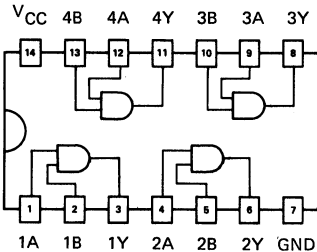


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier

Package TO-85  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	30
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	31
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	32
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	33
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	33
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 4,5 V$	$18 mA \leq  I_O  \leq 55 mA$	34
SF.C 408 E-ET SF.C 408 EM KM -PM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 20 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 33 mA$	35
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 11 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 21 mA$	35
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	.36

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$        $V_{CC} = 5 V$        $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		17 ns	27 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			12 ns	19 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139

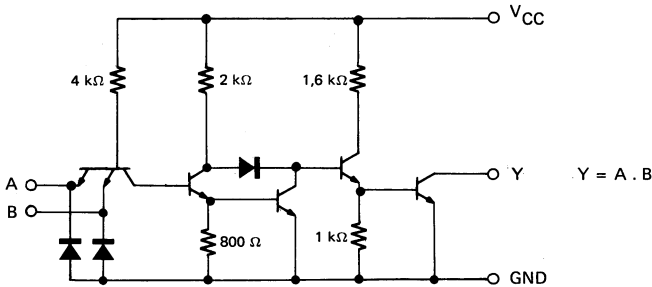
## QUADRUPLE TWO INPUT AND GATES, OPEN COLLECTORS (5,5 V) QUADRUPLES OPERATEURS ET A DEUX ENTREES, AVEC COLLECTEURS OUVERTS (5,5 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 409 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	16 mA	All inputs Toutes entrées	1
SF.C 409 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V	16 mA		
SF.C 409 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		

\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

### SCHEMATIC SCHEMA ELECTRIQUE

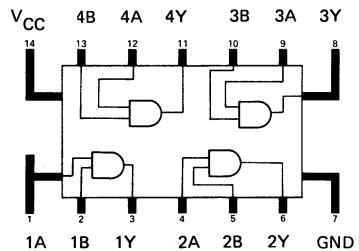
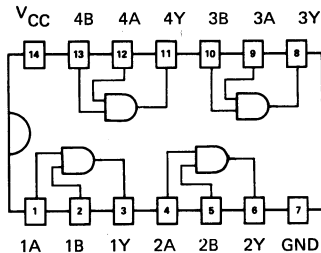


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	30
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $V_O = 5,5 V$	$I_O \leq 250 \mu A$	37
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O (5,5 V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	32
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	33
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V*</i>	$I_{IH}$	1 mA			
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 20 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 33 mA$	35
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	36

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		21 ns	32 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			16 ns	24 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139

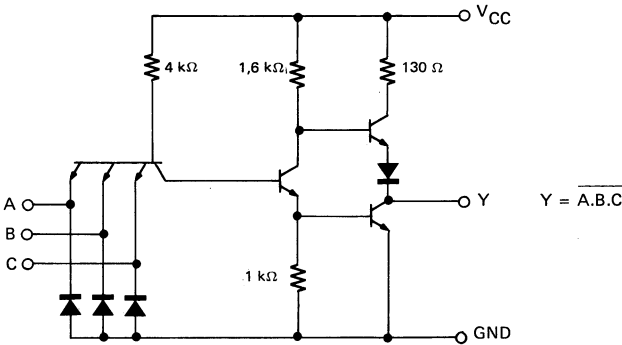


## TRIPLE THREE INPUT NAND GATES TRIPLES OPERATEURS ET-NON A TROIS ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée
			Min.	Max.		Low state Etat bas	High state Etat haut	
SF.C 410 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées
SF.C 410 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	
SF.C 410 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	
SF.C 410 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	
SF.C 410 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	

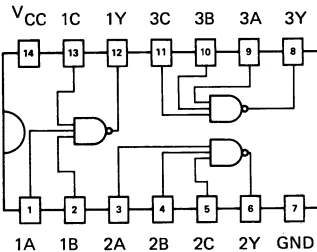
### SCHEMATIC SCHEMA ELECTRIQUE



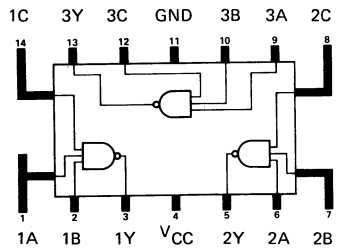
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
SF.C 410 E-ET Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	5
SF.C 410 EM KM-PM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 9 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 16,5 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 3 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 6 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$   $V_{CC} = 5 V$   $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		11 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			7 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139

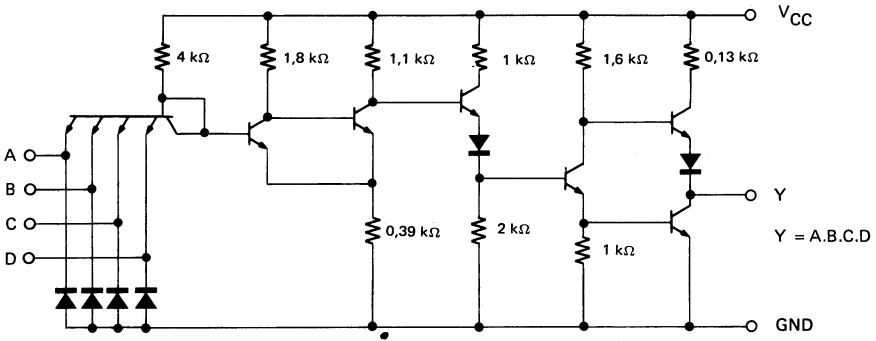
## DUAL FOUR INPUT NAND SCHMITT TRIGGERS DOUBLES TRIGGERS DE SCHMITT A QUATRE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 413 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 413 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 413 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 413 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 413 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

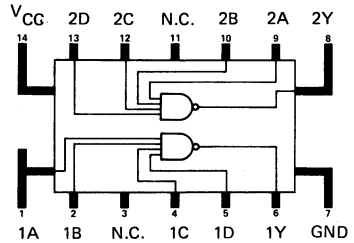
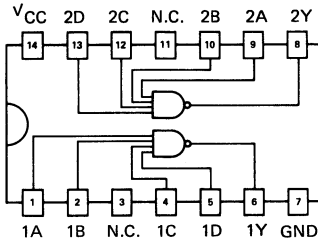


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Positive going threshold voltage <i>Tension de seuil pour le flanc de croissance</i>	$V_{T+}$	1,4 V	$V_{CCmin}$		A
Negative going threshold voltage <i>Tension de seuil pour le flanc de décroissance</i>	$V_{T-}$	1,1 V	$V_{CCmax}$		
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmax}$		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,7 V	$V_{CCmin}$		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_{I(Lmax)}$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_{I(Hmin)}$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq I_O \leq 55 \text{ mA}$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 20 mA	$V_{CCmax}$ $V_I = 5 \text{ V}$	$I_{CC} \leq 36 \text{ mA}$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 14 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 28 \text{ mA}$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$	$ V_I  \leq 1,5 \text{ V}$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ\text{C}$      $V_{CC} = 5 \text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		18 ns	35 ns	B
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			15 ns	30 ns	

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 139  
 Voir figures page 139

**TEST CIRCUIT**  
**MONTAGE DE TEST**

VOLTAGE WAVEFORMS FOR TESTING THRESHOLD VOLTAGE  
 FORME D'ONDE POUR TESTER LES TENSIONS DE SEUILS

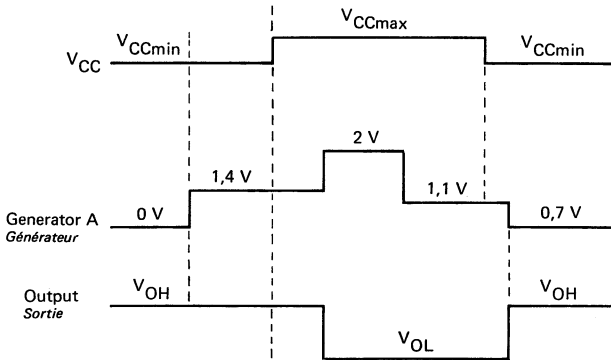
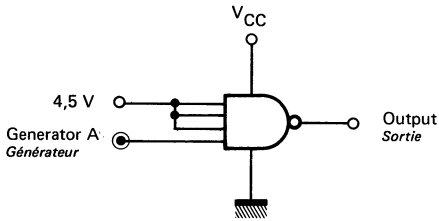


Figure A

**TEST CIRCUIT**  
**MONTAGE DE TEST**

**DYNAMIC TEST**  
**TEST DYNAMIQUE**

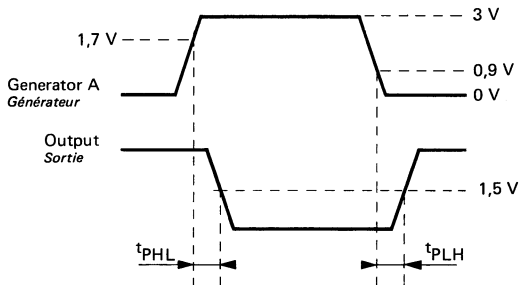
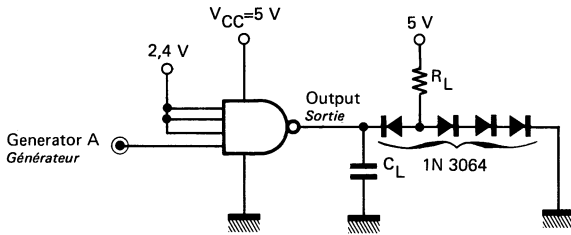


Figure B

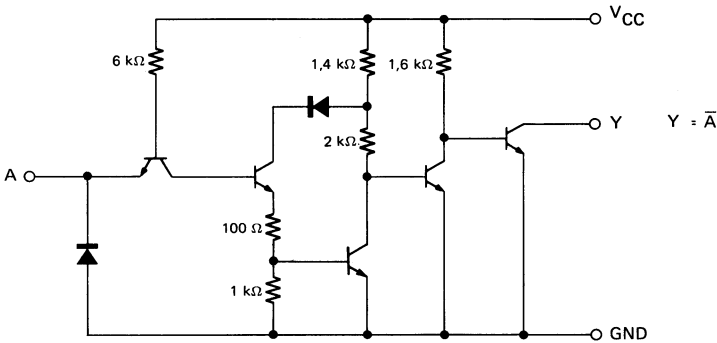
## HEX POWER INVERTERS, WITH OPEN COLLECTORS OUTPUTS (15 V) SEXTUPLES INVERSEURS DE PUISSANCE, SORTIES AVEC COLLECTEURS OUVERTS (15 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output* voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 416 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	15 V	40 mA	All inputs Toutes entrées	1
SF.C 416 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	15 V	30 mA		
SF.C 416 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		
SF.C 416 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		
SF.C 416 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		

\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

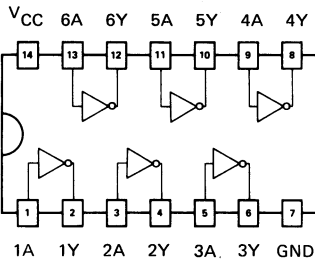
### SCHEMATIC SCHEMA ELECTRIQUE



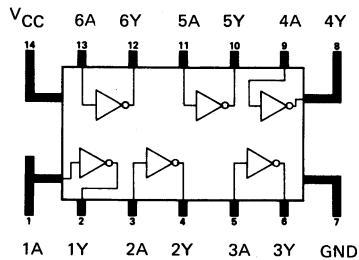
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier



Package TO-85  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	16
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (L,max)$	16 mA			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OL}$	0,7 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = I_{OL}$	$V_O \leq 0,7 V$	16
Minimum output current at 0,7 V <i>Courant minimal de sortie à 0,7 V</i>	$I_{OL}$	30 mA			
			40 mA		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $V_O = 15 V$	$I_O \leq 250 \mu A$	23
Maximum output current at 15 V <i>Courant maximal de sortie à 15 V</i>	$I_O (15 V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (L,max)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	18
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (H,min)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 32 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 51 mA$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 30 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 48 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 110 \Omega$		10 ns	15 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			15 ns	23 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139



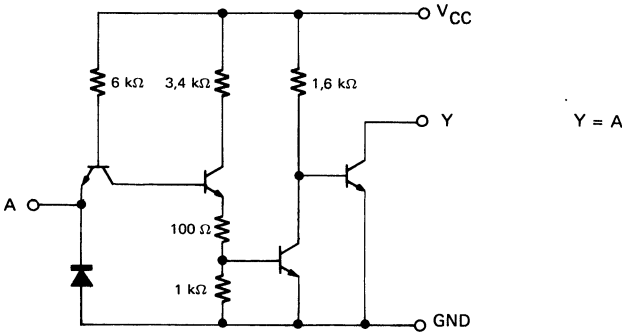
## HEX POWER GATES, WITH OPEN COLLECTORS OUTPUTS (15 V) SEXTUPLES OPERATEURS DE PUISSANCE, SORTIES AVEC COLLECTEURS OUVERTS (15 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Output* voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 417 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	15 V	40 mA	All inputs Toutes entrées	1
SF.C 417 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	15 V	30 mA		
SF.C 417 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		
SF.C 417 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		
SF.C 417 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	30 mA		

\* Maximum voltage which should be applied to any output in the off state  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

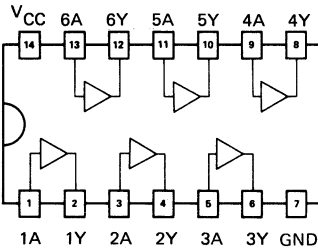
### SCHEMATIC SCHEMA ELECTRIQUE



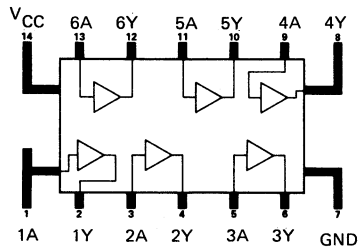
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	24
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OL}$	0,7 V	$V_{CCmin}$ $I_O = I_{OL}$ $V_I = 0,8 V$	$V_O \leq 0,7 V$	24
Minimum output current at 0,7 V <i>Courant minimal de sortie à 0,7 V</i>	$I_{OL}$	30 mA			
	SF.C 417 ET-EM KM-PM	40 mA			
	SF.C 417 E				
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $V_O = 15 V$	$I_O \leq 250 \mu A$	29
Maximum output current at 15 V <i>Courant maximal de sortie à 15 V</i>	$I_O (15 V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	25
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	26
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 21 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 30 mA$	27
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 29 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 41 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	28

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 110 \Omega$		.6 ns	10 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			20 ns	30 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

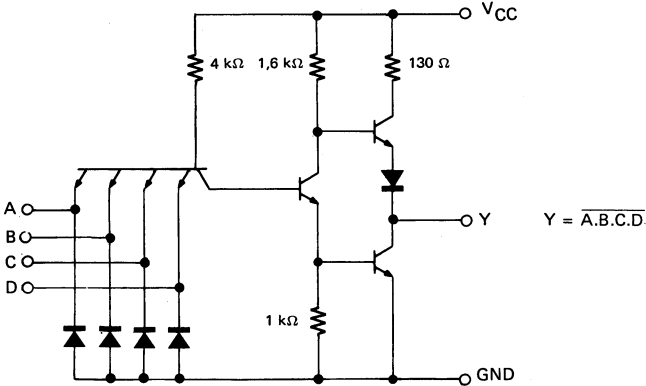
▲ See figures page 139  
Voir figures page 139

## DOUBLE FOUR INPUT NAND GATES DOUBLES OPERATEURS ET-NON A QUATRE ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 420 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 420 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 420 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 420 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 420 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

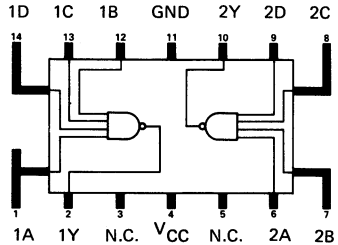
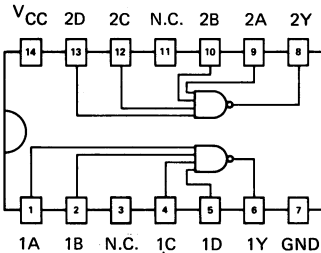


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	5
				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 6 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 11 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 2 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 4 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		12 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139

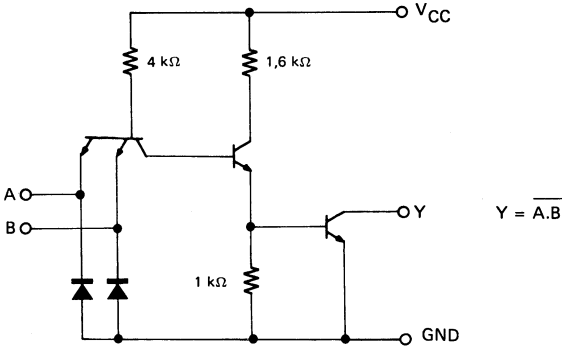
## QUADRUPLE TWO INPUT NAND GATES, OPEN COLLECTORS OUTPUTS (15 V) QUADRUPLES OPERATEURS ET-NON A DEUX ENTrees, SORTIES AVEC COLLECTEURS OUVERTS (15 V)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage* Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 426 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	15 V	16 mA	All inputs Toutes entrées	1
SF.C 426 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	15 V	16 mA		
SF.C 426 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	16 mA		
SF.C 426 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	15 V	16 mA		

\* Maximum voltage which should be applied to any output in the off state  
 Tension maximale qui peut être appliquée sur les sorties à l'état bloqué

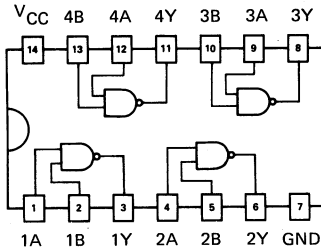
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
 Vue de dessus

### Package TO-116 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O(Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $V_O = 12 V$	$I_O \leq 50 \mu A$	8
Maximum output current at 12 V <i>Courant maximal de sortie à 12 V</i>	$I_O(12 V)$	50 $\mu A$			
Output transistor breakdown voltage <i>Tension de claquage du transistor de sortie</i>	$V_O$	15 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 1 mA$	$V_O \geq 15 V$	8
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 1 A	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 22 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_{I}  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$   $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 1 k\Omega$		16 ns	24 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			11 ns	17 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

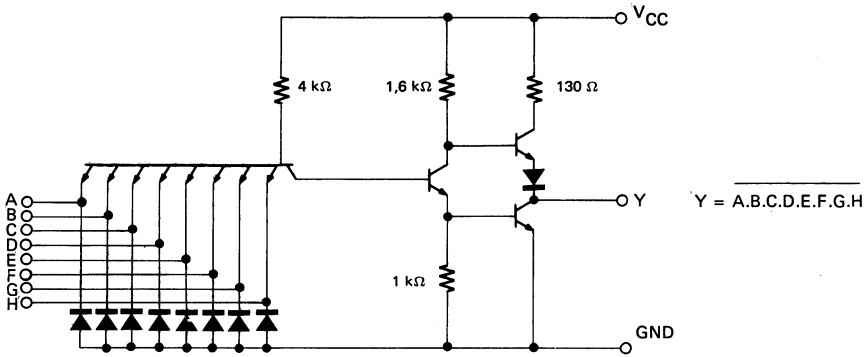
▲ See figures page 139  
 Voir figures page 139

## EIGHT INPUT NAND GATES OPERATEURS ET-NON A HUIT ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 430 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 430 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 430 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 430 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 430 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

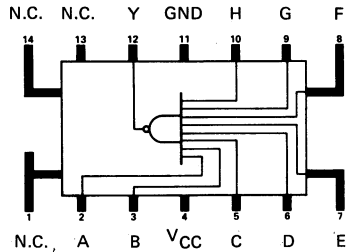
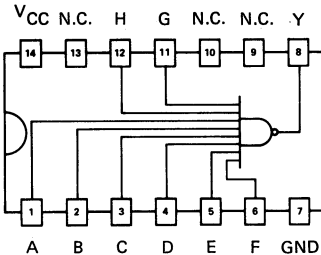


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	5
SF.C 430 E-ET SF.C 430 EM PM - KM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 3 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 6 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 1 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 2 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$   $V_{CC} = 5 V$   $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
Voir figures page 139



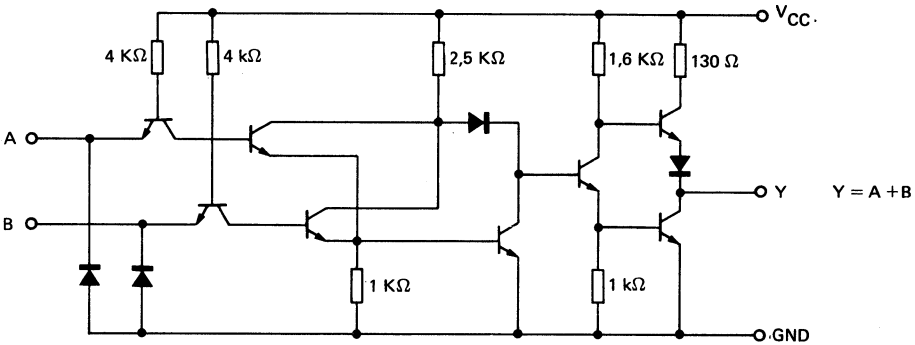
## QUADRUPLE TWO INPUT POSITIVE OR GATES QUADRUPLES OPERATEURS OU A DEUX ENTRES

SSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 432 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 432 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 432 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		
SF.C 432 KM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		
SF.C 432 PM	TO-85	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

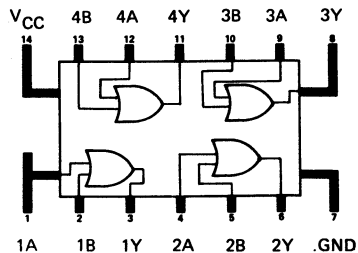
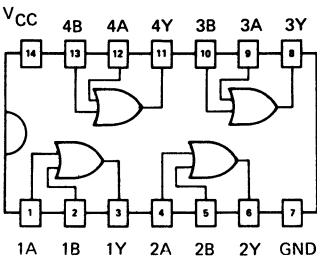


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116 (CB-2)  
Boîtier

Package TO-85 (CB-98)  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	SF.C 432 E-ET SF.C 432 EM KM - PM	$V_{CCmax}$ $V_I = 0$	$18 mA \leq I_O \leq 55 mA$	
				$20 mA \leq I_O \leq 55 mA$	
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 15 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 22 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 23 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 38 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		10 ns	15 ns	
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			14 ns	22 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

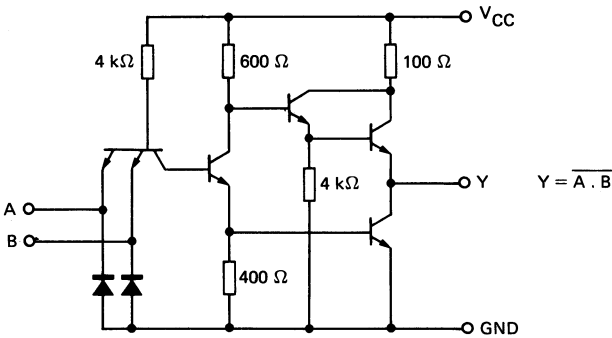
## QUADRUPLE TWO INPUT POSITIVE NAND DUFFERS QUADRUPLES OPERATEURS DE PUISSANCE ET-NON A DEUX ENTrees

SSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 437 E	TO-116 <sup>1</sup>	0°C, + 70°C	4,75	5,25	5,5 V	30	45	All inputs Toutes entrées	1
SF.C 437 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	30	45		
SF.C 437 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	30	45		
SF.C 437 KM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	30	45		
SF.C 437 PM	TO-85	-55°C, +125°C	4,5	5,5	5,5 V	30	45		

### SCHEMATIC SCHEMA ELECTRIQUE

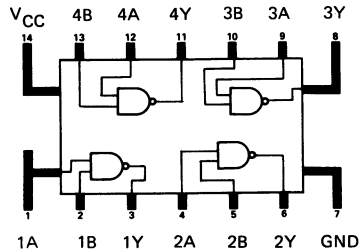
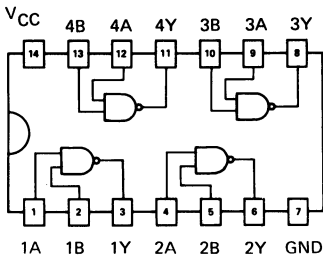


### PINS CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116 (CB-2)  
Boîtier

Package TO-85 (CB-98)  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 48 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	48 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1,8 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	SF.C 437 E-ET SF.C 437 EM KM - PM	$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 70 mA$	5
				$20 mA \leq  I_O  \leq 70 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 34 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 54 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 9 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 16 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 45 pF$ $R_L = 133 \Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$ 

 ▲ See figures page 139  
 Voir figures page 139

## QUADRUPLE TWO INPUT POSITIVE NAND BUFFERS (WITH OPEN COLLECTOR)

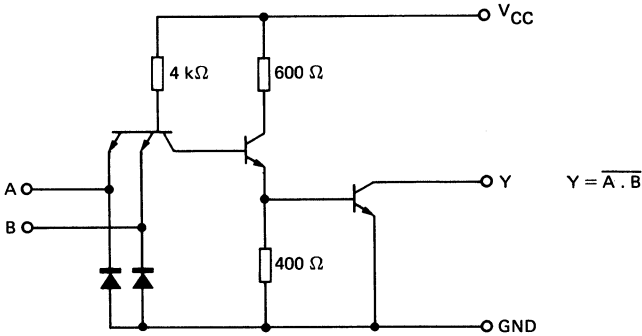
QUADRUPLES OPERATEURS DE PUISSANCE ET-NON A DEUX ENTREES (AVEC COLLECTEUR OUVERT)

SSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 438 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V			
SF.C 438 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V			
SF.C 438 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	5,5 V			
SF.C 438 KM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	5,5 V			
SF.C 438 PM	TO-85	-55°C, +125°C	4,5	5,5	5,5 V	5,5 V			

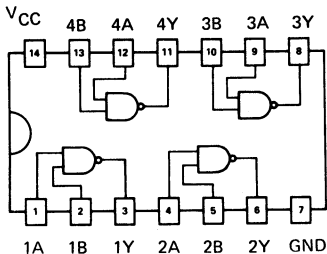
### SCHEMATIC SCHEMA ELECTRIQUE



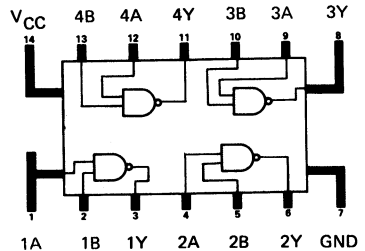
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116 (CB-2)  
Boîtier



Package TO-85 (CB-98)  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2V	$V_{CCmin}$ $V_I = 2V$ $I_O = 48mA$	$V_O \leq 0,4V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O(Lmax)$	48 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8V$ $V_O = 5,5V$	$I_O \leq 250\mu A$	8
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O(5,5V)$	250 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4V$	$ I_I  \leq 1,6mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4V$	$I_I \leq 40\mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5V$	$I_I \leq 1mA$	4
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 34 mA	$V_{CCmax}$ $V_I = 5V$	$I_{CC} \leq 54mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 5 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 9mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$  $V_{CC} = 5V$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 45pF$ $R_L = 133\Omega$		14 ns	22 ns	53
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			11 ns	18 ns	

 \* All typical values are at  $V_{CC} = 5V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5V$  à  $t_{amb} = 25^\circ C$ 

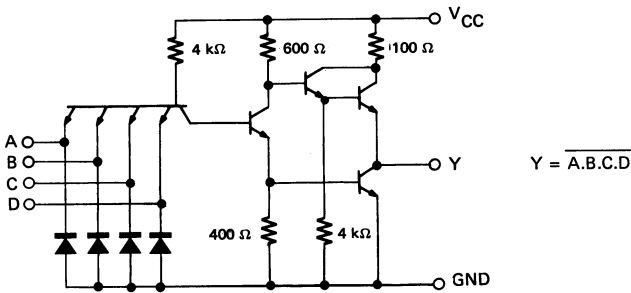
 ▲ See figures page 139  
 Voir figures page 139

## DUAL FOUR INPUT NAND POWER GATES DOUBLES OPERATEURS DE PUISSANCE ET-NON A QUATRE ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 440 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	30	45	All inputs Toutes entrées	1
SF.C 440 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	30	45		
SF.C 440 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	30	45		
SF.C 440 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30	45		
SF.C 440 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	30	45		

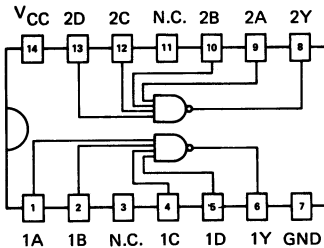
### SCHEMATIC SCHEMA ELECTRIQUE



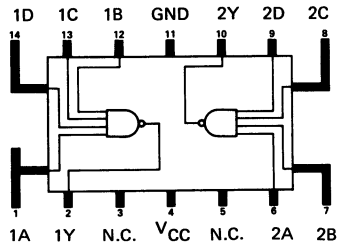
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 48 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	48 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1,8 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 70 mA$	5
SF.C 440 E-ET SF.C 440 EM KM-PM			$20 mA \leq  I_O  \leq 70 mA$		
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 17 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 27 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 8 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 30$

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 133 \Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139

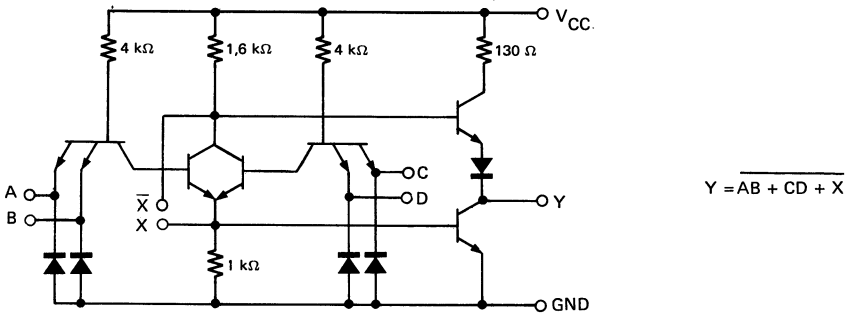


## DUAL EXPANDABLE AND-OR-INVERT GATES DOUBLES OPERATEURS ET-OU-NON EXPANSIBLES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 450 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 450 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 450 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 450 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

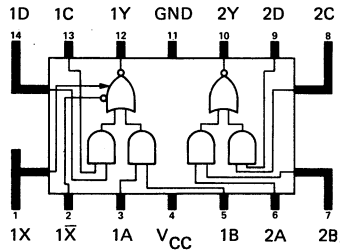
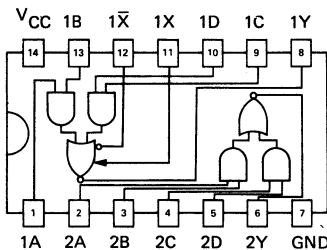


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	38
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	39
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	40
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	41
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	41
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	42
				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 7 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 14 mA$	43
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8 mA$	43
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139

**ELECTRICAL CHARACTERISTICS** using expander inputs  
**CARACTERISTIQUES ELECTRIQUES** utilisant les entrées d'expansion

(SF.C 450 EM, KM, PM)

 $V_{CC} = 4,5 \text{ V}$   $t_{amb} = -55^{\circ} \text{ C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG. ▲
Maximum expander current <i>Courant d'expansion maximal</i>	$I_X$	-2,9 mA	$V_1 = 0,4 \text{ V}$ $I_0 = 16 \text{ mA}$	$I_X \leq 2,9 \text{ mA}$ 44
Base-emitter voltage of output transistor <i>Tension maximale base-émetteur du transistor de sortie</i>	$V_{BE}$	1 V	$I_1 = 0,41 \text{ mA}$ $I_0 = 16 \text{ mA}$ $R_1 = 0$	$V_{BE} \leq 1 \text{ V}$ 45
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$I_0 = 16 \text{ mA}$ $I_1 = 0,3 \text{ mA}$ $R_1 = 138 \Omega$	$V_O \leq 0,4 \text{ V}$ 45
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$I_0 = -0,8 \text{ mA}$ $I_1 = 150 \mu\text{A}$ $I_2 = -150 \mu\text{A}$	$V_O \geq 2,4 \text{ V}$ 46

**ELECTRICAL CHARACTERISTICS** using expander inputs  
**CARACTERISTIQUES ELECTRIQUES** utilisant les entrées d'expansion

(SF.C 450 E)

 $V_{CC} = 4,75 \text{ V}$   $t_{amb} = 0^{\circ} \text{ C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG. ▲
Maximum expander current <i>Courant d'expansion maximal</i>	$I_X$	-3,1 mA	$V_1 = 0,4 \text{ V}$ $I_0 = 16 \text{ mA}$	$I_X \leq 3,1 \text{ mA}$ 44
Base-emitter voltage of output transistor <i>Tension maximale base-émetteur du transistor de sortie</i>	$V_{BE}$	1 V	$I_1 = 0,62 \text{ mA}$ $I_0 = 16 \text{ mA}$ $R_1 = 0$	$V_{BE} \leq 1 \text{ V}$ 45
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$I_0 = 16 \text{ mA}$ $I_1 = 0,43 \text{ mA}$ $R_1 = 130 \Omega$	$V_O \leq 0,4 \text{ V}$ 45
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$I_0 = -0,8 \text{ mA}$ $I_1 = 270 \mu\text{A}$ $I_2 = -270 \mu\text{A}$	$V_O \geq 2,4 \text{ V}$ 46

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ} \text{ C}$  $V_{CC} = 5 \text{ V}$   $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG. ▲
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

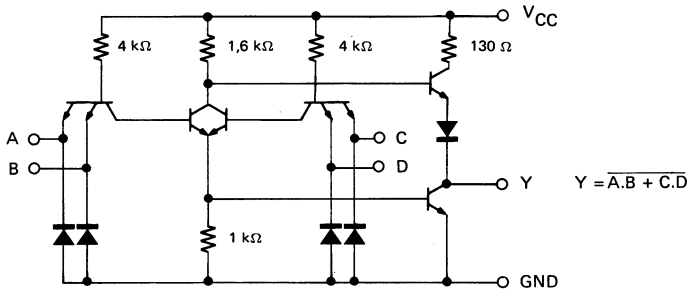
 ▲ See figures page 139  
 Voir figures page 139

## DUAL AND-OR-INVERT GATES DOUBLES OPERATEURS ET-OU-NON

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Packaging Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 451 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 451 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 451 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 451 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 451 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

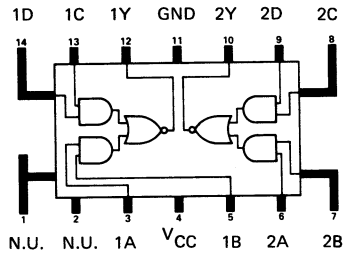
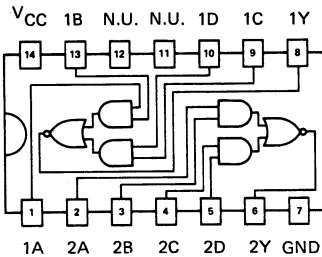


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier

Package TO-85  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2$ V $I_O = 16$ mA	$V_O \leq 0,4$ V	38
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA	$V_{CCmin}$ $V_I = 0,8$ V $I_O = -0,8$ mA	$V_O \geq 2,4$ V	39
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	40
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	41
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	42
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	SF.C 451 E-ET SF.C 451 EM KM-PM	$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$ $20 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 7 mA	$V_{CCmax}$ $V_I = 5$ V	$I_{CC} \leq 14$ mA	43
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$ V	$I_{CC} \leq 8$ mA	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25$ °C	$ V_I  \leq 1,5$ V	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25$  °C     $V_{CC} = 5$  V    N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 400$ $\Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

 \* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25$  °C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25$  °C

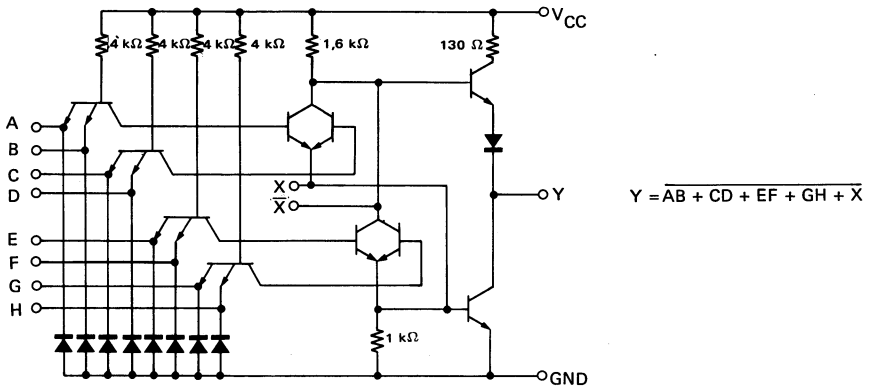
 ▲ See figures page 139  
 Voir figures page 139

## EXPANDABLE 4x2 INPUT AND-OR-INVERT GATES OPERATEURS ET-OU-NON 4x2 ENTREES EXPANSIBLES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 453 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 453 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 453 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 453 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

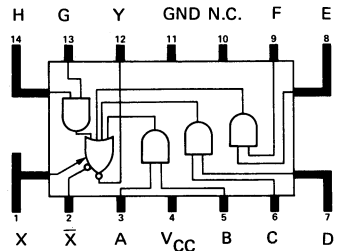
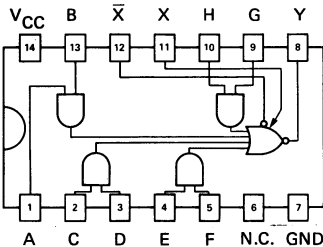


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	38
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	39
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	40
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	41
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	41
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	42
				$20 mA \leq  I_O  \leq 55 mA$	
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 5,1 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 9,5 mA$	43
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8 mA$	43
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139

**ELECTRICAL CHARACTERISTICS**  
*CARACTERISTIQUES ELECTRIQUES*using expander inputs  
*utilisant les entrées d'expansion*

(SF.C 453 EM, KM, PM)

 $V_{CC} = 4,5 \text{ V}$   $t_{amb} = -55^{\circ} \text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Maximum expander current <i>Courant d'expansion maximal</i>	$I_X$	-2,9 mA	$V_1 = 0,4 \text{ V}$ $I_O = 16 \text{ mA}$	$I_X \leq 2,9 \text{ mA}$ 44
Base-emitter voltage of output current <i>Tension base-émetteur maximale du transistor de sortie</i>	$V_{BE}$	1 V	$I_1 = 0,41 \text{ mA}$ $I_O = 16 \text{ mA}$ $R_1 = 0$	$V_{BE} \leq 1 \text{ V}$ 45
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$I_O = 16 \text{ mA}$ $I_1 = 0,3 \text{ mA}$ $R_1 = 138 \Omega$	$V_O \leq 0,4 \text{ V}$ 45
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$I_O = -0,8 \text{ mA}$ $I_1 = 150 \mu\text{A}$ $I_2 = -150 \mu\text{A}$	$V_O \geq 2,4 \text{ V}$ 46

**ELECTRICAL CHARACTERISTICS**  
*CARACTERISTIQUES ELECTRIQUES*using expander inputs  
*utilisant les entrées d'expansion*

(SF.C 453 E)

 $V_{CC} = 4,75 \text{ V}$   $t_{amb} = 0^{\circ} \text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Maximum expander current <i>Courant d'expansion maximal</i>	$I_X$	-3,1 mA	$V_1 = 0,4 \text{ V}$ $I_O = 16 \text{ mA}$	$I_X \leq 3,1 \text{ mA}$ 44
Base emitter voltage of output current <i>Tension base-émetteur maximale du transistor de sortie</i>	$V_{BE}$	1 V	$I_1 = 0,62 \text{ mA}$ $I_O = 16 \text{ mA}$ $R_1 = 0$	$V_{BE} \leq 1 \text{ V}$ 45
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$I_O = 16 \text{ mA}$ $I_1 = 0,43 \text{ mA}$ $R_1 = 130 \Omega$	$V_O \leq 0,4 \text{ V}$ 45
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$I_O = -0,8 \text{ mA}$ $I_1 = 270 \mu\text{A}$ $I_2 = -270 \mu\text{A}$	$V_O \geq 2,4 \text{ V}$ 46

**DYNAMIC CHARACTERISTICS**  
*CARACTERISTIQUES DYNAMIQUES* $t_{amb} = +25^{\circ} \text{C}$   $V_{CC} = 5 \text{ V}$   $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$					

▲ See figures page 139  
*Voir figures page 139*



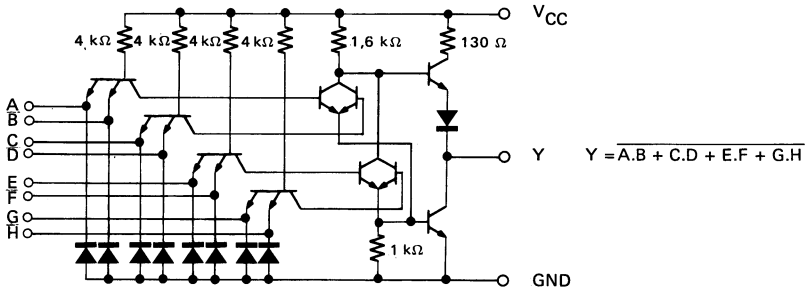
## NOTES

## 4 x 2 INPUT AND-OR-INVERT GATES OPERATEURS ET-OU-NON A 4 X 2 ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 454 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 454 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 454 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 454 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 454 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

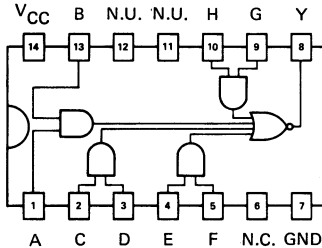
### SCHEMATIC SCHEMA ELECTRIQUE



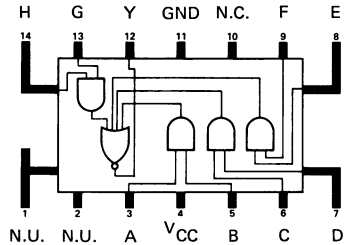
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALFURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2$ V $I_O = 16$ mA	$V_O \leq 0,4$ V	38
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8$ V $I_O = -0,8$ mA	$V_O \geq 2,4$ V	39
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	40
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	41
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	41
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18$ mA $\leq  I_O  \leq 55$ mA	42
				$20$ mA $\leq  I_O  \leq 55$ mA	
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 5,1 mA	$V_{CCmax}$ $V_I = 5$ V	$I_{CC} \leq 9,5$ mA	43
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8$ mA	43
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25$ °C	$ V_I  \leq 1,5$ V	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25$  °C  $V_{CC} = 5$  V  $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 400$ $\Omega$		13 ns	22 ns	52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns	15 ns	

 \* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25$  °C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25$  °C

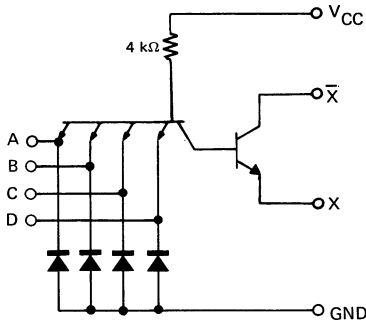
 ▲ See figures page 139  
 Voir figures page 139

## DUAL FOUR INPUT EXPANDERS DOUBLES EXPANSEURS QUATRE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Input loading factor Facteur de charge d'entrée	
			Min.	Max.			
SF.C 460 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	All inputs Toutes entrées	1
SF.C 460 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V		
SF.C 460 KM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V		
SF.C 460 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V		

### SCHEMATIC SCHEMA ELECTRIQUE

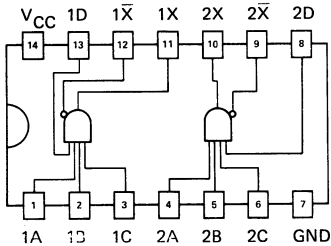


$$X = A.B.C.D$$

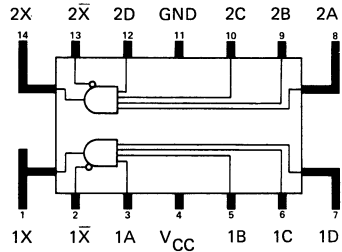
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		47
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		48
On-state maximum output voltage <i>Tension maximale en sortie à l'état conducteur</i>	$V_{on}$	0,4 V	$V_{CCmin}$ $V_I = 2 V$ $V_1 = 1 V$ $R = 1,1 k\Omega$ $t_{amb} = -55^\circ C$	$V_{on} \leq 0,4 V$ 47
Off-state maximum output current <i>Courant maximal en sortie à l'état bloqué</i>	$I_{off}$	150 $\mu A$	$V_{CCmin}$ $V_I = 0,8 V$ $V_1 = 4,5 V$ $R = 1,2 k\Omega$ $t_{amb} = -55^\circ C$	$I_{off} \leq 150 \mu A$ 48
On-state maximum output current <i>Courant maximal en sortie à l'état conducteur</i>	$I_{on}$	-0,3 mA	$V_{CCmin}$ $V_I = 2 V$ $V_1 = 1 V$ $t_{amb} = -55^\circ C$	$I_{on} \leq 0,3 mA$ 49
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_{I(Lmax)}$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$ 48
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_{I(Hmin)}$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$ 50
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$ 50
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 2 mA	$V_{CCmax}$ $V_I = 0$ $V_1 = 0,85 V$	$I_{CC} \leq 4 mA$ 51
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 1,2 mA	$V_{CCmax}$ $V_I = 5 V$ $V_1 = 0,85 V$	$I_{CC} \leq 2,5 mA$ 51
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$ 7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$   $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		15 ns	30 ns	54
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			10 ns	20 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figures page 139  
 Voir figures page 139

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			47
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			48
On-state maximum output voltage <i>Tension maximale en sortie à l'état conducteur</i>	$V_{on}$	0,4 V	$V_{CCmin}$ $V_I = 2 V$ $V_1 = 1 V$ $R = 1,1 k\Omega$ $t_{amb} = 0^\circ C$	$V_{on} \leq 0,4 V$	47
Off-state maximum output current <i>Courant maximal en sortie à l'état bloqué</i>	$I_{off}$	270 $\mu A$	$V_{CCmin}$ $V_I = 0,8 V$ $V_1 = 4,5 V$ $R = 1,2 k\Omega$ $t_{amb} = 0^\circ C$	$I_{off} \leq 270 \mu A$	48
On-state maximum output current <i>Courant maximal en sortie à l'état conducteur</i>	$I_{on}$	-0,43 mA	$V_{CCmin}$ $V_I = 2 V$ $V_1 = 1 V$ $t_{amb} = 0^\circ C$	$I_{on} \leq 0,43 mA$	49
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	48
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	50
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	50
Supply current, high level output per package <i>Courant d'alimentation par boîtier sortie à l'état haut</i>	$I_{CCH}$	typ. 2 mA	$V_{CCmax}$ $V_I = 0$ $V_1 = 0,85 V$	$I_{CC} \leq 4 mA$	51
Supply current, low level output per package <i>Courant d'alimentation par boîtier sortie à l'état bas</i>	$I_{CCL}$	typ. 1,2 mA	$V_{CCmax}$ $V_I = 5 V$ $V_1 = 0,85 V$	$I_{CC} \leq 2,5 mA$	51
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$        $V_{CC} = 5 V$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		15 ns	30 ns	54
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			10 ns	20 ns	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$ 

 ▲ See figures page 139  
 Voir figures page 139

## NOTES

## DECA THREE STATE INVERTER DECUPLE INVERSEUR A SORTIE TROIS ETATS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 601 E	MP-186	0°C , +70°C	4,75	5,25	5,5 V	10	130	All inputs Toutes entrées	

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

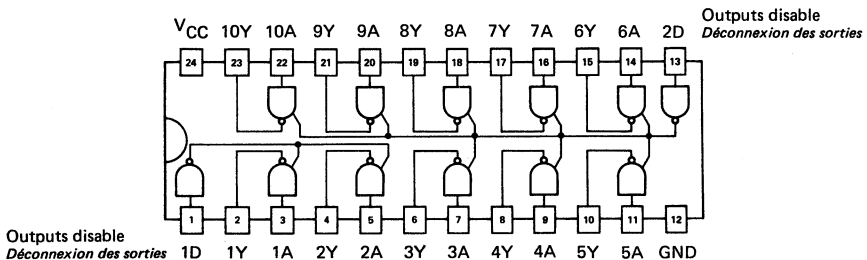
Disable Déconnexion		Outputs Sorties									
1D	2D	1Y	2Y	3Y	4Y	5Y	6Y	7Y	8Y	9Y	10Y
L	L	$\overline{1A}$	$\overline{2A}$	$\overline{3A}$	$\overline{4A}$	$\overline{5A}$	$\overline{6A}$	$\overline{7A}$	$\overline{8A}$	$\overline{9A}$	$\overline{10A}$
H	H	HZ	HZ	HZ	HZ	HZ	HZ	HZ	HZ	HZ	HZ
L	H	$\overline{1A}$	$\overline{2A}$	HZ	HZ	HZ	HZ	HZ	HZ	HZ	HZ
H	L	HZ	HZ	$\overline{3A}$	$\overline{4A}$	$\overline{5A}$	$\overline{6A}$	$\overline{7A}$	$\overline{8A}$	$\overline{9A}$	$\overline{10A}$

H : High state ; L : Low state ; HZ : High impedance state  
Etat haut ; Etat bas ; Etat haute impédance

### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-186 Boîtier





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

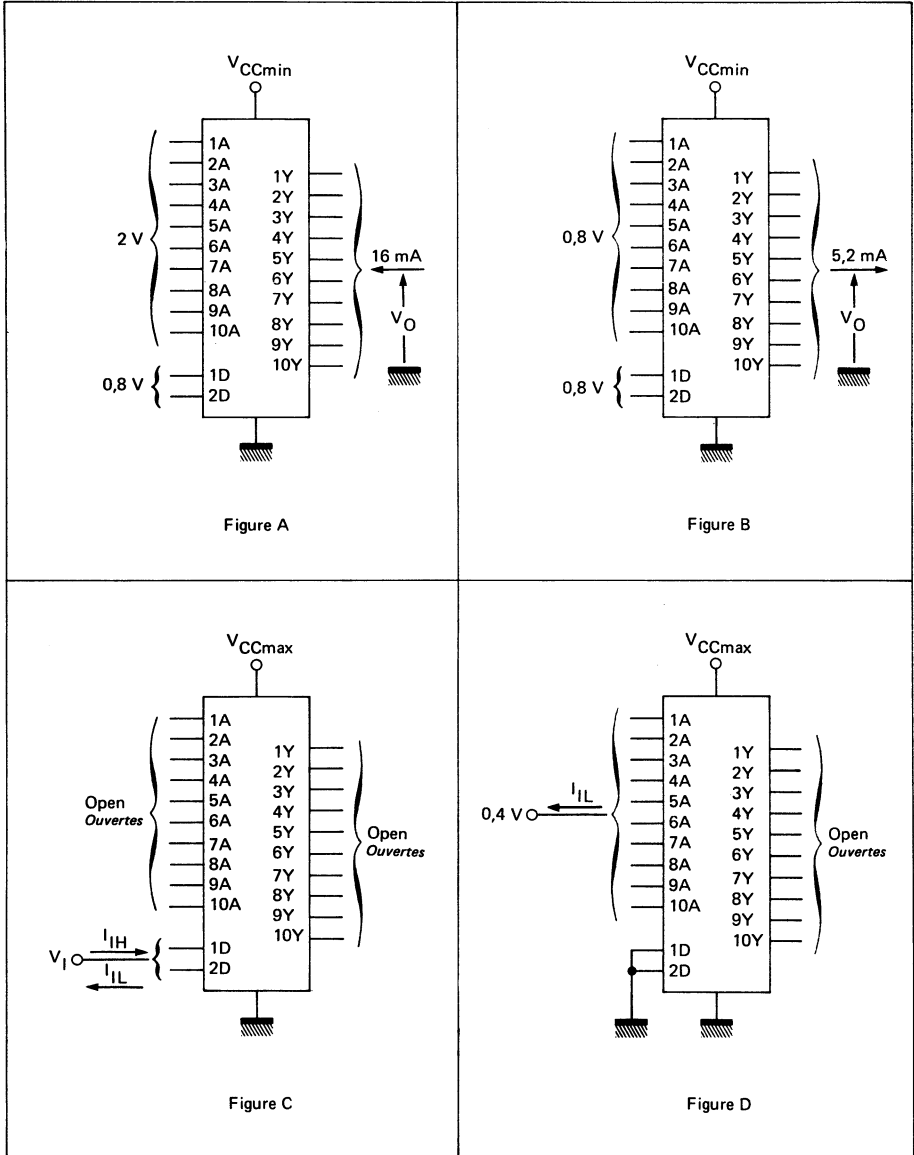
 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2$ V $I_O = 16$ mA	$V_O \leq 0,4$ V	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximal low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8$ V $I_O = -5,2$ mA	$V_O \geq 2,4$ V	B
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-5,2 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	C, D
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	C, E
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_{IH} \leq 1$ mA	C, E
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -60 mA	$V_{CCmax}$ $V_I = 0$	$28$ mA $\leq  I_O  \leq 80$ mA	H
Maximum high impedance output current <i>Courant maximal de sortie à l'état haute impédance</i>	$I_{OZH}$	40 $\mu$ A	$V_{CCmax}$ $V_O = 2,4$ V	$I_O \leq 40$ $\mu$ A	F
Maximum high impedance output current <i>Courant maximal de sortie à l'état haute impédance</i>	$I_{OZL}$	-40 $\mu$ A	$V_{CCmax}$ $V_O = 0,4$ V	$ I_O  \leq 40$ $\mu$ A	F
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 55 mA	$V_{CCmax}$ $V_I = 4,5$ V	$I_{CC} \leq 80$ mA	G
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 23 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 35$ mA	G
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -10$ mA $t_{amb} = 25^\circ$ C	$ V_I  \leq 1,8$ V	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$			11 ns	22 ns	I
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			7 ns	15 ns	
Delay from disable input to high impedance state <i>Temps d'établissement de l'état haute impédance à partir de l'entrée de déconnexion</i>	$t_{LZ}$			25 ns		
	$t_{HZ}$			9 ns		
Delay from disable input to low impedance state <i>Temps de suppression de l'état haute impédance à partir de l'entrée de déconnexion</i>	$t_{ZL}$			17 ns		
	$t_{ZH}$			17 ns		

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



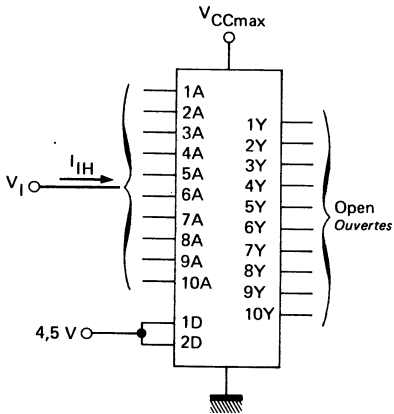
**TEST CIRCUITS**  
**MONTAGES DE TESTS**


Figure E

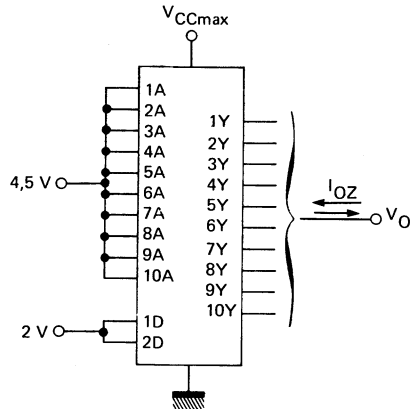


Figure F

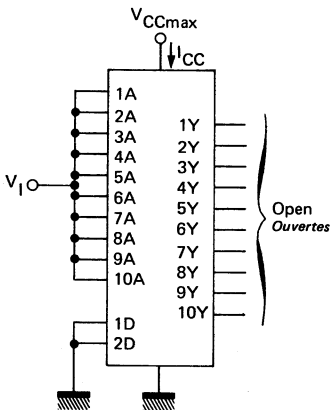
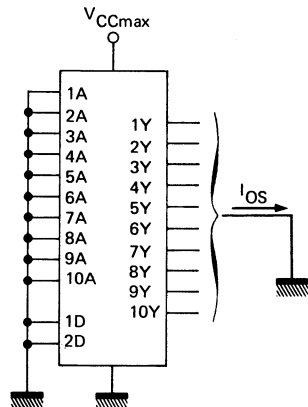


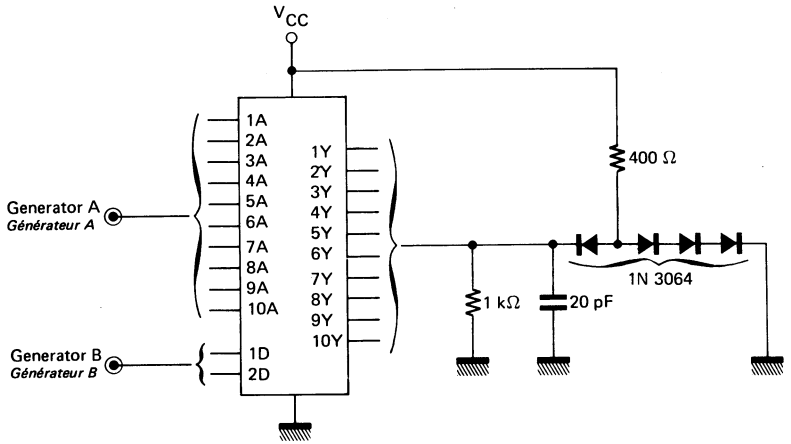
Figure G



Each output is tested separately  
 Chaque sortie est testée séparément

Figure H

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each input/output pair is tested separately  
 Chaque paire d'entrée/sortie est testée séparément

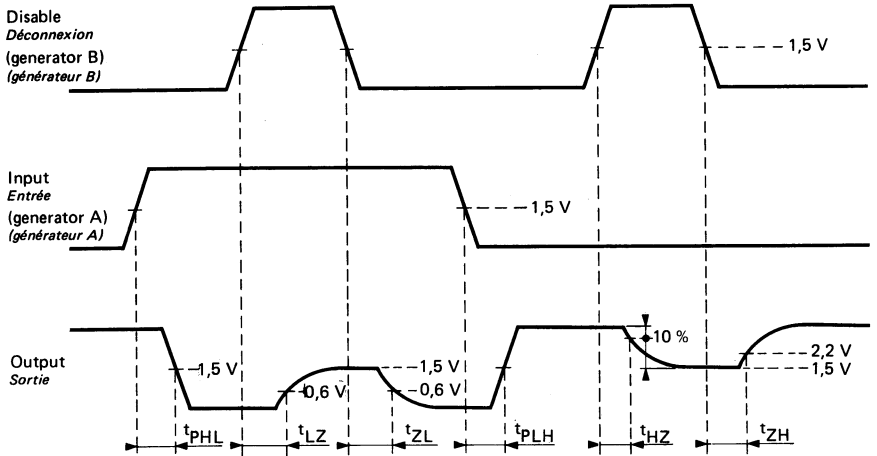


Figure I

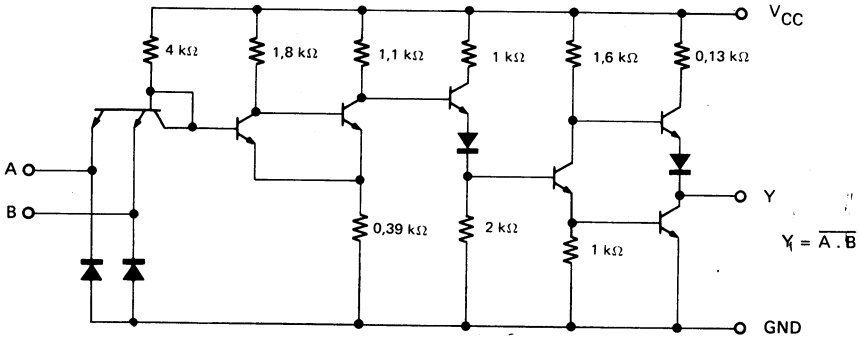
## QUADRUPLE TWO INPUT NAND SCHMITT TRIGGERS QUADRUPLES TRIGGERS DE SCHMITT A DEUX ENTREES

SSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4132 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4132 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4132 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4132 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4132 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

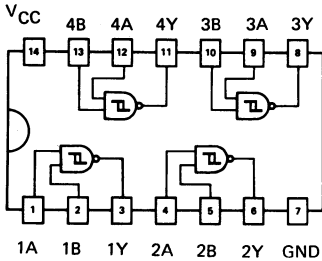
### SCHEMATIC SCHEMA ELECTRIQUE



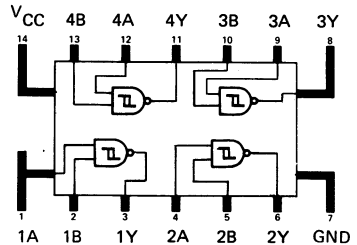
### PINS CONFIGURATIONS BROCHAGES

Top view  
Vue de dessus

#### Package TO-116 (CB-2) Boîtier



#### Package TO-85 (CB-98) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Positive going threshold voltage <i>Tension de seuil pour le flanc de croissance</i>	$V_{T+}$	1,4 V	$V_{CCmin}$		A
Negative going threshold voltage <i>Tension de seuil pour le flanc de décroissance</i>	$V_{T-}$	1,1 V	$V_{CCmax}$		
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmax}$		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,7 V	$V_{CCmin}$		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I(L_{max})$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(H_{min})$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 40 mA	$V_{CCmax}$ $V_I = 5 \text{ V}$	$I_{CC} \leq 72 \text{ mA}$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 28 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 56 \text{ mA}$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$	$ V_I  \leq 1,5 \text{ V}$	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ\text{C}$

$V_{CC} = 5 \text{ V}$

$N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		18 ns	35 ns	B
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			15 ns	30 ns	

\*All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

▲ See figures page 139  
 Voir figures page 139

**VOLTAGE WAVEFORMS FOR TESTING THRESHOLD**  
**FORME D'ONDE POUR TESTER LES TENSIONS DE SEUIL**

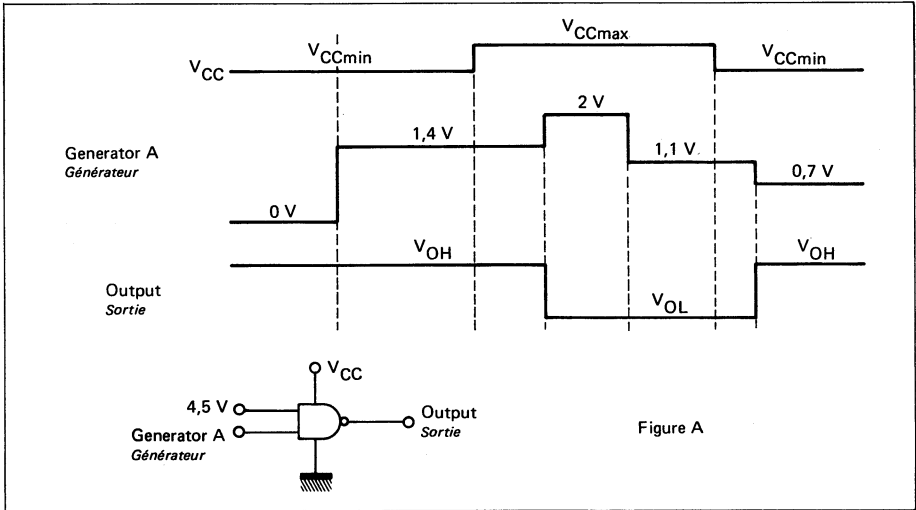


Figure A

**DYNAMIC TEST**  
**TEST DYNAMIQUE**

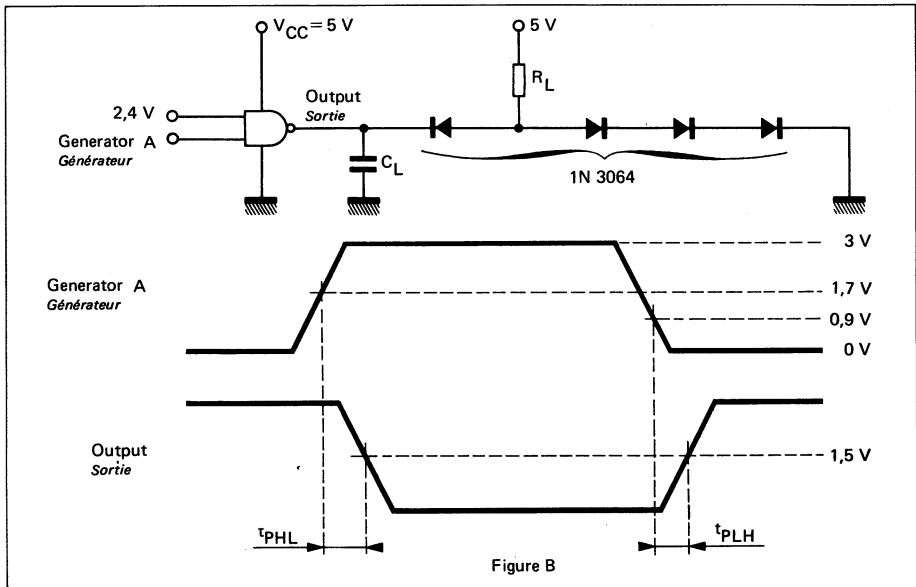


Figure B



## NOTES

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

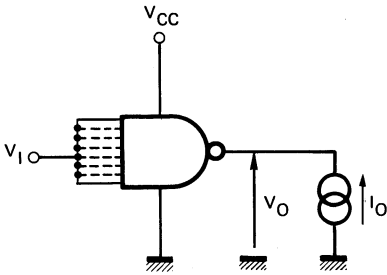
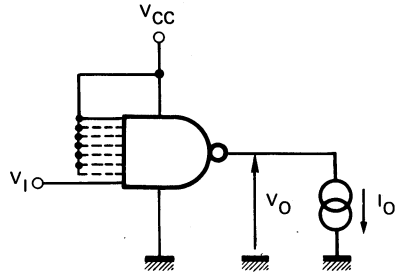
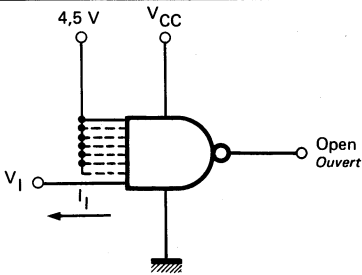


Figure 1



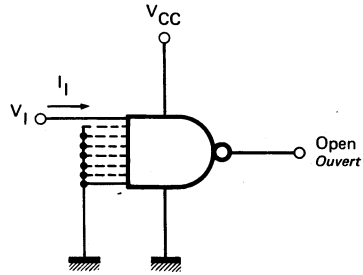
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 2



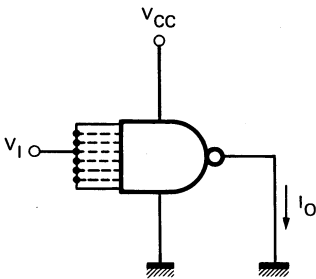
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 3



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 4



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 5

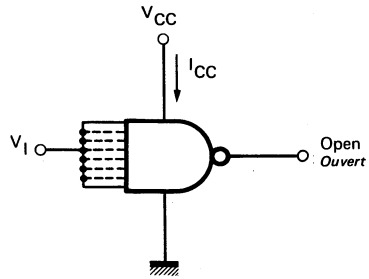


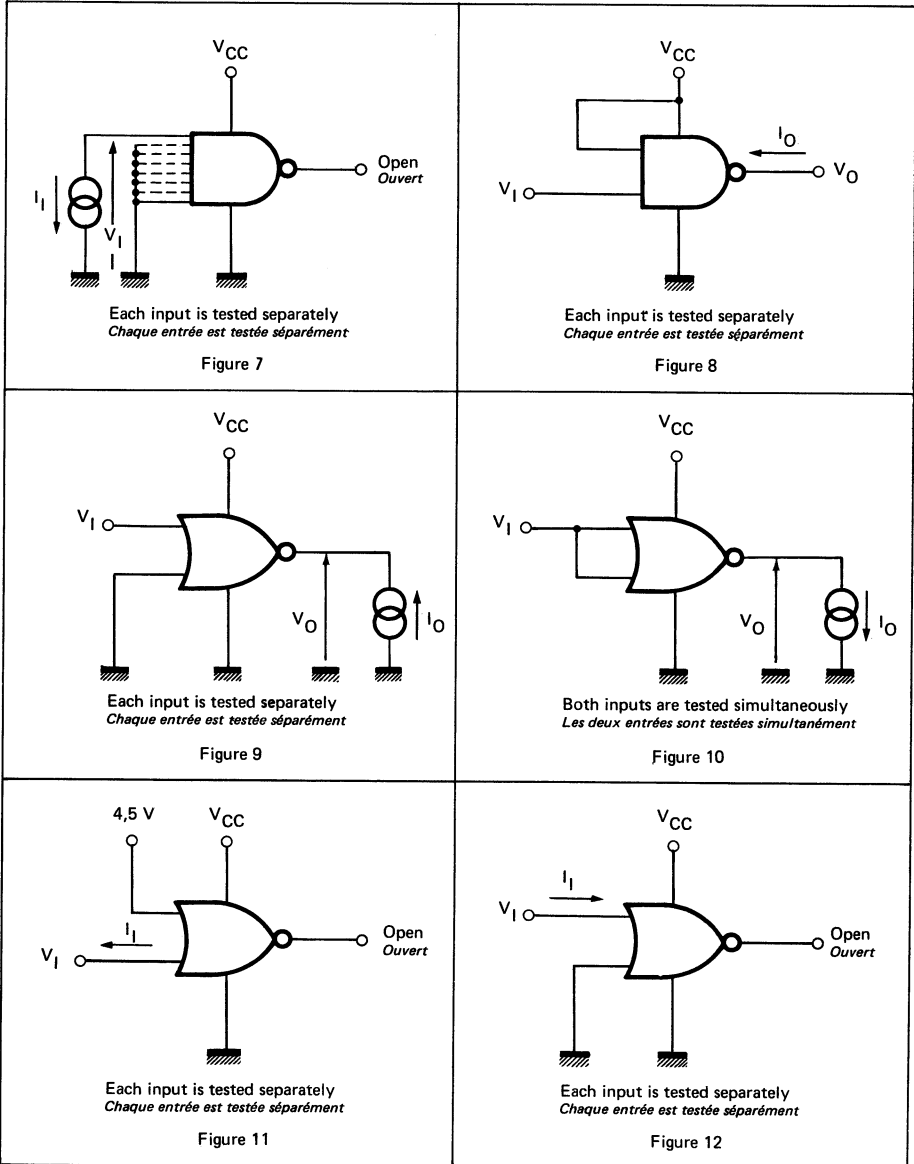
Figure 6

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

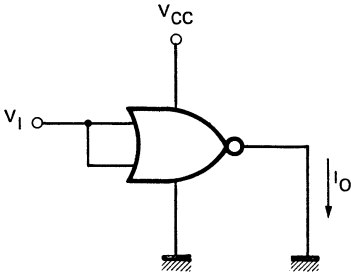
### TEST CIRCUITS MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

## GATES, SCHMITT TRIGGERS, THREE STATES OPÉRATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 13

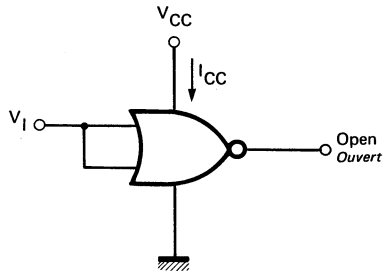
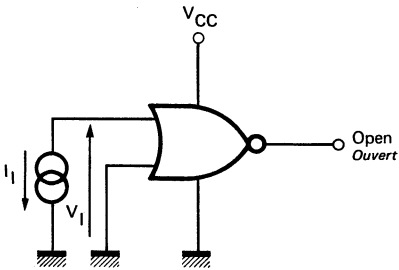


Figure 14



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 15

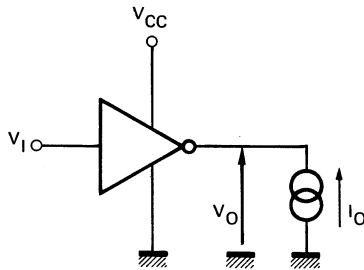


Figure 16

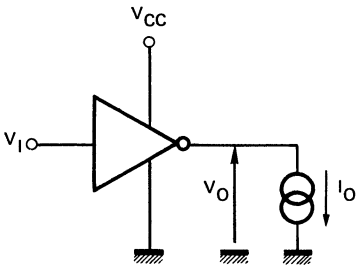


Figure 17

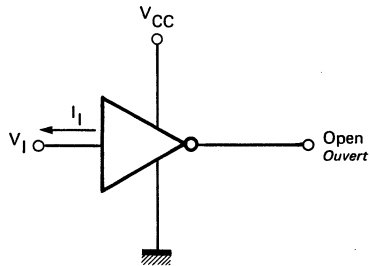


Figure 18

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

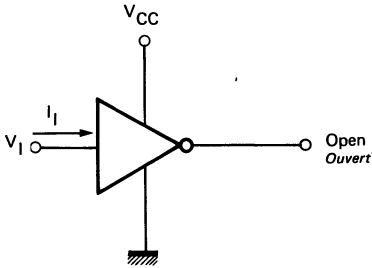
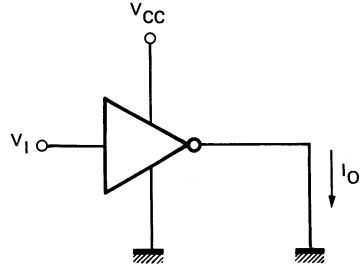
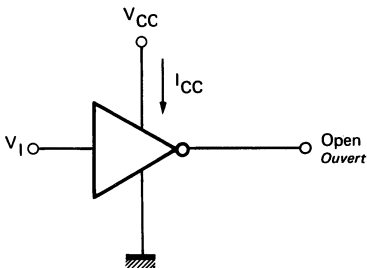


Figure 19



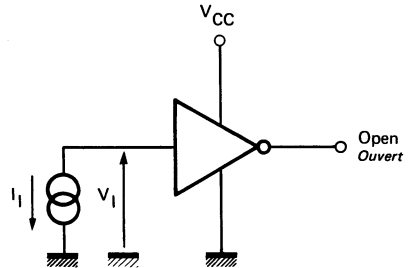
Each inverter is tested separately  
*Chaque inverseur est testé séparément*

Figure 20



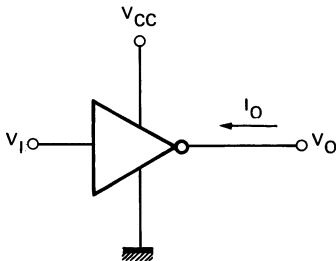
All inverters are tested simultaneously  
*Tous les inverseurs sont testés simultanément*

Figure 21



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 22



Each inverter is tested separately  
*Chaque inverseur est testé séparément*

Figure 23

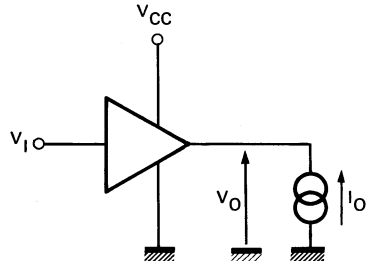


Figure 24

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

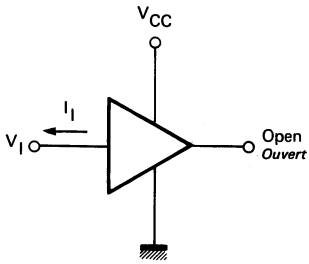


Figure 25

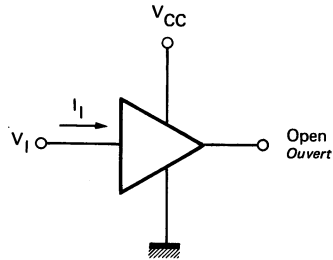
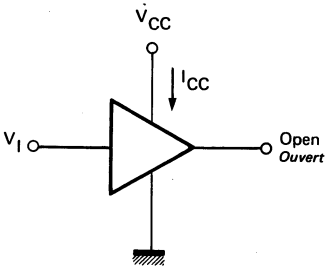


Figure 26



All inverters are tested simultaneously  
*Tous les inverseurs sont testés simultanément*

Figure 27

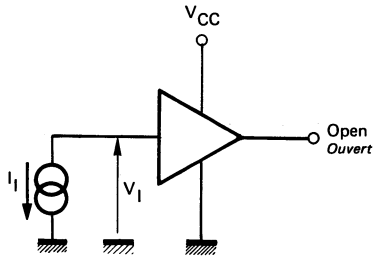


Figure 28

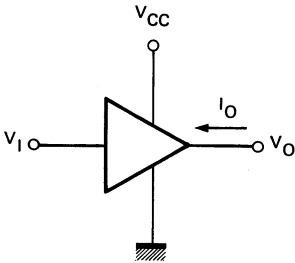
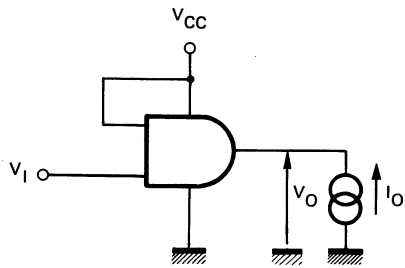


Figure 29



Each input is tested separately  
*Chaque entrée est testée séparément*

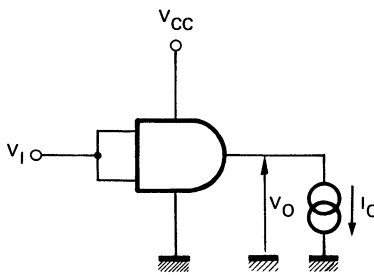
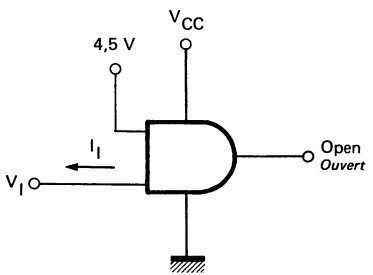
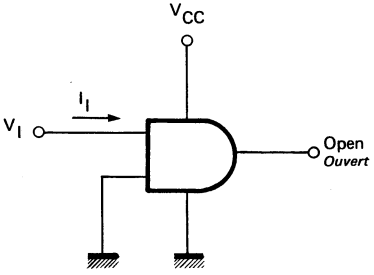
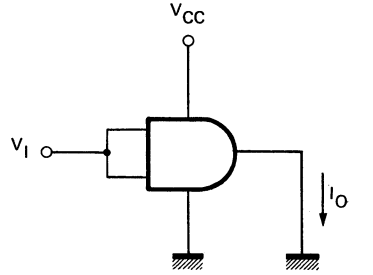
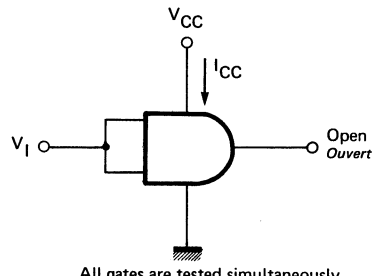
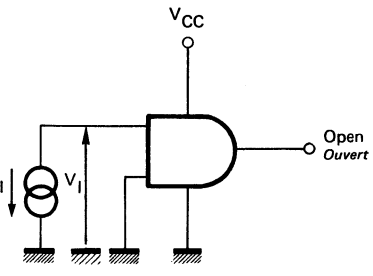
Figure 30

Arrows indicate actual direction of current flow, voltages are measured against ground terminal.  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

 <p style="text-align: center;">Figure 31</p>	 <p style="text-align: center;">Each input is tested separately <i>Chaque entrée est testée séparément</i></p> <p style="text-align: center;">Figure 32</p>
 <p style="text-align: center;">Each input is tested separately <i>Chaque entrée est testée séparément</i></p> <p style="text-align: center;">Figure 33</p>	 <p style="text-align: center;">Each gate is tested separately <i>Chaque opérateur est testé séparément</i></p> <p style="text-align: center;">Figure 34</p>
 <p style="text-align: center;">All gates are tested simultaneously <i>Tous les opérateurs sont testés simultanément</i></p> <p style="text-align: center;">Figure 35</p>	 <p style="text-align: center;">Figure 36</p>

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

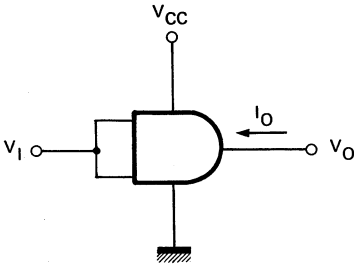
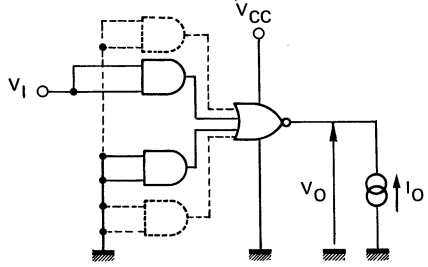
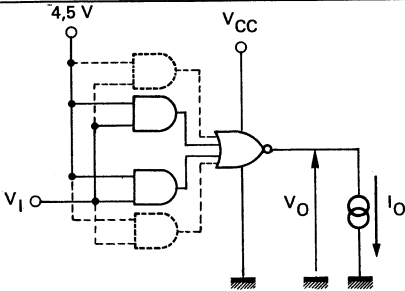


Figure 37



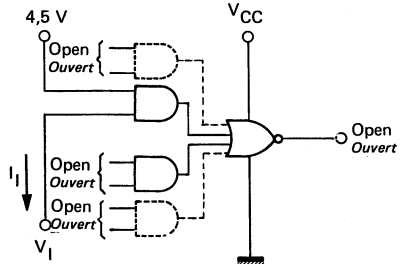
Each AND section is tested separately  
*Chaque section ET est testée séparément*

Figure 38



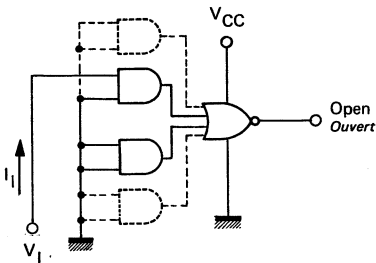
Each pair of inputs is tested separately  
*Chaque parité d'entrées est testée séparément*

Figure 39



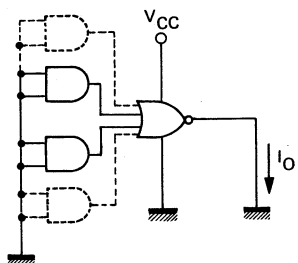
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 40



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 41



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 42

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*



# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES

OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

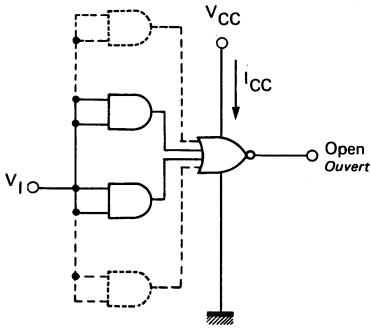


Figure 43

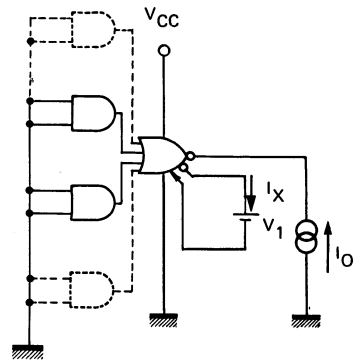


Figure 44

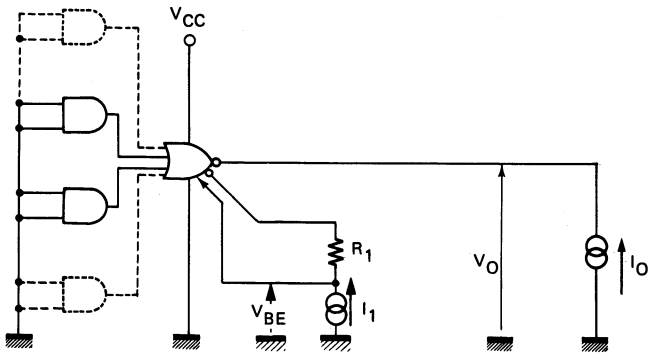
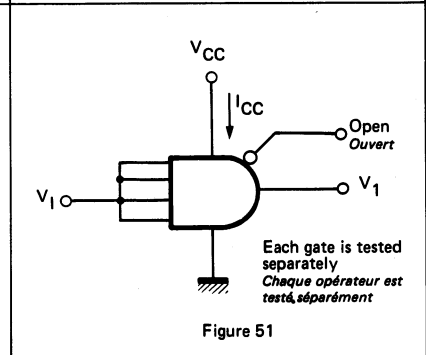
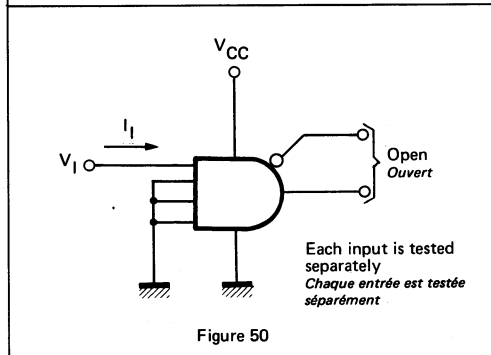
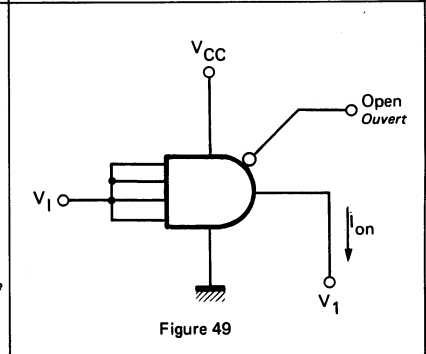
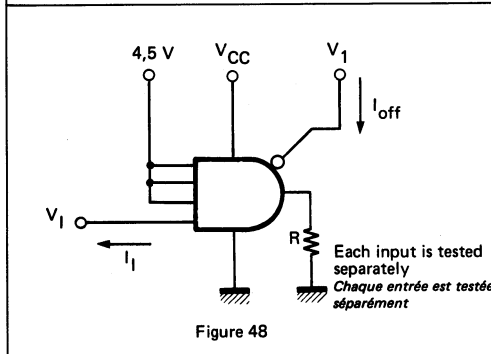
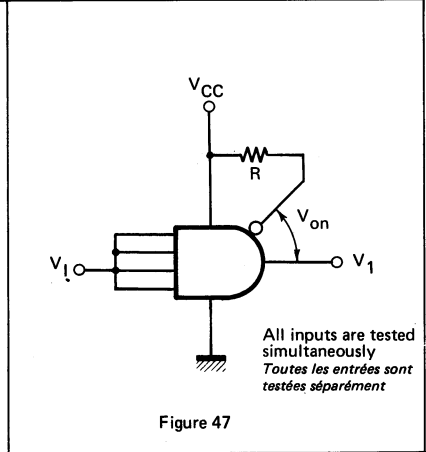
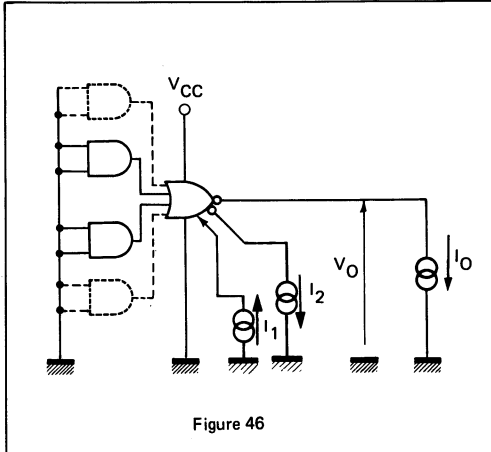


Figure 45

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

**GATES, SCHMITT TRIGGERS, THREE STATES**  
**OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS**

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

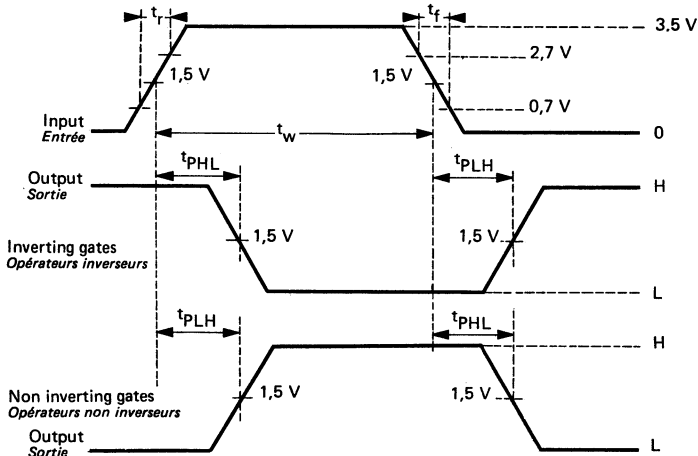
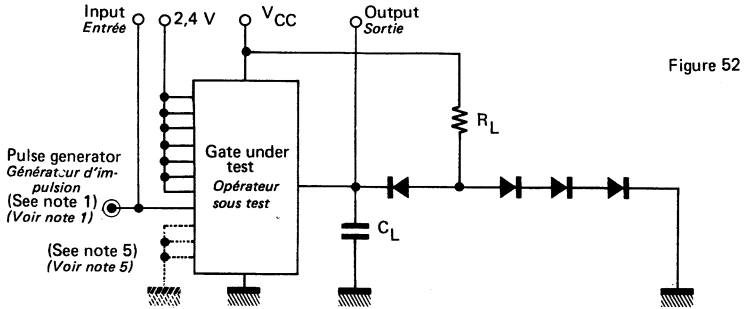


Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
 Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES OPÉRATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

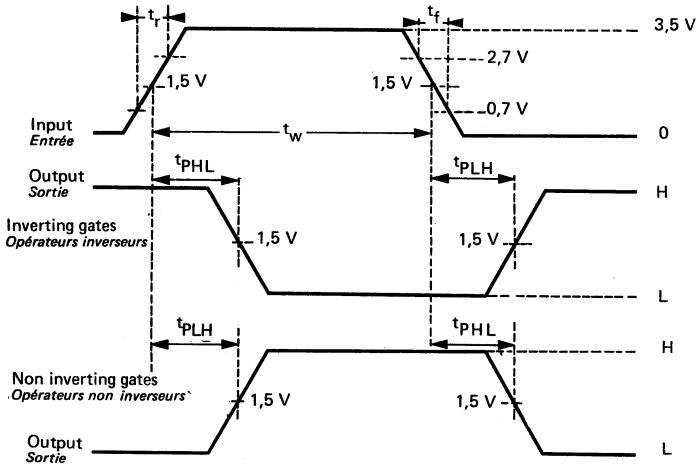
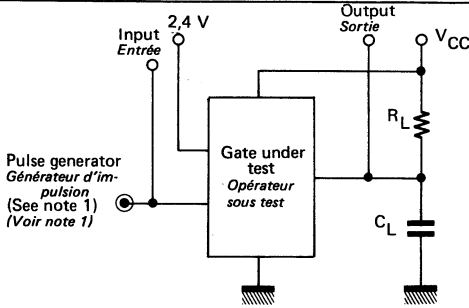
### TEST CIRCUITS MONTAGES DE TESTS



- Notes : 1 The generator has the following characteristics :  $t_f = 5 \text{ ns}$ ,  $t_r = 10 \text{ ns}$ ,  $t_w = 0,5 \mu\text{s}$ ,  $f = 1 \text{ MHz}$ ,  $Z \approx 50 \Omega$   
Le générateur a les caractéristiques suivantes
- 2 All diodes are 1N 3064  
Toutes les diodes sont 1N 3064
- 3  $t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$
- 4  $C_L$  includes probe and jig capacitance  
La capacité  $C_L$  comprend les capacités de la sonde et du montage
- 5 When testing the SF.C 400 through SF.C 440 (except SF.C 402) connect all unused inputs to 2,4 V. When testing the SF.C 402 or SF.C 450 through SF.C 454 apply the input pulse to one input of one AND section and 2,4 V to all unused inputs of that AND section. All inputs of unused AND sections are grounded.  
Toutes les entrées inutilisées sont connectées à 2,4 V pour les circuits SF.C 400 à SF.C 440 (excepté pour le SF.C 402)  
Pour les circuits SF.C 402 et SF.C 450 à SF.C 454, l'impulsion d'entrée est appliquée à l'une des entrées d'une section ET, toutes les autres entrées de cette section étant à 2,4 V. Toutes les entrées des sections ET inutilisées sont à la masse.

## GATES, SCHMITT TRIGGERS, THREE STATES OPÉRATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS



Notes : 1 The generator has the following characteristics :  $t_f = 5 \text{ ns}$ ,  $t_r = 10 \text{ ns}$ ,  $t_w = 0,5 \mu\text{s}$ ,  $f = 1 \text{ MHz}$ ,  $Z \approx 50 \Omega$   
Le générateur a les caractéristiques suivantes

$$2 \quad t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$$

3  $C_L$  includes probe and jig capacitance  
La capacité  $C_L$  comprend les capacités de la sonde et du montage

Figure 53

# TTL CIRCUITS

## GATES, SCHMITT TRIGGERS, THREE STATES OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS

### TEST CIRCUITS MONTAGES DE TESTS

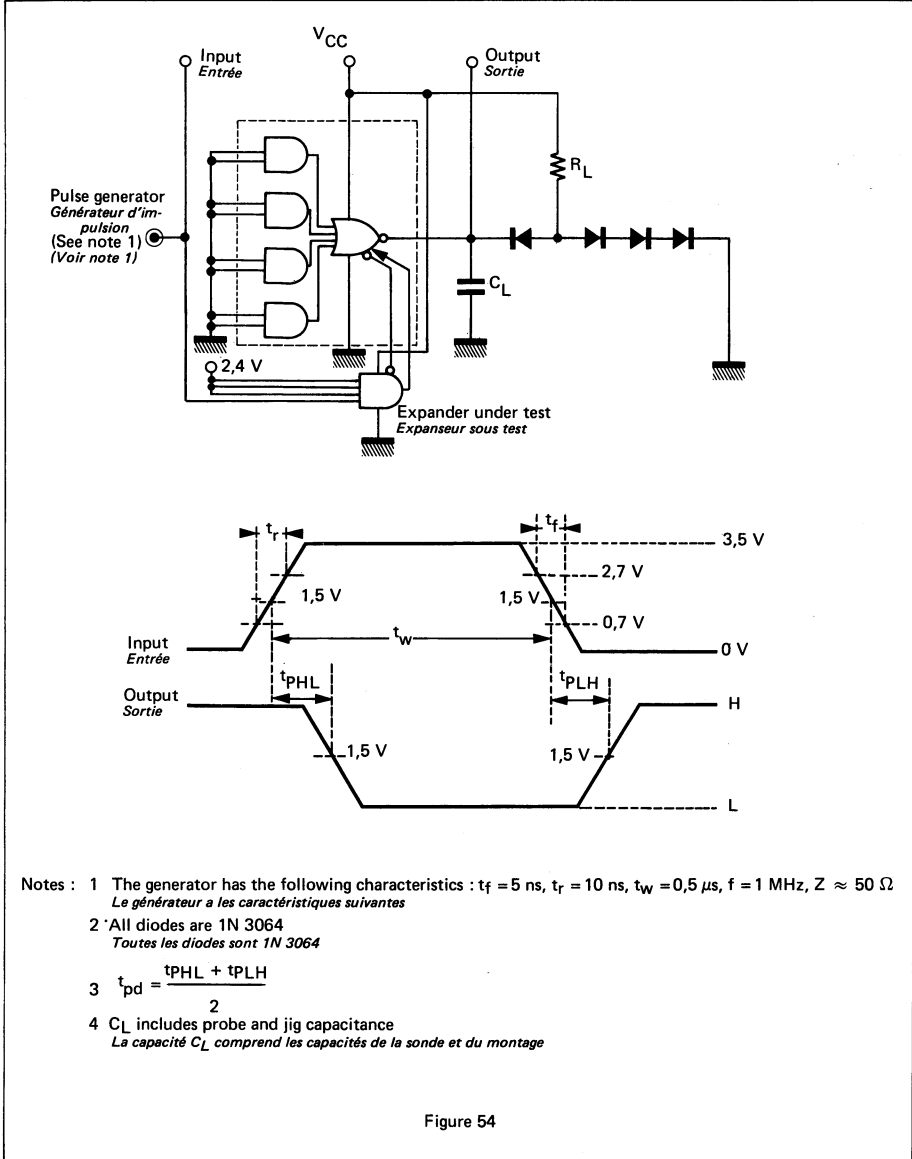


Figure 54

# Flip-flops monostables

*Bascules bistables, bascules monostables*

## NOTES

## JK MASTER-SLAVE FLIP-FLOPS BASCULES JK MAITRE- ESCLAVE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

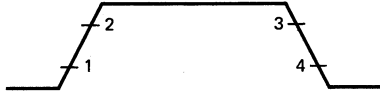
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 472 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	J1,J2,J3 K1,K2,K3	1
SF.C 472 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 472 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 472 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	T̄, R̄, S̄	2
SF.C 472 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

The SF.C 472 flip-flop is based on the Master-Slave principle. AND gate inputs for entry into the master section are controlled by the clock pulse. The clock pulse also regulates the state of coupling transistors which connect the master and slave sections.

### DESCRIPTION GENERALE :

La bascule JK SF.C 472 est du type Maître-Esclave. L'introduction d'informations dans la bascule maître se fait par des opérateurs ET à 3 entrées contrôlés par l'entrée d'horloge. L'entrée d'horloge commande également l'état des transistors de liaison qui relient les bascules maître et esclave.



The sequence of operation is as follows :

- 1) Isolate slave from master
- 2) Enter information from AND gate inputs to master
- 3) Disable AND gate inputs
- 4) Transfer information from master to slave

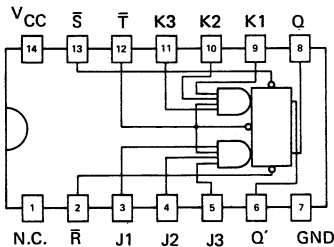
Le fonctionnement est le suivant :

- 1) La bascule esclave est isolée de la bascule maître
- 2) L'information présente sur les opérateurs ET est introduite dans la bascule maître
- 3) Les entrées des opérateurs ET sont isolées
- 4) L'information est transférée du maître vers l'esclave.

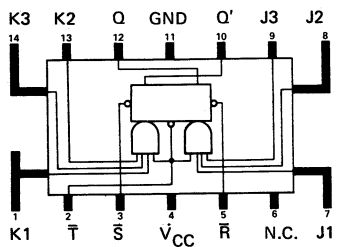
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

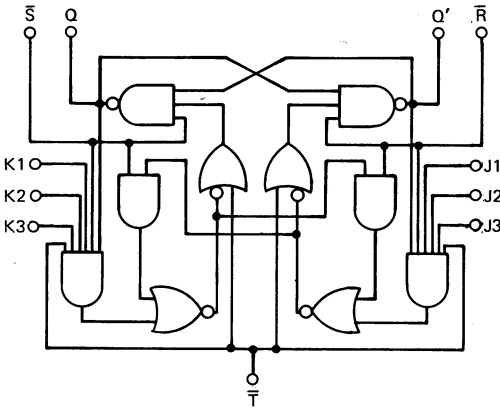


#### Package TO-85 Boîtier





**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

t <sub>n</sub>		t <sub>n+1</sub>
J	K	Q
L	L	Q <sub>n</sub>
L	H	L
H	L	H
H	H	$\bar{Q}_n$

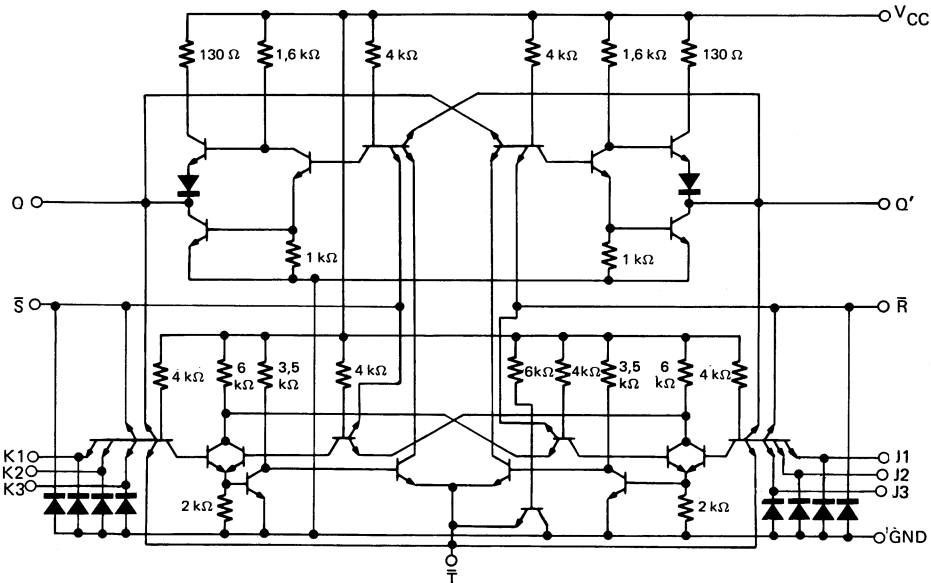
Notes : J = J1, J2, J3  
 K = K1, K2, K3  
 t<sub>n</sub> = Bit time before clock pulse  
*Instant avant transition d'horloge*  
 t<sub>n+1</sub> = Bit time after clock pulse  
*Instant après transition d'horloge*

Low input to  $\bar{S}$  sets Q to high level  
 $\bar{S}$  au niveau bas entraîne Q au niveau haut

Low input to  $\bar{R}$  sets Q to low level  
 $\bar{R}$  au niveau bas entraîne Q au niveau bas

$\bar{S}$  and  $\bar{R}$  are independent of clock  
*L'action de  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état de l'horloge*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES VALEURS *	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			1 2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			1 2
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	2
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	1
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	3
		-3,2 mA		$ I_I  \leq 3,2 \text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	4
		80 $\mu\text{A}$		$I_I \leq 80 \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	5
				$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 10 mA	$V_{CCmax}$	$I_{CC} \leq 20 \text{ mA}$	4
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -0,3 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 0,5 \text{ V}$	6
		typ. -1 V		$ V_I  \leq 1,5 \text{ V}$	

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 191  
 Voir figures page 191

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG. <sup>▲</sup>	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	15 MHz	20 MHz		21	
Propagation delay time, low to high level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PLH}$			16 ns	25 ns		22
Propagation delay time, high to low level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PHL}$			25 ns	40 ns		22
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			10 ns	16 ns	25 ns	21
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$			10 ns	25 ns	40 ns	21

<sup>▲</sup> See figures page 191  
 Voir figures page 191

## DUAL JK MASTER-SLAVE FLIP-FLOPS DOUBLES BASCULES JK MAITRE-ESCLAVE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

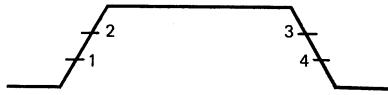
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 473 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	J, K	1
SF.C 473 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 473 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	R̄, T̄	2
SF.C 473 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 473 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

The SF.C 473 flip-flops are based on the Master-Slave principle. Inputs J, K to the master section are controlled by the clock pulse. The clock pulse also regulates the state of coupling transistors which connect the master and slave sections.

### DESCRIPTION GENERALE

Les bascules JK SF.C 473 sont du type Maître-Esclave. L'introduction d'informations dans la bascule maître se fait par les entrées J, K contrôlées par l'entrée d'horloge. L'entrée d'horloge commande également l'état des transistors de liaison qui relient les bascules maître et esclave.



The sequence of operation is as follows :

- 1) Isolate slave from master
- 2) Enter information from AND gate inputs to master
- 3) Disable AND gate inputs
- 4) Transfer information from master to slave

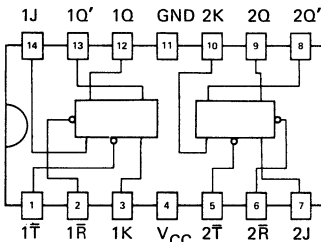
Le fonctionnement est le suivant :

- 1) La bascule esclave est isolée de la bascule maître
- 2) L'information présente sur les opérateurs ET est introduite dans la bascule maître
- 3) Les entrées des opérateurs ET sont isolées
- 4) L'information est transférée du maître vers l'esclave

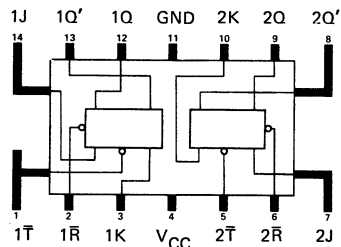
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

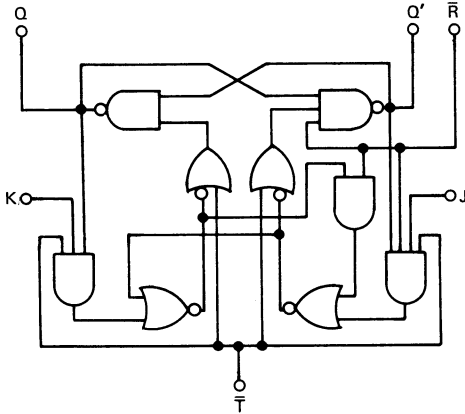
#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

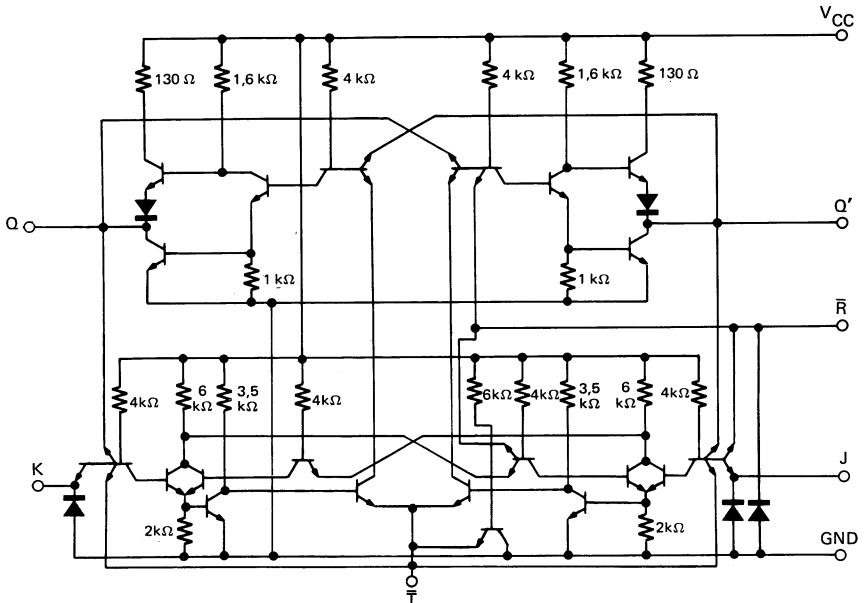
$t_n$		$t_{n+1}$
J	K	Q
L	L	$Q_n$
L	H	$L'$
H	L	H
H	H	$\bar{Q}_n$

Notes :  $t_n$  = Bit time before clock pulse  
*Instant avant transition d'horloge*  
 $t_{n+1}$  = Bit time after clock pulse  
*Instant après transition d'horloge*

$\bar{R}$  is independent of clock  
 *$\bar{R}$  est indépendant de l'horloge*

Low input to  $\bar{R}$  sets Q to low level  
 *$\bar{R}$  au niveau bas entraîne Q au niveau bas*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			7 8
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			7 8
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	8
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	7
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées J, K	$I_{ILmax}$ $I_I (Lmax)$	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	9
	Input Entrée R, $\bar{T}$			$ I_I  \leq 3,2 \text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées J, K	$I_{IHmin}$ $I_I (Hmin)$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	10
	Input Entrée R, $\bar{T}$			$I_I \leq 80 \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	10
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	11
				$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 20 mA	$V_{CCmax}$	$I_{CC} \leq 40 \text{ mA}$	10
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -0,3 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 0,5 \text{ V}$	12
		typ. -1 V		$ V_I  \leq 1,5 \text{ V}$	

 \* All typical values are at  $V_{CC}=5 \text{ V}$ ,  $t_{amb}=25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 \text{ V}$  à  $t_{amb}=25^\circ\text{C}$ 

 ▲ See figures page 191  
 Voir figures page 191

**DYNAMIC CHARACTERISTICS**  
 CARACTERISTIQUES DYNAMIQUES

 $t_{amb} = +25^{\circ}\text{C}$     $V_{CC} = 5\text{ V}$     $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG. ▲	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	15 MHz	20 MHz		21	
Propagation delay time, low to high level from $\bar{R}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math></i>	$t_{PLH}$			16 ns	25 ns		22
Propagation delay time, high to low level from $\bar{R}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math></i>	$t_{PHL}$			25 ns	40 ns		22
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			10 ns	16 ns	25 ns	21
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$			10 ns	25 ns	40 ns	21

 ▲ See figures page 191  
 Voir figures page 191

## DUAL D TYPE FLIP-FLOPS DOUBLES BASCULES TYPE D

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 474 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	S̄, D	1
SF.C 474 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 474 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 474 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	R̄, T	2
SF.C 474 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 474 is a dual D-typé flip-flops. Input information (D) is transferred to the outputs on the positive edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive going pulse.

After the clock input threshold voltage has been passed, the data input (D) is locked out.

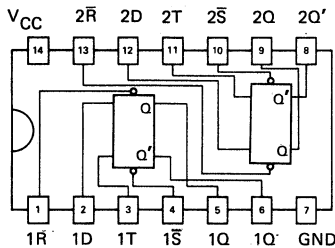
Le circuit SF.C 474 est constitué de deux bascules indépendantes du type D. L'information présente sur l'entrée D est transférée sur les sorties lors du front montant de l'impulsion d'horloge. Ce transfert est lié au franchissement d'un seuil et non au temps de montée de l'impulsion d'horloge.

L'entrée d'information (D) n'agit plus lorsque l'horloge est à une tension supérieure à ce seuil.

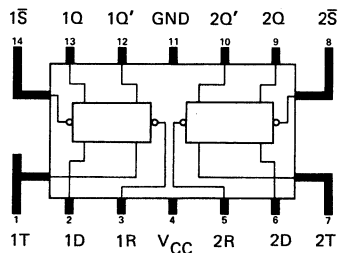
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Package TO-116  
Boîtier

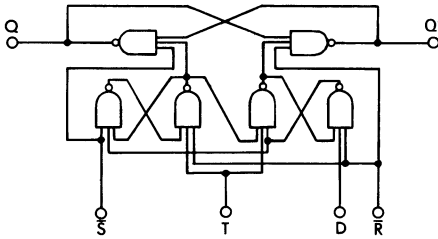


Package TO-85  
Boîtier





**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

$t_n$	$t_n+1$	
Input D Entrée D	Q	Q'
L	L	H
H	H	L

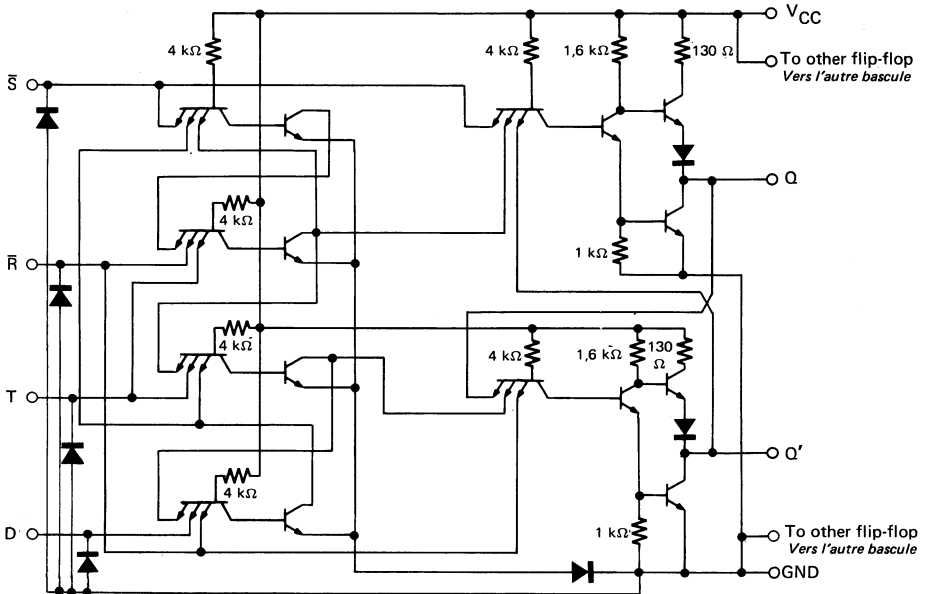
Notes :  $t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*  
 $t_n+1$  : Bit time after clock pulse  
*Instant après transition d'horloge*

Low input to  $\bar{S}$  sets Q to high level  
 *$\bar{S}$  au niveau bas entraîne Q au niveau haut*

Low input to  $\bar{R}$  sets Q to low level  
 *$\bar{R}$  au niveau bas entraîne Q au niveau bas*

$\bar{S}$  and  $\bar{R}$  are independent of clock  
*L'action de  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état de l'horloge*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS *	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			14 15
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			14 15
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	15
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	14
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées S, D	$I_{ILmax}$ $I_I (Lmax)$	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	16
	Inputs Entrées R, T	-3,2 mA		$ I_I  \leq 3,2 \text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées D	$I_{IHmin}$ $I_I (Hmin)$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	17
	Inputs Entrées S, T	80 $\mu\text{A}$		$I_I \leq 80 \mu\text{A}$	
	Inputs Entrées R	120 $\mu\text{A}$		$I_I \leq 120 \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	17
Short-circuit output current <i>Courant de sortie en court-circuit</i>	SF.C 474 E-ET	$I_{OS}$	$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	18
	SF.C 474 EM KM-PM			$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 17 mA	$V_{CCmax}$	$I_{CC} \leq 30 \text{ mA}$	17
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$	19

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 191  
 Voir figures page 191

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}C$      $V_{CC} = 5V$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	15 MHz	25 MHz		23	
Input set-up time <i>Temps de préétablissement</i>	$t_{set-up}$				20 ns	23	
Input hold time <i>Temps de maintien</i>	$t_{hold}$				5 ns	23	
Propagation delay time, low to high level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PLH}$				25 ns	20	
Propagation delay time, high to low level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PHL}$				40 ns	20	
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			10 ns	14 ns	25 ns	23
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$			10 ns	20 ns	40 ns	23

▲ See figures page 191  
 Voir figures page 191

## DUAL JK MASTER-SLAVE FLIP-FLOPS DOUBLES BASCULES JK MAITRE-ESCLAVE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

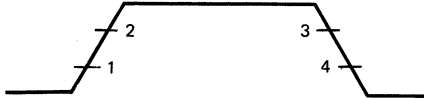
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 476 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	J, K	1
SF.C 476 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 476 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	T̄, R̄, S̄	2
SF.C 476 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

The SF.C 476 flip-flops are based on the Master-Slave principle. Inputs J, K to the master section are controlled by the clock pulse. The clock pulse also regulates the state of coupling transistors which connect the master and slave sections.

### DESCRIPTION GENERALE

Les bascules JK SF.C 476 sont du type Maître-Esclave. L'introduction d'informations dans la bascule, maître se fait par les entrées J, K contrôlées par l'entrée d'horloge. L'entrée d'horloge commande également l'état des transistors de liaison qui relient les bascules maître et esclave.



The sequence of operation is as follows :

- 1) Isolate slave from master
- 2) Enter information from AND gate inputs to master
- 3) Disable AND gate inputs
- 4) Transfer information from master to slave

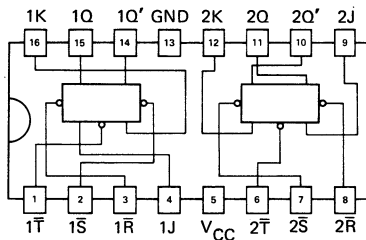
Le fonctionnement est le suivant :

- 1) La bascule esclave est isolée de la bascule maître
- 2) L'information présente sur les opérateurs ET est introduite dans la bascule maître
- 3) Les entrées des opérateurs ET sont isolées
- 4) L'information est transférée du maître vers l'esclave

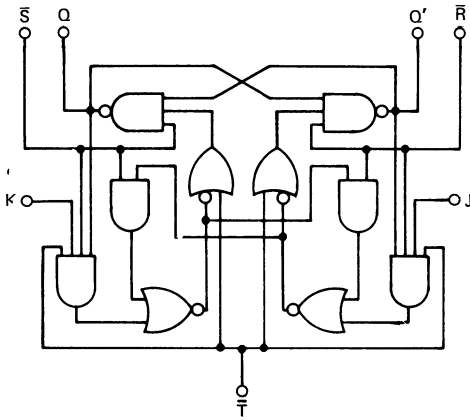
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-117 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

	$t_n$	$t_{n+1}$
J	K	Q
L	L	$Q_n$
L	H	L
H	L	H
H	H	$\bar{Q}_n$

Notes :  $t_n$  : Bit time before clock pulse  
Instant avant transition d'horloge

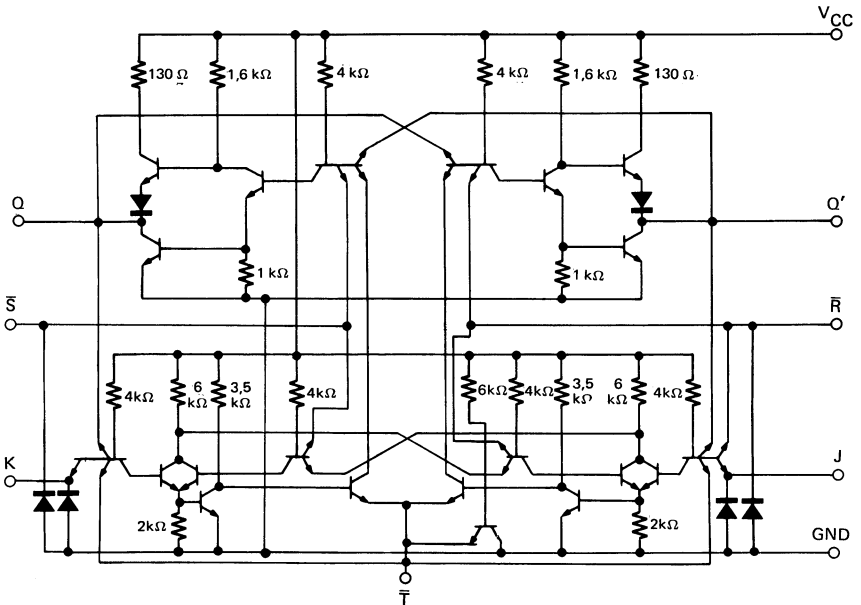
$t_{n+1}$  : Bit time after clock pulse  
Instant après transition d'horloge

Low input to  $\bar{S}$  sets Q to high level  
 $\bar{S}$  au niveau bas entraîne Q au niveau haut

Low input to  $\bar{R}$  sets Q to low level  
 $\bar{R}$  au niveau bas entraîne Q au niveau bas

$\bar{R}, \bar{S}$  are independent of clock  
 $\bar{R}, \bar{S}$  sont indépendants de l'horloge

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			7 8
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			7 8
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	8
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	7
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées J, K $I_{JLmax}$ $I_J (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	9
	Inputs Entrées $\bar{R}, \bar{S}$ $I_{\bar{R}\bar{S}max}$ $I_I (Lmax)$	-3,2 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées J, K $I_{JHmin}$ $I_J (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	10
	Inputs Entrées $\bar{R}, \bar{S}$ $I_{\bar{R}\bar{S}min}$ $I_I (Hmin)$	80 $\mu\text{A}$			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	10
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	13
				$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 20 mA	$V_{CCmax}$	$I_{CC} \leq 40 \text{ mA}$	10
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	Input $\bar{T}$ Entrée $\bar{T}$	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 0,5 \text{ V}$	12
		Other inputs Autres entrées		$ V_I  \leq 1,5 \text{ V}$	

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 191  
 Voir figures page 191

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	15 MHz	20 MHz		21	
Propagation delay time, low to high level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PLH}$			16 ns	25 ns		22
Propagation delay time, high to low level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PHL}$			25 ns	40 ns		22
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			10 ns	16 ns	25 ns	21
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$			10 ns	25 ns	40 ns	21

▲ See figures page 191  
 Voir figures page 191

## DUAL JK MASTER-SLAVE FLIP-FLOPS DOUBLES BASCULES JK MAITRE-ESCLAVE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

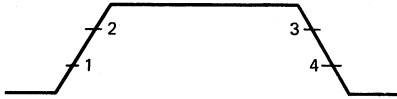
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4107 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	J	1
SF.C 4107 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	K	
SF.C 4107 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	T̄, R̄	2
SF.C 4107 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 4107 flip-flops are based on the Master-Slave principle. Inputs J, K to the master section are controlled by the clock pulse. The clock pulse also regulates the state of coupling transistors which connect the master and slave sections.

Les bascules JK SF.C 4107 sont du type Maître-Esclave. L'introduction d'informations dans la bascule maître se fait par les entrées J, K contrôlées par l'entrée d'horloge. L'entrée d'horloge commande également l'état des transistors de liaison qui relient les bascules maître et esclave.



The sequence of operation is as follows :

- 1) Isolate slave from master
- 2) Enter information from AND gate inputs to master
- 3) Disable AND gate inputs
- 4) Transfer information from master to slave

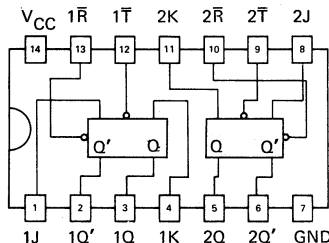
Le fonctionnement est le suivant :

- 1) La bascule esclave est isolée de la bascule maître
- 2) L'information présente sur les opérateurs ET est introduite dans la bascule maître
- 3) Les entrées des opérateurs ET sont isolées
- 4) L'information est transférée du maître vers l'esclave

### PIN CONFIGURATION BROCHAGE

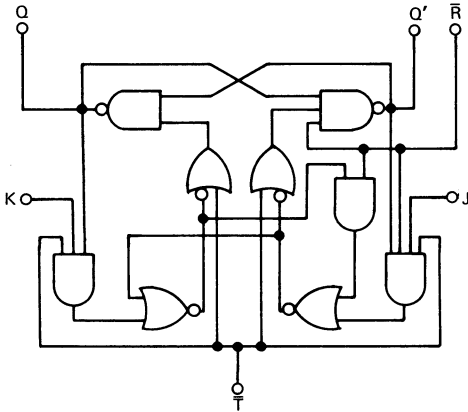
Top view  
Vue de dessus

### Package TO-116 Boîtier





**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

$t_n$		$t_{n+1}$
J	K	Q
L	L	$Q_n$
L	H	L
H	L	$\bar{H}$
H	H	$\bar{Q}_n$

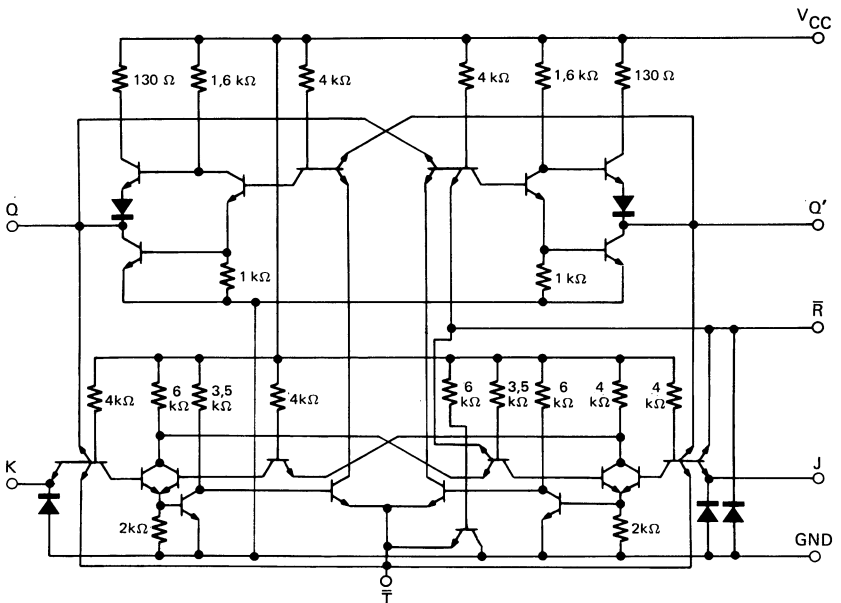
Notes :  $t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*

$t_{n+1}$  : Bit time after clock pulse  
*Instant après transition d'horloge*

Low input to  $\bar{R}$  sets Q to low level  
 *$\bar{R}$  au niveau bas entraîne Q au niveau bas*

$\bar{R}$  is independent of clock  
 *$\bar{R}$  est indépendant de l'horloge*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG. ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			7 8
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			7 8
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	8
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	7
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées J, K $I_{ILmax}$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	9
	Inputs Entrées $\bar{T}$ , $\bar{R}$ $I_{I(Lmax)}$	-3,2 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées J, K $I_{IHmin}$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	10
	Inputs Entrées $\bar{T}$ , $\bar{R}$ $I_{I(Hmin)}$	80 $\mu\text{A}$			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	10
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	11
				$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 10 mA	$V_{CCmax}$	$I_{CC} \leq 40 \text{ mA}$	10
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -0,3 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 0,5 \text{ V}$	12
		typ. -1 V		$ V_I  \leq 1,5 \text{ V}$	

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 191  
 Voir figures page 191

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	15 MHz	20 MHz		21
Propagation delay time, low to high level from $\bar{R}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math></i>	$t_{PLH}$			16 ns	25 ns	22
Propagation delay time, high to low level from $\bar{R}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math></i>	$t_{PHL}$			25 ns	40 ns	22
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$		10 ns	16 ns	25 ns	21
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$		10 ns	25 ns	40 ns	21

▲ See figures page 191  
 Voir figures page 191

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	Input A Entrée A	Input B Entrée B
SF.C 4121 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Input A Entrée A	1
SF.C 4121 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	Input B Entrée B	2
SF.C 4121 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4121 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4121 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

t <sub>n</sub>			t <sub>n+1</sub>			Triggering Déclenchement
A1	A2	B	A1	A2	B	
H	H	L	H	H	H	No, Non
L	X	H	L	X	L	No, Non
X	L	H	X	L	L	No, Non
L	X	L	L	X	H	Yes, Oui
X	L	L	X	L	H	Yes, Oui
H	H	H	H	L	H	Yes, Oui
H	H	H	L	H	H	Yes, Oui
X	L	L	X	H	L	No, Non
L	X	L	H	X	L	No, Non
X	L	H	H	H	H	No, Non
L	X	H	H	H	H	No, Non
H	H	L	X	L	L	No, Non
H	H	L	L	X	L	No, Non

Notes : t<sub>n</sub> : Time before input pulse  
Instant avant transition d'entrée

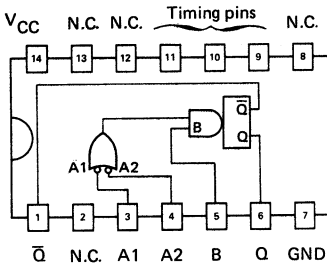
t<sub>n+1</sub> : Time after input pulse  
Instant après transition d'entrée

X : Indicates that either a low state or a high state may be present  
Indique que soit un niveau bas, soit un niveau haut peut être présent.

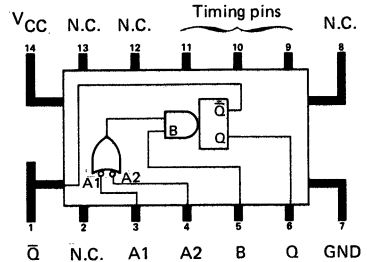
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**DESCRIPTION AND UTILIZATION**

- A1 and A2 are negative edge triggered logic inputs and will trigger the one shot when either or both go to low level with B at high level.
- B is a positive Schmitt-trigger input for slow edges or level detection, and will trigger the one shot when B goes to high level with either A1 or A2 at low level.
- External timing capacitor may be connected between pin 10 (positive) and pin 11. With no external capacitance, an output pulse width of typically 30 ns is obtained.
- To use the internal timing resistor (2 kΩ nominal), connect pin 9 to pin 14. Figure 1
- To obtain variable pulse width connect external variable resistance between pin 9 and pin 14. No external current limiting is needed. Figure 2
- For accurate repeatable pulse widths connect an external resistor between pin 11 and pin 14 with pin 9 open circuit. Figure 3

**DESCRIPTION ET UTILISATION**

- A1 et A2 sont des entrées qui agissent par le front de décroissance et qui déclenchent le monostable quand soit l'une, soit les deux passent au niveau bas lorsque B est au niveau haut.
- B est une entrée d'un trigger de Schmitt utilisable avec des temps de transition lents ou en détection de niveau qui déclenche le monostable quand B monte au niveau haut avec soit A1 soit A2 au niveau bas.
- Une capacité extérieure peut être connectée entre la broche 10 et la broche 11. Sans capacité extérieure la largeur moyenne de l'impulsion de sortie est de 30 ns.
- Pour utiliser la résistance interne (2 kΩ nominal), réunir les broches 9 et 14. Figure 1
- Pour obtenir une impulsion de largeur variable, connecter une résistance variable extérieure entre les broches 9 et 14. Aucun dispositif extérieur de limitation du courant n'est nécessaire. Figure 2
- Pour obtenir des impulsions de largeur précise et reproductible, connecter une résistance entre les broches 11 et 14 avec 9 ouvert. Figure 3

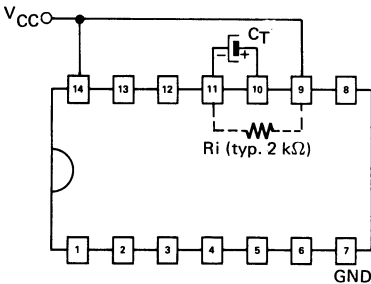


Figure 1  $t_p \approx C_T \times R_i \log_2 2$

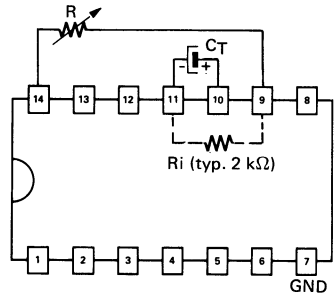


Figure 2  $t_p \approx C_T (R + R_i) \log_2 2$

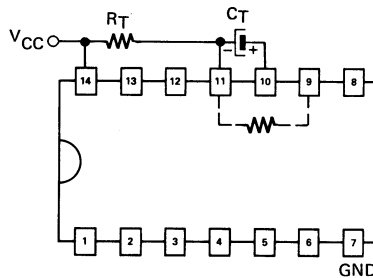


Figure 3  $t_p \approx R_T \times C_T \log_2 2$

**OPERATING**

Monostable multivibrator can be triggered from positive-going input (B) or gated negative-going input (A) with inhibit facility.

Pulse triggering occurs at a particular voltage level and is not directly related to the transition time of the input pulse.

Schmitt-trigger input circuitry for the B input allows jitter-free triggering from inputs with transition times as slow as 1V/second.

Once fired, the outputs are independent of further transitions on the inputs and are a function only of the timing components.

Output rise and fall times are TTL compatible and independent of pulse length.

Pulse width is achieved through internal compensation and is virtually independent of V<sub>CC</sub> and temperature.

In most applications, pulse stability will only be limited by the accuracy of external timing components.

Jitter-free operation is maintained over the full temperature and V<sub>CC</sub> range for more than six decades of timing capacitance (10 pF to 10 μF) and more than one decade of timing resistance (2 kΩ to 40 kΩ).

Throughout these ranges, pulse width is defined by the relationship :

$$t_p = C_T R_T \log_e 2$$

**RECOMMENDED OPERATING CONDITIONS**

**CONDITIONS DE FONCTIONNEMENT RECOMMANDEES**

PARAMETERS PARAMETRES		MIN.	TYP.	MAX.	UNIT.
Normalized fan-out from each output <i>Sortance sur chaque sortie Q et Q̄</i>	<b>N</b>			10	
Input pulse rise/fall time <i>Temps de montée ou de descente de l'impulsion d'entrée</i>	Schmitt input B <i>Entrée trigger B</i>			1	V/s
	Inputs A1, A2 <i>Entrées A1, A2</i>			1	V/μs
Input pulse width <i>Largeur de l'impulsion d'entrée</i>		50			ns
External timing resistance between pin 11 and 14 (pin 9 open) <i>Résistance extérieure entre les broches 11 et 14 (broche 9 non connectée)</i>		1,4			kΩ
External timing resistance <i>Résistance extérieure</i>	SF.C 4121 ET, EV EM			30	kΩ
	SF.C 4121 E			40	kΩ
Timing capacitance <i>Capacité</i>		0		1000	μF
Output pulse width <i>Largeur de l'impulsion de sortie</i>				40	s
Duty cycle <i>Facteur de forme</i>	R <sub>T</sub> = 2 kΩ			67	%
	R <sub>T</sub> = 30 kΩ (SF.C 4121 EM, ET, EV)				
	R <sub>T</sub> = 40 kΩ (SF.C 4121 E)			90	%

**FONCTIONNEMENT**

Le déclenchement du monostable peut être obtenu soit par un flanc de croissance sur l'entrée B, soit par un flanc de décroissance sur l'une des entrées A, l'autre pouvant être utilisée comme entrée d'inhibition.

Le déclenchement a lieu lors du franchissement d'un seuil et n'est pas directement fonction du temps de transition de l'impulsion d'entrée.

Un circuit trigger de Schmitt sur l'entrée B permet un déclenchement précis avec des temps de transition aussi lents que 1V/seconde.

Après le déclenchement les sorties sont indépendantes des transitions ultérieures sur les entrées et sont fonction seulement de la constante de temps.

Les temps de montée et de descente de l'impulsion de sortie sont compatibles avec les circuits TTL standard et sont indépendants de la longueur de l'impulsion.

Un dispositif de compensation interne rend la largeur de l'impulsion indépendante du V<sub>CC</sub> et de la température.

Dans la plupart des applications, la stabilité de l'impulsion sera limitée seulement par la précision des composants extérieurs déterminant la constante de temps.

Le déclenchement précis est obtenu dans toute la gamme de V<sub>CC</sub> et de température pour plus de six décades de capacités (10 pF à 10 μF) et pour plus d'une décade de résistance (2 kΩ à 40 kΩ). Dans ces gammes, la largeur de l'impulsion est donnée par la relation :

$$t_p = C_T R_T \log_e 2$$

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.	
Positive-going threshold voltage at A input <i>Tension de seuil sur le front positif, entrée A</i>	$V_{T+}$	typ. 1,4 V max 2 V	$V_{CCmin}$		A	
Negative-going threshold voltage at A input <i>Tension de seuil sur le front négatif, entrée A</i>	$V_{T-}$	typ. 1,4 V min 0,8 V	$V_{CCmin}$			
Positive-going threshold voltage at B input <i>Tension de seuil sur le front positif, entrée B</i>	$V_{T+}$	typ. 1,55 V max 2 V	$V_{CCmin}$			
Negative-going threshold voltage at B input <i>Tension de seuil sur le front négatif, entrée B</i>	$V_{T-}$	typ. 1,35 V min 0,8 V	$V_{CCmin}$			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$		
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$		
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées A1, A2 B	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	B
			-3,2 mA		$ I_I  \leq 3,2 \text{ mA}$	C
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées A1, A2 B	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	D
			80 $\mu\text{A}$		$I_I \leq 80 \mu\text{A}$	E
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>		$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	D E
Short-circuit output current <i>Courant de sortie en court-circuit</i>	SF.C 4121 E-ET	$I_{OS}$		$V_{CCmax}$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	F
	SF.C 4121 EM-KM PM				$20 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	G
Power supply current in quiescent (unfired) state <i>Courant d'alimentation dans la position de repos</i>		$I_{CC}$	typ. 13 mA	$V_{CCmax}$	$I_{CC} \leq 25 \text{ mA}$	H
Power supply current in fired state <i>Courant d'alimentation dans la position déclenché</i>		$I_{CC}$	typ. 23 mA	$V_{CCmax}$	$I_{CC} \leq 40 \text{ mA}$	H
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>		$V_{IL}$	typ. -1 V	$I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$	

\* All typical values are at  $V_{CC}=5 \text{ V}$ ,  $t_{amb}=25^\circ\text{C}$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 \text{ V}$  à  $t_{amb}=25^\circ\text{C}$

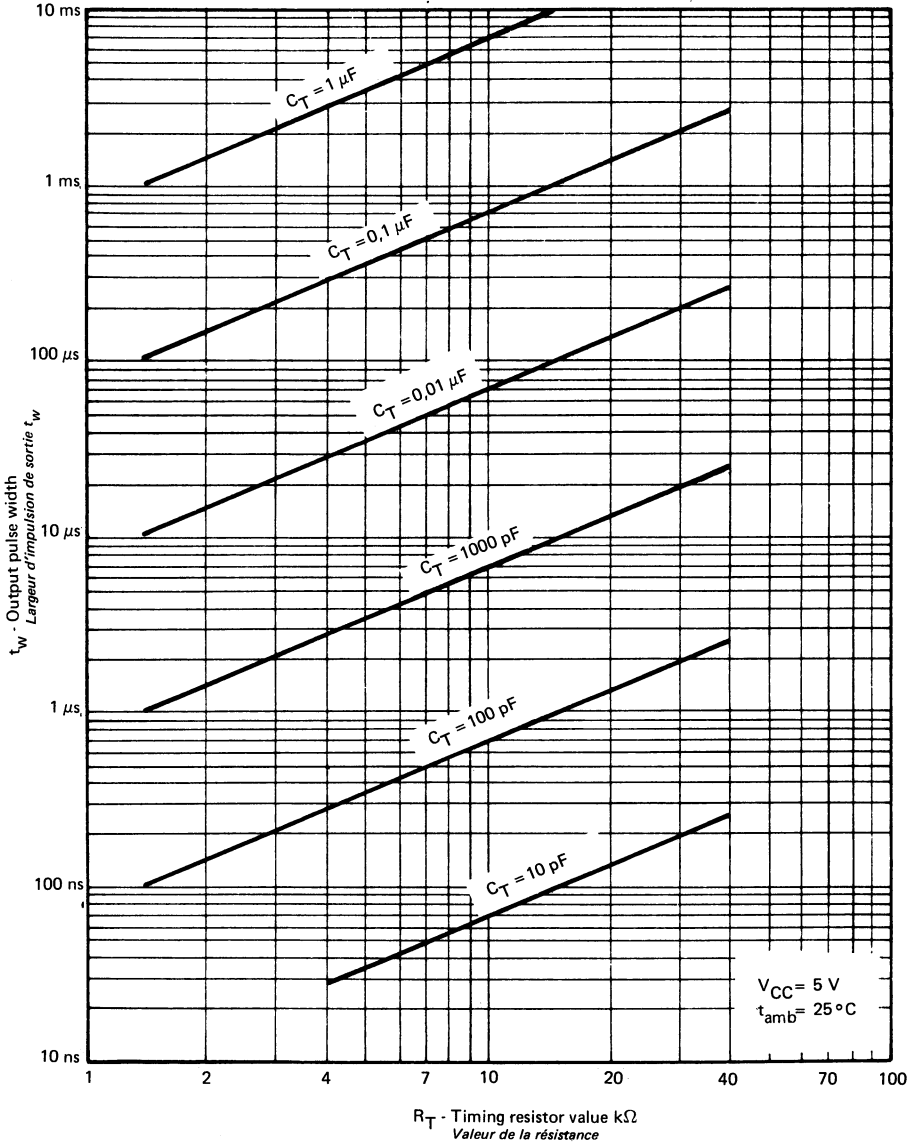
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}C$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time low to high level from B input to Q output <i>Temps de propagation à la croissance du signal de sortie sur Q, commande par B</i>	$t_{PLH}$	$C_L = 15\text{ pF}$ $C_T = 80\text{ pF}$	15 ns	35 ns	55 ns	I
Propagation delay time low to high level from A1/A2 inputs to Q output <i>Temps de propagation à la croissance du signal de sortie sur Q, commande par A1/A2</i>			25 ns	45 ns	70 ns	
Propagation delay time high to low level from B input to Q output <i>Temps de propagation à la décroissance du signal de sortie sur Q, commande par B</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $C_T = 80\text{ pF}$	20 ns	40 ns	65 ns	
Propagation delay time high to low level from A1/A2 inputs to Q output <i>Temps de propagation à la décroissance du signal de sortie sur Q, commande par A1/A2</i>			30 ns	50 ns	80 ns	
Pulse width obtained using internal timing resistor <i>Largeur de l'impulsion obtenue avec résistance interne</i>	$t_w$	$C_L = 15\text{ pF}$ $C_T = 80\text{ pF}$ Pin 9 connected to VCC $R_T$ : open <i>Broche 9 reliée à VCC</i> $R_T$ : ouvert	70 ns	110 ns	150 ns	J
Pulse width obtained with zero timing capacitance <i>Largeur de l'impulsion sans capacité</i>	$t_w$	$C_L = 15\text{ pF}$ $C_T = 0$ Pin 9 connected to VCC $R_T$ : open <i>Broche 9 reliée à VCC</i> $R_T$ : ouvert	20 ns	30 ns	50 ns	
Pulse width obtained using external timing resistor <i>Largeur de l'impulsion obtenue avec résistance extérieure</i>	$t_w$	$C_L = 15\text{ pF}$ $C_T = 80\text{ pF}$ $R_T = 10\text{ k}\Omega$ Pin 9 open <i>Broche 9 ouverte</i>	480 ns	560 ns	640 ns	
		$C_L = 15\text{ pF}$ $C_T = 1\text{ }\mu\text{F}$ $R_T = 10\text{ k}\Omega$ Pin 9 open <i>Broche 9 ouverte</i>	6 ms		8 ms	
Minimum duration of trigger pulse (B) <i>Durée minimale de l'impulsion sur l'entrée trigger (B)</i>		$C_L = 15\text{ pF}$ $C_T = 80\text{ pF}$ Pin 9 connected to VCC $R_T$ : open <i>Broche 9 reliée à VCC</i> $R_T$ : ouvert		30 ns	50 ns	



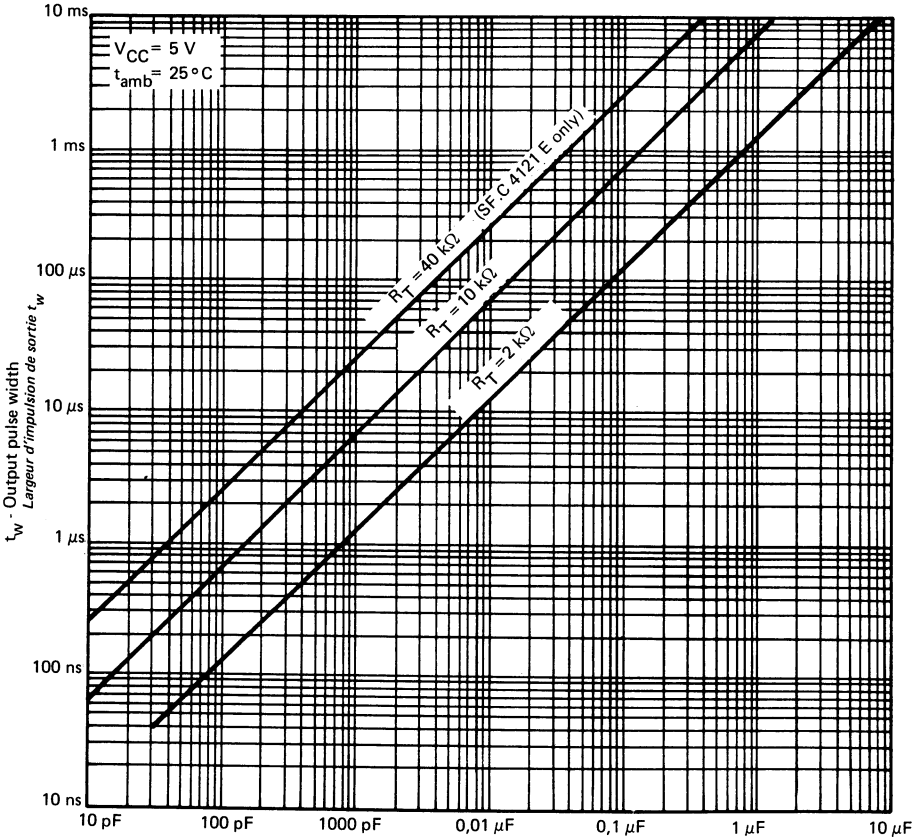
**TYPICAL CHARACTERISTICS**  
**CARACTERISTIQUES TYPIQUES**

OUTPUT PULSE WIDTH VS TIMING RESISTOR VALUE  
 LARGEUR DE L'IMPULSION DE SORTIE EN FONCTION DE LA RESISTANCE



**TYPICAL CHARACTERISTICS**  
**CARACTERISTIQUES TYPIQUES**

OUTPUT PULSE WIDTH VS EXTERNAL CAPACITANCE  
 LARGEUR DE L'IMPULSION DE SORTIE EN FONCTION DE LA CAPACITE EXTERNE



$C_T$  - Timing capacitance  
 Capacité

**TEST CIRCUITS**

**MONTAGES DE TESTS**

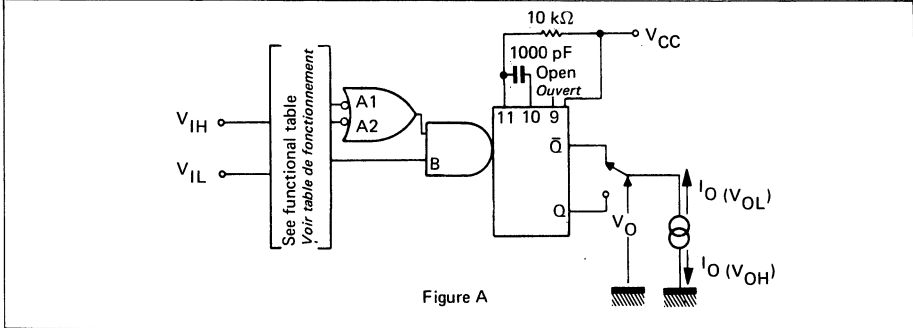


Figure A

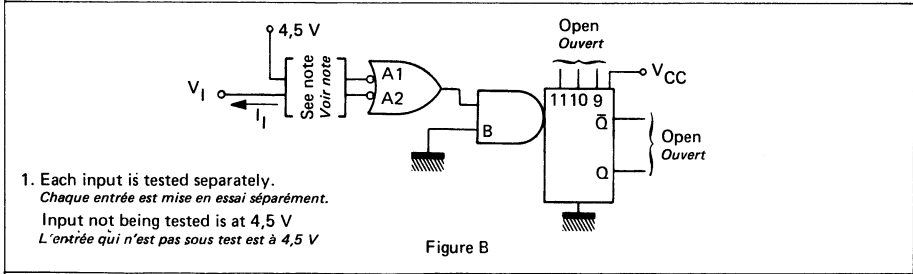


Figure B

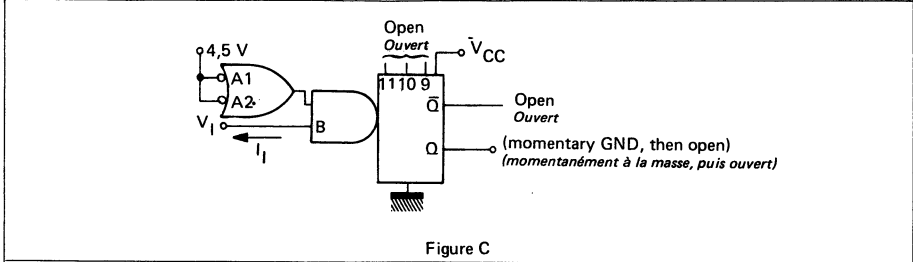


Figure C

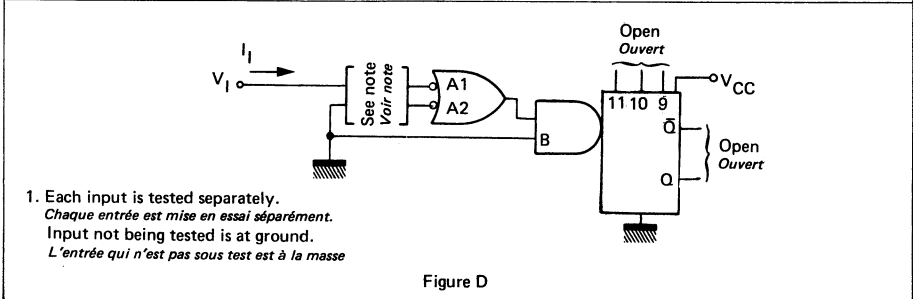


Figure D

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

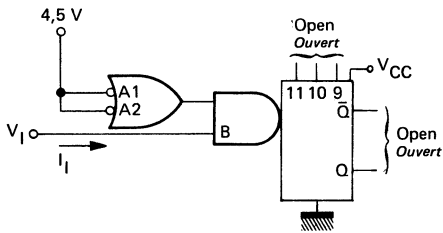
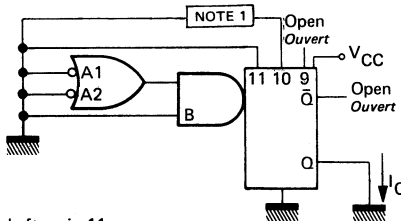


Figure E



1. Pin 10 grounded after pin 11  
 La broche 10 est mise à la masse après la broche 11

Figure F

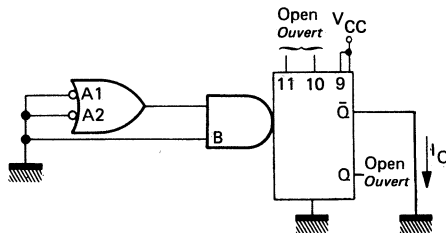


Figure G

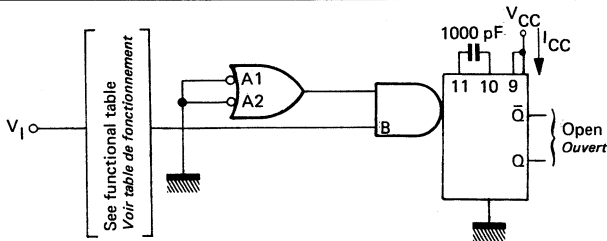
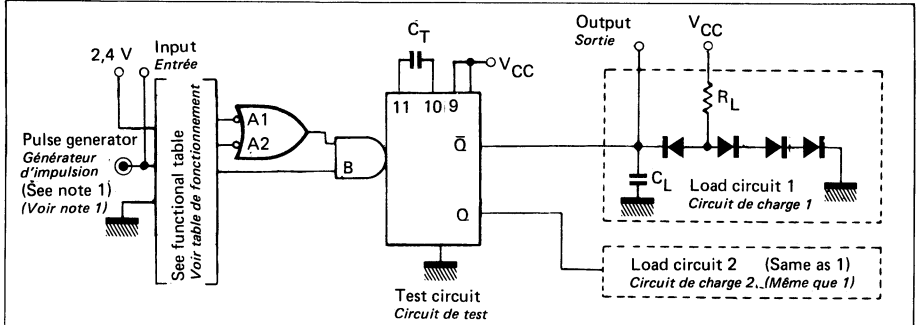
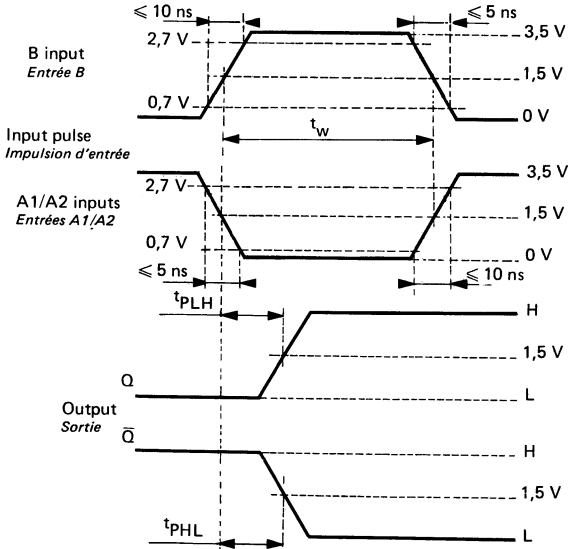


Figure H

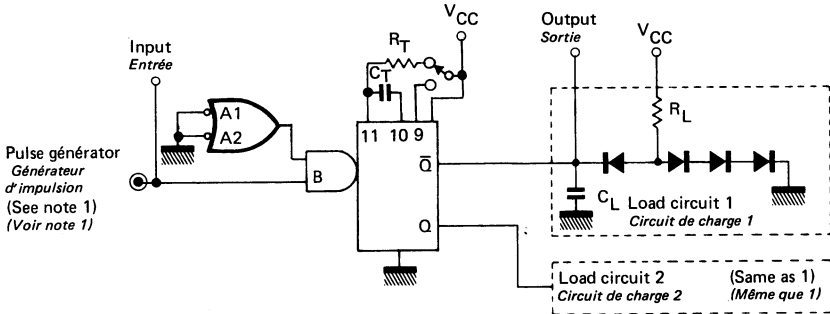
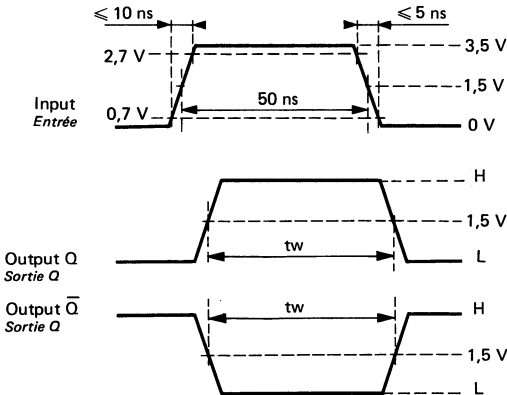


VOLTAGE WAVEFORMS  
FORMES D'ONDE



1. The pulse generator has the following characteristics :  
*Le générateur d'impulsion a les caractéristiques suivantes :*  
 $t_w \geq 50\text{ ns}$ , and  $Z \approx 50\ \Omega$ ,  $f = 1\text{ MHz}$
2. All diodes are 1N 3064  
*Toutes les diodes sont des 1N 3064*
3.  $C_L$  includes probe and jig capacitance  
 *$C_L$  comprend la capacité de la sonde et du montage*

Figure I

**TEST CIRCUITS**  
**MONTAGE DE TESTS**

**VOLTAGE WAVEFORMS**  
**FORMES D'ONDE**


- The pulse generator has the following characteristics :  
*Le générateur d'impulsion a les caractéristiques suivantes :*  
 $Z \approx 50\ \Omega$ ,  $f = 1\text{ MHz}$
- All diodes are 1N 3064  
*Toutes les diodes sont des 1N 3064*
- $C_L$  includes probe and jig capacitance  
 *$C_L$  comprend la capacité de la sonde et du montage*

Figure J

## NOTES

## DUAL RETRIGGERABLE MONOSTABLE MULTIVIBRATORS WITH CLEAR DOUBLES MULTIVIBRATEURS MONOSTABLES REDECLENCHABLES AVEC REMISE A ZERO

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	A and B A et B	Clear Remise à zéro
SF.C 4123 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	A and B A et B	1
SF.C 4123 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Clear Remise à zéro	2
SF.C 4123 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Input clamping diodes
- Complementary DC level sensitive inputs
- Flexibility of operation : Retriggerable, clear
- Output pulse width range 50 ns to ∞
- Complementary output
- Independent monostables
- Diodes d'écrêtage sur les entrées
- Entrées sensibles à des niveaux complémentaires
- Souplesse de fonctionnement : Redéclenchement, remise à zéro
- Largeur d'impulsion de 50 ns à ∞
- Sorties complémentaires
- Monostables indépendants

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

Inputs Entrées		Outputs Sorties	
A	B	Q	$\bar{Q}$
H	X	L	H
X	L	L	H
L	L → H	L → H → L	H → L → H
H → L	H	L → H → L	H → L → H

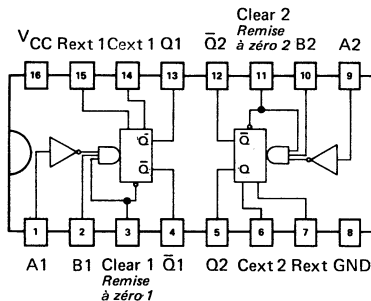
Low level to clear sets Q to low level and  $\bar{Q}$  to high level. Clear is independent of A and B.

Un niveau bas sur la remise à zéro positionne Q au niveau bas et  $\bar{Q}$  au niveau haut. La remise à zéro est indépendante de A et B.

### PIN CONFIGURATION BROCHAGE

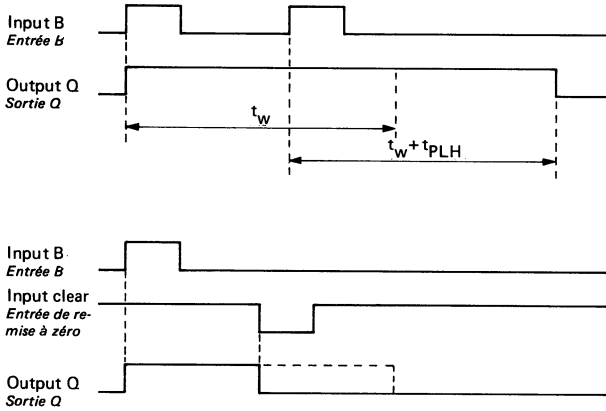
Top view  
Vue de dessus

Package MP - 117  
Boîtier





**TIMING DIAGRAM**  
*DIAGRAMME DES TEMPS*

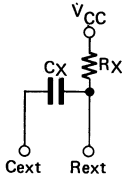


1. An external resistor  $R_X$  and an external capacitor  $C_X$  are required for operation. The value of  $R_X$  may vary between the limits shown on table 1. The value of  $C_X$  may vary from 0 to any value necessary.

1. Une résistance et une capacité extérieures sont nécessaires pour le fonctionnement. La valeur de  $R_X$  peut varier entre les limites du tableau 1. La valeur  $C_X$  peut varier entre 0 et toute valeur nécessaire.

Output pulse width  $t_w$  may be calculated as follows :

La largeur de l'impulsion  $t_w$  peut être calculée avec la formule suivante :



$$t_w = 0,32 \cdot R_X \cdot C_X \left[ 1 + \frac{0,7}{R_X} \right] \quad \text{for } C_X \geq 10^3 \text{ pF}$$

*R<sub>X</sub> in kΩ, C<sub>X</sub> in pF and t<sub>w</sub> in ns*

For  $C_{ext} \leq 10^3 \text{ pF}$  see table 2

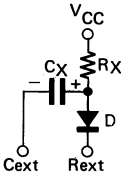
Pour  $C_{ext} \leq 10^3 \text{ pF}$  voir tableau 2

2. This configuration is required for operation when electrolytic capacitors are used.

2. Cette configuration est recommandée pour le fonctionnement quand on utilise des condensateurs électrolytiques.

Output pulse width  $t_w$  may be calculated as follows :

La largeur de l'impulsion devient :



$$t_w = 0,28 \cdot R_X \cdot C_X \left( 1 + \frac{0,7}{R_X} \right)$$

*R<sub>X</sub> in kΩ ( ≤ 0,6 R<sub>X</sub> max ), C<sub>X</sub> in pF, t<sub>w</sub> in ns*

D : Any silicon type diode, such as 1N 3064  
 Tout type de diode, tel que 1N 3064

3. The retriggerable pulses must be separated by a minimum time of

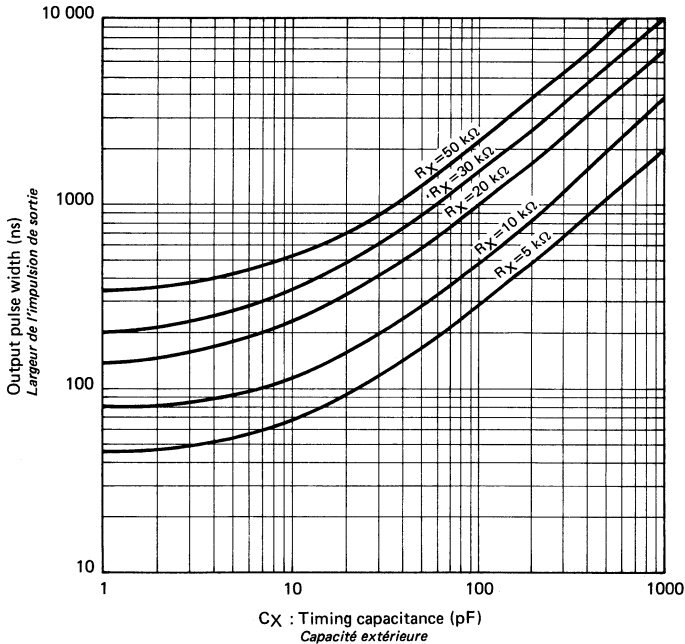
3. Les impulsions de redéclenchement doivent être séparées par un temps minimal

$$[ 0,22 \cdot C_X (\text{pF}) ] \text{ ns}$$

**Table 1** Recommended operating conditions at  $V_{CC}=5\text{ V}$ ,  $t_{amb}=25^\circ\text{C}$   
*Conditions d'emploi recommandées à  $V_{CC}=5\text{ V}$ ,  $t_{amb}=25^\circ\text{C}$*

		min.	typ.	max.	
Set-up time for input trigger pulses <i>Temps d'établissement des impulsions de déclenchement</i>		$t_{\text{set-up}}$	40 ns		
Hold time for input trigger pulses <i>Temps de maintien des impulsions de déclenchement</i>		$t_{\text{hold}}$	40 ns		
Pulse width for clear input <i>Largeur de l'impulsion de l'entrée de remise à zéro</i>		$t_p$	40 ns		
External timing resistor <i>Résistance externe</i>	SF.C 4123 E	$R_X$	5 k $\Omega$	30 k $\Omega$	50 k $\Omega$
	SF.C 4123 EM		5 k $\Omega$	10 k $\Omega$	25 k $\Omega$
Maximum allowable wiring capacitance (pin 7,15) <i>Capacité de câblage sur la broche Rext (7,15)</i>		$C_{\text{stray}}$		50 pF	

**Table 2** Output pulse width vs  $R_X$  and  $C_X$  for  $C_X \leq 10^3\text{ pF}$   
*Largeur de l'impulsion de sortie en fonction de  $R_X$  et  $C_X$  pour  $C_X \leq 10^3\text{ pF}$*



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraignes).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 2,4 \text{ V}$ (Note 1)	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$ (Note 1)	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i> at A or B inputs <i>aux entrées A ou B</i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	
at clear inputs <i>aux entrées de remise à zéro</i>		-3,2 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i> at A or B inputs <i>aux entrées A ou B</i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	
at clear inputs <i>aux entrées de remise à zéro</i>		80 $\mu\text{A}$			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -25 mA	$V_{CCmax}$ $V_O = 0 \text{ V}$	$10 \text{ mA} \leq  I_O  \leq 40 \text{ mA}$ (Note 1)	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 46 mA	$V_{CCmax}$	$I_{CC} \leq 66 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$	$ V_I  \leq 1,5 \text{ V}$	

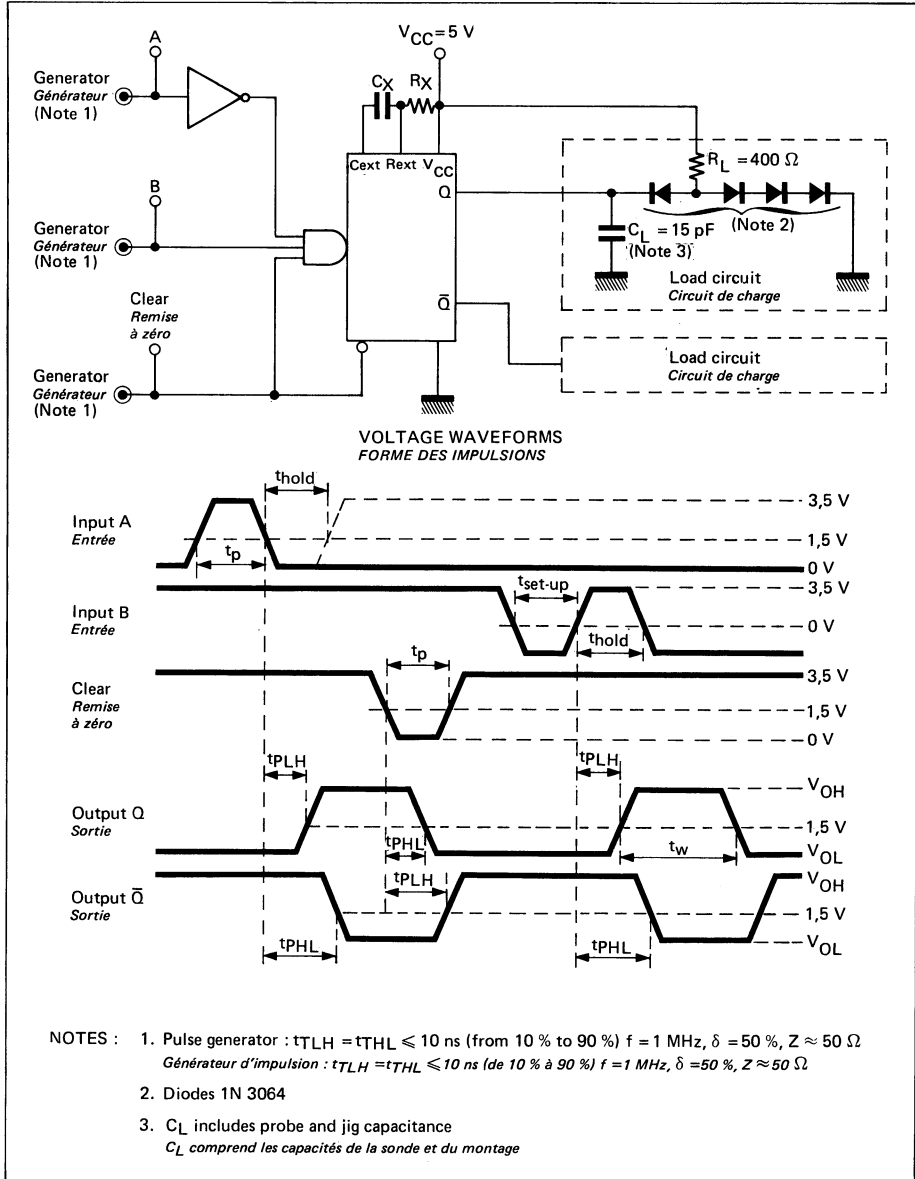
NOTES : 1. Ground Cext for  $V_{OH}$  test on Q output,  $I_{OS}$  test on Q output and  $V_{OL}$  test on  $\bar{Q}$  output  
 Mettre Cext à la masse pour mesurer  $V_{OH}$  sur Q,  $I_{OS}$  sur Q et  $V_{OL}$  sur  $\bar{Q}$   
 Open Cext for  $V_{OH}$  test on  $\bar{Q}$  output,  $I_{OS}$  test on  $\bar{Q}$  output and  $V_{OL}$  test on Q output  
 Laisser Cext en l'air pour mesurer  $V_{OH}$  sur  $\bar{Q}$ ,  $I_{OS}$  sur  $\bar{Q}$  et  $V_{OL}$  sur Q

\* All typical values are at  $V_{CC}=5 \text{ V}$ ,  $t_{amb}=25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 \text{ V}$  à  $t_{amb}=25^\circ\text{C}$

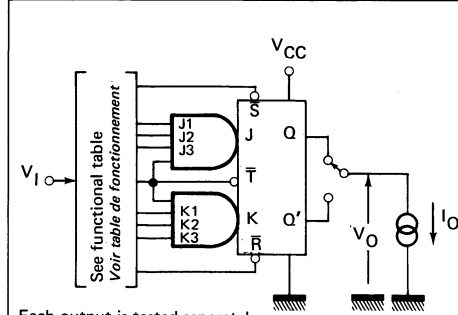
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time to high level from A input to Q output <i>Temps de propagation vers le niveau haut de l'entrée A vers la sortie Q</i>	$t_{PLH}$	$C_{ext} = 0$ $R_{ext} = 5\text{ k}\Omega$ $C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		22 ns	33 ns	
Propagation delay time to high level from B input to Q output <i>Temps de propagation vers le niveau haut de l'entrée B vers la sortie Q</i>	$t_{PLH}$			19 ns	28 ns	
Propagation delay time to low level from A input to $\bar{Q}$ output <i>Temps de propagation vers le niveau bas de l'entrée A vers la sortie <math>\bar{Q}</math></i>	$t_{PHL}$			30 ns	40 ns	
Propagation delay time to low level from B input to $\bar{Q}$ output <i>Temps de propagation vers le niveau bas de l'entrée B vers la sortie <math>\bar{Q}</math></i>	$t_{PHL}$			27 ns	36 ns	
Propagation delay time to low level from clear input to Q output <i>Temps de propagation vers le niveau bas de l'entrée de remise à zéro vers la sortie Q</i>	$t_{PHL}$			18 ns	27 ns	
Propagation delay time to high level from clear input to $\bar{Q}$ output <i>Temps de propagation vers le niveau haut de l'entrée de remise à zéro vers la sortie <math>\bar{Q}</math></i>	$t_{PLH}$			30 ns	40 ns	
Pulse width obtained with zero timing capacitance <i>Largeur d'impulsion obtenue avec une capacité extérieure nulle</i>	$t_w$			45 ns	65 ns	

**TEST CIRCUITS**  
MONTAGES DE TESTS

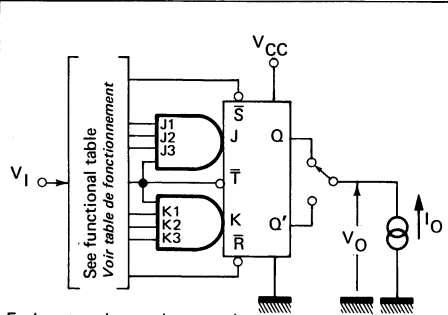


### TEST CIRCUITS MONTAGES DE TESTS



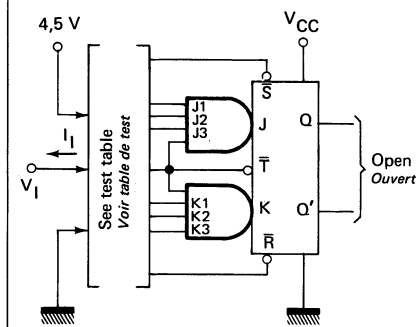
Each output is tested separately  
Chaque sortie est testée séparément

Figure 1



Each output is tested separately  
Chaque sortie est testée séparément

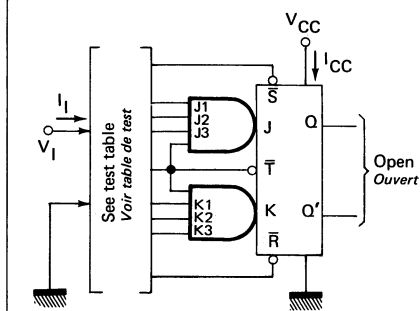
Figure 2



Each input is tested separately  
Chaque entrée est testée séparément

Figure 3

Apply $V_I$ Appliquer (Test $I_{IL}$ )	Apply momentary GND, then 4,5 V Appliquer momentanément la masse, puis 4,5 V	Apply 4,5 V Appliquer 4,5 V
$\bar{T}$	$\bar{S}$	J1,J2,J3,K1,K2, and K3
$\bar{T}$	$\bar{R}$	J1,J2,J3,K1,K2, and K3
$\bar{S}$	None	J1,J2,J3,K1,K2, and K3
$\bar{R}$	None	J1,J2,J3,K1,K2, and K3
J1	$\bar{R}$	$\bar{T}$ , J2, and J3
J2	$\bar{R}$	$\bar{T}$ , J1, and J3
J3	$\bar{R}$	$\bar{T}$ , J1, and J2
K1	$\bar{S}$	$\bar{T}$ , K2, and K3
K2	$\bar{S}$	$\bar{T}$ , K1, and K3
K3	$\bar{S}$	$\bar{T}$ , K1, and K2



1. Each input is tested separately  
Chaque entrée est testée séparément

2.  $I_{CC}$  is measured with  $\bar{R}$  at ground, then  
with  $\bar{S}$  at ground

$I_{CC}$  est mesuré avec  $\bar{R}$  à la masse, puis avec  $\bar{S}$  à la masse

Figure 4

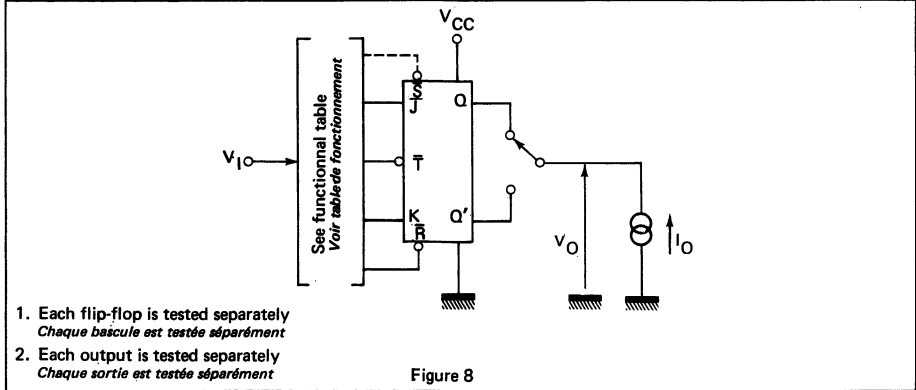
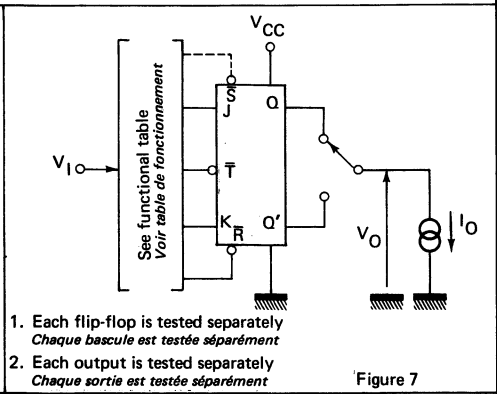
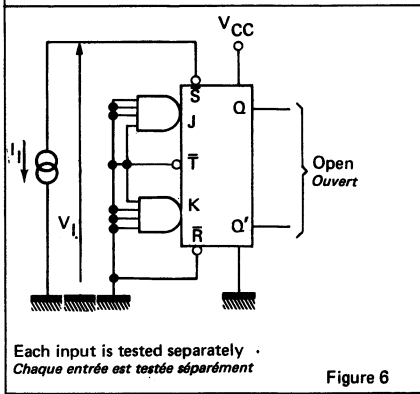
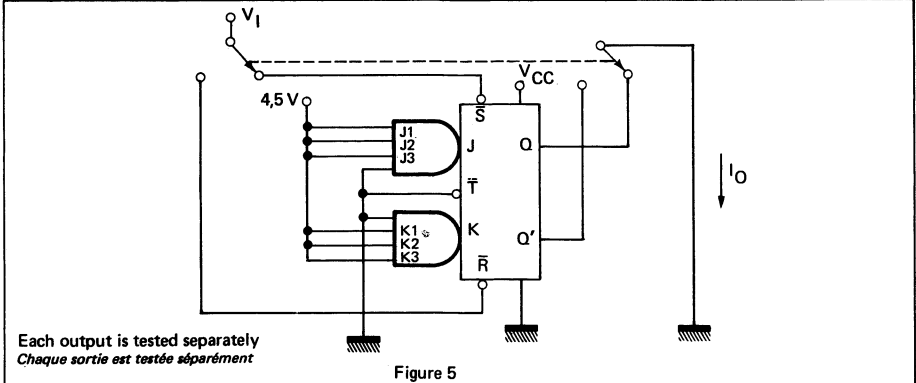
Apply $V_I$ Appliquer (Test $I_{IH}$ )	Ground Masse
$\bar{T}$	$\bar{S}$ , $\bar{R}$ , J1, J2, J3, K1, K2, and K3
$\bar{S}$	$\bar{T}$ , K1, K2, and K3
$\bar{R}$	$\bar{T}$ , J1, J2, and J3
J1	$\bar{T}$ , $\bar{R}$ , J2, and J3
J2	$\bar{T}$ , $\bar{R}$ , J1, and J3
J3	$\bar{T}$ , $\bar{R}$ , J1, and J2
K1	$\bar{T}$ , $\bar{S}$ , K2, and K3
K2	$\bar{T}$ , $\bar{S}$ , K1, and K3
K3	$\bar{T}$ , $\bar{S}$ , K1, and K2

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

# TTL CIRCUITS

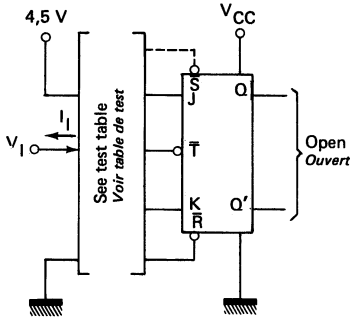
## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

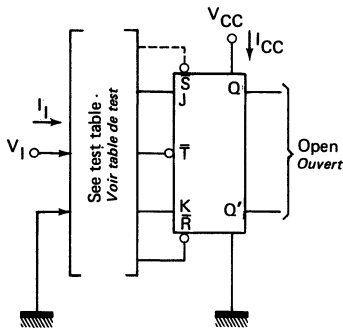
### TEST CIRCUITS MONTAGES DE TESTS



Apply $V_I$ Appliquer (Test $I_{IH}$ )	Apply momentary GND Appliquer momentanément la masse	Apply 4,5 V Appliquer
T	R (note 2)	J and K
R	None	T and J
S	None (note 5)	T and K
J	Q (note 3)	T and R
K	Q' (note 3)	T and R

1. Each flip-flop is tested separately  
*Chaque bascule est testée séparément*
2. Apply momentary ground, then 4,5 V  
*Appliquer momentanément la masse, puis 4,5 V*
3. After application of momentary ground, Q and Q' are left floating  
*Après application momentanée à la masse, Q et Q' sont laissés ouverts*
4. Ground all inputs of the unused flip-flop  
*Toutes les entrées de la bascule qui n'est pas en essai, sont mises à la masse*
5.  $\bar{S}$  is applicable for SF.C 476 circuits only  
 *$\bar{S}$  existe seulement sur les circuits SF.C 476*

Figure 9



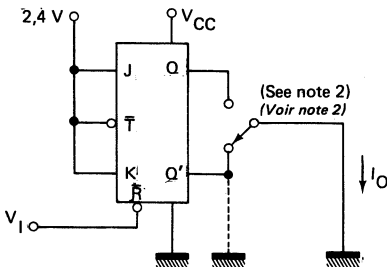
Apply $V_I$ Appliquer	Ground Masse	Apply momentary GND, then 4,5 V Appliquer momentanément la masse puis 4,5 V
T	R, J, and K	None
R	T and J	None
$\bar{S}$ (note 1)	T and K	None
J (note 1)	T and R	S
K (note 1)	T and S	R

1.  $\bar{S}$  is applicable for SF.C 476 circuits only  
 *$\bar{S}$  existe seulement sur les circuits SF.C 476*
2.  $I_{CC}$  is measured (simultaneously for both flip-flops) for the following conditions:  
 *$I_{CC}$  est mesuré (simultanément pour 2 bascules) dans les conditions suivantes :*
  - a.  $J = K = T = \bar{R} = \text{GND}$ . For SF.C 476 :  $\bar{S} = 4,5 \text{ V}$
  - b. For SF.C 473 :  $J = \bar{R} = 4,5 \text{ V}$ ,  $K = \text{GND}$ , and apply momentary 4,5 V, then GND to T  
*Pour SF.C 473 :  $J = \bar{R} = 4,5 \text{ V}$ ,  $K = \text{Masse}$ , et appliquer momentanément 4,5 V, puis la masse à T*

For SF.C 476  $J = K = T = \bar{S} = \text{GND}$ , and  $\bar{R} = 4,5 \text{ V}$   
 Pour SF.C 476  $J = K = T = \bar{S} = \text{Masse}$ , et  $\bar{R} = 4,5 \text{ V}$

Figure 10

3. Each flip-flop is tested separately for  $I_{IH}$   
*Chaque bascule est testée séparément pour  $I_{IH}$*



1. Each flip-flop is tested separately  
*Chaque bascule est testée séparément*
2. Test circuit shows set-up for testing Q'.  
When testing Q', apply 2,4 V to R ground Q' and limit duration of test to 100 ms  
*Le montage de test est représenté pour la mesure sur Q'. Pour la mesure sur Q, appliquer 2,4 V sur R et mettre Q' à la masse. La durée de test doit être limitée à 100 ms.*

Figure 11

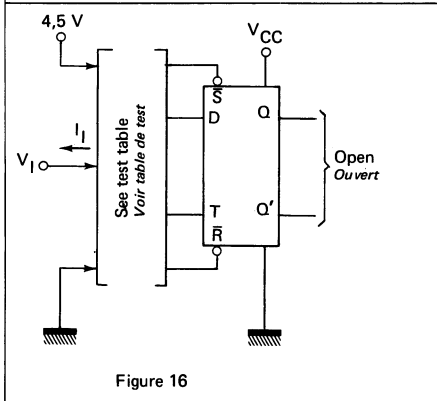
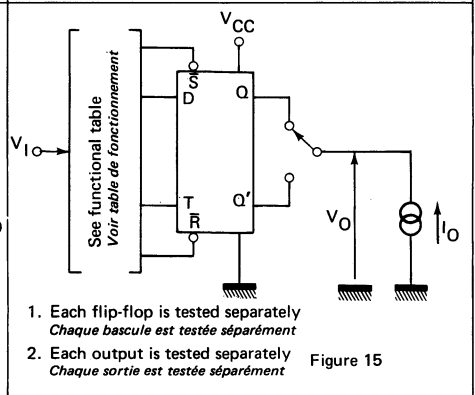
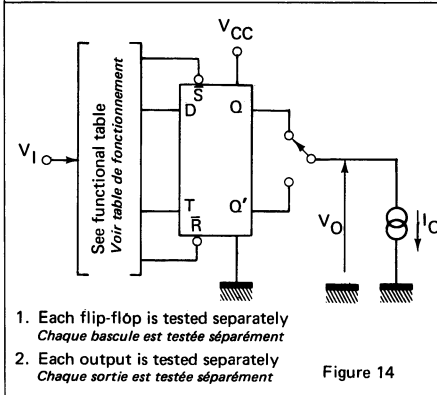
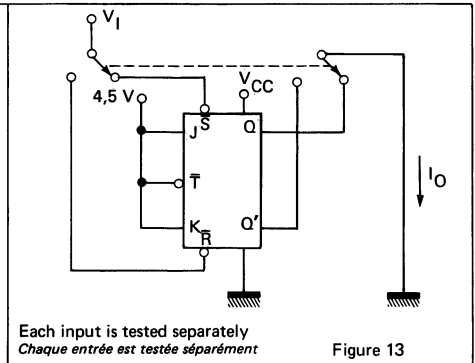
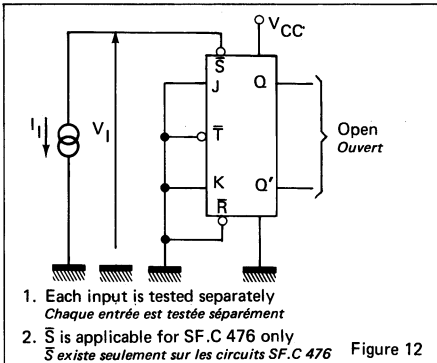
Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
 Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse



# TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS



Apply $V_I$ Appliquer (Test $I_{IL}$ )	Apply 4.5 V Appliquer	Apply ground Appliquer la masse
T	$\bar{R}$ and $\bar{S}$	D
$\bar{S}$	$\bar{R}$ and T	D
$\bar{R}$	T and D	None
D	$\bar{R}$ and T	$\bar{S}$

1. Each flip-flop is tested separately  
*Chaque bascule est testée séparément*
2. Each input is tested separately  
*Chaque entrée est testée séparément*

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

### TEST CIRCUITS MONTAGES DE TESTS

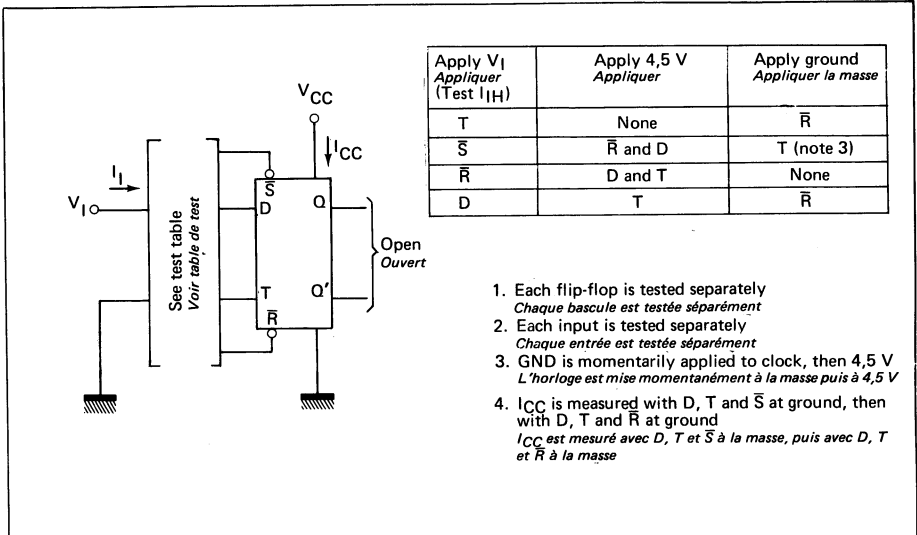


Figure 17

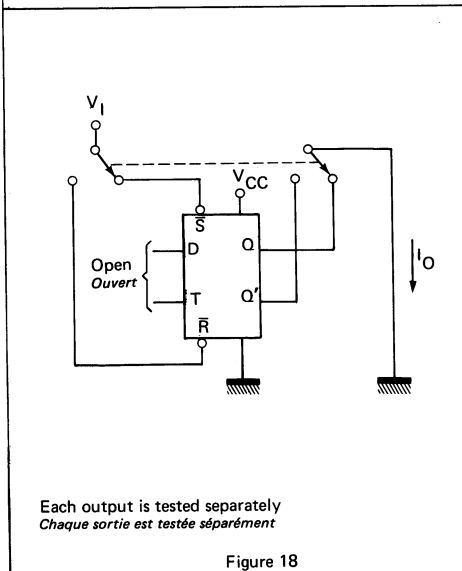


Figure 18

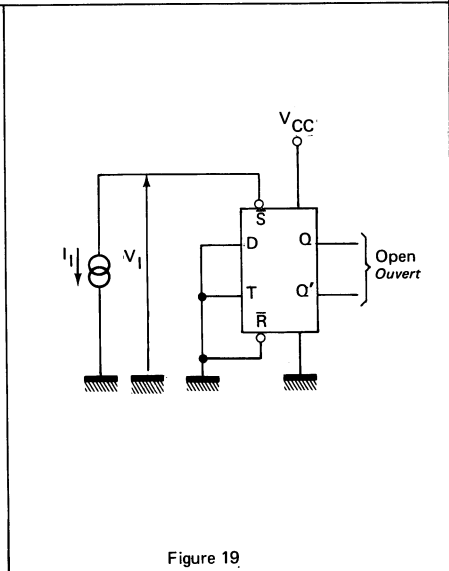


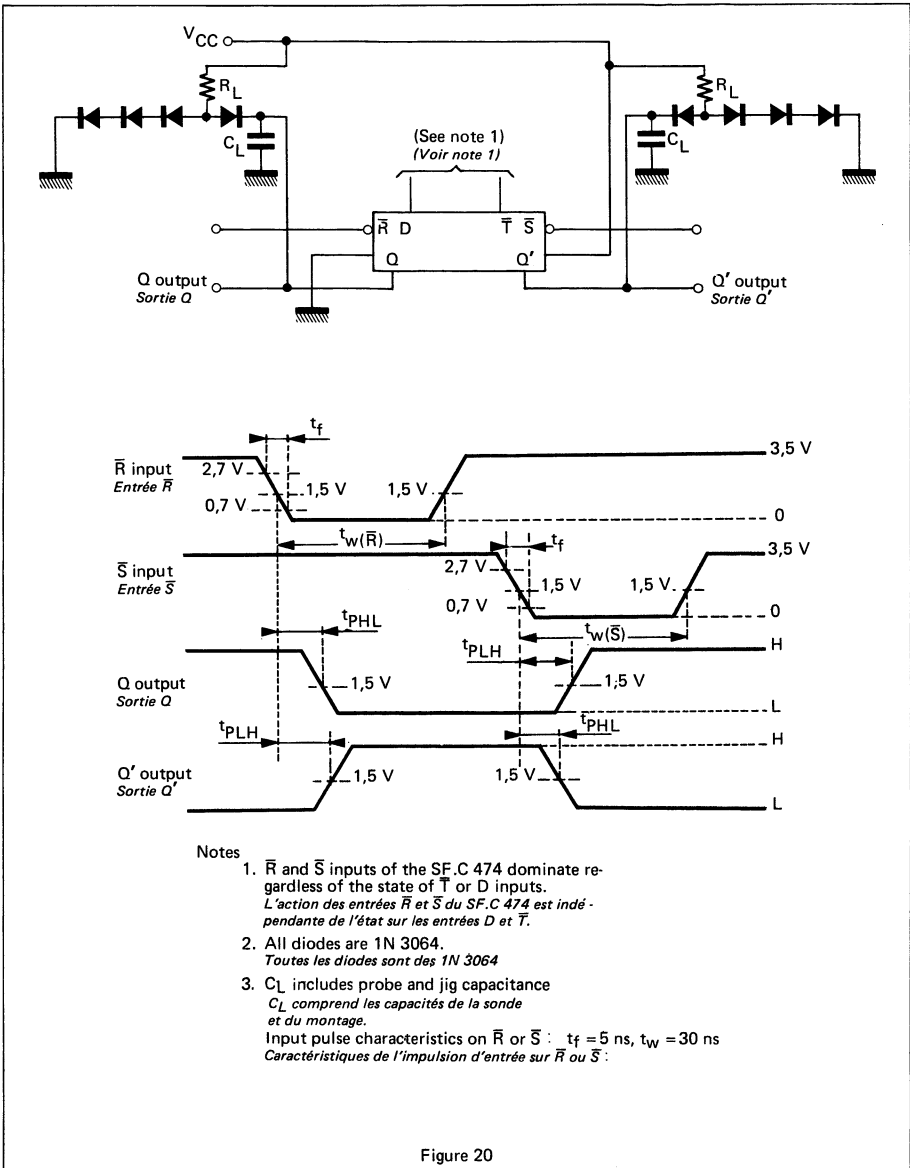
Figure 19

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

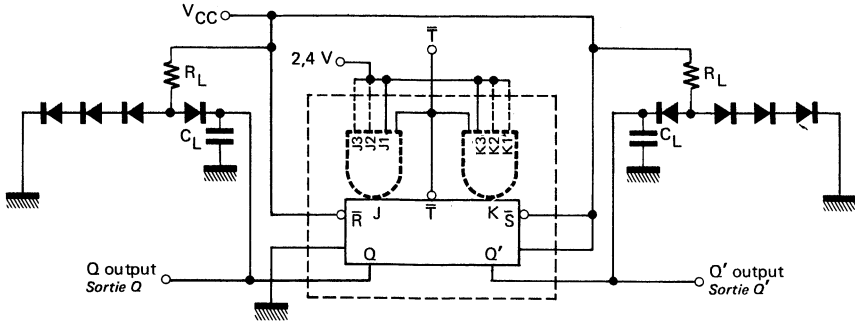
# TTL CIRCUITS

## FLIP-FLOPS BASCULES

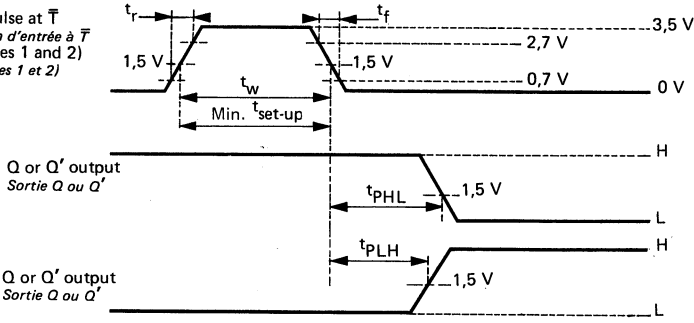
### TEST CIRCUITS MONTAGES DE TESTS



### TEST CIRCUITS MONTAGES DE TESTS



Input pulse at  $\bar{T}$   
Impulsion d'entrée à  $\bar{T}$   
(See notes 1 and 2)  
(Voir notes 1 et 2)



Notes : 1. Clock input pulse characteristics :  
 $t_r = 5 \text{ ns}$ ,  $t_f = 10 \text{ ns}$ ,  $t_w = 20 \text{ ns}$ , and  $f = 1 \text{ MHz}$ .  
When testing clock frequency, vary  $f$

Caractéristiques d'impulsion d'entrée d'horloge  
 $t_r = 5 \text{ ns}$ ,  $t_f = 10 \text{ ns}$ ,  $t_w = 20 \text{ ns}$ , et  $f = 1 \text{ MHz}$ .  
Pour vérifier la fréquence d'horloge, faire varier  $f$

2. For the SF.C 472 : J = J1.J2.J3 ; and K = K1.K2.K3  
Pour le SF.C 472 : J = J1.J2.J3 ; et K = K1.K2.K3

3. Gate inputs (shown with dotted lines) are for the SF.C 472 only. The SF.C 473, SF.C 4107, and SF.C 476, dual flip-flops have direct J and K inputs, and  $\bar{S}$  is not available on the SF.C 473 and SF.C 4107.

Les opérateurs (représentés en pointillés) sur les entrées J, K existent seulement pour le SF.C 472. Les SF.C 473, SF.C 4107 et SF.C 476 ont des entrées J et K directes, et  $\bar{S}$  n'existe pas sur les SF.C 473 et SF.C 4107.

4. All diodes are 1N 3064  
Toutes les diodes sont des 1N 3064

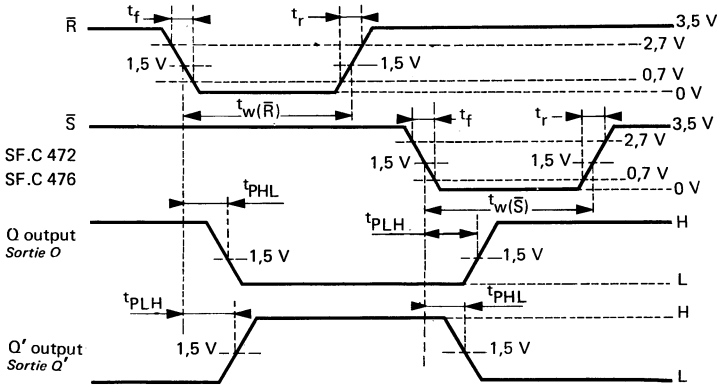
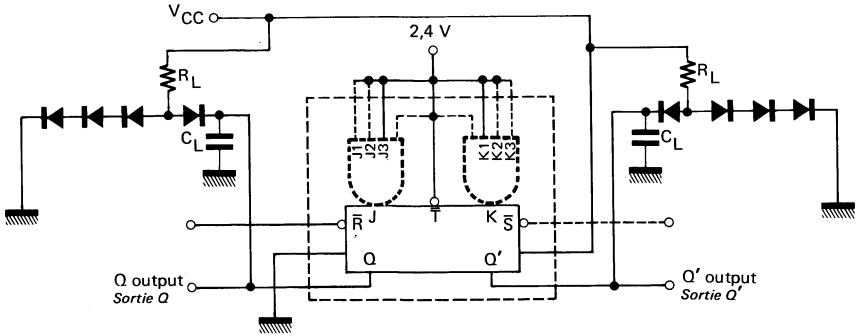
5.  $C_L$  includes, probe and jig capacitance  
 $C_L$  comprend les capacités de la sonde et du montage

Figure 21

# TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS



Notes : 1.  $\bar{R}$  or  $\bar{S}$  inputs dominate regardless of the state of clock J or K inputs

*L'action des entrées  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état sur les entrées  $\bar{T}$ , J et K.*

2.  $\bar{R}$  or  $\bar{S}$  input pulse characteristics :  
Caractéristiques d'impulsion d'entrée de  $\bar{R}$  et  $\bar{S}$  :  
 $t_f = 5 \text{ ns}$ ,  $t_r = 10 \text{ ns}$ ,  $t_w(\bar{R}) = t_w(\bar{S}) = 25 \text{ ns}$ ,  
 $f = 1 \text{ MHz}$  and  $Z \approx 50 \Omega$

3. Gates inputs (shown with dotted lines) are for the SF.C 472 only. The SF.C 473, SF.C 476, SF.C 4107, dual flip-flops have direct J and K inputs, and  $\bar{S}$  is not available on the SF.C 473 or SF.C 4107.

*Les opérateurs (représentés en pointillés) sur les entrées existent seulement pour le SF.C 472. Les SF.C 473, SF.C 476, SF.C 4107 ont des entrées J et K directes et  $\bar{S}$  n'existe pas sur les SF.C 473 ou SF.C 4107.*

4. All diodes are 1N 3064  
*Toutes les diodes sont des 1N 3064*

5.  $C_L$  includes probe and jig capacitance  
 *$C_L$  comprend les capacités de la sonde et du montage*

Figure 22

### TEST CIRCUITS MONTAGES DE TESTS

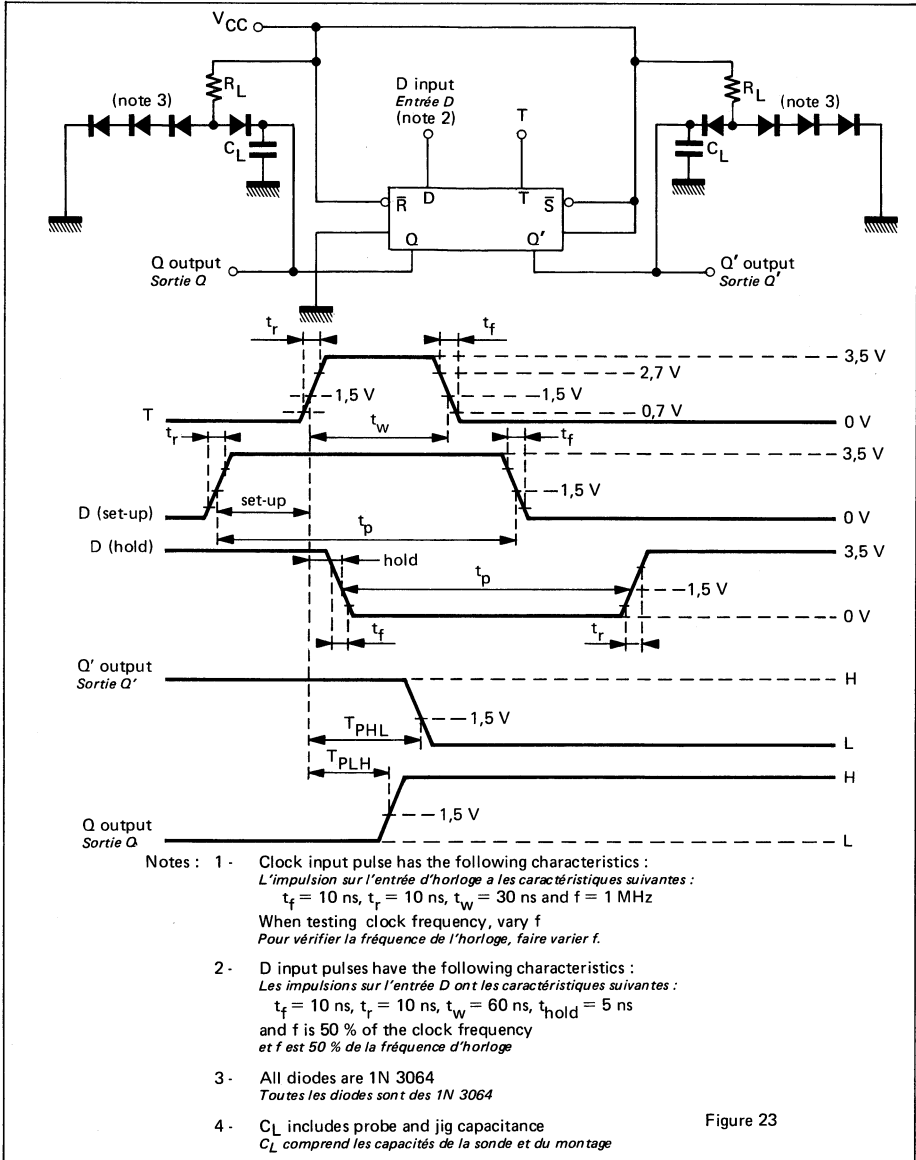


Figure 23

## NOTES

# Counters

*Compteurs*



## NOTES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 490 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Reset inputs Entrée de remise à zéro	1
SF.C 490 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 490 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Input Ai Entrée Ai	2
SF.C 490 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 490 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Input BDi Entrée BDi	4

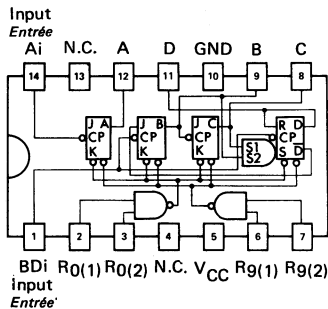
- MSI TTL high speed decade counters
- Digital computer systems
- Data handling systems
- Control systems
- Average power dissipation : 160 mW
- Typical frequency of input count pulses : 18 MHz

- Compteurs par 10 MSI TTL rapide
- Systèmes de calculs digitaux
- Systèmes d'acquisition des données
- Systèmes de contrôle
- Puissance moyenne dissipée : 160 mW
- Fréquence typique des impulsions de comptage : 18 MHz

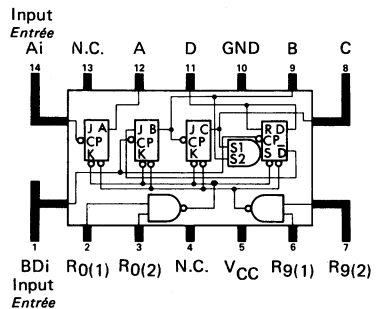
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

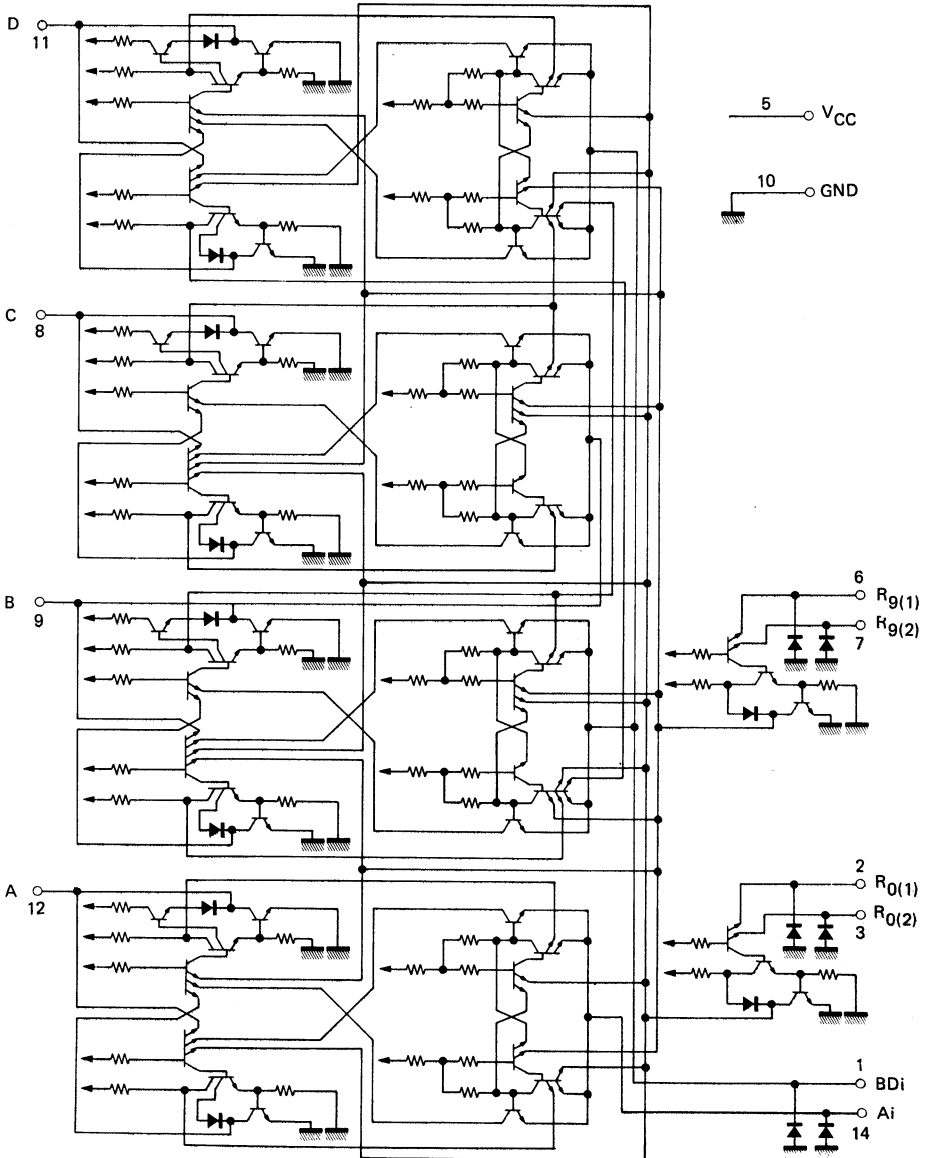
**Package TO-116**  
Boîtier



**Package TO-85**  
Boîtier



**SCHEMATIC**  
SCHEMA ELECTRIQUE





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

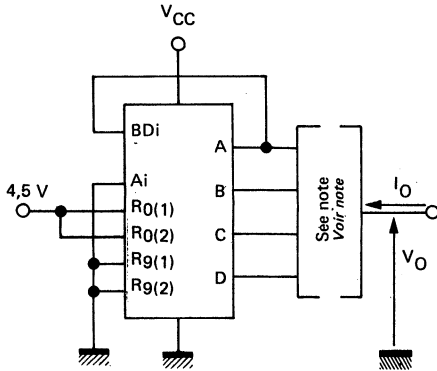
PARAMETERS PARAMETRES		SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.	
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>		$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	A	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>		$V_{ILmax}$	0,8 V				
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>		$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	B,C D	
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>		$I_{OLmax}$ $I_O (Lmax)$	16 mA				
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>		$V_{OHmin}$	2,4 V				
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>		$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA				
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs $R_0, R_9$ <i>Entrées <math>R_0, R_9</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	F	
	Input $A_i$ <i>Entrée <math>A_i</math></i>		-3,2 mA				$ I_I  \leq 3,2 \text{ mA}$
	Input $B_{Di}$ <i>Entrée <math>B_{Di}</math></i>		-6,4 mA				$ I_I  \leq 6,4 \text{ mA}$
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs $R_0, R_9$ <i>Entrées <math>R_0, R_9</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	E	
	Input $A_i$ <i>Entrée <math>A_i</math></i>		80 $\mu\text{A}$				$I_I \leq 80 \mu\text{A}$
	Input $B_{Di}$ <i>Entrée <math>B_{Di}</math></i>		160 $\mu\text{A}$				$I_I \leq 160 \mu\text{A}$
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>		$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	E	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	SF.C 490 E - ET	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	B,C	
	SF.C 490 EM-KM PM				$20 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	D	
Supply current per package <i>Courant d'alimentation par boîtier</i>	SF.C 490 E - ET	$I_{CC}$	typ. 32 mA	$V_{CCmax}$	$I_{CC} \leq 53 \text{ mA}$	E	
	SF.C 490 EM-KM PM				$I_{CC} \leq 46 \text{ mA}$		
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>		$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$		

\* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ .

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

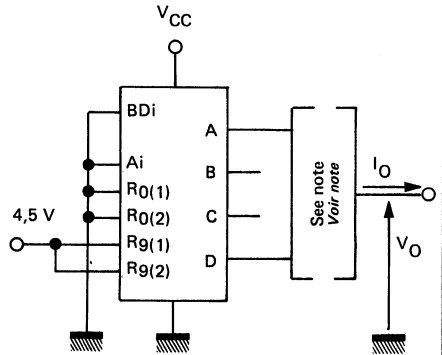
PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum frequency of input count pulses <i>Fréquence maximale de comptage</i>	$f_{max}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	10 MHz	18 MHz		G
Propagation delay time, low to high level output from Ai input to output C <i>Temps de propagation à la croissance du signal de sortie de l'entrée Ai à la sortie C</i>	$t_{PLH}$			60 ns	100 ns	
Propagation delay time, high to low level output from Ai input to output C <i>Temps de propagation à la décroissance du signal de sortie de l'entrée Ai à la sortie C</i>	$t_{PHL}$			60 ns	100 ns	
Width of input pulse <i>Largeur de l'impulsion d'horloge</i>			50 ns			
Width of reset pulse <i>Largeur de l'impulsion de positionnement</i>			50 ns			

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each output is tested separately  
*Chaque sortie est testée séparément*

Figure A. Test  $V_{OL}$



Each output (A, D) is tested separately  
*Chaque sortie (A, D) est testée séparément*

Figure B. Test  $V_{OH}$ ,  $I_{OS}$  for A and D  
*Tester  $V_{OH}$ ,  $I_{OS}$  pour A et D*

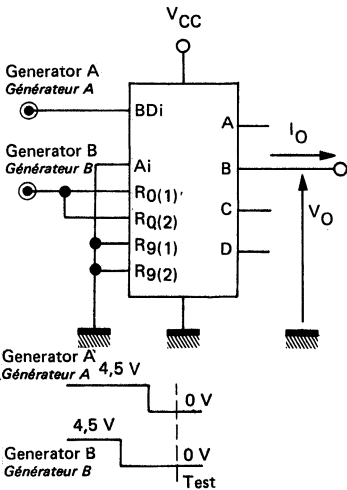


Figure C. Test  $V_{OH}$ ,  $I_{OS}$  for B  
*Tester  $V_{OH}$ ,  $I_{OS}$  pour B*

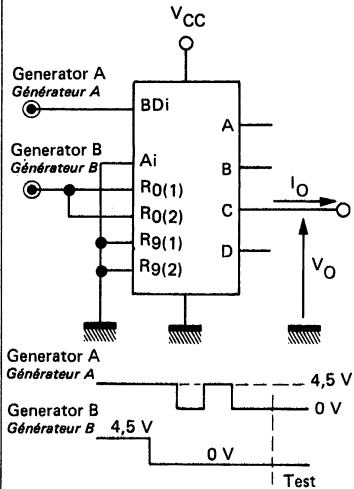
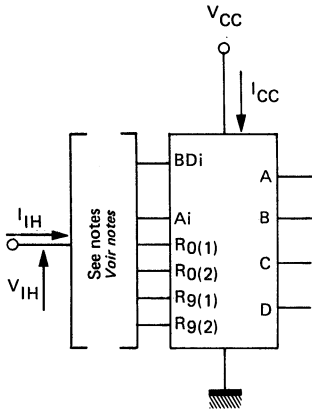
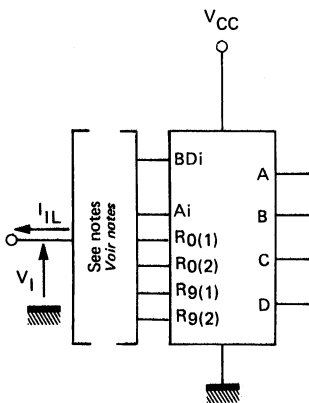


Figure D. Test  $V_{OH}$ ,  $I_{OS}$  for C  
*Tester  $V_{OH}$ ,  $I_{OS}$  pour C*

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

 Figure E. Test  $I_{IH}$ ,  $I_{IR}$ ,  $I_{CC}$ 

- Notes :
1. Each input is tested separately  
*Chaque entrée est testée séparément*
  2. When testing  $R_0(1)$  or  $R_9(1)$  ground  $R_0(2)$  or  $R_9(2)$   
*Lorsque l'on teste  $R_0(1)$  ou  $R_9(1)$ , mettre à la masse  $R_0(2)$  ou  $R_9(2)$*
  3. When testing  $R_0(2)$  or  $R_9(2)$  ground  $R_0(1)$  or  $R_9(1)$   
*Lorsque l'on teste  $R_0(2)$  ou  $R_9(2)$  mettre à la masse  $R_0(1)$  ou  $R_9(1)$*
  4. When testing  $I_{CC}$  reset all output to low level, ground all inputs, then measure  $I_{CC}$   
*Lorsque l'on teste  $I_{CC}$ , positionner toutes les sorties au niveau bas, mettre à la masse toutes les entrées, alors mesurer  $I_{CC}$*


 Figure F. Test  $I_{IL}$ 

- Notes :
1. Each input is tested separately  
*Chaque entrée est testée séparément*
  2. When testing  $R_0(1)$  or  $R_9(1)$ , apply 4,5 V to  $R_0(2)$  or  $R_9(2)$   
*Lorsque l'on teste  $R_0(1)$  ou  $R_9(1)$ , appliquer 4,5 V à  $R_0(2)$  ou  $R_9(2)$*
  3. When testing  $R_0(2)$  or  $R_9(2)$ , apply 4,5 V to  $R_0(1)$  or  $R_9(1)$   
*Lorsque l'on teste  $R_0(2)$  ou  $R_9(2)$ , appliquer 4,5 V à  $R_0(1)$  ou  $R_9(1)$*



**TEST CIRCUITS**  
MONTAGES DE TESTS

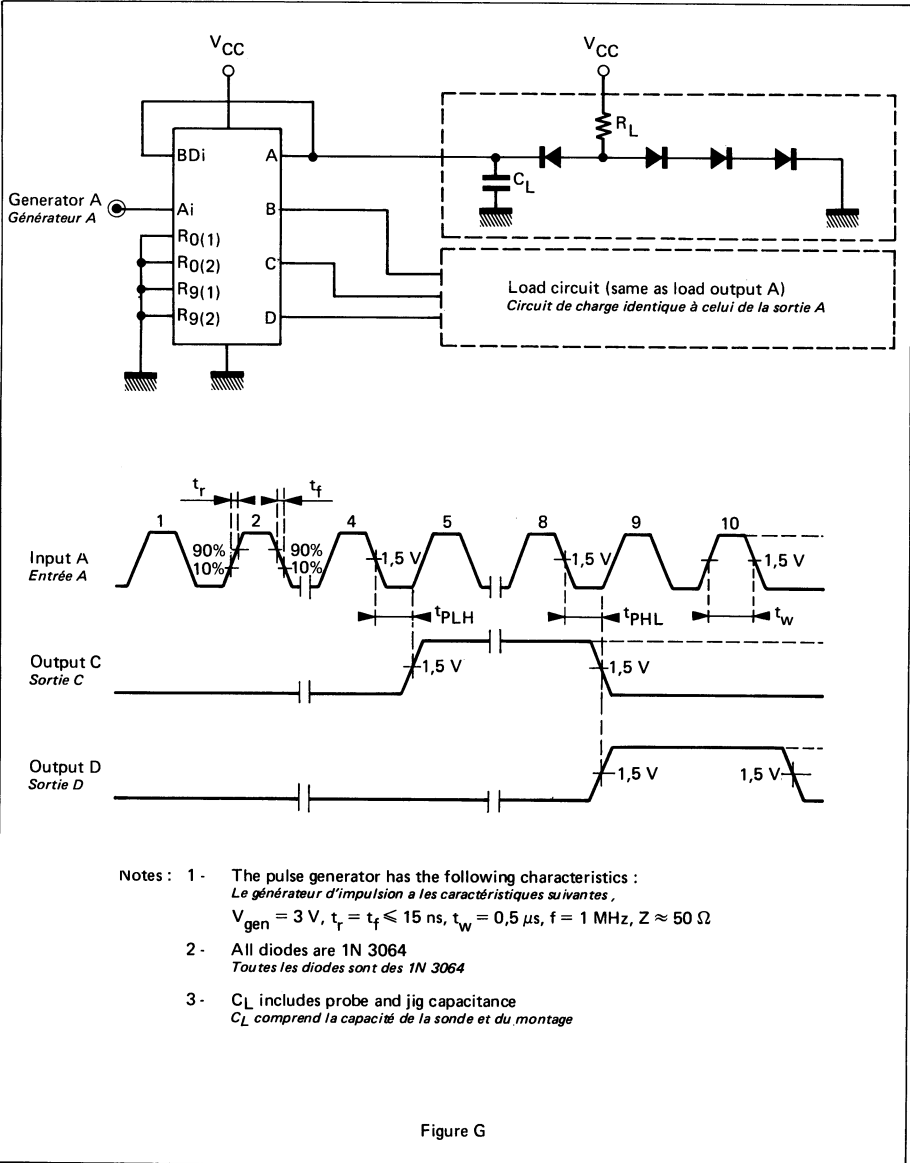


Figure G

## DIVIDE-BY-TWELVE COUNTERS (DIVIDE-BY-TWO AND DIVIDE-BY-SIX)

COMPTEURS DIVISEURS PAR 12

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	Inputs R0 Entrées R0	
SF.C 492 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Inputs R0 Entrées R0	1
SF.C 492 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	Inputs Ai Entrées Ai	2
SF.C 492 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Inputs Ai Entrées Ai	2
SF.C 492 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Inputs BCI Entrées BCI	4
SF.C 492 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Inputs BCI Entrées BCI	4

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 492 is a TTL monolithic divide-by-twelve counter capable of counting pulses at a typical frequency of 18 MHz. Gating is also provided to asynchronously reset the counter to the count of zero.

To provide greater flexibility the counter may be used in either of two modes :

- 1) when used as a divide-by-twelve counter output A is connected to the BCI input. In this mode outputs A, C and D provide divisions by 2, 6 and 12 respectively.
- 2) when the connection is not made between A and BCI and when an input frequency is applied to the BCI input, a frequency division of 3 and 6 results on the C and D outputs respectively. In this mode the A flip-flop may be used independently except for the common reset input.

*Le circuit TTL SF.C 492 est un compteur diviseur par 12 capable de compter des impulsions à la fréquence typique de 18 MHz. Il est possible de remettre à zéro le compteur de manière asynchrone.*

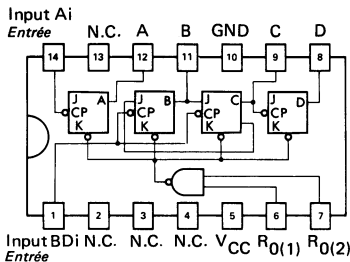
*Ce compteur peut être utilisé dans l'un des 2 modes suivants :*

- 1) quand on l'utilise en diviseur par 12, la sortie A est reliée à l'entrée BCI. Dans ce mode, les sorties A, C et D donnent respectivement les divisions par 2, 6 et 12.
- 2) quand cette connexion entre A et BCI n'est pas réalisée et que les impulsions sont appliquées à BCI, il en résulte une division par 3 et 6 sur les sorties C et D. Dans ce mode, la bascule A peut être utilisée indépendamment excepté pour la remise à zéro qui est commune.

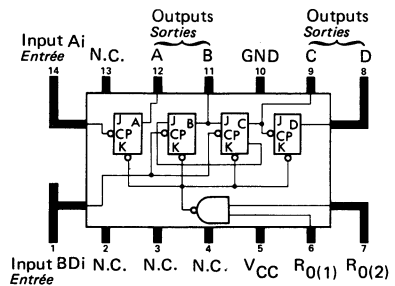
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

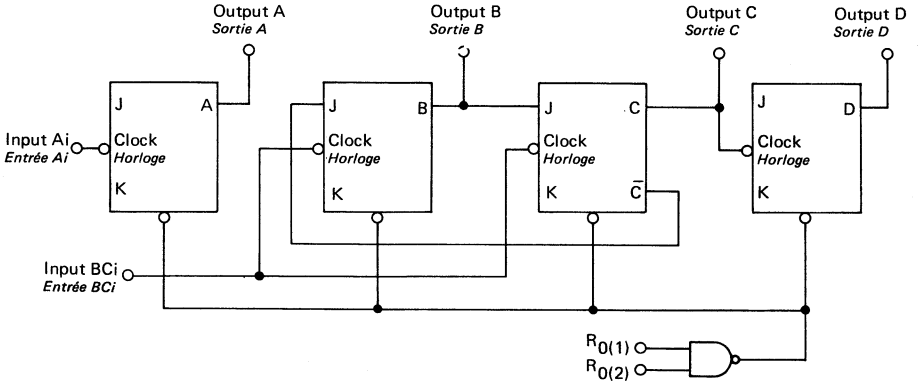
Package TO-116  
Boîtier



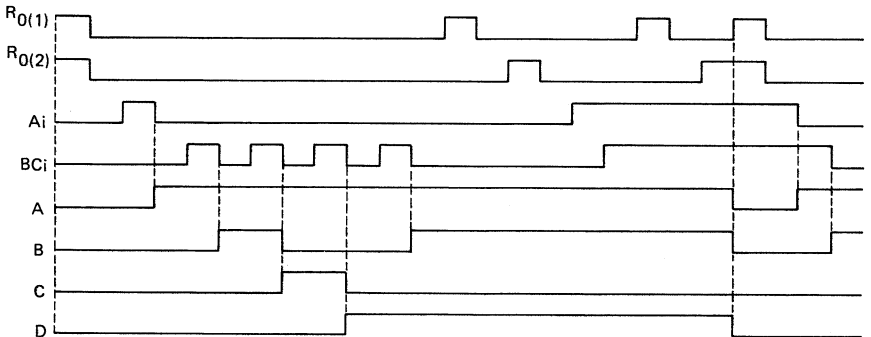
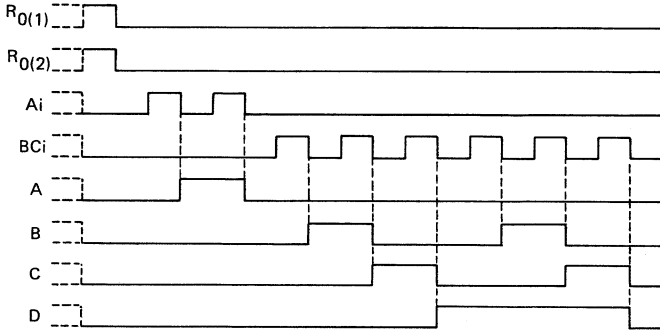
Package TO-85  
Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL DIAGRAM**  
DIAGRAMME FONCTIONNEL



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			B
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	C
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			D
Maximum input current at $R_{O(1)}$ or $R_{O(2)}$ inputs at $V_{OHmin}$ <i>Courant maximal d'entrée sur les entrées <math>R_{O(1)}</math> ou <math>R_{O(2)}</math> à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	G
Maximum input current at $A_i$ input at $V_{OHmin}$ <i>Courant maximal d'entrée sur l'entrée <math>A_i</math> à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	80 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 80 \mu\text{A}$	
Maximum input current at $BC_i$ input at $V_{OHmin}$ <i>Courant maximal d'entrée sur l'entrée <math>BC_i</math> à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	160 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 160 \mu\text{A}$	
Maximum input current at $R_{O(1)}$ or $R_{O(2)}$ inputs at $V_{OLmax}$ <i>Courant maximal d'entrée sur les entrées <math>R_{O(1)}</math> ou <math>R_{O(2)}</math> à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	H
Maximum input current at $A_i$ input at $V_{OLmax}$ <i>Courant maximal d'entrée sur l'entrée <math>A_i</math> à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-3,2 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 3,2 \text{ mA}$	
Maximum input current at $BC_i$ input at $V_{OLmax}$ <i>Courant maximal d'entrée sur l'entrée <math>BC_i</math> à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-6,4 mA	$V_{CCmin}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 6,4 \text{ mA}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	G
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 \text{ mA} \leq I_O \leq 55 \text{ mA}$	A, B
				$18 \text{ mA} \leq I_O \leq 55 \text{ mA}$	C, D
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 31 mA	$V_{CCmax}$	$I_{CC} \leq 51 \text{ mA}$	I
				$I_{CC} \leq 44 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_O = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$	

 \* All typical values are at  $V_{CC}=5 \text{ V}$ ,  $t_{amb}=25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 \text{ V}$  à  $t_{amb}=25^\circ\text{C}$

**DYNAMIC CHARACTERISTICS**  
*CARACTERISTIQUES DYNAMIQUES*
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS <i>PARAMETRES</i>	SYMBOLS <i>SYMOLES</i>	TEST CONDITIONS <i>CONDITIONS DE MESURE</i>	MIN.	TYP.	MAX.	FIG.
Maximum frequency of inputs count pulses <i>Fréquence maximale de comptage</i>	$f_{max}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	10 MHz	18 MHz		
Propagation delay time to high level from input count pulse to output D <i>Temps de propagation vers le niveau haut de l'entrée d'horloge à la sortie D</i>	$t_{PLH}$		60 ns	100 ns	J	
Propagation delay time to low level from input count pulse to output D <i>Temps de propagation vers le niveau bas de l'entrée d'horloge à la sortie D</i>	$t_{PHL}$		60 ns	100 ns	J	
Width of input pulse <i>Largeur de l'impulsion d'horloge</i>			50 ns			
Width of reset pulse <i>Largeur de l'impulsion de remise à zéro</i>			50 ns			

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

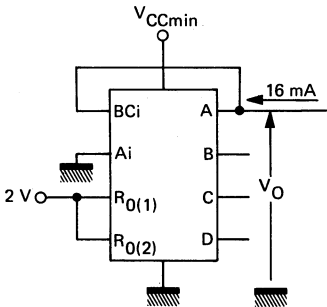
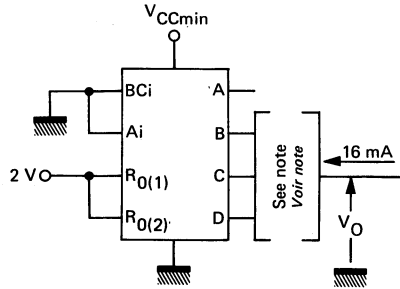


Figure A . Test  $V_{OL}$  at output A  
*Tester  $V_{OL}$  à la sortie A*



Each output is tested separately  
*Chaque sortie est testée séparément*

Figure B . Test  $V_{OL}$  at B, C, D outputs  
*Tester  $V_{OL}$  aux sorties B, C, D*

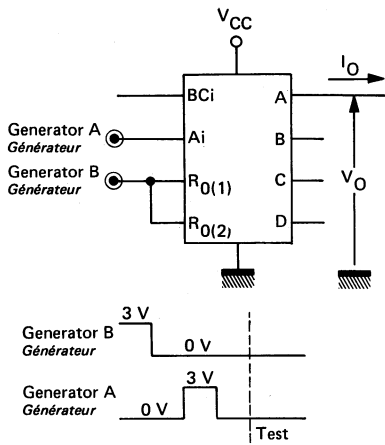


Figure C . Test  $V_{OH}$ ,  $I_{OS}$  at output A  
*Tester  $V_{OH}$ ,  $I_{OS}$  à la sortie A*

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

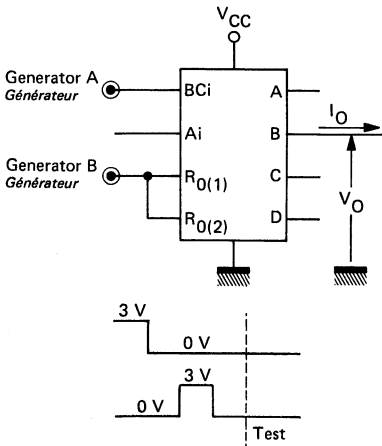


Figure D . Test  $V_{OH}$ ,  $I_{OS}$  at output B  
*Tester  $V_{OH}$ ,  $I_{OS}$  à la sortie B*

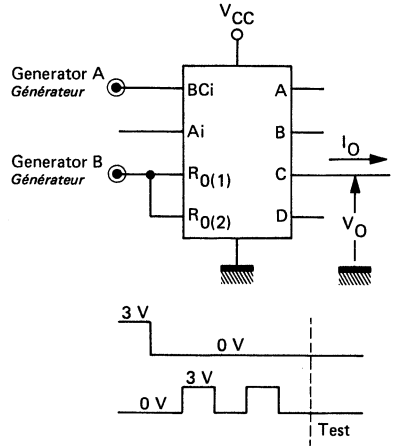


Figure E . Test  $V_{OH}$ ,  $I_{OS}$  at output C  
*Tester  $V_{OH}$ ,  $I_{OS}$  à la sortie C*

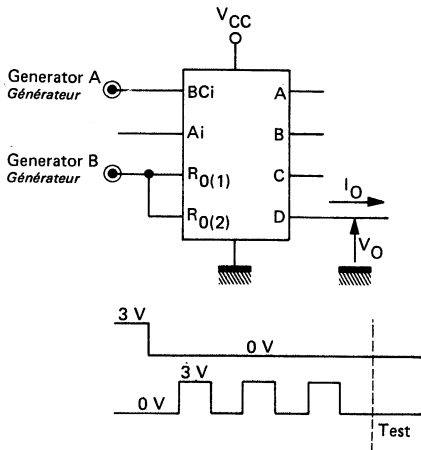
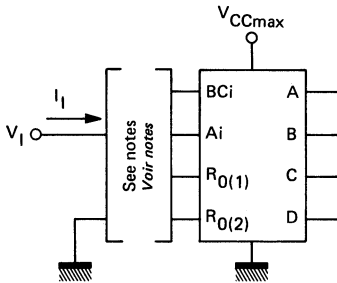


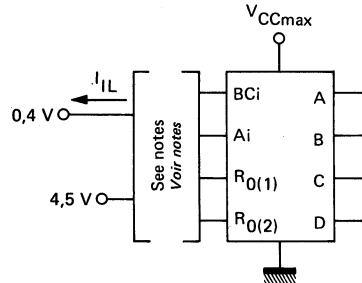
Figure F . Test  $V_{OH}$ ,  $I_{OS}$  at output D  
*Tester  $V_{OH}$ ,  $I_{OS}$  à la sortie D*

## TEST CIRCUITS

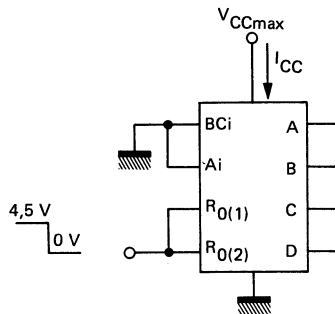
## MONTAGES DE TESTS



- Notes :
1. Each input is tested separately  
*Chaque entrée est testée séparément*
  2. When testing  $R_{0(1)}$ , ground  $R_{0(2)}$   
*Lorsque l'on teste  $R_{0(1)}$ ,  $R_{0(2)}$  est à la masse*
  3. When testing  $R_{0(2)}$ , ground  $R_{0(1)}$   
*Lorsque l'on teste  $R_{0(2)}$ ,  $R_{0(1)}$  est à la masse*

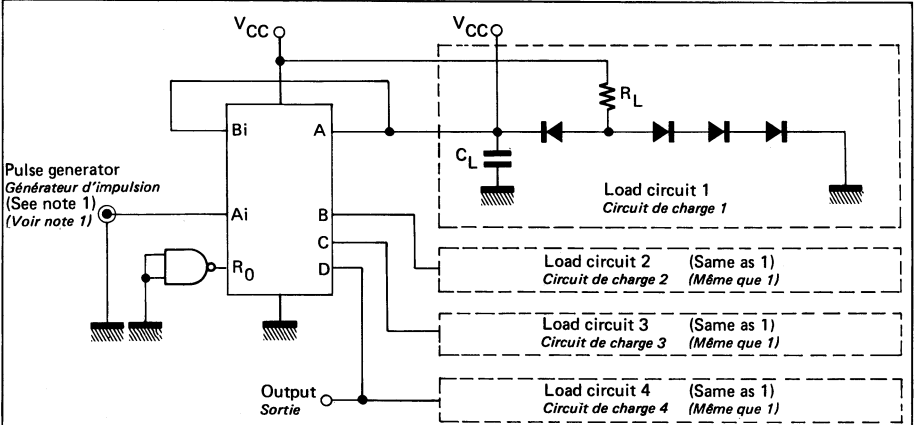
Figure G . Test  $I_{IH}$ ,  $I_{IR}$ 

- Notes :
1. Each input is tested separately  
*Chaque entrée est testée séparément*
  2. When testing  $R_{0(1)}$ , apply 4,5 V to  $R_{0(2)}$   
*Lorsque l'on teste  $R_{0(1)}$ , appliquer 4,5 V à  $R_{0(2)}$*
  3. When testing  $R_{0(2)}$ , apply 4,5 V to  $R_{0(1)}$   
*Lorsque l'on teste  $R_{0(2)}$ , appliquer 4,5 V à  $R_{0(1)}$*

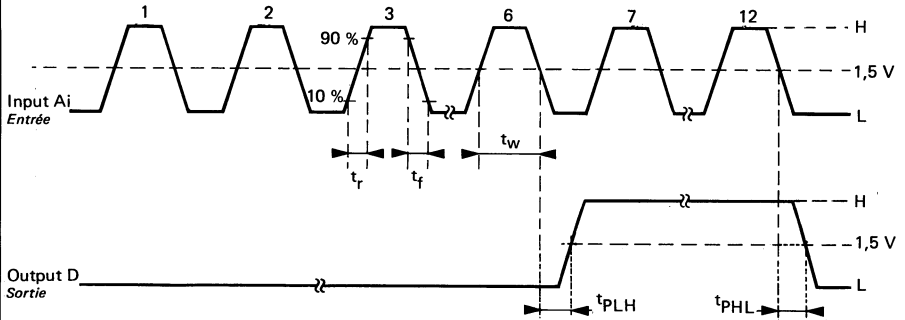
Figure H . Test  $I_{iL}$ Figure I . Test  $I_{CC}$



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**VOLTAGE WAVEFORMS**  
**FORMES D'ONDE**



- Notes : 1. The pulse generator has the following characteristics :  
 Le générateur d'impulsion a les caractéristiques suivantes :  
 $t_r = t_f < 15 \text{ ns}$ ,  $t_w = 0,5 \mu\text{s}$ ,  $f = 1 \text{ MHz}$ ,  $Z \approx 50 \Omega$
2. All diodes are 1N 3064  
 Toutes les diodes sont des 1N 3064
3.  $C_L$  includes probe and jig capacitance  
 $C_L$  comprend la capacité de la sonde et du montage

Figure.J

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 493 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Reset inputs Entrées de remise à zéro	1
SF.C 493 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 493 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 493 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Ai and Bi inputs Entrées Ai et Bi	2
SF.C 493 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The S.F.C 493 is a TTL monolithic four bit binary counter capable of counting pulses at a typical frequency of 18 MHz. Gating is also provided to asynchronously reset the counter to the count of zero.

To provide greater flexibility the counter may be used in either of two modes :

1. When used as a four bit binary counter, output A is connected to the Bi input. In this mode outputs A, B, C, D provide divisions by 2, 4, 8 and 16 respectively.
2. When the connection is not made between A and Bi and when an input frequency is applied to the Bi input, a frequency division of 2, 4 and 8 results on the B, C and 'D outputs' respectively. In this mode the A flip-flop may be used independly except for the common reset input.

Le circuit monolithique TTL S.F.C 493 est un compteur binaire de 4 bits capable de compter des impulsions à la fréquence typique de 18 MHz. Il est possible de remettre à zéro le compteur de manière asynchrone.

Ce compteur peut être utilisé dans l'un des 2 modes suivants :

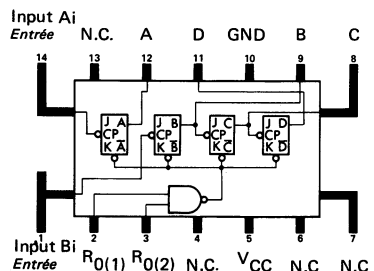
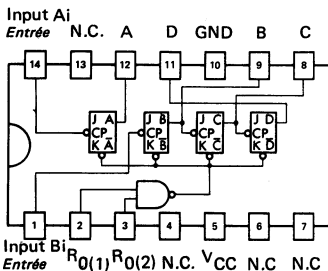
1. Compteur binaire de 4 bits, la sortie A est reliée à l'entrée Bi. Dans ce mode, les sorties A, B, C, D donnent respectivement les divisions par 2, 4, 8 et 16.
2. Quand la liaison entre A et Bi n'est pas réalisée et que les impulsions sont appliquées à l'entrée Bi, on réalise respectivement sur les sorties B, C et D une division par 2, 4 et 8. Dans ce fonctionnement, la bascule A peut être utilisée indépendamment excepté pour la remise à zéro qui est commune.

### PIN CONFIGURATIONS BROCHAGES

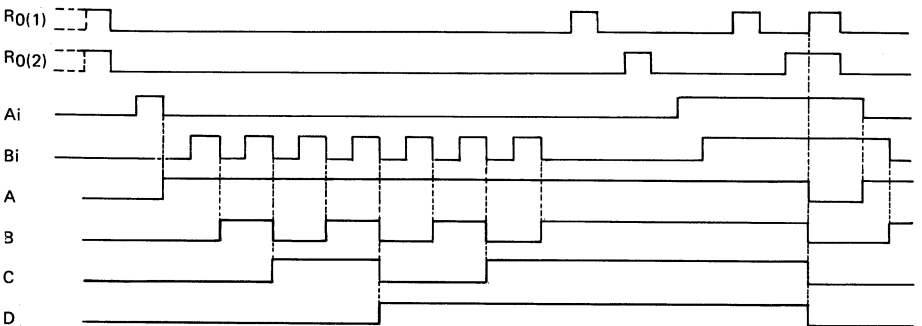
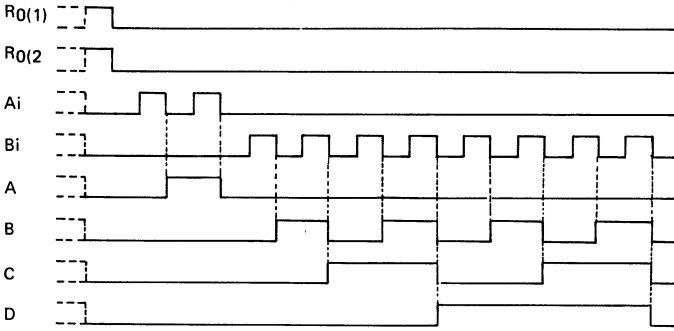
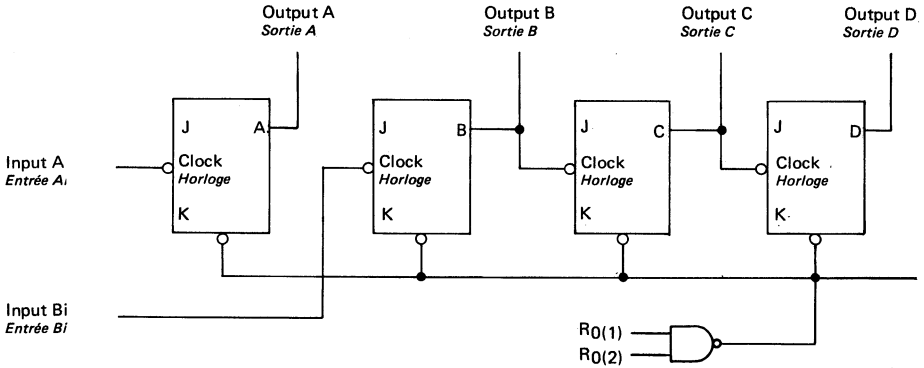
Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
**SCHEMA LOGIQUE**



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

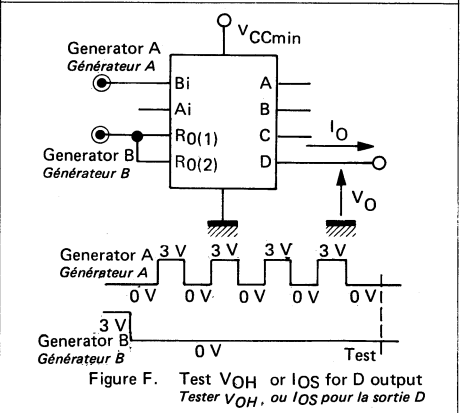
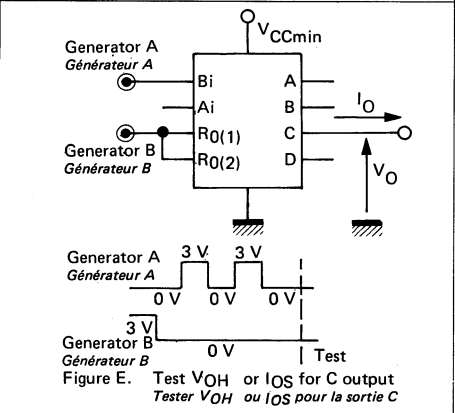
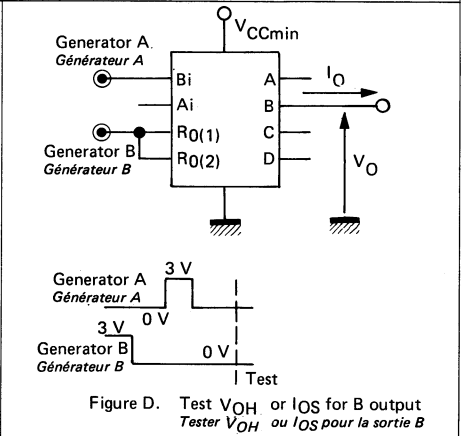
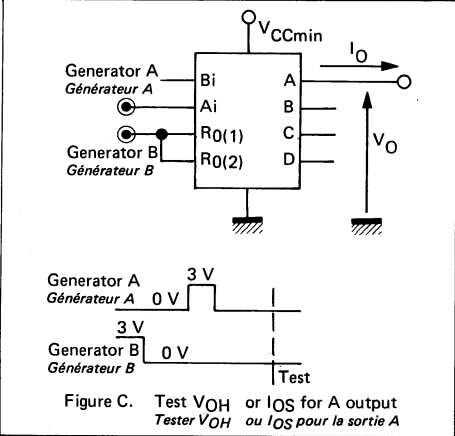
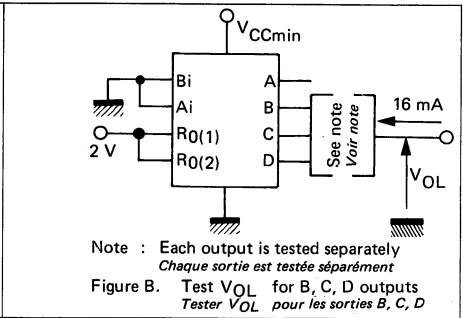
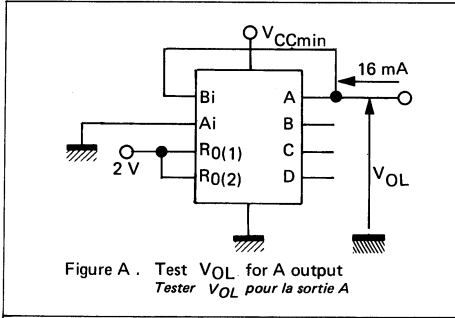
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.	
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	A B	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V				
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V				
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	C D E F	
Maximum input current at $R_{O(1)}$ or $R_{O(2)}$ inputs at $V_{OHmin}$ <i>Courant maximal d'entrée sur les entrées <math>R_{O(1)}</math> ou <math>R_{O(2)}</math> à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	G	
Maximum input current at $A_i$ or $B_i$ inputs at $V_{OHmin}$ <i>Courant maximal d'entrée sur l'entrée <math>A_i</math> ou <math>B_i</math> à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	80 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 80 \mu\text{A}$	I J	
Maximum input current at $R_{O(1)}$ or $R_{O(2)}$ inputs at $V_{OLmax}$ <i>Courant maximal d'entrée sur l'entrée <math>R_{O(1)}</math> ou <math>R_{O(2)}</math> à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	H	
Maximum input current at $A_i$ or $B_i$ inputs at $V_{OLmax}$ <i>Courant maximal d'entrée sur l'entrée <math>A_i</math> ou <math>B_i</math> à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-3,2 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 3,2 \text{ mA}$	I J	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$		$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	G I J	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	SF.C 493 E-ET	$I_{OS}$	typ. -35 mA	$V_{CC} = 5,5 \text{ V}$ $V_{OH} = 0 \text{ V}$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	C, D
	SF.C 493 EM KM, PM				$20 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	E, F
Supply current per package <i>Courant d'alimentation par boîtier</i>	SF.C 493 E-ET	$I_{CC}$	typ. 32 mA	$V_{CC} = 5,25 \text{ V}$	$I_{CC} \leq 53 \text{ mA}$	K
	SF.C 493 EM KM, PM			$V_{CC} = 5,5 \text{ V}$	$I_{CC} \leq 46 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$		

\* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

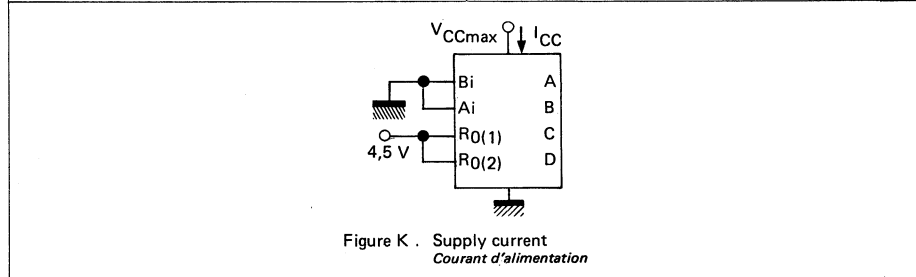
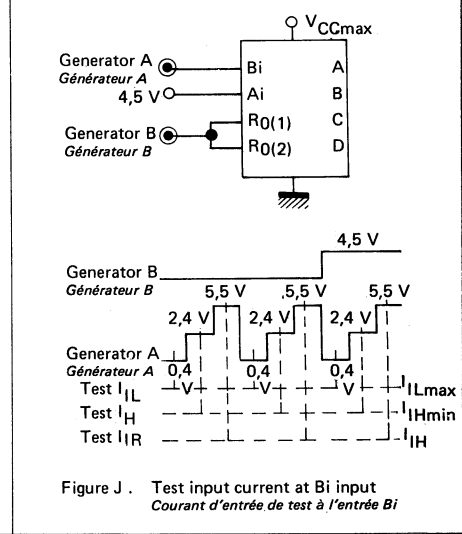
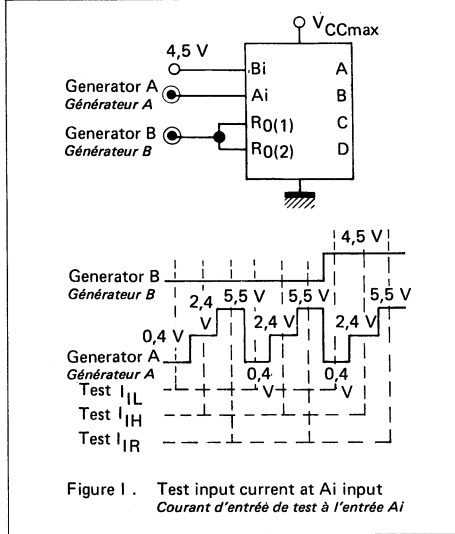
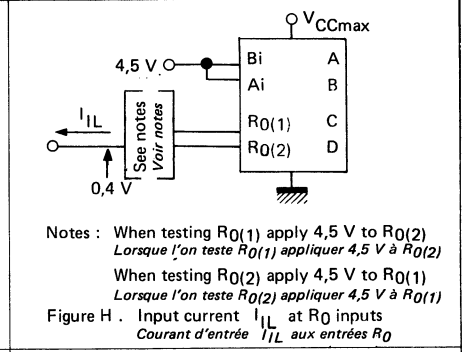
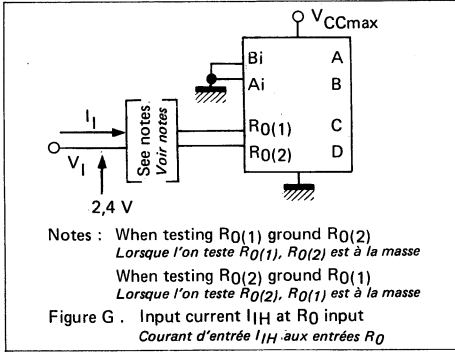
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum frequency of inputs count pulses <i>Fréquence maximale de comptage</i>	$f_{max}$		10 MHz	18 MHz		
Propagation delay time to high level from input count pulse to output D <i>Temps de propagation vers le niveau haut de l'entrée d'horloge à la sortie D</i>	$t_{PLH}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		75 ns	135 ns	L
Propagation delay time to low level from input count pulse to output D <i>Temps de propagation vers le niveau bas de l'entrée d'horloge à la sortie D</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		75 ns	135 ns	
Width of input pulse <i>Largeur de l'impulsion d'horloge</i>			50 ns			
Width of reset pulse <i>Largeur de l'impulsion de positionnement</i>			50 ns			

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

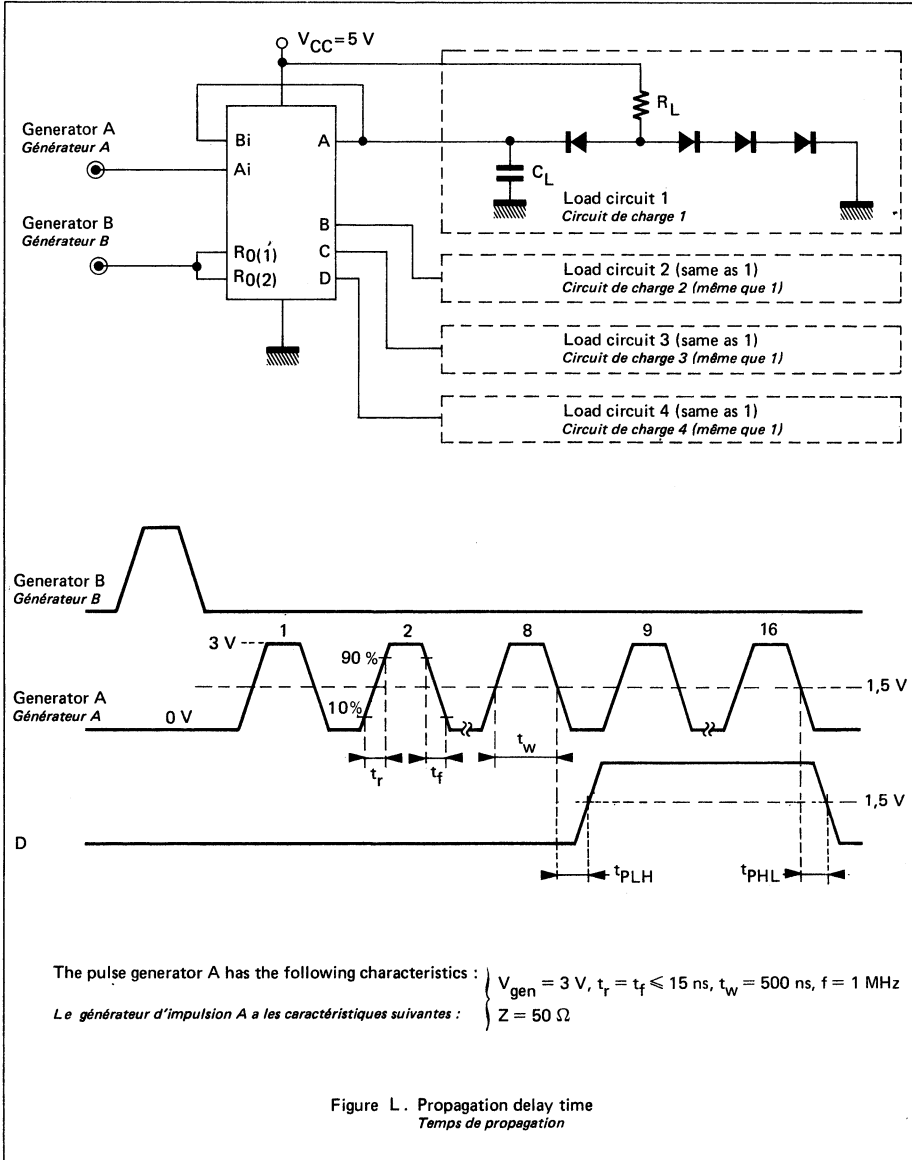


Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

**TEST CIRCUITS**  
**MONTAGES DE TESTS**




## NOTES

**SYNCHRONOUS 4 BIT UP/DOWN BCD COUNTERS (DUAL CLOCK WITH CLEAR)**  
**COMPTEURS DECOMPTEURS DECIMAUX PREPOSITIONNABLES A 2 ENTRES D'HORLOGE**

**BASIC CHARACTERISTICS**  
**CARACTERISTIQUES PRINCIPALES**

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4192 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4192 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4192 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4192 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Cascading circuitry provided internally
- Synchronous operation
- Individual preset to each flip-flop
- Fully independent clear input
- Typical maximum input count frequency... 32 MHz

- Compteur prévu pour l'extension à n étages
- Fonctionnement synchrone
- Prépositionnement individuel de chaque bascule
- Remise à zéro indépendante
- Fréquence maximale de comptage... 32 MHz

**GENERAL DESCRIPTION**

**DESCRIPTION GENERALE**

The SF.C 4192 E up/down decade counter is a monolithic circuit containing gates and four JK toggle flip-flops interconnected to provide a bi-directional divide-by-ten result as a function of the two up/down clock inputs, one controlling the count in the count in the up direction, and the other in the down direction.

The output code of the up/down decade counter is the commonly used BCD (8421) code, and the output sequence generated is the binary equivalent of the decimal numbers 0 through 9.

The counter is capable of being preset to any number from 0 through 9. A count/load input controls the asynchronous entry of these numbers, and sets all outputs to appropriate state.

When the load input is taken to a low level the true output of each flip-flop will assume the same state as its associated data input regardless of the clock input.

Two outputs, borrow and carry, are connected to the clock inputs. The borrow output gate provides a negative pulse equal to the down count pulse width when the counter reaches minimum count state, at  $\pm 6$  ns. The carry output gate provides a negative pulse equal to the up count pulse width when the counter reaches maximum count states, at  $\pm 6$  ns.

A positive pulse to clear input sets all the outputs to the low level.

La décade compteuse-décompteuse SF.C 4192 E est un circuit monolithique comprenant des portes et 4 bascules JK fonctionnant en échelle de deux, interconnectées pour former un diviseur par 10 fonctionnant de manière bidirectionnelle selon l'état de deux entrées d'horloge compteuse et décompteuse, l'une commande le comptage, et l'autre le décomptage.

Le code de sortie de la décade compteuse-décompteuse est le code BCD (8421), et la séquence de sortie est l'équivalent binaire des nombres décimaux de 0 à 9.

La décade est capable de commencer le comptage à partir de tout nombre de 0 à 9. Une entrée de prépositionnement commande l'entrée asynchrone de ces nombres, et positionne les sorties dans l'état correspondant.

Si l'entrée de commande du prépositionnement est au niveau bas, les sorties de chaque bascule se positionnent dans le même état que les entrées de données associées indépendamment de l'état des entrées d'horloge.

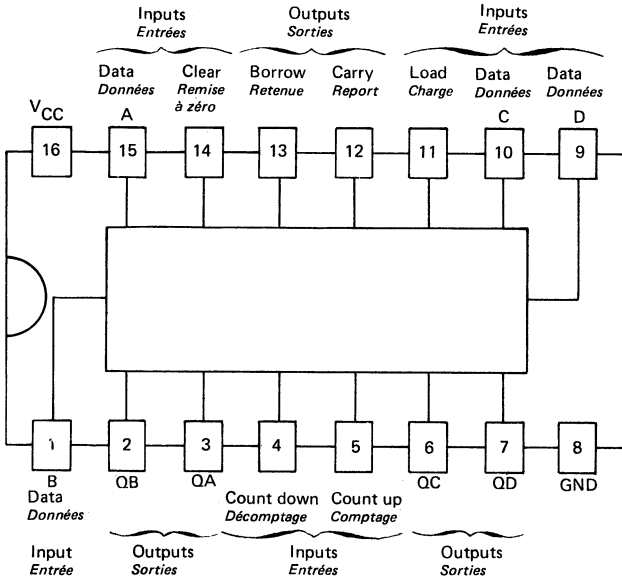
Deux sorties, retenue et report, sont commandées par les entrées d'horloge. La porte de sortie retenue donne une impulsion négative dont la largeur est celle de l'impulsion de l'horloge de décomptage quand le compteur passe de 0 à 9, à  $\pm 6$  ns. La porte de sortie report donne une impulsion négative dont la largeur est celle de l'impulsion de l'horloge de comptage quand le compteur passe de 9 à 0, à  $\pm 6$  ns.

Une impulsion positive sur l'entrée de remise à zéro positionne les sorties au niveau bas.

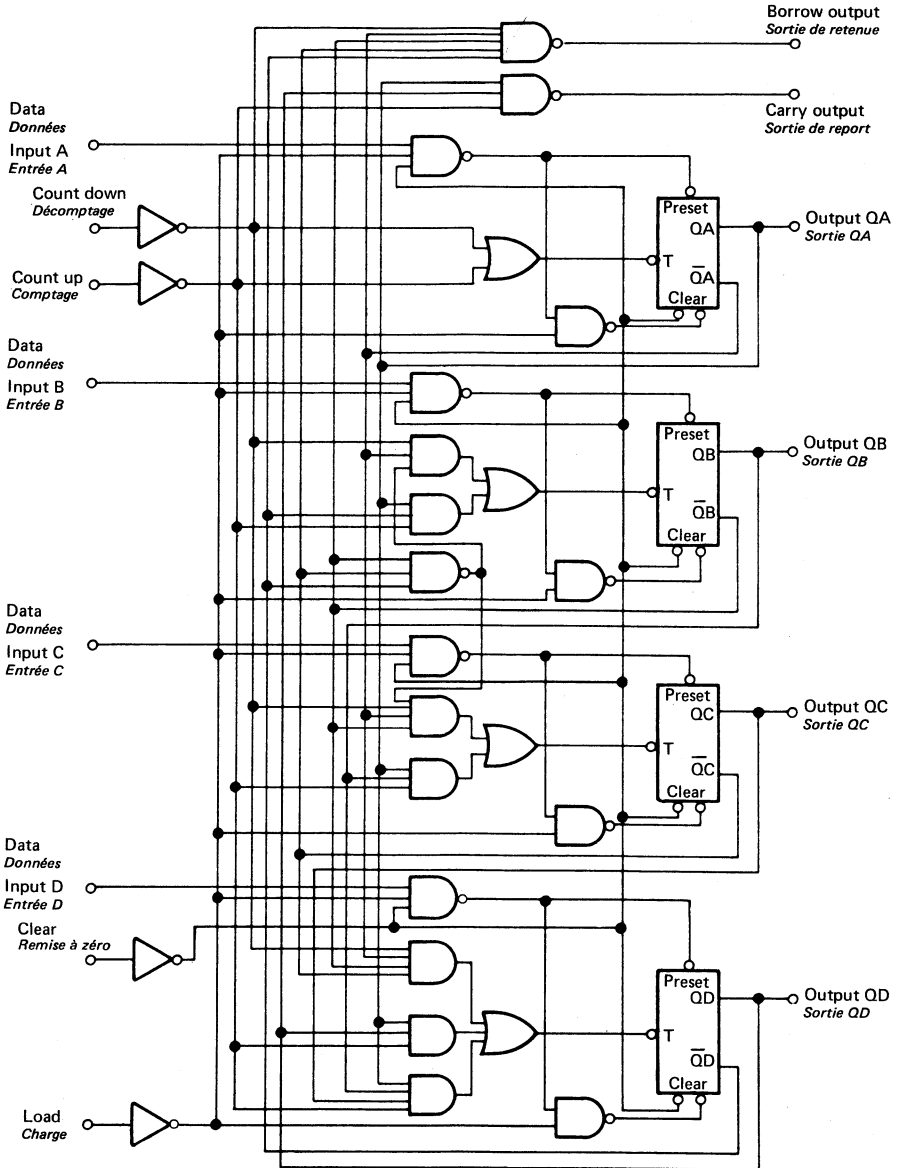
**PIN CONFIGURATION**  
*BROCHAGE*

Top view  
*Vue de dessus*

**Package MP-117**  
*Boîtier*



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



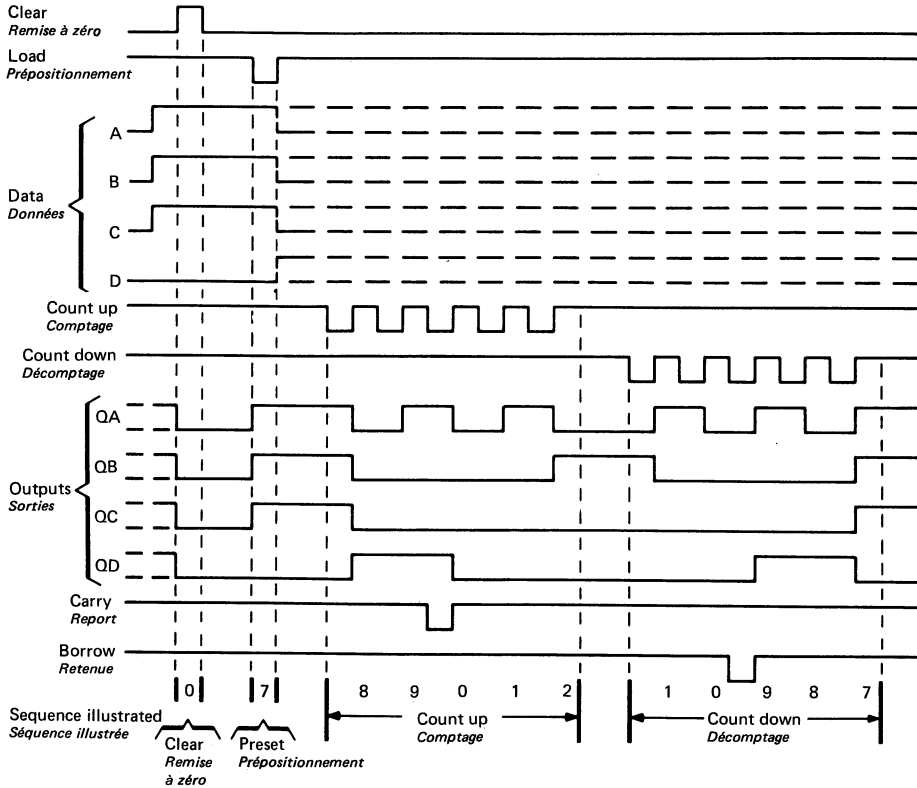
**TYPICAL CLEAR, LOAD AND COUNT SEQUENCES**  
*SEQUENCE TYPIQUE DE REMISE A ZERO, PREPOSITIONNEMENT ET COMPTAGE*

Illustrated below is the following sequence :

1. Clear outputs to zero
2. Load (preset) to BCD seven
3. Count-up to eight, nine, carry, zero, one, and two
4. Count down to one, zero, borrow, nine, eight, and seven

*La séquence est la suivante :*

1. *Remise à zéro des sorties*
2. *Prépositionnement à 7 (code BCD)*
3. *Comptage 8, 9 report 0, 1 et 2*
4. *Décomptage 1, 0 retenue, 9, 8 et 7*



Notes : 1. Clear overrides load, data, and count inputs

*La remise à zéro est prioritaire sur les entrées de prépositionnement, données et de comptage*

2. When counting up, count-down input must be high ; when counting down, count-up input must be high  
*Quand on compte, l'horloge de décomptage doit être haute ; quand on décompte, l'horloge de comptage doit être haute.*

**ELECTRICAL CHARACTERISTICS**  
**CARACTÉRISTIQUES ÉLECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

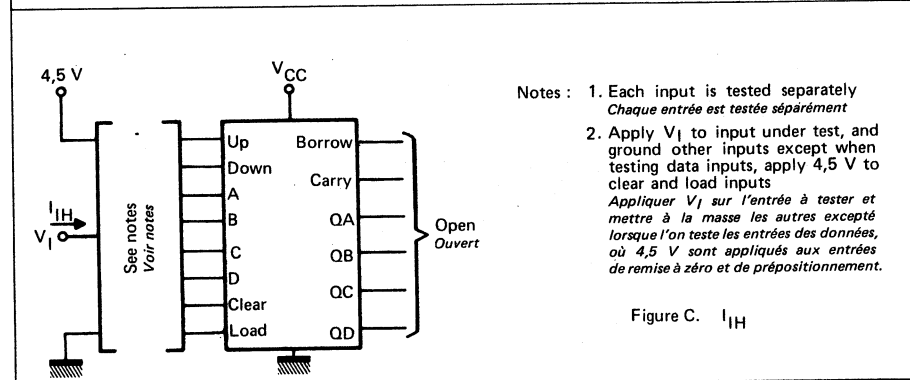
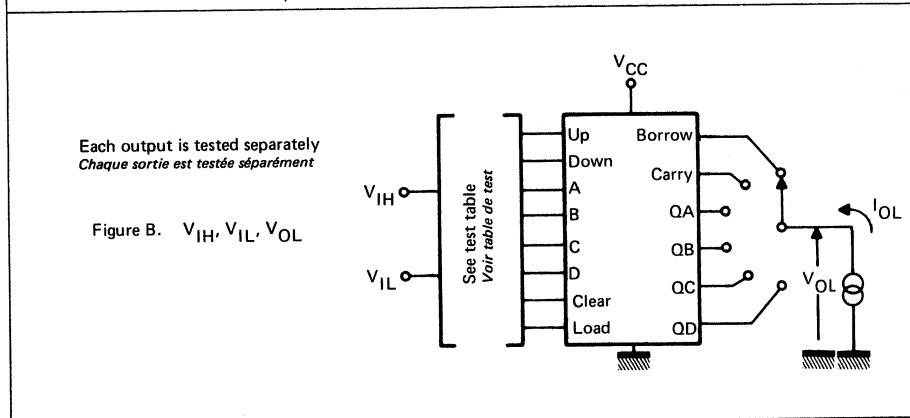
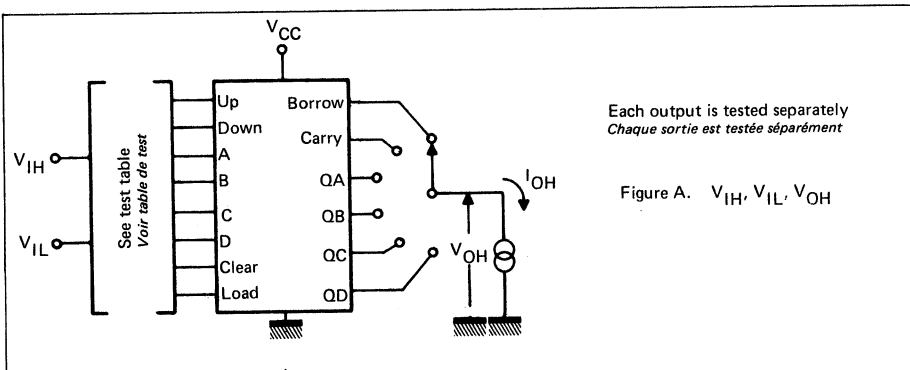
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IL} = 0,8 V$ $I_{OL} = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IH} = 2 V$ $I_{OH} = -0,8 mA$	$V_O \geq 2,4 V$	B
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	C
	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	D
SF.C 4192 E-ET Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 mA \leq  I_O  \leq 55 mA$	E
SF.C 4192 EM KM				$20 mA \leq  I_O  \leq 55 mA$	
SF.C 4192 E-ET Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 65 mA	$V_{CCmax}$	$I_{CC} \leq 102 mA$	F
SF.C 4192 EM KM				$I_{CC} \leq 89 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$	$ V_I  \leq 1,5 V$	

 \*All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum input count frequency <i>Fréquence de comptage de l'entrée maximale</i>	$f_{max}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	25 MHz	32 MHz		
Width of any input pulse <i>Largeur de toutes impulsions d'entrée</i>	$t_w$		20 ns	30 ns		
Minimum input set-up time <i>Temps de préétablissement minimal</i>	$t_{set-up}$			14 ns	20 ns	
Minimum hold time <i>Temps de maintien minimal</i>	$t_{hold}$		0 ns			
Propagation delay time, Q outputs from data inputs <i>Temps de propagation des entrées de données vers les sorties Q</i>	$t_{PLH}$				30 ns	G
	$t_{PHL}$				40 ns	
Propagation delay time, Q outputs from count inputs <i>Temps de propagation des entrées de comptage/décomptage vers les sorties Q</i>	$t_{PLH}$			25 ns	38 ns	H
	$t_{PHL}$			31 ns	47 ns	
Propagation delay time, carry output from count-up input <i>Temps de propagation de l'entrée de comptage vers la sortie de report</i>	$t_{PLH}$			17 ns	26 ns	H
	$t_{PHL}$			16 ns	24 ns	
Propagation delay time, borrow output from count-down input <i>Temps de propagation de l'entrée de décomptage vers la sortie retenue</i>	$t_{PLH}$			16 ns	24 ns	H
	$t_{PHL}$			16 ns	24 ns	
Propagation delay time, Q outputs from load input <i>Temps de propagation de l'entrée de chargement vers les sorties Q</i>	$t_{PLH}$			27 ns	35 ns	G
	$t_{PHL}$		29 ns	40 ns		
Propagation delay time, Q outputs from clear input <i>Temps de propagation de l'entrée de remise à zéro vers les sorties Q</i>	$t_{PHL}$		22 ns	40 ns		

**TEST CIRCUITS**  
MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltage values are with respect to ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

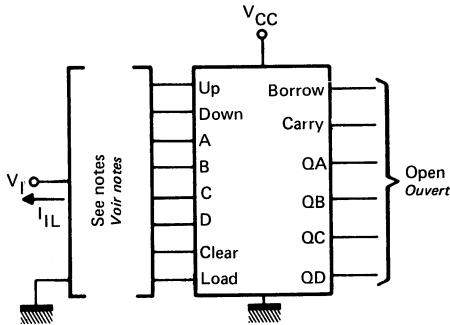


**TEST TABLE**  
**TABLE DE TEST**

Apply V <sub>IL</sub> <i>Appliquer</i>	Apply V <sub>IH</sub> <i>Appliquer</i>	Apply I <sub>QH</sub> <i>Appliquer</i>	Apply I <sub>QL</sub> <i>Appliquer</i>
Down, up, load, clear <i>Décomptage, comptage, charge, remise à zéro</i>	A, B, C, D	QA, QB, QC, QD	
Up, down <i>Comptage, décomptage</i>	A, B, C, D, load, clear <i>A, B, C, D, charge, remise à zéro</i>		QA, QB, QC, QD
Up, down <i>Comptage, décomptage</i>	A, B, C, D, load, clear <i>A, B, C, D, charge, remise à zéro</i>		Borrow <i>Retenue</i>
Up <i>Comptage</i>	A, B, C, D, load, clear, down <i>A, B, C, D, charge, remise à zéro,</i>	Borrow <i>Retenue</i>	
Up, down, A, C, D, load, clear <i>Comptage, décomptage, A, C, D, charge, remise à zéro</i>	B	Borrow <i>Retenue</i>	
Up, down, A, B, C, load, clear <i>Comptage, décomptage, A, B, C, charge, remise à zéro</i>	D	Borrow <i>Retenue</i>	
Up, down, A, B, D, load, clear <i>Comptage, décomptage, A, B, D, charge, remise à zéro</i>	C	Borrow <i>Retenue</i>	
Up, down, B, C, D, load, clear <i>Comptage, décomptage, B, C, D, charge, remise à zéro</i>	A	Borrow <i>Retenue</i>	
Up, B, C, D, load, clear <i>Comptage, B, C, D, charge, remise à zéro</i>	Down, A <i>Décomptage, A</i>	Carry <i>Report</i>	
Up, A, B, C, D, load, clear <i>Comptage, A, B, C, D, charge, remise à zéro</i>	Down <i>Décomptage</i>	Carry <i>Report</i>	
B, C, load, clear <i>B, C, charge, remise à zéro</i>	Up, down, A, D <i>Comptage, décomptage, A, D</i>	Carry <i>Report</i>	
Up, B, C, load, clear <i>Comptage, B, C, charge, remise à zéro</i>	Down, A, D <i>Décomptage, A, D</i>		Carry <i>Report</i>

**TEST CIRCUITS**

**MONTAGES DE TESTS**



- Notes : 1. Each input is tested separately  
*Chaque entrée est testée séparément*  
 2. Apply  $V_1$  to input under test and ground other inputs  
*Appliquer  $V_1$  sur l'entrée à tester, les autres entrées étant à la masse*

Figure D .  $I_{IL}$

Each output is tested separately in the high level state  
*Chaque sortie est testée séparément à l'état haut*

Figure E .  $I_{OS}$

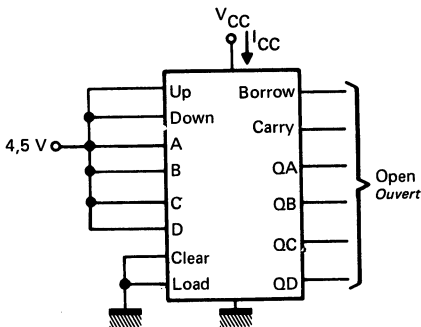
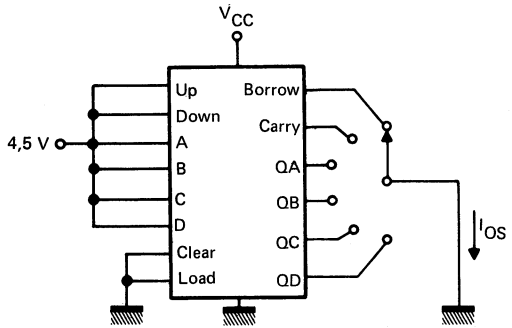
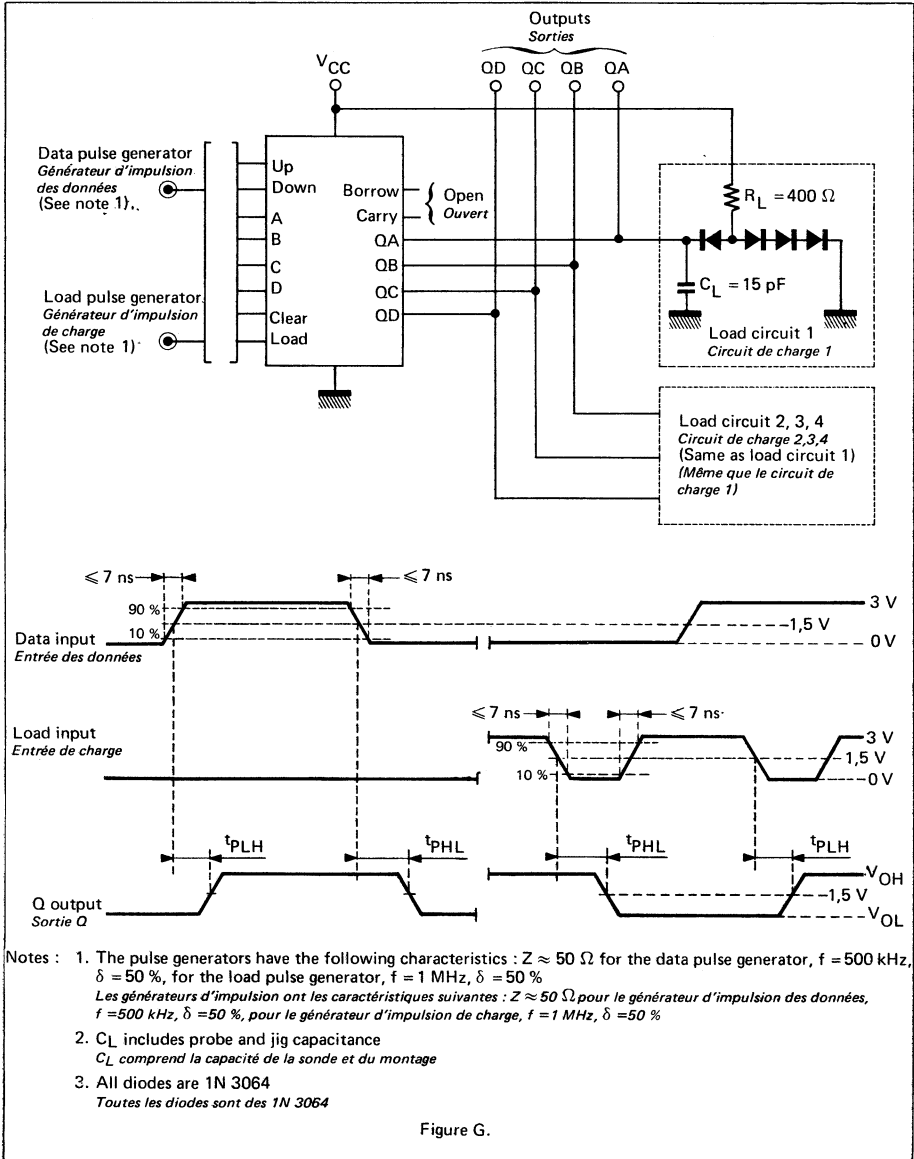


Figure F .  $I_{CC}$

Arrows indicate actual direction of current flow, voltage values are with respect to ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

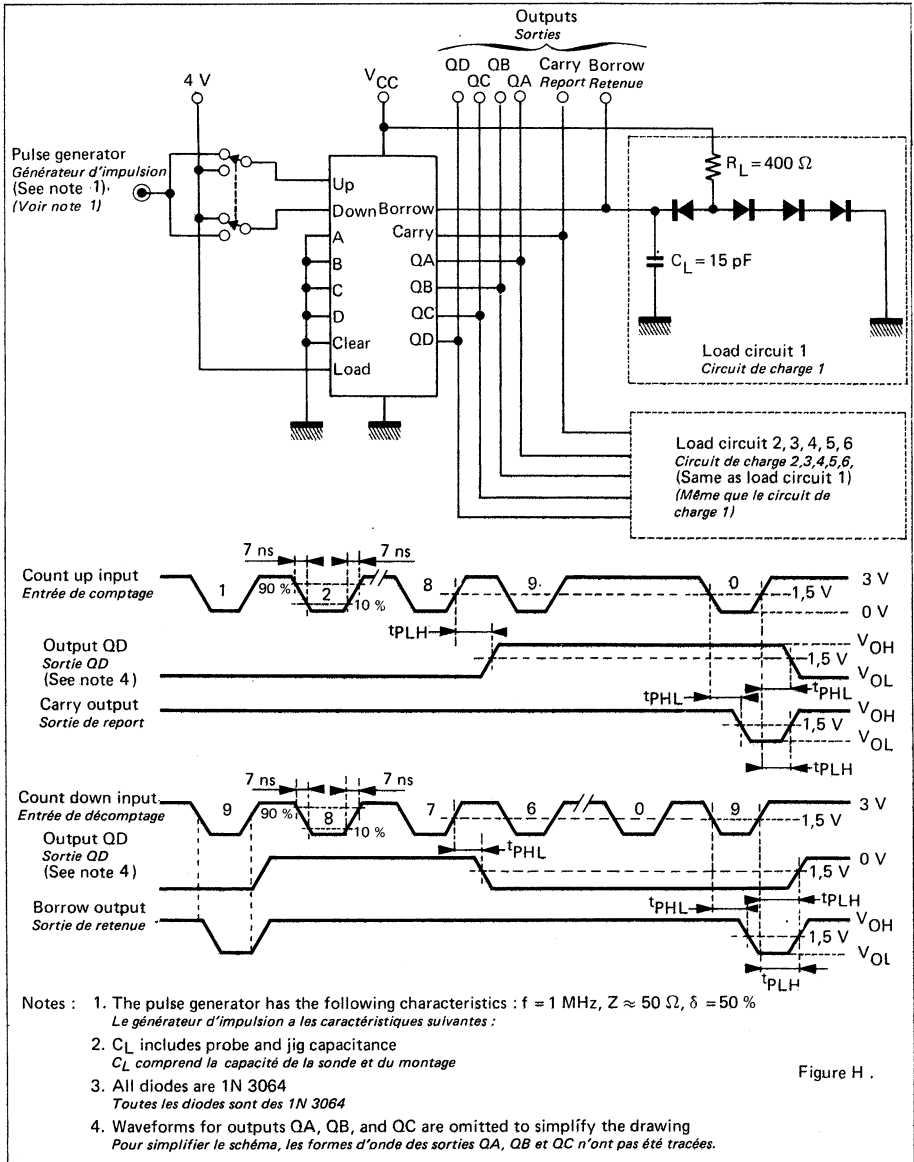


Figure H.

## SYNCHRONOUS 4 BIT UP/DOWN BINARY COUNTERS (DUAL CLOCK WITH CLEAR) COMpteurs DECOMpteurs BINAires PREPOSITIONNABLES A DEUX ENTrees D'HORLOGE

### BASIC CHARACTERISTICS

#### CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4193 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4193 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4193 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4193 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Cascading circuitry provided internally
- Synchronous operation
- Individual preset to each flip-flop
- Fully independent clear input
- Typical maximum input count frequency. . . . 32 MHz

- Compteur prévu pour l'extension à n étages
- Fonctionnement synchrone
- Prépositionnement individuel de chaque bascule
- Remise à zéro indépendante
- Fréquence maximale de comptage. . . . 32 MHz

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 4193 E up/down binary counter is a monolithic circuit containing gates and four JK toggle flip-flops interconnected to provide a bi-directional divide-by-16 result as a function of the two up/down clock inputs one controlling the count in the up direction, and the other in the down direction.

The output code of the up/down binary counter is the commonly used BCD (8421) code, and the output sequence generated is the binary equivalent of the decimal numbers 0 through 15.

The counter is capable of being preset to any number from 0 through 15. A count/load input controls the asynchronous entry of these numbers, and sets all outputs to appropriate state.

When the load input is taken to a low level the true output of each flip-flop will assume the same state as its associated data input regardless of the clock input.

Two outputs, borrow and carry, are connected to the clock inputs. The borrow output gate provides a negative pulse equal to the down count pulse width when the counter reaches minimum count state, at ± 6 ns. The carry output gate provides a negative pulse equal to the up count pulse width, when the counter reaches maximum count states, at ± 6 ns.

A positive pulse to clear input sets all the outputs to the low level.

Le compteur-décompteur binaire SF.C 493 E est un circuit monolithique comprenant des portes et 4 bascules JK fonctionnant en échelle de deux, interconnectées pour former un diviseur par 16 fonctionnant de manière bidirectionnelle selon l'état de deux entrées d'horloge compteuse et décompteuse, l'une commande le comptage, et l'autre le décomptage.

Le code de sortie du compteur-décompteur binaire est le code BCD (8421), et la séquence de sortie est l'équivalent binaire des nombres décimaux de 0 à 15.

Le compteur-décompteur binaire est capable de commencer le comptage à partir de tout nombre de 0 à 15. Une entrée de prépositionnement commande l'entrée asynchrone de ces nombres, et positionne les sorties dans l'état correspondant.

Si l'entrée de commande du prépositionnement est au niveau bas, les sorties de chaque bascule se positionnent dans le même état que les entrées de données associées indépendamment de l'état des entrées d'horloge.

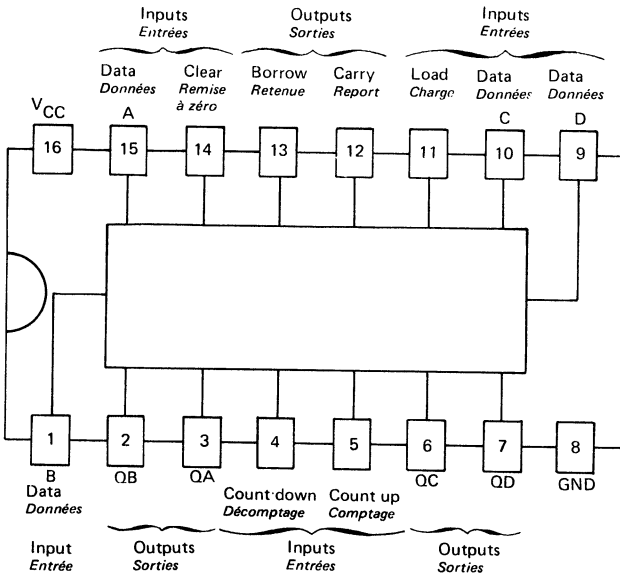
Deux sorties, retenue et report, sont commandées par les entrées d'horloge. La porte de sortie retenue donne une impulsion négative dont la largeur est celle de l'impulsion de l'horloge de décomptage quand le compteur passe de 0 à 15, à ± 6 ns. La porte de sortie report donne une impulsion négative dont la largeur est celle de l'impulsion décomptage, quand le compteur passe de 0 à 15, à ± 6 ns.

Une impulsion positive sur l'entrée de remise à zéro positionne les sorties au niveau bas.

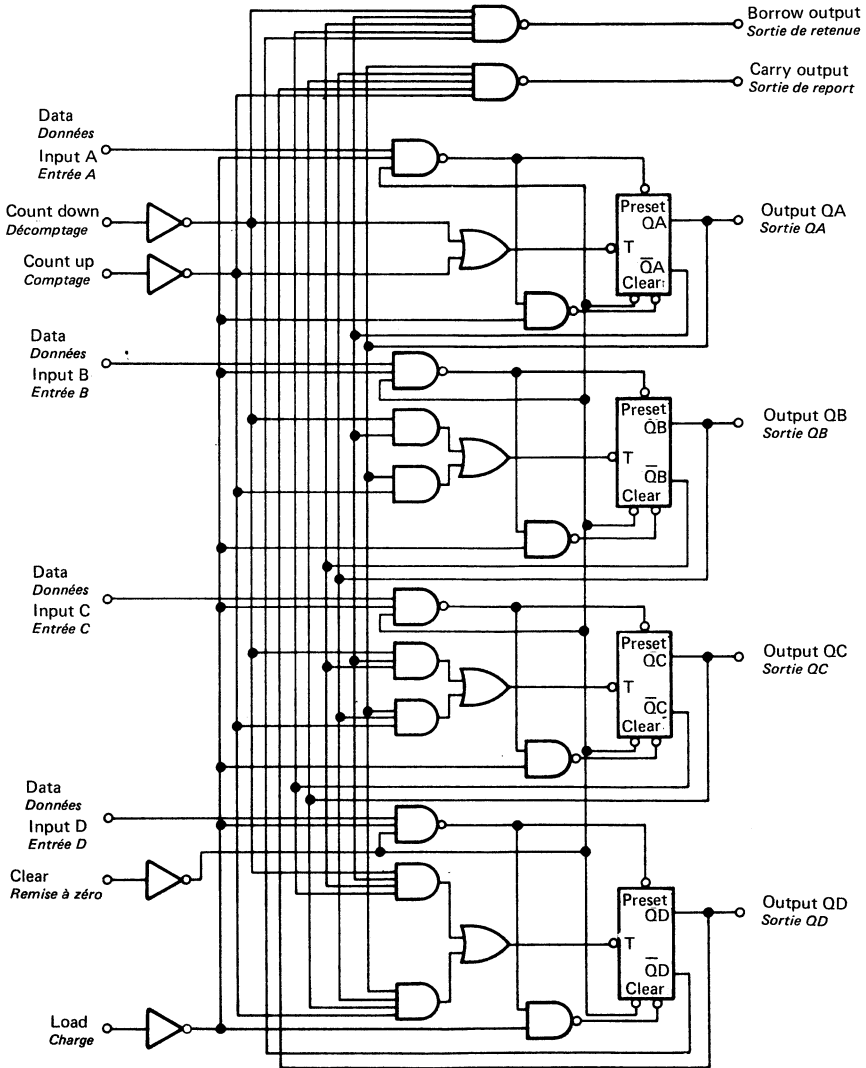
**PIN CONFIGURATION**  
*BROCHAGE*

Top view  
*Vue de dessus*

**Package MP-117**  
*Boîtier*



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



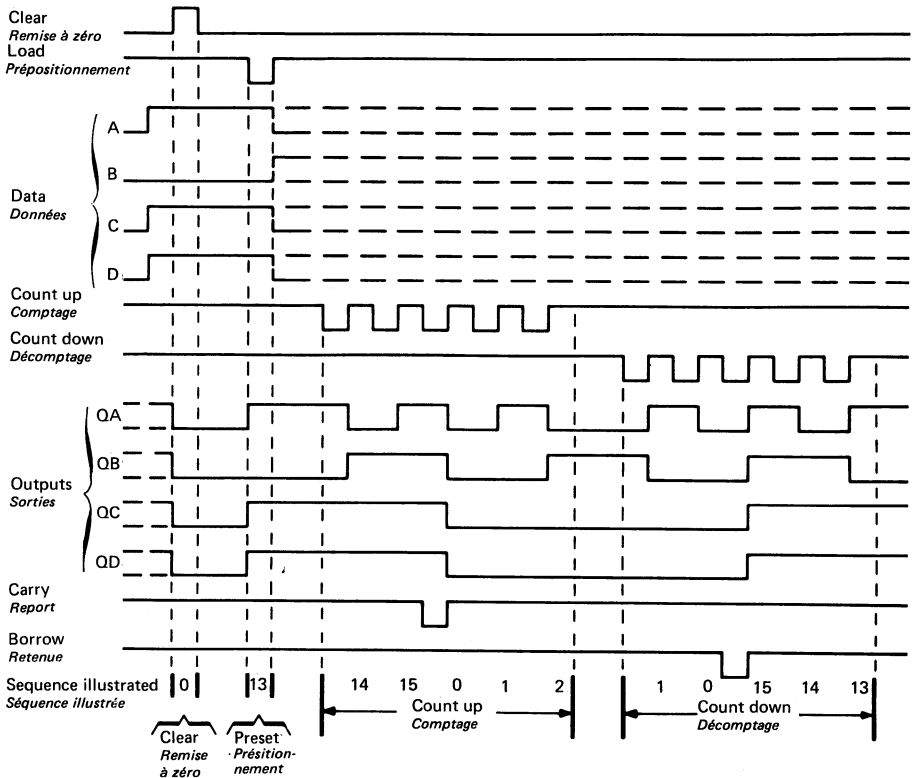
**TYPICAL CLEAR, LOAD, AND COUNT SEQUENCES**  
*SEQUENCE TYPIQUE DE REMISE A ZERO, PREPOSITIONNEMENT ET COMPTAGE*

Illustrated below is the following sequence :

1. Clear outputs to zero
2. Load (preset) to BCD thirteen
3. Count up to fourteen, fifteen, carry, zero, one, and two
4. Count down to one, zero, borrow, fifteen, fourteen, and thirteen

*La séquence est la suivante :*

1. *Remise à zéro des sorties*
2. *Prépositionnement à 13 (code BCD)*
3. *Comptage 14, 15 report, 0, 1 et 2*
4. *Décomptage 1, 0, retenue, 15, 14 et 13*



Notes : 1 Clear overrides load, data, and count inputs

*La remise à zéro est prioritaire sur les entrées de prépositionnement, données et de comptage*

2 When counting up, count-down input must be high ; when counting down, count-up input must be high  
*Quand on compte, l'horloge de décomptage doit être haute ; quand on décompte, l'horloge de comptage doit être haute.*



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

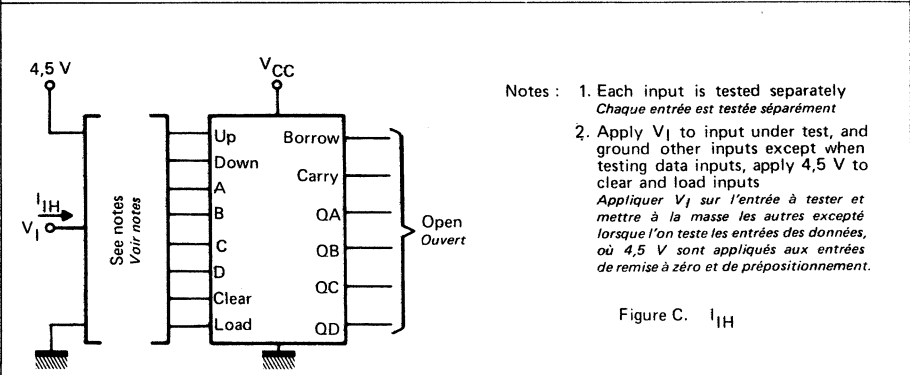
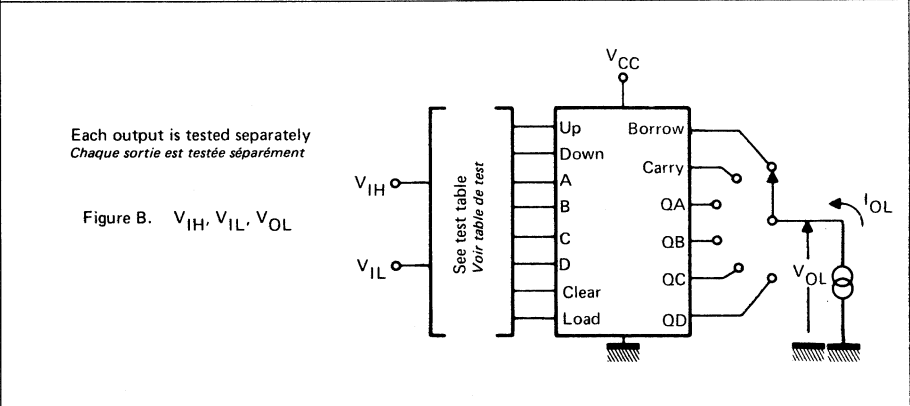
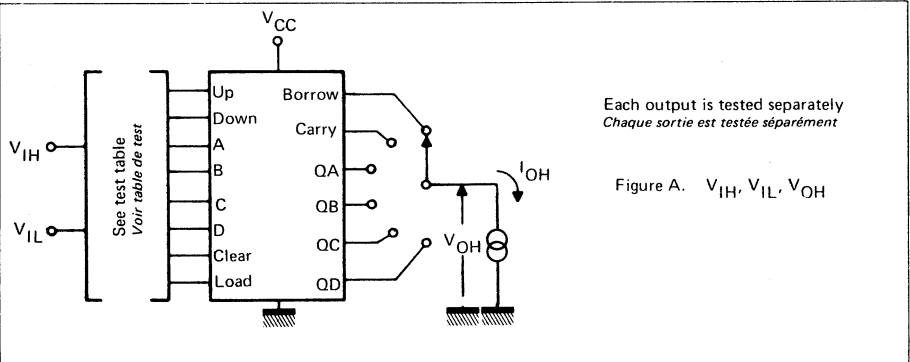
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IL} = 0,8 V$ $I_{OL} = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IH} = 2 V$ $I_{OH} = -0,8 mA$	$V_O \geq 2,4 V$	B
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	C
	$I_{IH}$	1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	D
SF.C 4193 E-ET Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	18 mA $\leq  I_O  \leq 55 mA$	E
SF.C 4193 EM KM				20 mA $\leq  I_O  \leq 55 mA$	
SF.C 4193 E-ET Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 65 mA	$V_{CCmax}$	$I_{CC} \leq 102 mA$	F
SF.C 4193 EM KM				$I_{CC} \leq 89 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$	$ V_I  \leq 1,5 V$	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}C$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.	
Maximum input count frequency <i>Fréquence de comptage de l'entrée maximale</i>	$f_{max}$	$C_L = 15 \text{ pF}$ $R_L = 400 \Omega$	25 MHz	32 MHz			
Width of any input pulse <i>Largeur de toutes impulsions d'entrée</i>	$t_w$		20 ns	30 ns			
Minimum input set-up time <i>Temps de préétablissement minimal</i>	$t_{set-up}$			14 ns	20 ns		
Minimum hold time <i>Temps de maintien minimal</i>	$t_{hold}$		0 ns				
Propagation delay time, Q outputs from data inputs <i>Temps de propagation des entrées de données vers les sorties Q</i>	$t_{PLH}$					30 ns	G
	$t_{PHL}$					40 ns	
Propagation delay time, Q outputs from count inputs <i>Temps de propagation des entrées de comptage/décomptage vers les sorties Q</i>	$t_{PLH}$			25 ns	38 ns		H
	$t_{PHL}$			31 ns	47 ns		
Propagation delay time, carry output from count-up input <i>Temps de propagation de l'entrée de comptage vers la sortie de report</i>	$t_{PLH}$			17 ns	26 ns		H
	$t_{PHL}$			16 ns	24 ns		
Propagation delay time, borrow output from count-down input <i>Temps de propagation de l'entrée de décomptage vers la sortie retenue</i>	$t_{PLH}$			16 ns	24 ns		H
	$t_{PHL}$			16 ns	24 ns		
Propagation delay time, Q outputs from load input <i>Temps de propagation de l'entrée de charge - ment vers les sorties Q</i>	$t_{PLH}$			27 ns	35 ns		G
	$t_{PHL}$			29 ns	40 ns		
Propagation delay time, Q outputs from clear input <i>Temps de propagation de l'entrée de remise à zéro vers les sorties Q</i>	$t_{PHL}$		22 ns	40 ns			

**TEST CIRCUITS**  
MONTAGES DE TESTS

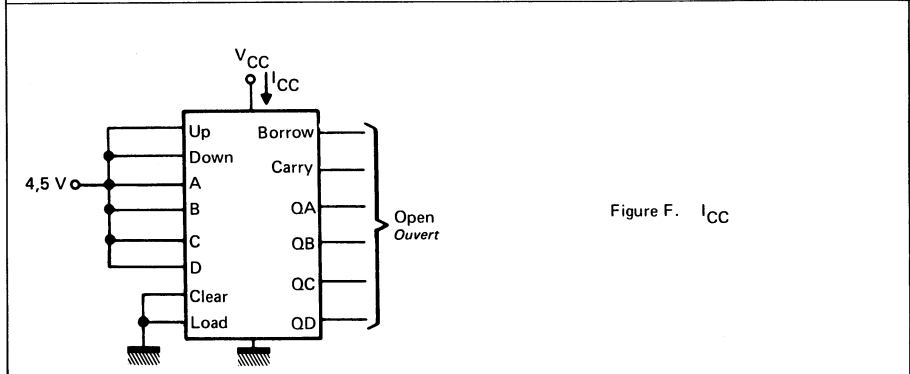
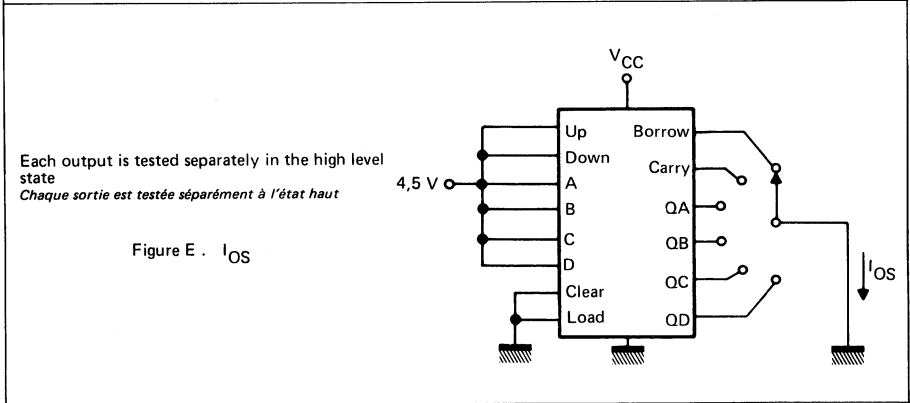
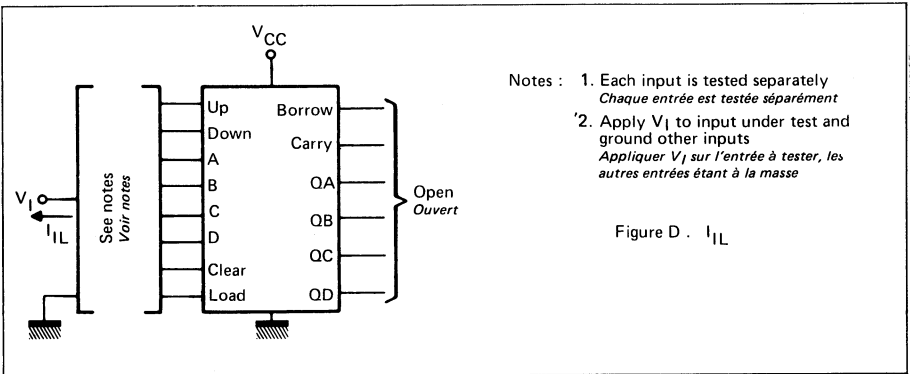


Arrows indicate actual direction of current flow, voltage values are with respect to ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

**TEST TABLE**  
*TABLE DE TEST*

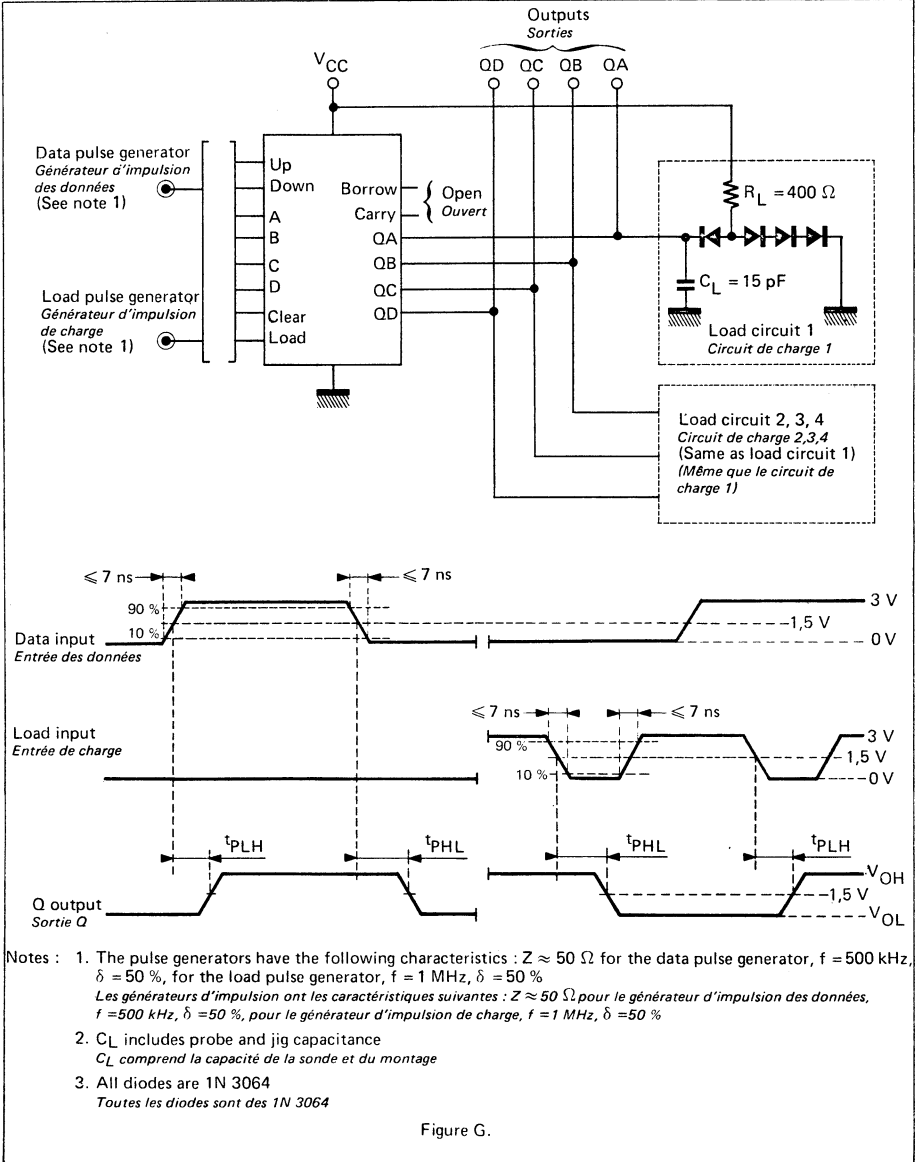
Apply V <sub>IL</sub> <i>Appliquer</i>	Apply V <sub>IH</sub> <i>Appliquer</i>	Apply I <sub>OH</sub> <i>Appliquer</i>	Apply I <sub>OL</sub> <i>Appliquer</i>
Down, up, load, clear <i>Décomptage, comptage, charge remise à zéro</i>	A, B, C, D	QA, QB, QC, QD	
Up, down <i>Comptage, décomptage</i>	A, B, C, D, load, clear <i>A, B, C, D, charge, remise à zéro</i>		QA, QB, QC, QD
Up, down <i>Comptage, décomptage</i>	A, B, C, D, load, clear <i>A, B, C, D, charge, remise à zéro</i>		Borrow <i>Retenue</i>
Up <i>Comptage</i>	A, B, C, D, load, clear, down <i>A, B, C, D, charge, remise à zéro, décomptage</i>	Borrow <i>Retenue</i>	
Up, down, B, C, D, load, clear <i>Comptage, décomptage, B, C, D, charge, remise à zéro</i>	A	Borrow <i>Retenue</i>	
Up, down, A, B, D, load, clear <i>Comptage, décomptage, A, B, D, charge, remise à zéro</i>	C	Borrow <i>Retenue</i>	
Up, down, A, C, D, load, clear <i>Comptage, décomptage, A, C, D, charge, remise à zéro</i>	B	Borrow <i>Retenue</i>	
Up, down, A, B, C, load, clear <i>Comptage, décomptage, A, B, C, charge, remise à zéro</i>	D	Borrow <i>Retenue</i>	
Load, clear <i>Charge, remise à zéro,</i>	A, B, C, D, up, down <i>A, B, C, D, comptage, décomptage</i>	Carry <i>Report</i>	
Load, clear, up, A <i>Charge, remise à zéro, comptage, A</i>	B, C, D, down <i>B, C, D, décomptage</i>	Carry <i>Report</i>	
Load, clear, up, B <i>Charge, remise à zéro, comptage, B</i>	A, C, D, down <i>A, C, D, décomptage</i>	Carry <i>Report</i>	
Load, clear, up, C <i>Charge, remise à zéro, comptage, C</i>	A, B, D, down <i>A, B, D, décomptage</i>	Carry <i>Report</i>	
Load, clear, up, D <i>Charge, remise à zéro, comptage, D</i>	A, B, C, down <i>A, B, C, décomptage</i>	Carry <i>Report</i>	
Load, clear, up <i>Charge, remise à zéro, comptage</i>	A, B, C, D, down <i>A, B, C, D, décomptage</i>		Carry <i>Report</i>

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Arrows indicate actual direction of current flow, voltage values are with respect to ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

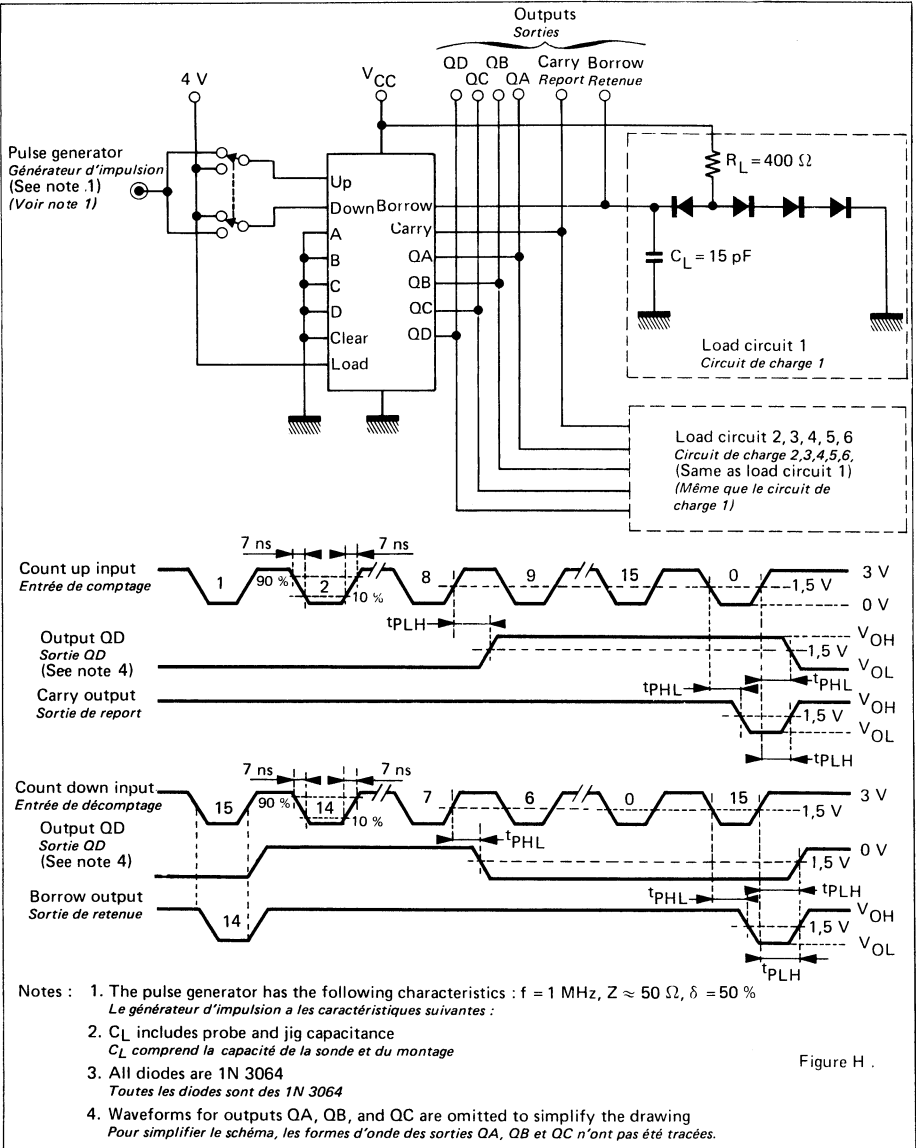
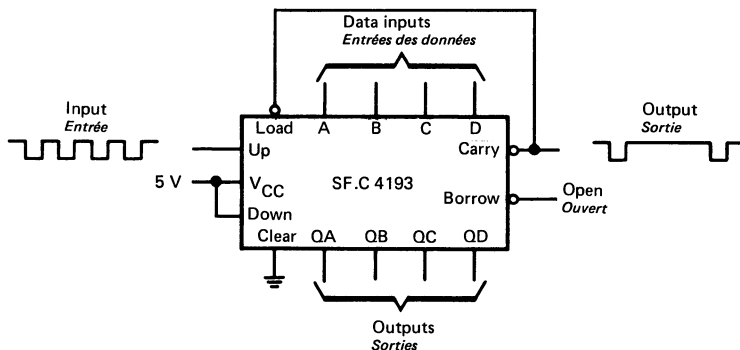


Figure H .

**TYPICAL APPLICATIONS**  
**APPLICATIONS TYPIQUES**

The SF.C 4193 can be used to divide an incoming count frequency by any integral number (N) from one to 16. This is done by modifying the count frequency occurring at the carry output by presetting the data inputs to 16 minus N. By connecting the carry output to the load input, the counter will count to the maximum state (15) and the data inputs will then be enabled on the succeeding clock pulse. The counter outputs are then preset to the levels applied at the data inputs and the count sequence is repeated.

*Le SF.C 4193 peut être utilisé pour diviser une fréquence par n'importe quel nombre entier (N) de 1 à 16. Ceci est réalisé en modifiant l'état du compteur quand une impulsion apparaît sur la sortie de report en prépositionnant les données d'entrée : 16 - N. En reliant la sortie de report à l'entrée de prépositionnement, le compteur comptera jusqu'à 15 et les entrées de données seront validées à l'impulsion suivante de l'horloge. Les sorties sont alors positionnées suivant les niveaux appliqués à ces entrées données et la séquence de comptage peut recommencer.*

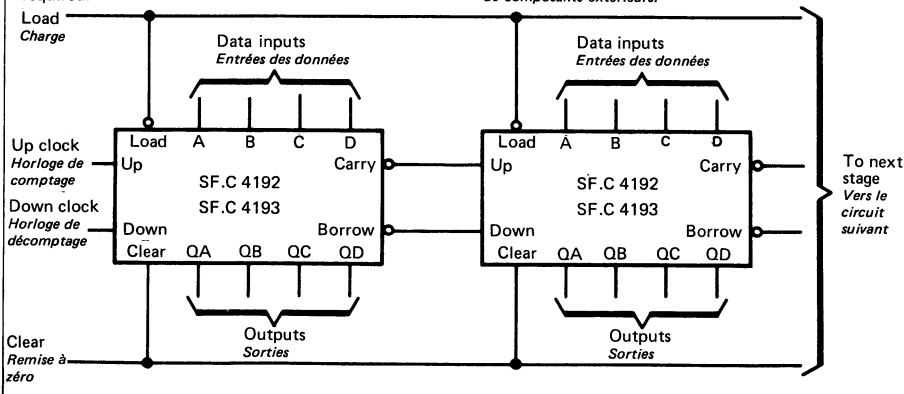


The SF.C 4192 may be used in the same manner to perform division by any number from 1 to 10  
*Le SF.C 4192 peut être utilisé de la même manière pour réaliser une division par tout nombre entre 1 et 10*

**CASCADING**  
**EXTENSION**

Circuitry is provided internally for cascading these counters. The mode of cascading shown below is ripple borrow/carry. No external components are required.

*Ces circuits sont prévus pour être mis en cascade. Le mode d'extension montée ci-dessous utilise la propagation en cascade du report et de la retenue. Il n'y a pas besoin de composants extérieurs.*





# Decoders , multiplexers , démultiplexers

*Décodeurs , multiplexeurs ,  
démultiplexeurs*

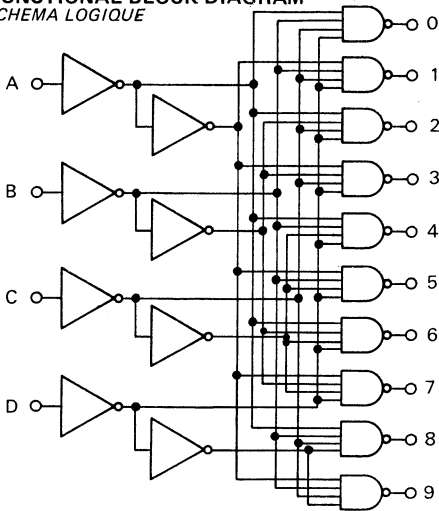
## NOTES

## BCD TO DECIMAL DECODERS DECODEURS BCD DECIMAUX

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 442 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 442 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 442 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 442 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### FUNCTIONAL BLOCK DIAGRAM SCHEMA LOGIQUE



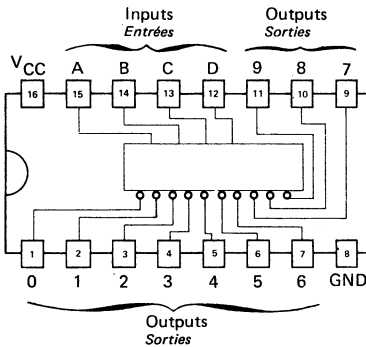
### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

Inputs Entrées				Outputs Sorties									
D	C	B	A	0	1	2	3	4	5	6	7	8	9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	L	H	H	H	H	H	H
L	L	H	H	L	H	H	H	L	H	H	H	H	H
L	H	L	L	L	H	H	H	H	L	H	H	H	H
L	H	L	H	L	H	H	H	H	H	L	H	H	H
L	H	H	L	L	H	H	H	H	H	L	H	H	H
L	H	H	H	L	H	H	H	H	H	H	L	H	H
H	L	L	L	L	H	H	H	H	H	H	H	L	H
H	L	L	H	L	H	H	H	H	H	H	H	H	H
H	L	H	L	L	H	H	H	H	H	H	H	H	H
H	L	H	H	L	H	H	H	H	H	H	H	H	H
H	H	L	L	L	H	H	H	H	H	H	H	H	H
H	H	L	H	L	H	H	H	H	H	H	H	H	H
H	H	H	L	L	H	H	H	H	H	H	H	H	H
H	H	H	H	L	H	H	H	H	H	H	H	H	H

### PIN CONFIGURATION BROCHAGE

#### Package MP-117 Boîtier

Top view  
Vue de dessus



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	B
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 55 mA$	C
				$20 mA \leq  I_O  \leq 55 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 28 mA	$V_{CCmax}$	$I_{CC} \leq 56 mA$	B
				$I_{CC} \leq 41 mA$	
Forward voltage clamping diodes at the input <i>Tension directe maximale des diodes d'écrêtage à l'entrée</i>	$V_{IL}$	typ. -0,8 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

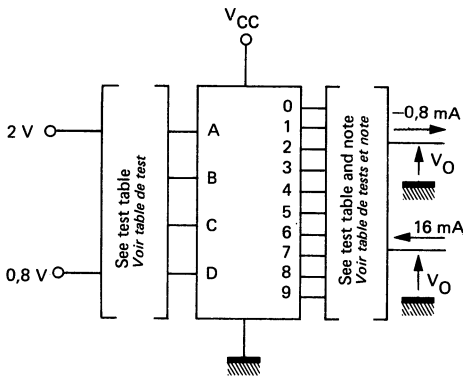
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time to low level through 2 logics levels <i>Temps de propagation vers le niveau bas à travers 2 couches logiques</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$	10 ns	22 ns	30 ns	D
Propagation delay time to low level through 3 logics levels <i>Temps de propagation vers le niveau bas à travers 3 couches logiques</i>				23 ns	35 ns	
Propagation delay time to high level through 2 logics levels <i>Temps de propagation vers le niveau haut à travers 2 couches logiques</i>	$t_{PLH}$		10 ns	17 ns	25 ns	
Propagation delay time to high level through 3 logics levels <i>Temps de propagation vers le niveau haut à travers 3 couches logiques</i>				26 ns	35 ns	

\* All typical values are at  $V_{CC}=5 V$ ,  $t_{amb}=25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 V$  à  $t_{amb}=25^\circ C$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

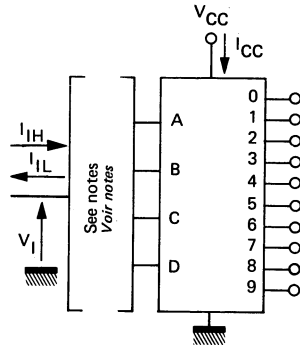
TEST TABLE - TABLE DE TEST

Apply Appliquer			
0,8 V	2 V	16 mA	-0,8 mA
A, B, C, D		0	1, 2, 4, 8
B, C, D	A	1	0, 3, 5, 9
A, C, D	B	2	0, 3, 6
C, D	A, B	3	1, 2, 7
A, B, D	C	4	0, 5, 6
B, D	A, C	5	1, 4, 7
A, D	B, C	6	2, 4, 7
D	A, B, C	7	3, 5, 6
A, B, C	D	8	0, 9
B, C	A, D	9	1, 8
A, C	B, D		2, 8
C	A, B, D		3, 9
A, B	C, D		4, 8
B	A, C, D		5, 9
A	B, C, D		6
	A, B, C, D		7



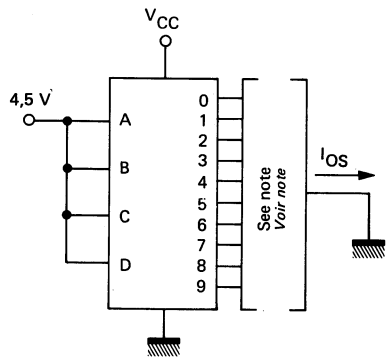
Each output is tested separately  
Chaque sortie est testée séparément

Figure A



1. Each input is tested separately  
Chaque entrée est testée séparément
2. When testing ICC, all input are grounded and outputs are open  
Quand on teste ICC, toutes les entrées sont à la masse, les sorties ouvertes.

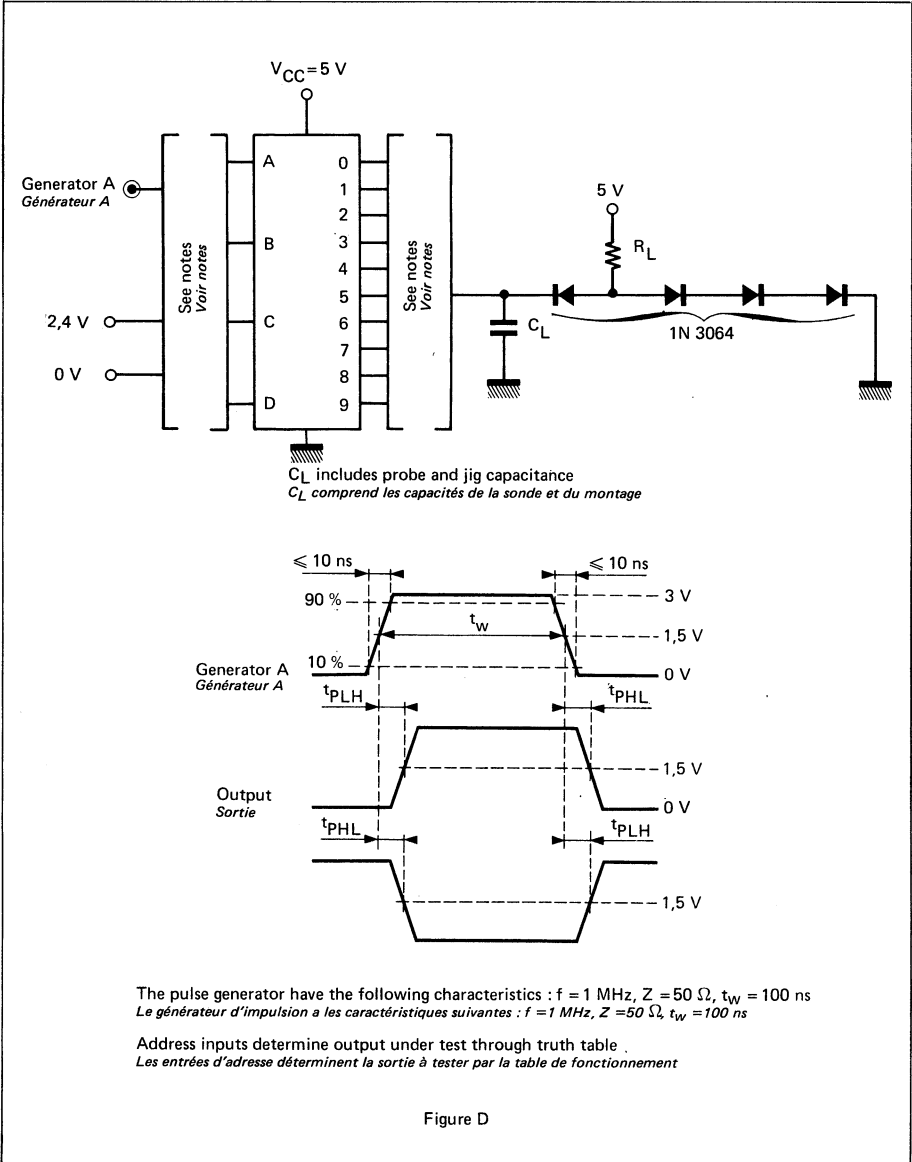
Figure B



Each output is tested separately  
Chaque sortie est testée séparément

Figure C

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



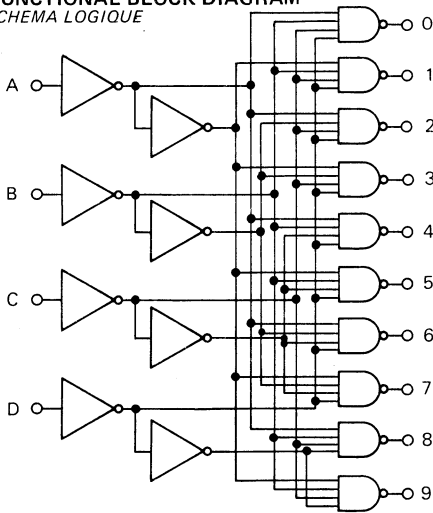
# SF.C 445 E, SF.C 4145 E

BCD TO DECIMAL DECODER/DRIVER WITH OPEN COLLECTOR HIGH VOLTAGE OUTPUTS  
 DECODEURS BCD-DECIMAL AVEC SORTIES A COLLECTEURS OUVERTS ET HAUTE TENSION

## BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage Tension de sortie	Output current Courant de sortie	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 445 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	30 V	80 mA	All inputs Toutes entrées	1
SF.C 445 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	30 V	80 mA		
SF.C 4145 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	15 V	80 mA		
SF.C 4145 ET	MP-117	-25°C, + 85°C	4,5	5,5	5,5 V	15 V	80 mA		

## FUNCTIONAL BLOCK DIAGRAM SCHEMA LOGIQUE



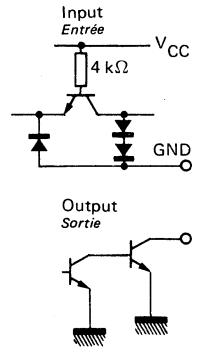
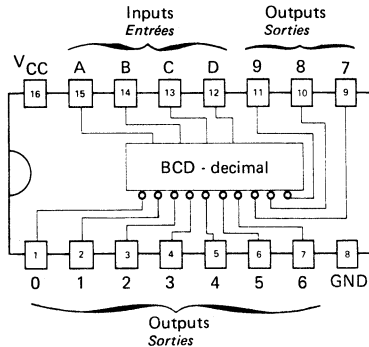
## FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

Inputs Entrées				Outputs Sorties									
D	C	B	A	0	1	2	3	4	5	6	7	8	9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	H	H	H
L	L	H	H	H	H	H	L	H	H	H	H	H	H
L	H	L	L	H	H	H	H	H	L	H	H	H	H
L	H	H	L	H	H	H	H	H	H	L	H	H	H
L	H	H	H	L	H	H	H	H	H	H	L	H	H
H	L	L	L	H	H	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L
H	L	H	L	H	H	H	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	H	L	L	H	H	H	H	H	H	H	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H

## PIN CONFIGURATION BROCHAGE

Package MP-117 (CB-79)  
 Boîtier

Top view  
 Vue de dessus



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2V	$V_{CCmin}$ $V_{IL} = 0,8 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_{IH} = 2 V$ $V_O = 0,9 V$	$I_{on} \geq 80 mA$	
On-state maximum output current <i>Courant maximal de sortie à l'état conducteur</i>	$I_{on}$	80 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	B
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
SF.C 445 Off-state maximum output current <i>Courant maximal en sortie à l'état bloqué</i>	$I_{off}$	250 $\mu A$	$V_{CCmin}$ $V_{IL} = 0,8 V$ $V_{IH} = 2 V$	$V_{OH} = 30 V$	C
SF.C 4145				$V_{OH} = 15 V$	
SF.C 445 Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 43 mA	$V_{CCmax}$ $V_I = 0 V$	$I_{CC} \leq 62 mA$	B
SF.C 4145				$I_{CC} \leq 70 mA$	
Forward voltage clamping diodes at the input <i>Tension directe maximale des diodes d'écrêtage à l'entrée</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$        $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time to low level through 2 logics levels <i>Temps de propagation vers le niveau bas à travers 2 couches logiques</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 100 \Omega$	10 ns	22 ns	40 ns	D
Propagation delay time to low level through 3 logics levels <i>Temps de propagation vers le niveau bas à travers 3 couches logiques</i>				23 ns	50 ns	
Propagation delay time to high level through 2 logics levels <i>Temps de propagation vers le niveau haut à travers 2 couches logiques</i>	$t_{PLH}$		10 ns	17 ns	40 ns	
Propagation delay time to high level through 3 logics levels <i>Temps de propagation vers le niveau haut à travers 3 couches logiques</i>				26 ns	50 ns	

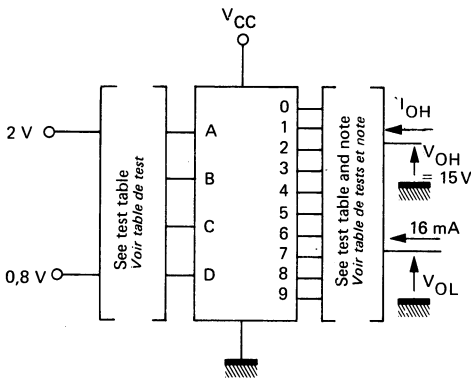
\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

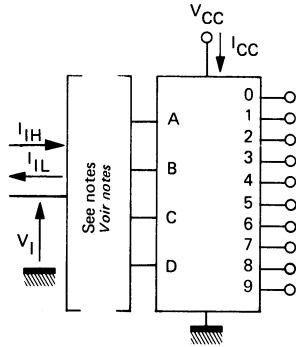
TEST TABLE – TABLE DE TEST

Apply Appliquer			
0,8 V	2 V	16 mA	15 V
A, B, C, D		0	1, 2, 4, 8
B, C, D	A	1	0, 3, 5, 9
A, C, D	B	2	0, 3, 6
C, D	A, B	3	1, 2, 7
A, B, D	C	4	0, 5, 6
B, D	A, C	5	1, 4, 7
A, D	B, C	6	2, 4, 7
D	A, B, C	7	3, 5, 6
A, B, C	D	8	0, 9
B, C	A, D	9	1, 8
A, C	B, D		2, 8
C	A, B, D		3, 9
A, B	C, D		4, 8
B	A, C, D		5, 9
A	B, C, D		6
	A, B, C, D		7



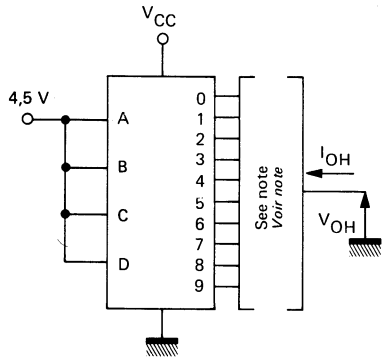
Each output is tested separately  
 Chaque sortie est testée séparément

Figure A



1. Each input is tested separately  
 Chaque entrée est testée séparément
2. When testing  $I_{CC}$ , all input are grounded and outputs are open  
 Quand on teste  $I_{CC}$ , toutes les entrées sont à la masse, les sorties ouvertes.

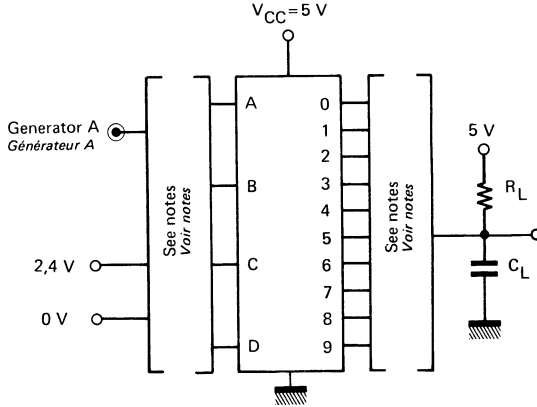
Figure B



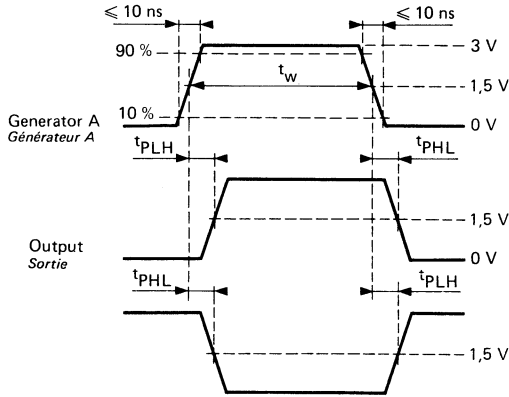
Each output is tested separately  
 Chaque sortie est testée séparément

Figure C

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



$C_L$  includes probe and jig capacitance  
 $C_L$  comprend les capacités de la sonde et du montage



The pulse generator have the following characteristics :  $f = 1\text{ MHz}$ ,  $Z = 50\ \Omega$ ,  $t_w = 100\text{ ns}$   
 Le générateur d'impulsion a les caractéristiques suivantes :  $f = 1\text{ MHz}$ ,  $Z = 50\ \Omega$ ,  $t_w = 100\text{ ns}$

Address inputs determine output under test through truth table  
 Les entrées d'adresse déterminent la sortie à tester par la table de fonctionnement

Figure D

+ Trademark of Burroughs Corporation  
 Marque déposée de Burroughs Corporation

## BCD TO DECIMAL DECODER (NIXIE<sup>+</sup>/DRIVER) DECODEUR BCD DECIMAL (POUR COMMANDE DE TUBES NIXIE<sup>+</sup>)

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output <sup>*</sup> voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.				A	1
SF.C 4141 E	MP-117	0°C, +70°C	4,75	5,25	5,5 V	60 V		B,C,D	2

**GENERAL DESCRIPTION** \*Maximum voltage which should be applied to any output when it is in the off state.  
**DESCRIPTION GENERALE** Tension maximale qui peut être appliquée sur les sorties à l'état bloqué.

The SF.C 4141 is a second generation BCD to decimal decoder designed specifically to drive cold cathode indicator tubes. This decoder demonstrates an improved capability to minimize switching transients in order to maintain a stable display.

Full decoding is provided for all possible input states. For binary inputs 10 through 15, all the outputs are off. The ten high performance, NPN output transistors have a maximum reverse current of 50 µA at 55 V.

Low forward impedance diodes are also provided for each input to clamp negative voltage transitions in order to minimize transmission line effects. Power dissipation is typically 80 mW.

Le SF.C 4141 est une seconde génération de décodeur BCD décimal pour commander les tubes d'affichage à cathode froide. La protection contre les tensions parasites pouvant accompagner les changements d'état a été améliorée.

Il permet de décoder tous les états possibles à l'entrée. Pour les nombres compris entre 10 et 15, toutes les sorties sont à l'état bloqué. Les 10 transistors de sortie du type NPN présentent un courant inverse maximal de 50 µA à 55 V.

Des diodes de protection sont prévues sur les entrées, de façon à éviter les oscillations dans la ligne. La dissipation moyenne est de 80 mW.

### ABSOLUTE MAXIMUM RATINGS VALEURS LIMITES ABSOLUES

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

- Supply voltage V<sub>CC</sub> ..... 7 V  
Tension d'alimentation V<sub>CC</sub>
- Current into any output (off state) ..... 2 mA  
Courant dans une sortie (état bloqué)
- Storage temperature range ..... -65°C, +150°C  
Gamme de température de stockage

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

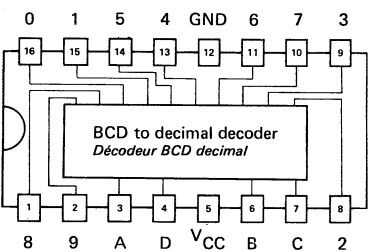
Inputs Entrées				Output <sup>*</sup> Low level Sortie <sup>*</sup> Niveau bas
D	C	B	A	
L	L	L	L	0
L	L	L	H	1
L	L	H	L	2
L	L	H	H	3
L	H	L	L	4
L	H	L	H	5
L	H	H	L	6
L	H	H	H	7
H	L	L	L	8
H	L	L	H	9
H	L	H	L	None Aucune
H	L	H	H	..
H	H	L	L	..
H	H	L	H	..
H	H	H	L	..
H	H	H	H	..

\*All other outputs are high  
 Toutes les autres sorties sont au niveau haut

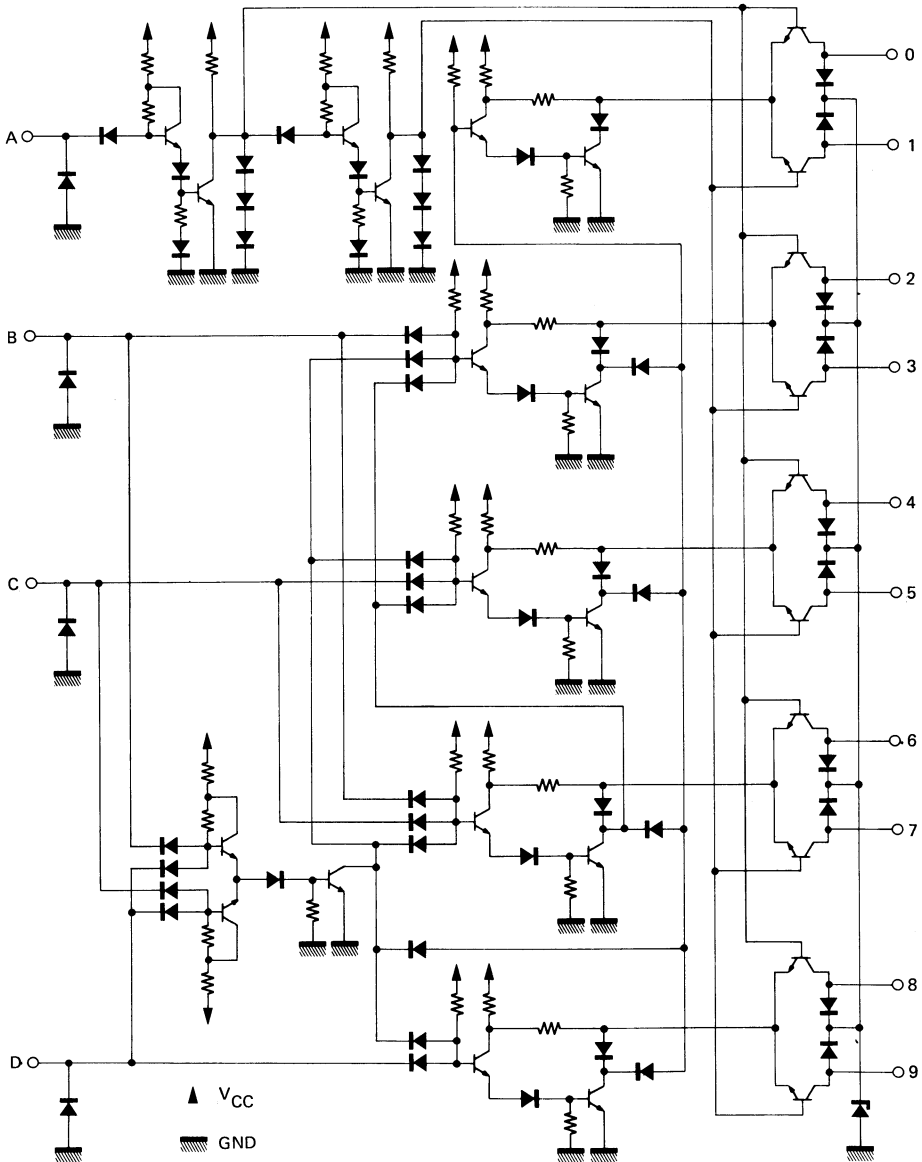
### PIN CONFIGURATION BROCHAGE

Package MP-117  
 Boîtier

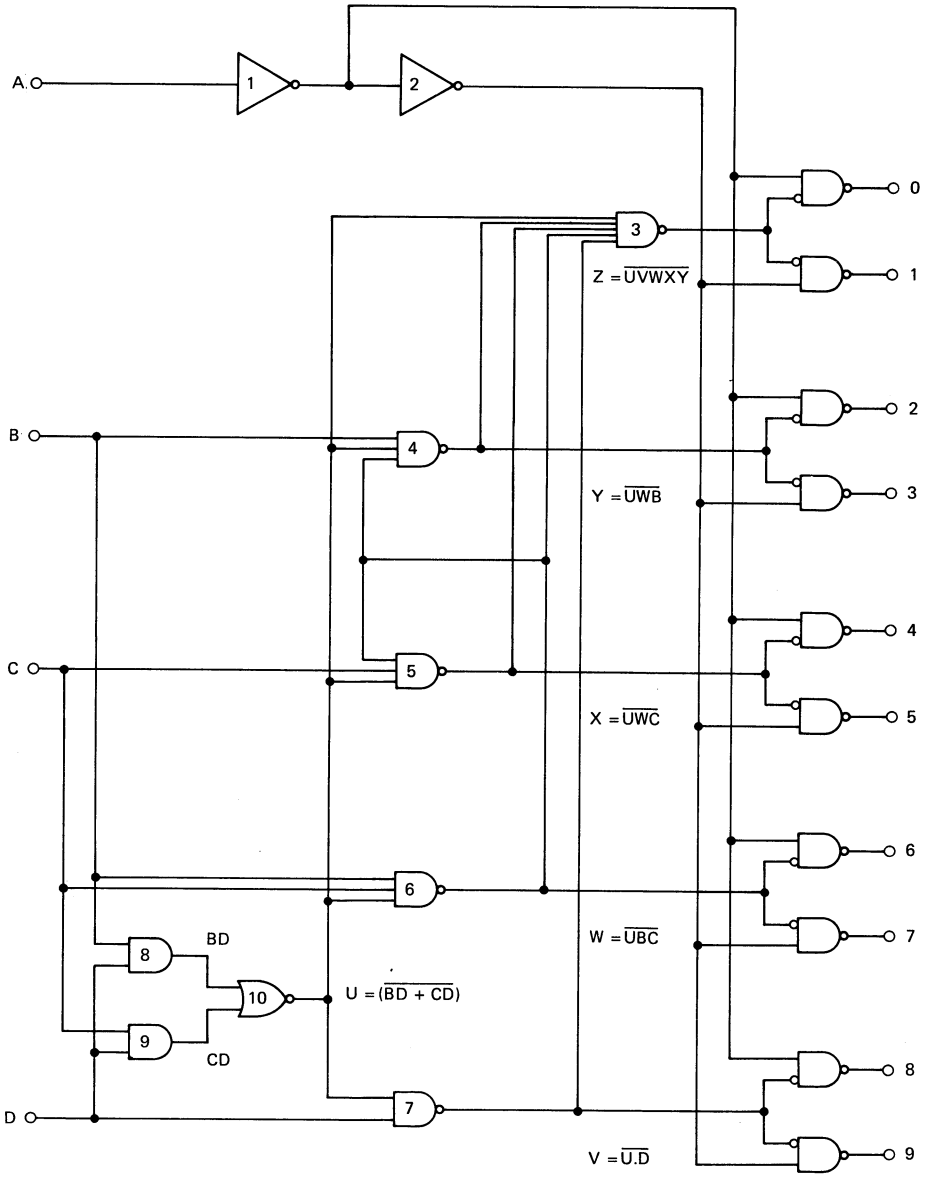
Top view  
 Vue de dessus



**SCHEMATIC**  
*SCHEMA ELECTRIQUE*



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



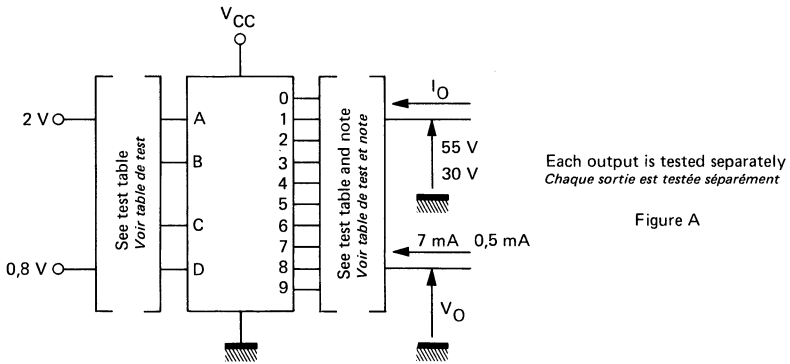
**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 7 \text{ mA}$	$V_O \leq 2,5 \text{ V}$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{ON}$	2,5 V			
Minimum high level output voltage for input counts 0 thru 9 <i>Tension minimale de sortie à l'état haut pour les chiffres de 0 à 9</i>	$V_{OHmin}$	60 V	$V_{CCmax}$ $I_O = 0,5 \text{ mA}$	$V_O \geq 60 \text{ V}$	A
Maximum high level output current for input counts 0 thru 9 <i>Courant maximal de sortie à l'état haut pour les chiffres de 0 à 9</i>	$I_{OHmax}$ $I_O (Hmax)$	50 $\mu\text{A}$	$V_{CCmax}$ $V_O = 55 \text{ V}$	$I_O \leq 50 \mu\text{A}$	
Maximum high level output current for input counts 10 thru 15 <i>Courant maximal de sortie à l'état haut pour les nombres de 10 à 15</i>	$I_{OHmax}$ $I_O (Hmax)$	5 $\mu\text{A}$	$V_{CCmax}$ $V_O = 30 \text{ V}$	$I_O \leq 5 \mu\text{A}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Input A <i>Entrée A</i>	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_i  \leq 1,6 \text{ mA}$	C
	Inputs BCD <i>Entrées BCD</i>	-3,2 mA		$ I_i  \leq 3,2 \text{ mA}$	
Maximum input current at 2,4 V <i>Courant maximal d'entrée à 2,4 V</i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	B
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 16 mA	$V_{CCmax}$	$I_{CC} \leq 25 \text{ mA}$	

\* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

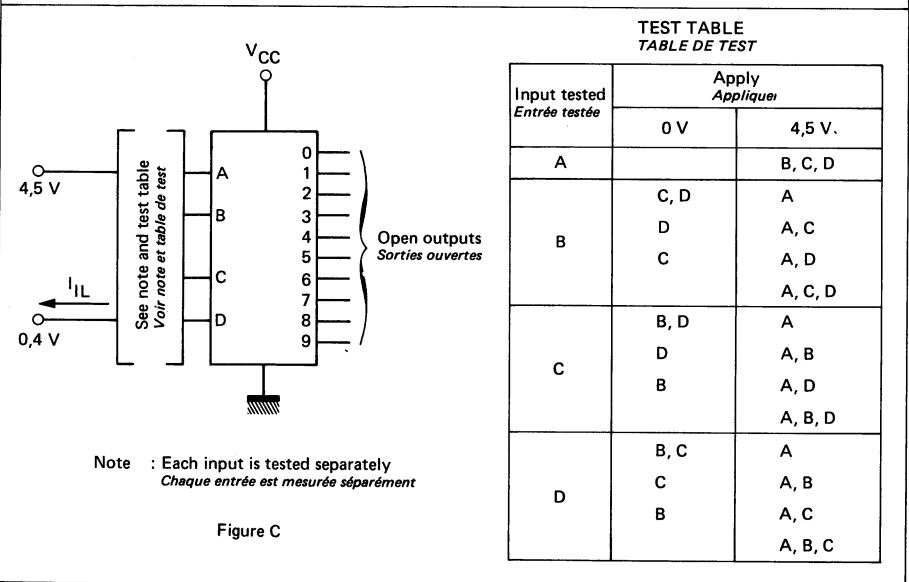
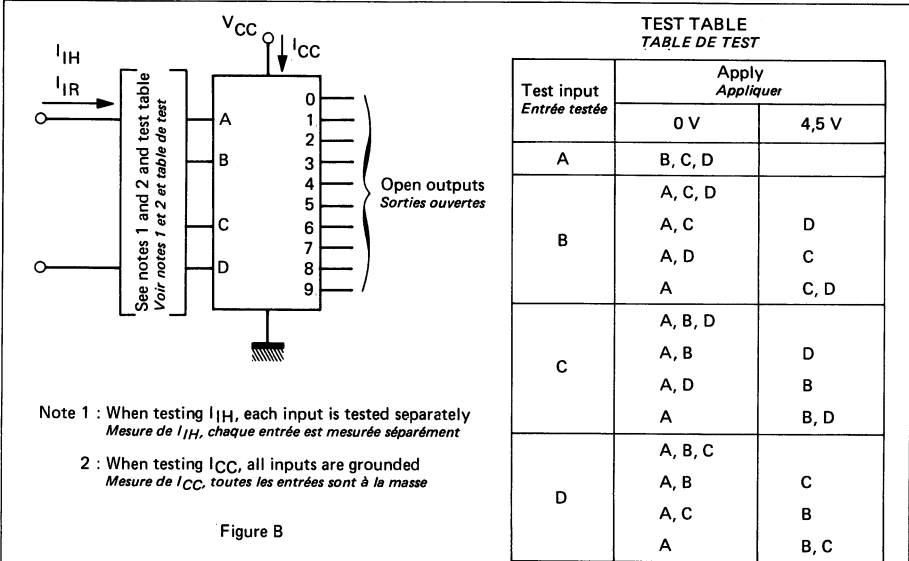
**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST TABLE**  
TABLE DE TEST

Apply Appliquer				
0,8 V	2 V	7 mA	55 V 0,5 mA	30 V
A, B, C, D		0	1, 2, 4, 6, 8	
B, C, D	A	1	0, 3, 5, 7, 9	
A, C, D	B	2	0, 3	
C, D	A, B	3	1, 2	
A, B, D	C	4	5	
B, D	A, C	5	4	
A, D	B, C	6	7	
D	A, B, C	7	6	
A, B, C	D	8	9	
B, C	A, D	9	8	
A, C	B, D			0 à 9
C	A, B, D			0 à 9
A, B	C, D			0 à 9
B	A, C, D			0 à 9
A	B, C, D			0 à 9
	A, B, C, D			0 à 9

**TEST CIRCUITS**  
**MONTAGES DE TESTS**





## EIGHT INPUT PRIORITY ENCODER CODEUR DE PRIORITE A HUIT NIVEAUX D'ENTREE

MSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4148 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	$\overline{D0}$	1
SF.C 4148 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	Other inputs Autres entrées	2
SF.C 4148 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4148 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Technology TTL
- Input clamping diodes
- Compatibility TTLN/TTLH
- Typical delay time 23 ns

- Technologie TTL
- Entrées avec diodes d'écrêtage
- Compatibilité TTLN/TTLH
- Temps de propagation typique 23 ns

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The monolithic integrated circuit SF.C 4148 is a priority encoder.

It takes data from 8 inputs and provides the most high level priority's binary code on three outputs.

A control input  $\overline{E_{IN}}$  allow priority encoding.

Outputs  $\overline{G_S}$  and  $\overline{E_{OUT}}$  make possible cascading on same devices.

Le circuit intégré monolithique SF.C 4148 est un codeur de priorité.

Il travaille sur 8 niveaux d'entrée et élabore le code binaire du niveau de priorité le plus élevé présent sur les entrées.

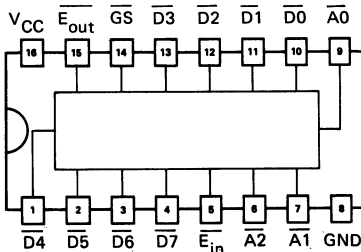
Une entrée de commande  $\overline{E_{IN}}$  autorise le décodage.

Des sorties supplémentaires  $\overline{G_S}$  et  $\overline{E_{OUT}}$  permettent la mise en cascade de plusieurs boîtiers.

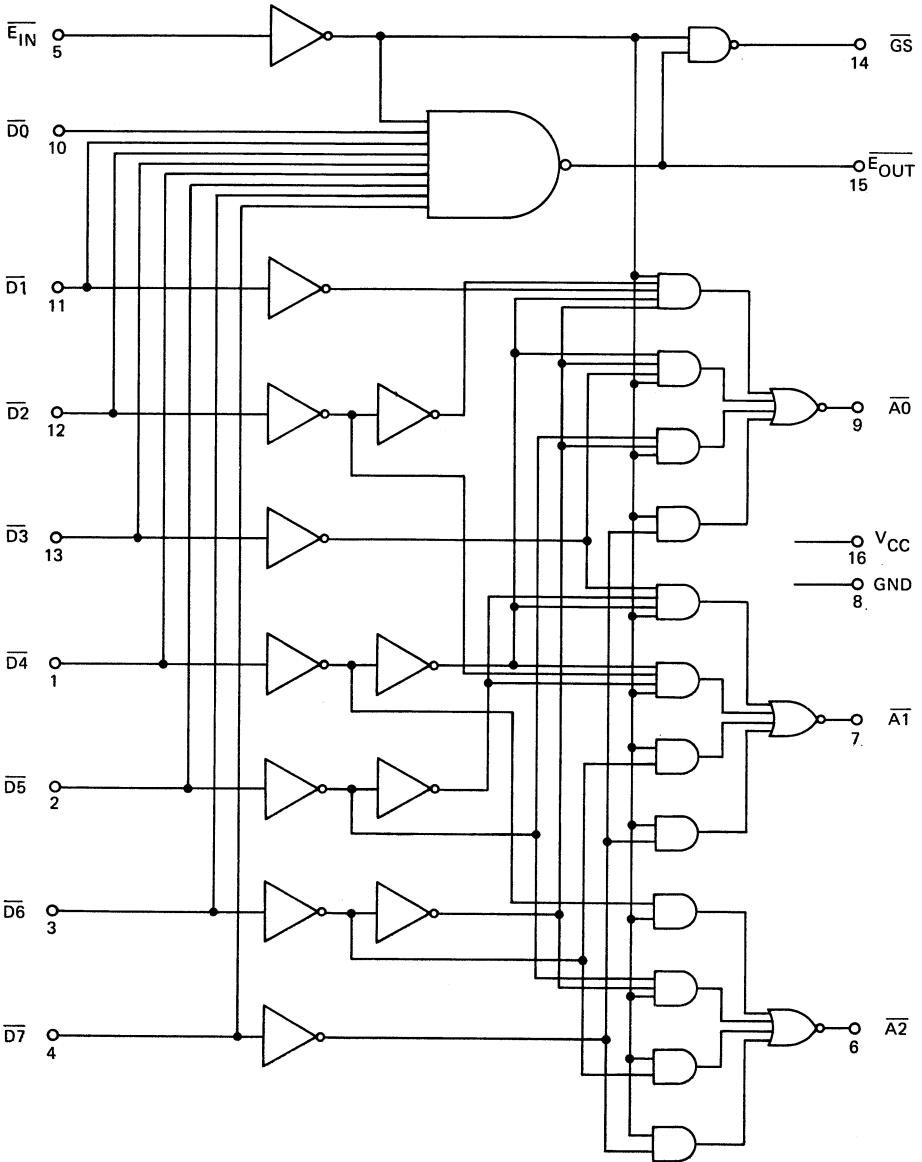
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-117 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



**FUNCTIONAL TABLE**  
**TABLE DE FONCTION**

INPUTS – ENTREES									OUTPUTS – SORTIES				
$\overline{E}_{input}$	$\overline{D0}$	$\overline{D1}$	$\overline{D2}$	$\overline{D3}$	$\overline{D4}$	$\overline{D5}$	$\overline{D6}$	$\overline{D7}$	$\overline{GS}$	$\overline{A2}$	$\overline{A1}$	$\overline{A0}$	$\overline{E}_{output}$
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	L	H	H
L	X	X	X	X	X	L	H	H	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	L	H	H	H
L	X	X	X	L	H	H	H	H	L	H	L	L	H
L	X	X	L	H	H	H	H	H	L	H	L	H	H
L	X	L	H	H	H	H	H	H	L	H	H	L	H
L	L	H	H	H	H	H	H	H	L	H	H	H	H

H – Input or output at high logic level > 2 V  
*Entrée ou sortie à l'état haut*

L – Input or output at low logic level < 0,8 V  
*Entrée ou sortie à l'état bas*

X – Irrelevant (H or L)  
*Etat indéterminé*

**LOGICAL FUNCTION**  
**FONCTIONS LOGIQUES**

$$\overline{E}_{output} = \overline{E}_{input} + \prod_{i=0}^{i=7} \overline{D_i}$$

$$\overline{GS} = \overline{E}_{input} + \prod_{i=0}^{i=7} \overline{D_i}$$

$$\overline{A2} = \overline{E}_{input} + \prod_{j=4}^{j=7} \overline{D_j}$$

$$\overline{A1} = \overline{E}_{input} + (D0 + D1) \prod_{\ell=2}^{\ell=7} \overline{D_\ell} + (D4 + D5) \overline{D6} \cdot \overline{D7}$$

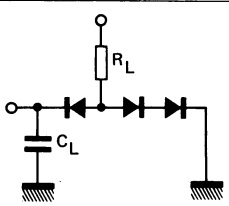
$$\overline{A0} = \overline{E}_{input} + \sum_{p=0}^{p=3} D_{2p} \left( \prod_{k=2p+1}^{k=7} \overline{D_k} \right)$$

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES		SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>		$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OL} = 16\text{ mA}$ $I_{OH} = -0,8\text{ mA}$	$V_O \leq 0,4\text{ V}$ $V_{OH} \geq 2,4\text{ V}$	A B C
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>		$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>		$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>		$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>		$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>		$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>		$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$ other inputs GND autres entrées	$I_I \leq I_{IH}$	D E
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Input D0 <i>Entrée D0</i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$ other inputs 2,4 V autres entrées	$ I_{IL}  \leq I_{ILmax}$	F G
	Other inputs <i>Autres entrées</i>		-3,2 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Input D0 <i>Entrée D0</i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$ other inputs 0,4 V autres entrées	$I_{IH} \leq I_{IHmin}$	D E
	Other inputs <i>Autres entrées</i>		80 $\mu\text{A}$			
Short-circuit output current <i>Courant de sortie en court-circuit</i>		$I_{OS}$	-30 mA -80 mA	$V_{CCmax}$ $V_O = 0\text{ V}$ other inputs 4,5 V autres entrées	$ I_{O}  \geq 30\text{ mA}$ $ I_{O}  \leq 80\text{ mA}$	I
Supply current per package <i>Courant d'alimentation par boîtier</i>		$I_{CC}$	80 mA	$V_{CCmax}$ input E <sub>IN</sub> 4,5 V entrée other inputs GND autres entrées	$I_{CC} \leq I_{CCmax}$	J
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>		$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = 12\text{ mA}$ other inputs GND autres entrées	$ V_{IL}  \leq 1,5\text{ V}$	H

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$ $\overline{E}_{out} / \overline{E}_{in}$	 <p>Loads Charges</p> <p><math>C_L = 20\text{ pF}</math> <math>R_L = 400\ \Omega</math></p> <p>Generator Générateur</p> <p><math>f = 1\text{ MHz}</math> ampl. = 3 V <math>t_w = 500\text{ ns}</math> <math>t_f = t_r = 5\text{ ns}</math> <math>Z_o = 50\ \Omega</math></p>		16 ns	25 ns	K
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$ $\overline{E}_{out} / \overline{E}_{in}$		30 ns	40 ns		
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$ $\overline{GS} / \overline{E}_{in}$		16 ns	30 ns		
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$ $\overline{GS} / \overline{E}_{in}$		23 ns	30 ns		
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$ $\overline{AO} / \overline{E}_{in}$		23 ns	30 ns		
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$ $\overline{AO} / \overline{E}_{in}$		16 ns	30 ns		
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$ $\overline{Ai} / \overline{Dj}$		17 ns	30 ns		
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$ $\overline{Ai} / \overline{Dj}$		19 ns	30 ns		

**TEST CIRCUITS**  
MONTAGES DE TESTS

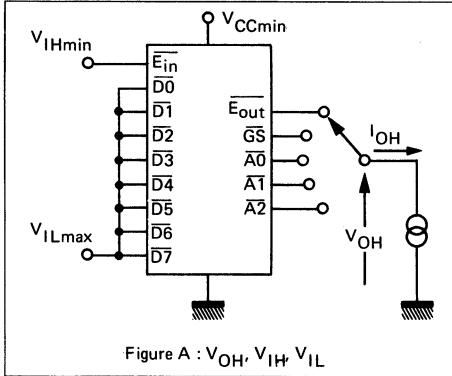


Figure A :  $V_{OH}$ ,  $V_{IH}$ ,  $V_{IL}$

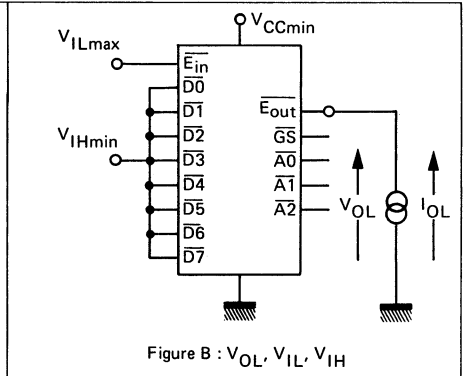


Figure B :  $V_{OL}$ ,  $V_{IL}$ ,  $V_{IH}$

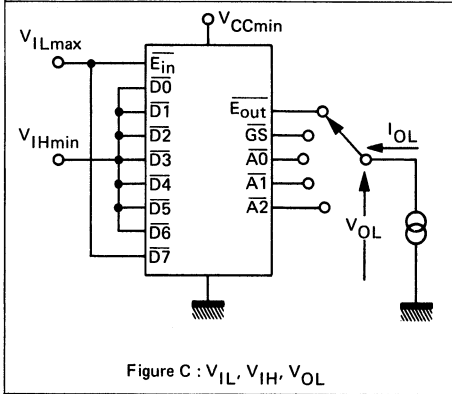
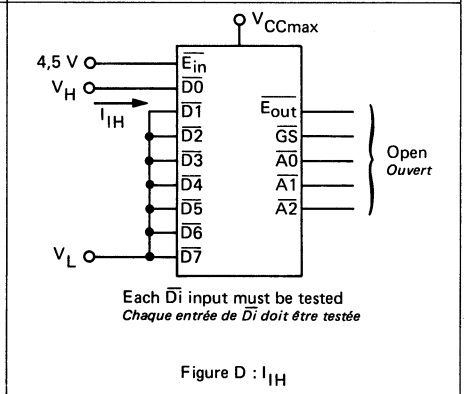


Figure C :  $V_{IL}$ ,  $V_{IH}$ ,  $V_{OL}$



Each  $\overline{D}i$  input must be tested  
Chaque entrée de  $\overline{D}i$  doit être testée

Figure D :  $I_{IH}$

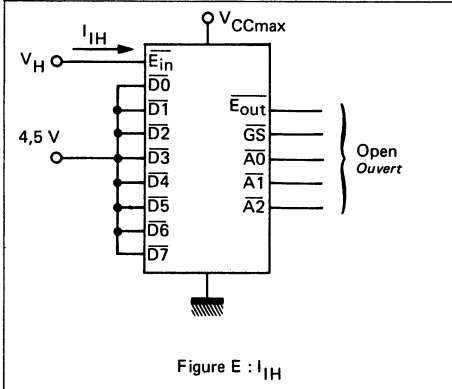
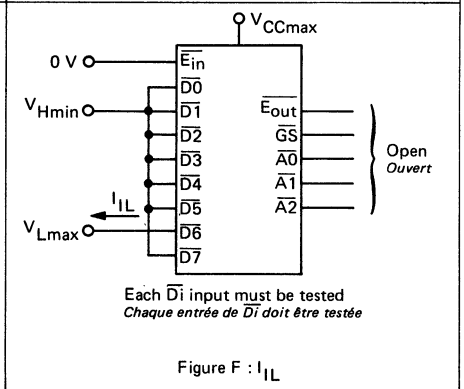
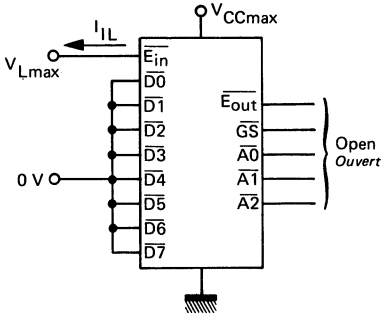
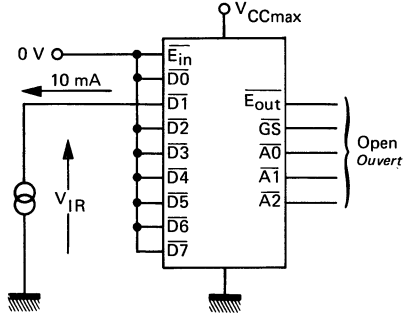


Figure E :  $I_{IH}$

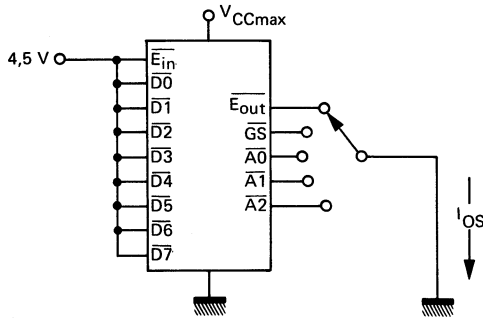
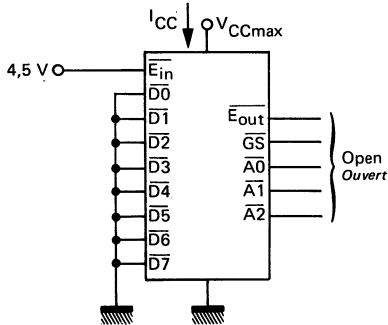


Each  $\overline{D}i$  input must be tested  
Chaque entrée de  $\overline{D}i$  doit être testée

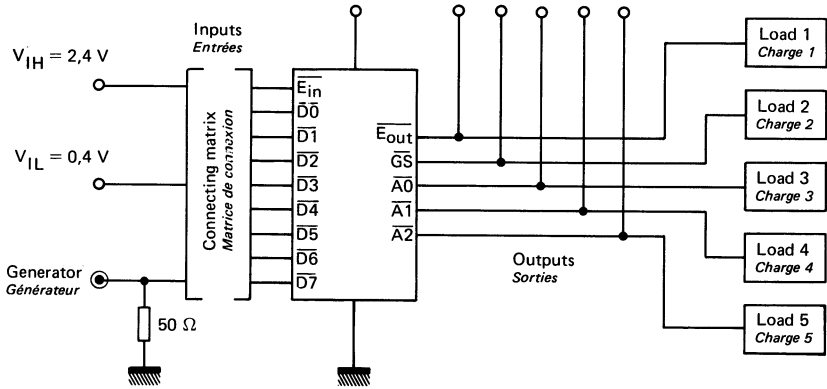
Figure F :  $I_{IL}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**
Figure G :  $I_{IL}$ 

Each input must be tested  
*Chaque entrée doit être testée*

Figure H :  $V_{IR}$ Figure I :  $I_{OS}$ Figure J :  $I_{CC}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**SIGNAL'S WAVEFORMS**  
**FORMES D'ONDE DES SIGNAUX**

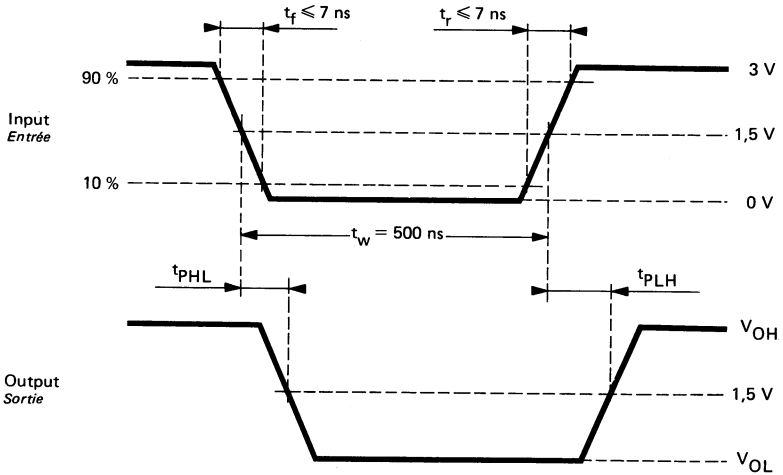
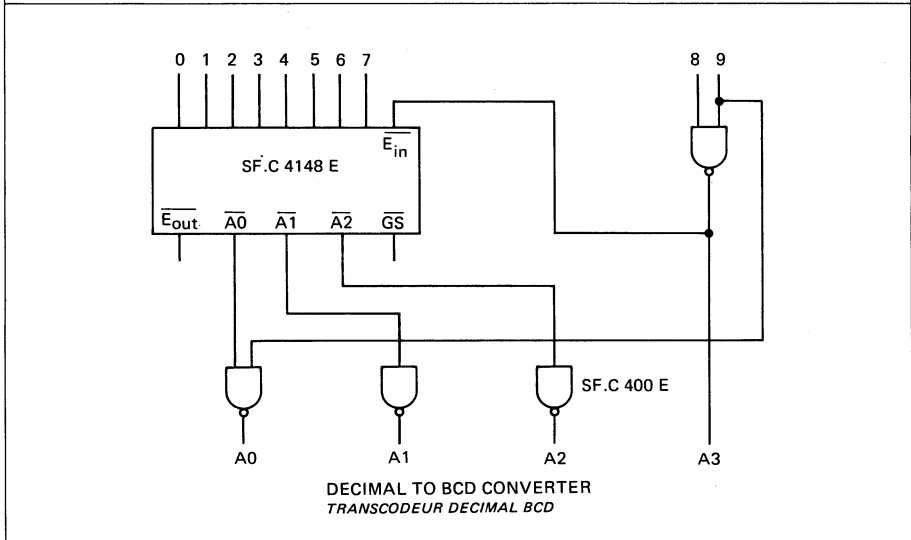
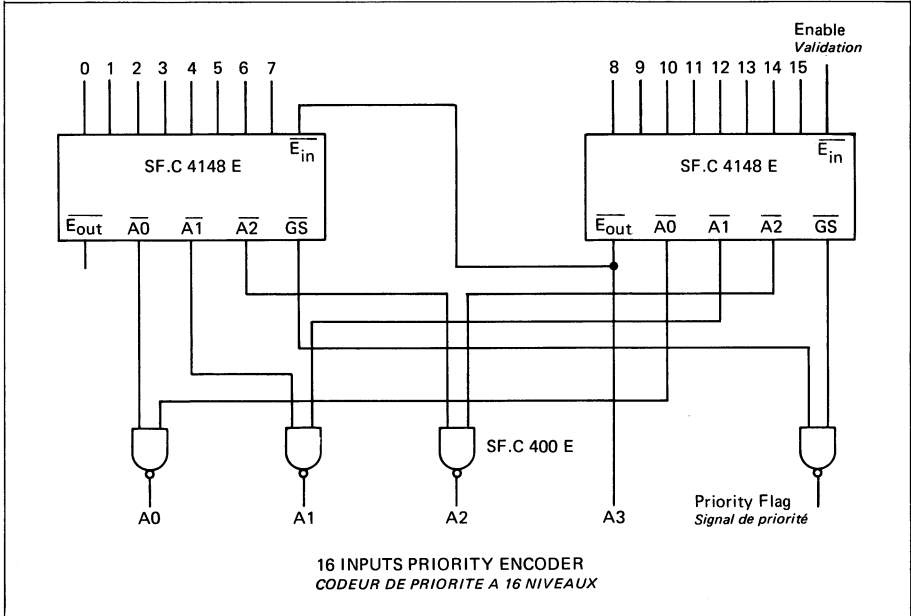


Figure K



**TYPICAL APPLICATION**  
*APPLICATIONS TYPIQUES*



## NOTES

## DATA SELECTORS/MULTIPLEXERS SELECTEURS DE DONNEES/MULTIPLEXEURS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4150 E	MP 186	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4150 ET	MP 186	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4150 EM	MP 186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4150 KM	MP 186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

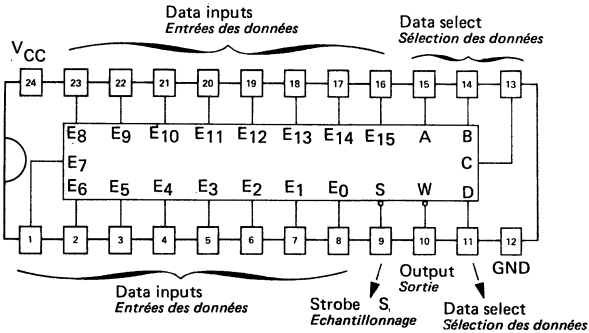
- Selects one-of sixteen data sources
- Serves as a five variable function generator
- Performs parallel to serial conversion
- Permits multiplexing from N lines to 1 line
- Input clamping diodes simplify system design
- Typical propagation delay times  
Through 3 select levels = 17 ns  
Data input to output = 10 ns
- High fan-out, low impedance totem-pole outputs
- Typical power dissipation = 200 mW

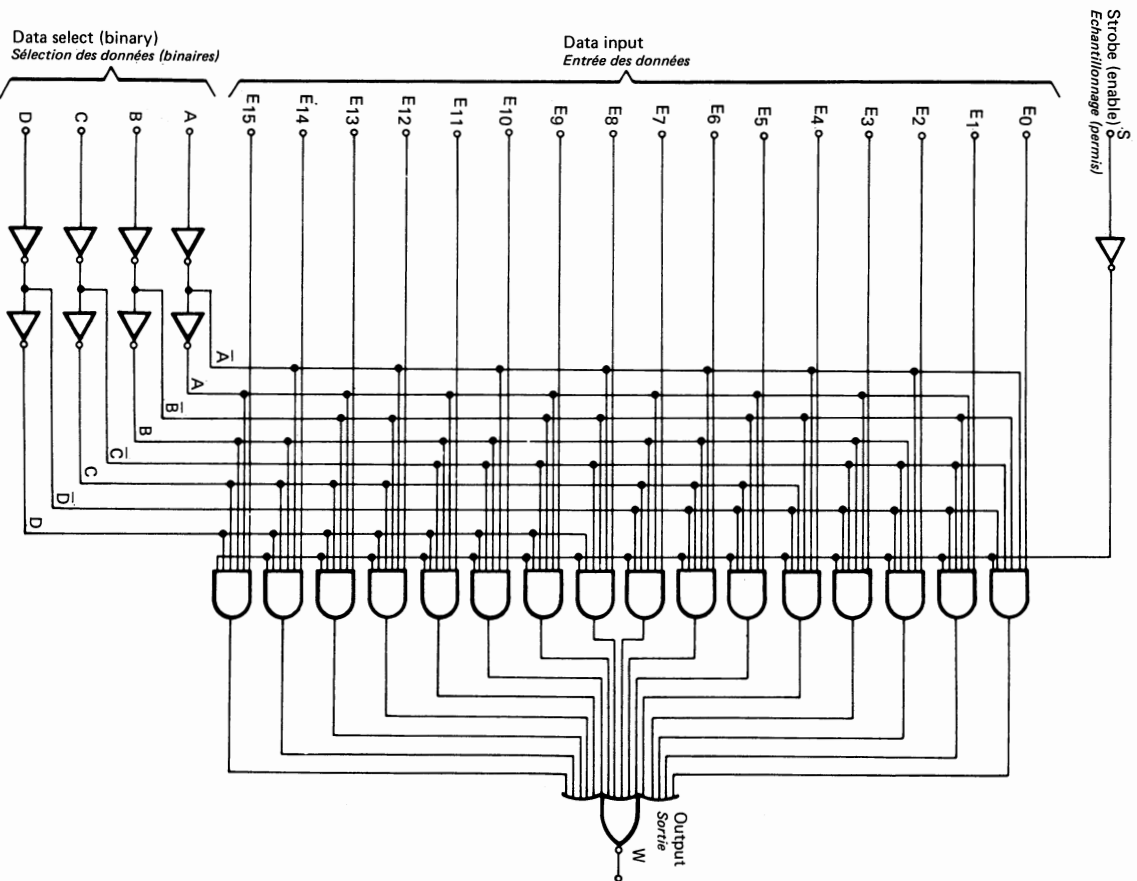
- Sélection d'une source parmi 16
- Réalise un générateur de fonctions de 5 variables
- Conversion parallèle-série
- Permet le multiplexage de N voies vers 1 voie
- Diodes d'écrêtage simplifiant la conception des systèmes
- Temps de propagation typique  
A travers 3 couches logiques = 17 ns  
Des données vers la sortie = 10 ns
- Sorties avec totem-pole à grand facteur de charge et faible impédance
- Dissipation typique moyenne 200 mW

### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-186 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
**SCHEMA LOGIQUE**



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

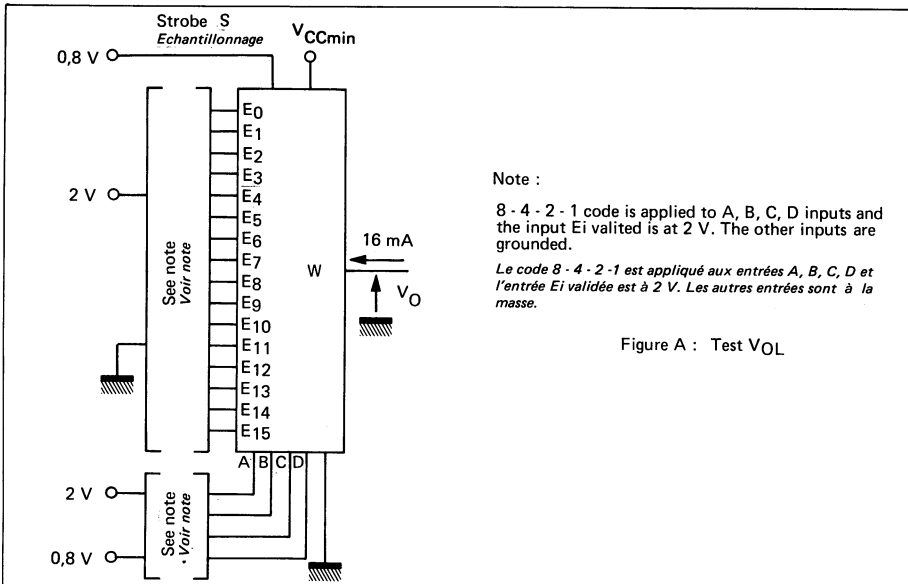
PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	C
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	D E
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 mA \leq  I_O  \leq 55 mA$	F
SF.C 4150 E-ET SF.C 4150 EM KM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 40 mA	$V_{CCmax}$	$I_{CC} \leq 68 mA$	G
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$  $V_{CC} = 5\text{ V}$   $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	r MAX.	FIG.
Propagation delay time, from A,B,C,D to W <i>Temps de propagation de A, B, C, D à W</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		22 ns	33 ns	H
	$t_{PLH}$			23 ns	35 ns	
Propagation delay time, from strobe to W <i>Temps de propagation de l'échantillonnage à W</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		21 ns	30 ns	H
	$t_{PLH}$			15 ns	24 ns	
Propagation delay time, from $E_0$ thru $E_{15}$ to W <i>Temps de propagation de <math>E_0</math> à <math>E_{15}</math> à W</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		8 ns	14 ns	H
	$t_{PLH}$			13 ns	20 ns	

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

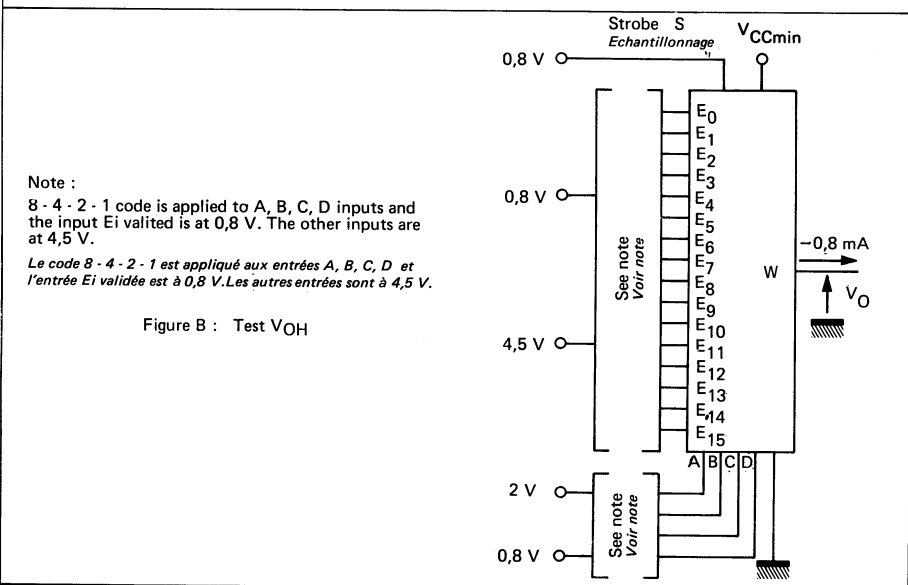


Note :

8 - 4 - 2 - 1 code is applied to A, B, C, D inputs and the input E<sub>i</sub> valited is at 2 V. The other inputs are grounded.

Le code 8 - 4 - 2 - 1 est appliqué aux entrées A, B, C, D et l'entrée E<sub>i</sub> validée est à 2 V. Les autres entrées sont à la masse.

Figure A : Test VOL



Note :

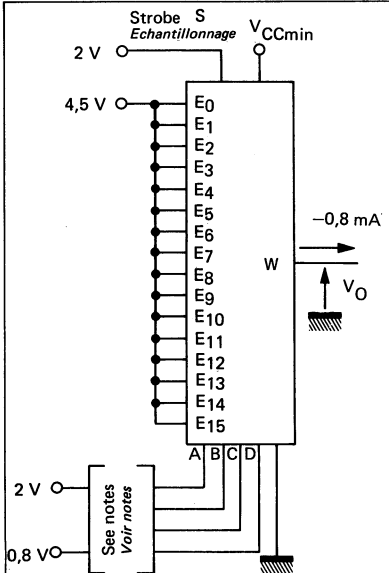
8 - 4 - 2 - 1 code is applied to A, B, C, D inputs and the input E<sub>i</sub> valited is at 0,8 V. The other inputs are at 4,5 V.

Le code 8 - 4 - 2 - 1 est appliqué aux entrées A, B, C, D et l'entrée E<sub>i</sub> validée est à 0,8 V. Les autres entrées sont à 4,5 V.

Figure B : Test VOH



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



8-4-2-1 code is applied to the A,B,C,D inputs  
Le code 8-4-2-1 est appliqué aux entrées A,B,C,D

Figure C : Test  $V_{OH}$

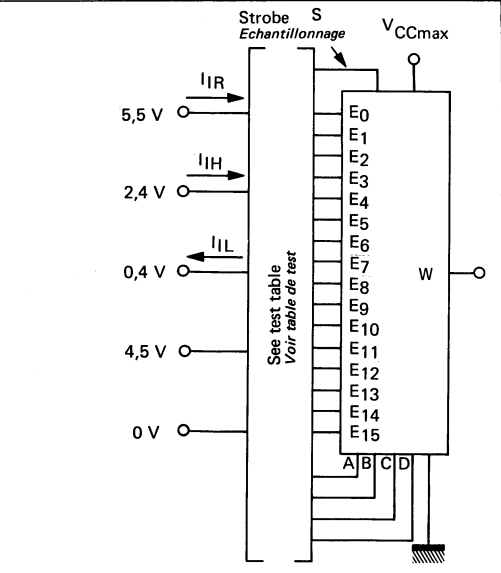
When testing  $I_{IH}$  and  $I_{IR}$  for data inputs, strobe is at 4,5 V

Quand on teste  $I_{IH}$  et  $I_{IR}$  pour les entrées données, l'entrée d'échantillonnage est à 4,5 V

When testing  $I_{IL}$  for data inputs, strobe is at 0 V  
Quand on teste  $I_{IL}$  pour les entrées données, l'entrée d'échantillonnage est à 0 V

Each input is tested separately  
Chaque entrée est testée séparément

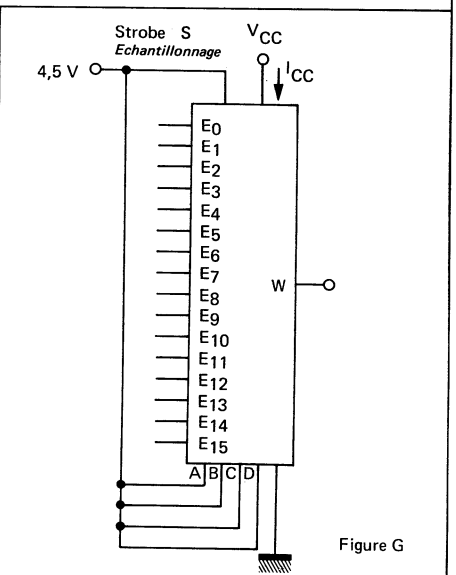
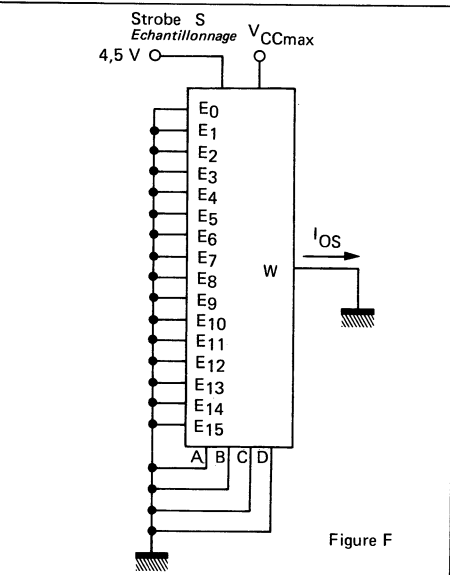
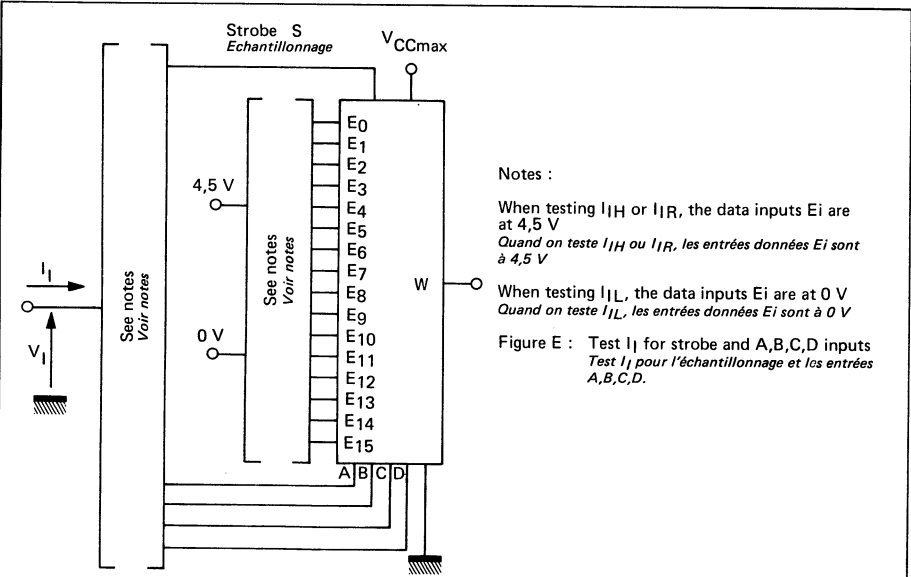
Figure D : Test  $I_I$  for data inputs  
Test  $I_I$  pour les entrées des données



TEST TABLE  
TABLE DE TEST

Select input Sélection de l'entrée				Apply Appliquer			
A	B	C	D	0,4 V	4,5 V	2,4 V or 5,5 V	0 V
0 V	0 V	0 V	0 V	E0	Other Ei Autre	E15	Other Ei Autre
4,5 V	0 V	0 V	0 V	E1		E14	
0 V	4,5 V	0 V	0 V	E2		E13	
4,5 V	4,5 V	0 V	0 V	E3		E12	
0 V	0 V	4,5 V	0 V	E4		E11	
4,5 V	0 V	4,5 V	0 V	E5		E10	
0 V	4,5 V	4,5 V	0 V	E6		E9	
4,5 V	4,5 V	4,5 V	0 V	E7		E8	
0 V	0 V	0 V	4,5 V	E8		E7	
4,5 V	0 V	0 V	4,5 V	E9		E6	
0 V	4,5 V	0 V	4,5 V	E10		E5	
4,5 V	4,5 V	0 V	4,5 V	E11		E4	
0 V	0 V	4,5 V	4,5 V	E12		E3	
4,5 V	0 V	4,5 V	4,5 V	E13		E2	
0 V	4,5 V	4,5 V	4,5 V	E14		E1	
4,5 V	4,5 V	4,5 V	4,5 V	E15	E0		

**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

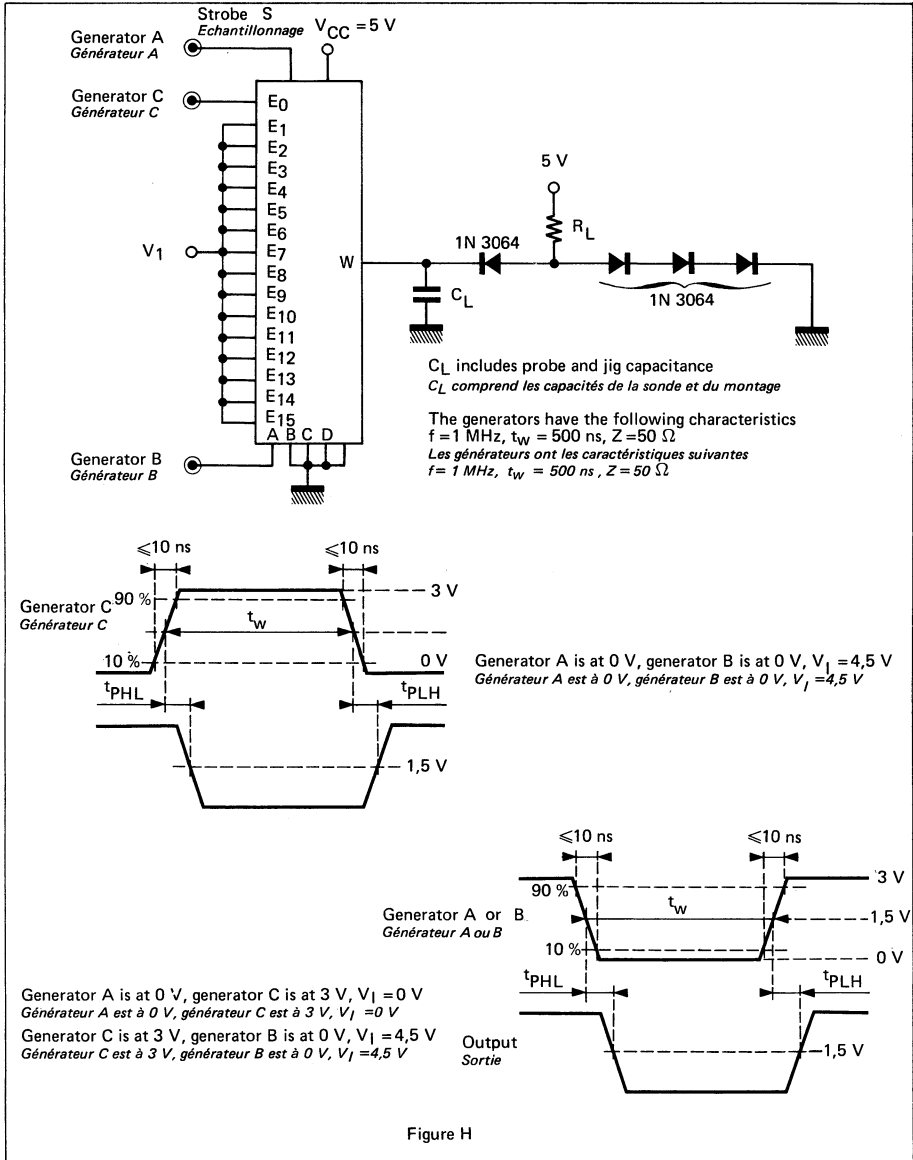


Figure H

## NOTES

**8-BIT DATA SELECTORS/MULTIPLEXERS**  
**MULTIPLEXEURS/SELECTEURS DE DONNEES 8 BITS**
**BASIC CHARACTERISTICS**  
**CARACTERISTIQUES PRINCIPALES**

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4151 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4151 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4151 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4151 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Selects one of eight data sources
- Serves as a for variable function generator
- Performs parallel to serial conversion
- Permits multiplexing from N lines to 1 line
- Input clamping diodes simplify system design

- Typical propagation delay times
  - through 4 select levels = 23 ns
  - through 3 select levels = 17 ns
  - data input to output = 10 ns

- High fan-out, low impedance totem-pole outputs
- Typical power dissipation = 200 mW

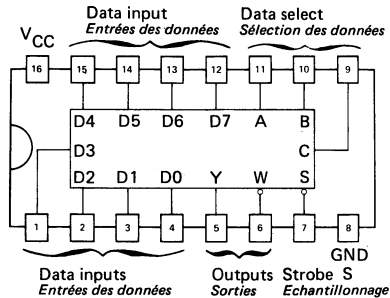
- Sélection d'une source parmi 8
- Réalise un générateur de fonctions de 4 variables
- Conversion parallèle série
- Permet le multiplexage de N voies vers 1 voie
- Diodes d'écrêtage simplifiant la conception des systèmes

- Temps de propagation typique
  - à travers 4 couches logiques = 23 ns
  - à travers 3 couches logiques = 17 ns
  - des données vers la sortie = 10 ns

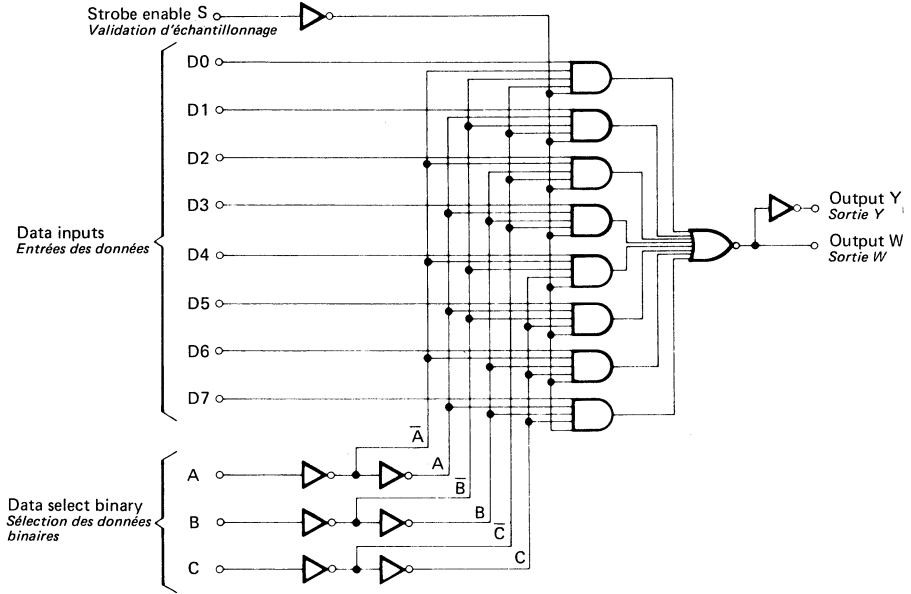
- Sorties avec totem-pole à grand facteur de charge et faible impédance
- Dissipation typique moyenne = 200 mW

**PIN CONFIGURATION**  
**BROCHAGE**

 Top view  
 Vue de dessus

**Package MP-117**  
**Boîtier**


**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

			INPUTS ENTREES											OUTPUTS SORTIES	
C	B	A	Strobe S Echantillonnage	D0	D1	D2	D3	D4	D5	D6	D7	Y	W		
X	X	X	H	X	X	X	X	X	X	X	X	L	H		
L	L	L	L	L	X	X	X	X	X	X	X	L	H		
L	L	L	L	H	X	X	X	X	X	X	X	H	L		
L	L	H	L	L	X	L	X	X	X	X	X	L	H		
L	L	H	L	L	X	H	X	X	X	X	X	H	L		
L	H	L	L	L	X	X	L	X	X	X	X	L	H		
L	H	L	L	L	X	X	H	X	X	X	X	H	L		
L	H	H	L	L	X	X	X	L	X	X	X	L	H		
L	H	H	L	L	X	X	X	H	X	X	X	H	L		
H	L	L	L	L	X	X	X	X	L	X	X	L	H		
H	L	L	L	L	X	X	X	X	H	X	X	H	L		
H	L	H	L	L	X	X	X	X	L	X	X	L	H		
H	L	H	L	L	X	X	X	X	H	X	X	H	L		
H	H	L	L	L	X	X	X	X	X	L	X	L	H		
H	H	L	L	L	X	X	X	X	X	H	X	H	L		
H	H	H	L	L	X	X	X	X	X	L	L	L	H		
H	H	H	L	L	X	X	X	X	X	X	H	L	L		

X = Irrelevant  
Etat indéterminé

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMÈTRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	A B C
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	A B C
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	D E
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	D E
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	D E
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 mA \leq  I_O  \leq 55 mA$	F
SF.C 4151 E-ET SF.C 4151 EM KM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 29 mA	$V_{CCmax}$	$I_{CC} \leq 48 mA$	G
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**DYNAMIC CHARACTERISTICS**  
 CARACTERISTIQUES DYNAMIQUES
 $t_{amb} = +25^{\circ}C$  $V_{CC} = 5 V$ 

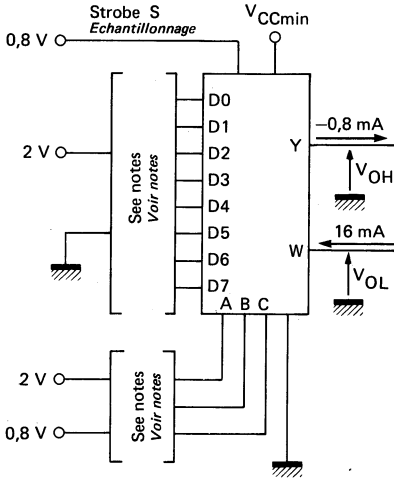
N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, from A,B,C to Y <i>Temps de propagation de A, B, C à Y</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		25 ns	40 ns	H
	$t_{PLH}$			35 ns	52 ns	
Propagation delay time, from A,B,C to W <i>Temps de propagation de A, B, C à W</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		22 ns	33 ns	H
	$t_{PLH}$			23 ns	35 ns	
Propagation delay time, from strobe to Y <i>Temps de propagation de l'échantillonnage à Y</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		19 ns	30 ns	H
	$t_{PLH}$			35 ns	52 ns	
Propagation delay time, from strobe to W <i>Temps de propagation de l'échantillonnage à W</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		21 ns	30 ns	H
	$t_{PLH}$			15 ns	24 ns	
Propagation delay time, from data input to Y <i>Temps de propagation de l'entrée des données à Y</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		16 ns	24 ns	H
	$t_{PLH}$			19 ns	29 ns	
Propagation delay time, from data input to W <i>Temps de propagation de l'entrée des données à W</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$		8,5 ns	14 ns	H
	$t_{PLH}$			13 ns	20 ns	



## TEST CIRCUITS

### MONTAGES DE TESTS



#### Notes

Each output is tested separately  
Chaque sortie est testée séparément

4 - 2 - 1 code is applied to A, B, C, inputs and the input D1 valited is at 2 V. The other inputs are grounded.

Le code 4 - 2 - 1 est appliqué aux entrées A, B, C et l'entrée D1 validée est à 2 V. Les autres entrées sont à la masse.

Figure A : Test  $V_{OL}$ ,  $V_{OH}$

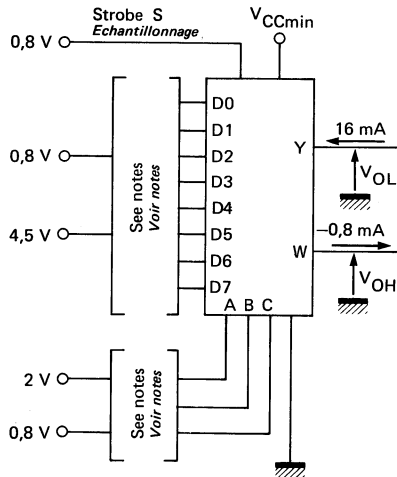
#### Notes

Each output is tested separately  
Chaque sortie est testée séparément

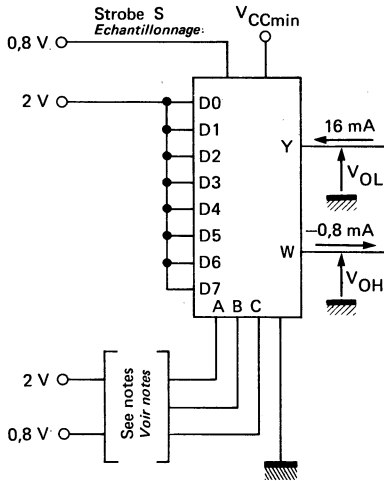
4 - 2 - 1 code is applied to A, B, C, inputs and the input D1 valited is at 0,8 V. The other inputs are at 4,5 V.

Le code 4 - 2 - 1 est appliqué aux entrées A, B, C et l'entrée D1 validée est à 0,8 V. Les autres entrées sont à 4,5 V.

Figure B : Test  $V_{OL}$ ,  $V_{OH}$



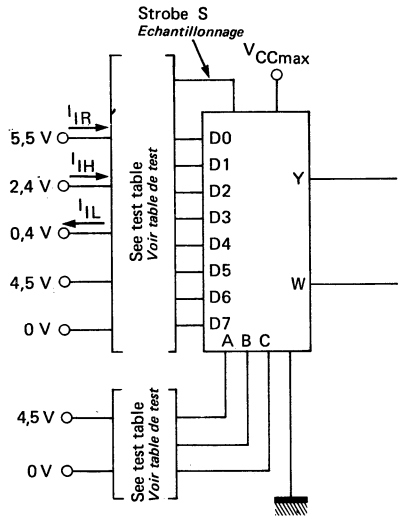
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**Notes**

Each output is tested separately  
*Chaque sortie est testée séparément*  
 4. 2. 1 code is applied to the A,B,C inputs  
*Le code 4. 2. 1 est appliqué aux entrées A,B,C*

Figure C : Test  $V_{OH}$  ,  $V_{OL}$



**TEST TABLE**  
**TABLE DE TEST**

When testing  $I_{IH}$  and  $I_{IR}$  for data inputs, strobe is at 4,5 V

*Quand on teste  $I_{IH}$  et  $I_{IR}$  pour les entrées données, l'entrée d'échantillonnage est à 4,5 V*

When testing  $I_{IL}$  for data inputs, strobe is at 0 V

*Quand on teste  $I_{IL}$  pour les entrées données, l'entrée d'échantillonnage est à 0 V*

Each input is tested separately

*Chaque entrée est testée séparément*

Figure D : Test  $I_I$  for data inputs  
*Test  $I_I$  pour les entrées des données*

Select input Sélection de l'entrée			Apply Appliquer			
A	B	C	0,4 V	4,5 V	2,4 V or 5,5 V	0 V
0 V	0 V	0 V	D0	Other Di Autre	D7	Other Di Autre
4,5 V	0 V	0 V	D1		D6	
0 V	4,5 V	0 V	D2		D5	
4,5 V	4,5 V	0 V	D3		D4	
0 V	0 V	4,5 V	D4		D3	
4,5 V	0 V	4,5 V	D5		D2	
0 V	4,5 V	4,5 V	D6		D1	
4,5 V	4,5 V	4,5 V	D7	D0		

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

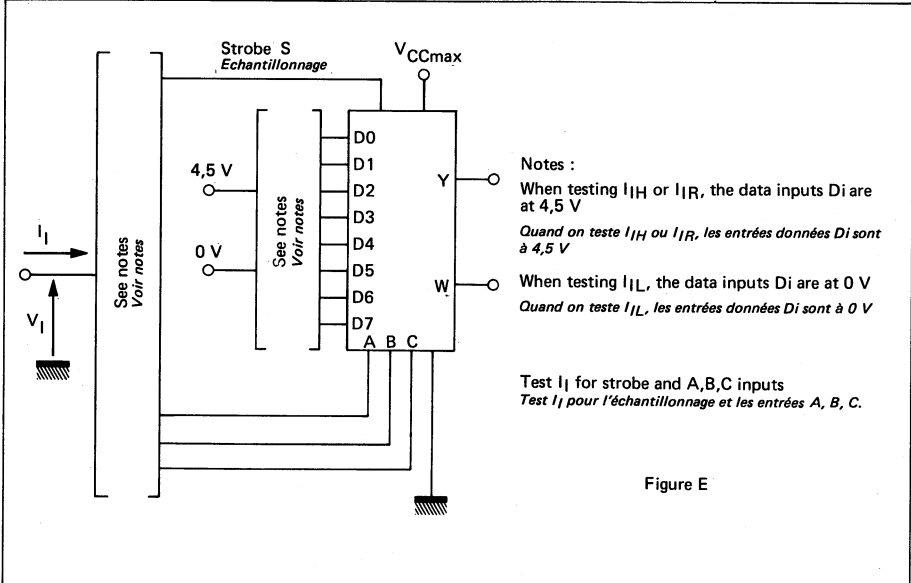


Figure E

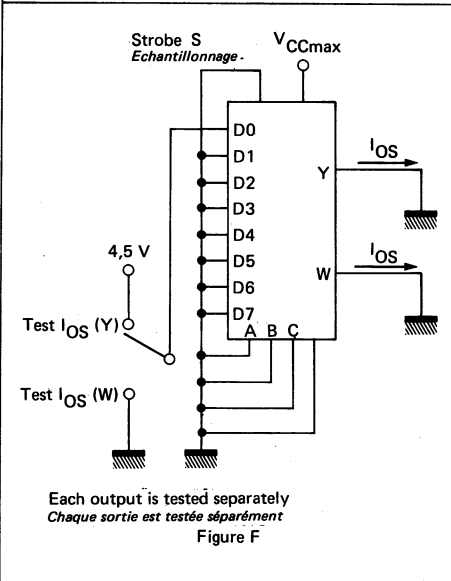


Figure F

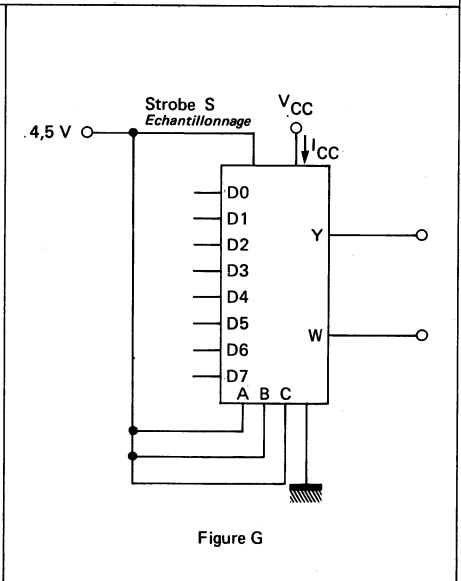
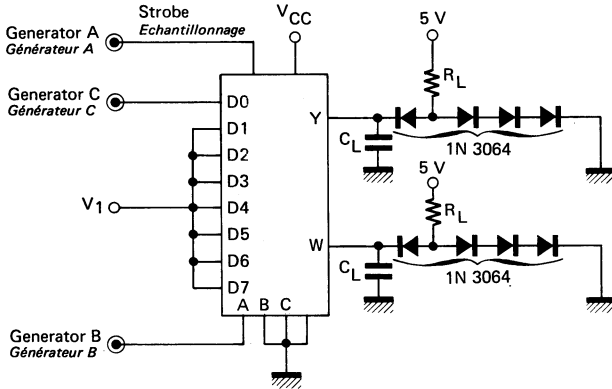


Figure G

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



$C_L$  includes probe and jig capacitance

$C_L$  comprend les capacités de la sonde et du montage

The generators have the following characteristics  
 $f = 1 \text{ MHz}$ ,  $t_w = 500 \text{ ns}$ ,  $Z = 50 \Omega$

Les générateurs ont les caractéristiques suivantes  
 $f = 1 \text{ MHz}$ ,  $t_w = 500 \text{ ns}$ ,  $Z = 50 \Omega$

Figure H

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

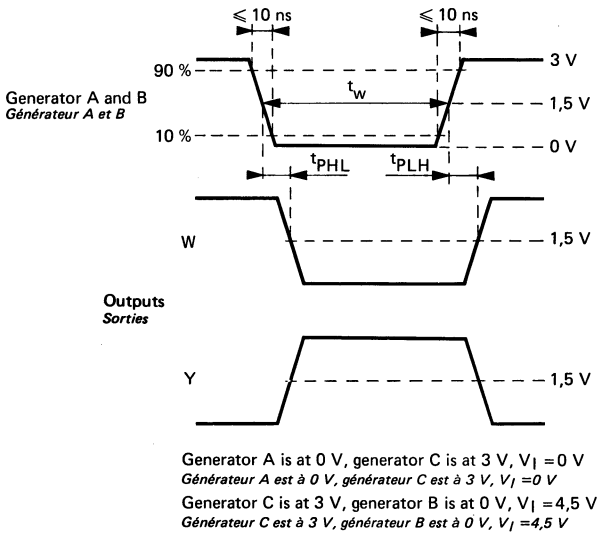
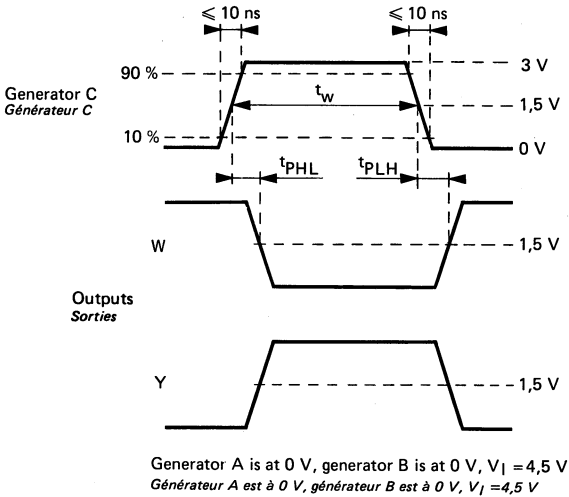


Figure H

## NOTES

## DUAL 4 LINE TO 1 LINE, DATA SELECTORS/MULTIPLEXERS DOUBLES SELECTEURS DE DONNEES/MULTIPLIXEURS DE 4 VOIES VERS 1

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4153 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4153 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4153 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4153 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

FUNCTIONAL TABLE  
TABLE DE FONCTIONNEMENT

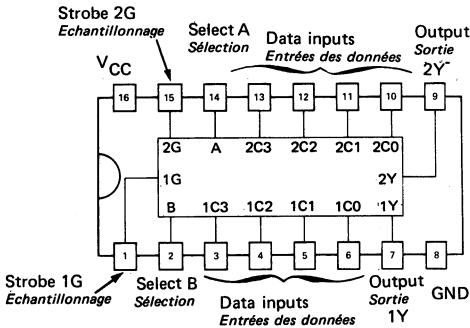
Address inputs Entrées adresse		Data inputs Entrées des données				Strobe Echantillonnage	Output Sortie
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

- Permits multiplexing from N lines to 1 line
- Performs parallel to serial conversion
- Strobe (enable) line provided for cascading (N lines to n lines)
- Multiplexage de N voies vers une voie
- Conversion parallèle série
- Voie d'échantillonnage (validation) pour l'expansion de N voies vers n voies

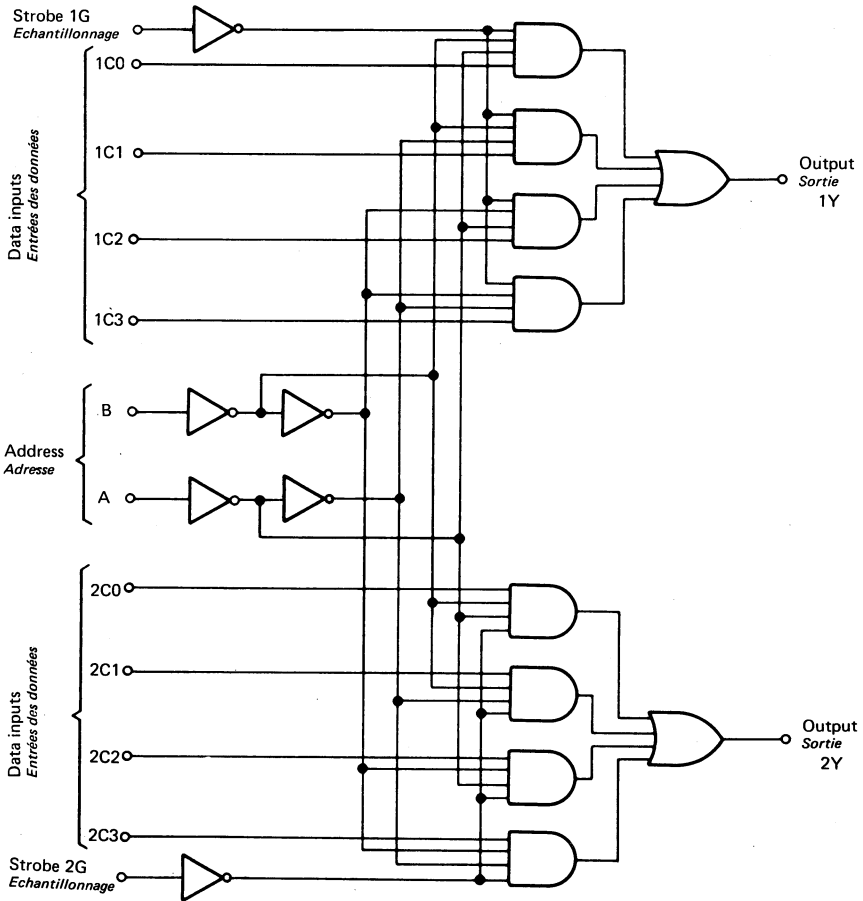
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

#### Package MP-117 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
**SCHEMA LOGIQUE**





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	B
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$	-1,6 mA			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IHmax}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output circuit <i>Courant de sortie en court-circuit</i>	SF.C 4153 E - ET SF.C 4153 EM KM	$I_{OS}$ typ. -35 mA	$V_{CCmax}$	18 mA $\leq  I_O  \leq$ 57 mA	C
				20 mA $\leq  I_O  \leq$ 55 mA	
Supply current <i>Courant d'alimentation</i>	SF.C 4153 E - ET SF.C 4153 EM KM	$I_{CC}$ typ. 36 mA	$V_{CCmax}$	$I_{CC} \leq 60 mA$	D
				$I_{CC} \leq 52 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $V_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

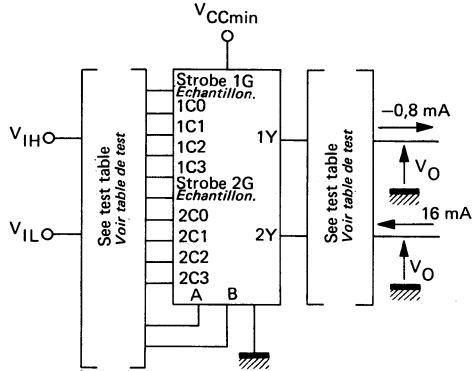
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output from data <i>Temps de propagation à la croissance du signal de sortie à partir des données</i>	$t_{PLH}$	$C_L = 30 pF$ $R_L = 400 \Omega$		12 ns	18 ns	E
Propagation delay time, high to low level output from data <i>Temps de propagation à la décroissance du signal de sortie à partir des données</i>	$t_{PHL}$			15 ns	23 ns	
Propagation delay time, low to high level output from address <i>Temps de propagation à la croissance du signal de sortie à partir de l'adresse</i>	$t_{PLH}$			22 ns	34 ns	E
Propagation delay time high to low level output from address <i>Temps de propagation à la décroissance du signal de sortie à partir de l'adresse</i>	$t_{PHL}$			22 ns	34 ns	
Propagation delay time, low to high level output from strobe <i>Temps de propagation à la croissance du signal de sortie à partir de l'échantillonnage</i>	$t_{PLH}$			19 ns	30 ns	E
Propagation delay time, high to low level output from strobe <i>Temps de propagation à la décroissance du signal de sortie à partir de l'échantillonnage</i>	$t_{PHL}$			15 ns	23 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

TEST CIRCUITS  
MONTAGES DE TESTS



Each output is tested separately  
*Chaque sortie est testée séparément*

Figure A

Apply <i>Appliquer</i>			
0,8 V	2 V	16 mA	-0,8 mA
	G, C0, C1, C2, C3, A, B	Y	
A	G, C0, C1, C2, C3, B	Y	
B	G, C0, C1, C2, C3, A	Y	
A, B	G, C0, C1, C2, C3	Y	
G, C3	C0, C1, C2, A, B	Y	
G, C2, A	C0, C1, C2, B	Y	
G, C1, B	C0, C1, C3, A	Y	
G, C0, A, B	C1, C2, C3	Y	
G, C1, C2, C3, A, B	C0		Y
G, C0, C1, C3, B	C1, A		Y
G, C0, C1, C2, A	C2, B		Y
G, C0, C1, C2	C3, A, B		Y

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

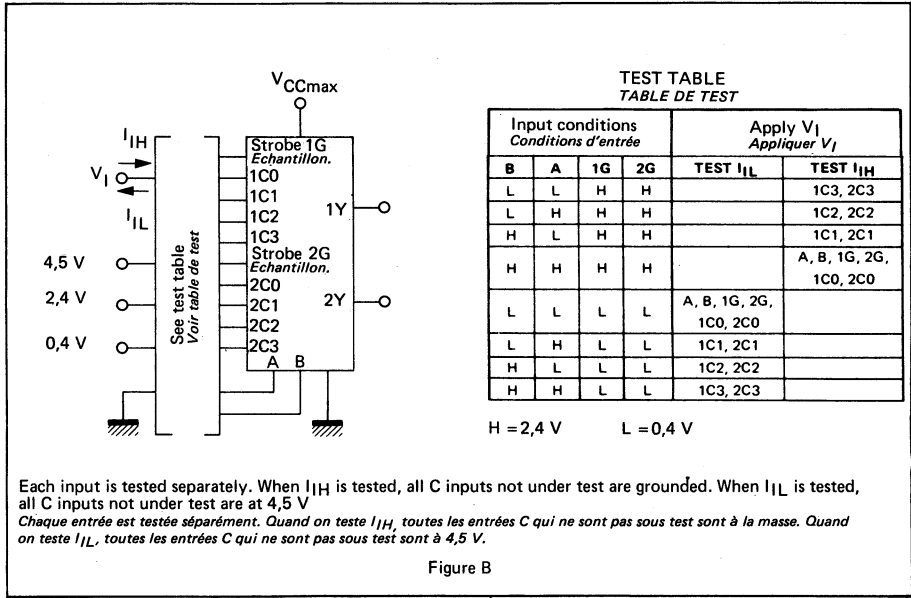


Figure B

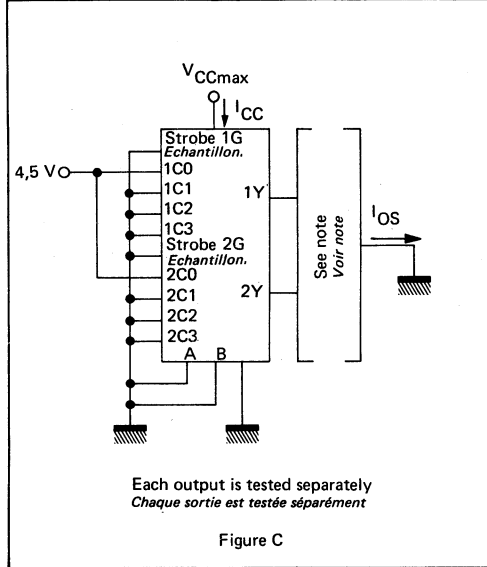


Figure C

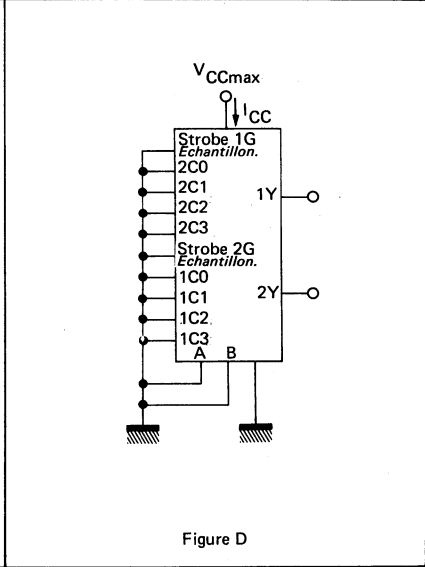
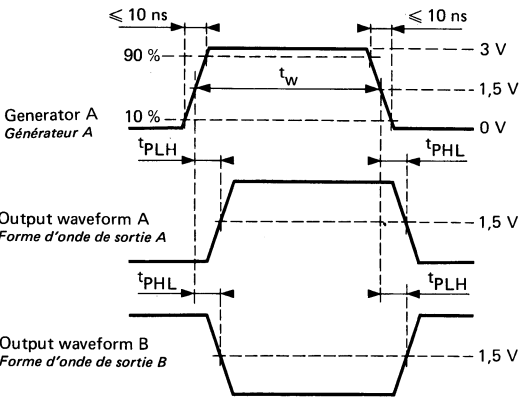
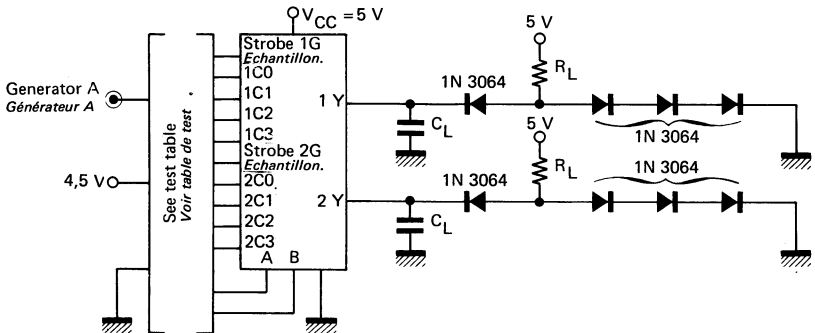


Figure D

**TEST CIRCUIT**  
**MONTAGE DE TEST**

**TEST TABLE**  
**TABLE DE TEST**

Inputs Entrées							Output Y waveform Forme d'onde de sortie Y
B	A	C0	C1	C2	C3	G	
GND	GND	Gen. A	X	X	X	GND	A
GND	4.5 V	X	Gen. A	X	X	GND	A
4.5 V	GND	X	X	Gen. A	X	GND	A
4.5 V	4.5 V	X	X	X	Gen. A	GND	A
GND	Gen. A	GND	4.5 V	X	X	GND	A
Gen. A	GND	GND	X	4.5 V	X	GND	A
GND	GND	4.5 V	X	X	X	Gen. A	B



The pulse generator has the following characteristics :  $f = 1 \text{ MHz}$ ,  $t_w = 500 \text{ ns}$ ,  $Z = 50 \Omega$   
 $C_L$  includes probe and jig capacitance  
 Le générateur d'impulsion a les caractéristiques suivantes :  $f = 1 \text{ MHz}$ ,  $t_w = 500 \text{ ns}$ ,  $Z = 50 \Omega$   
 $C_L$  comprend les capacités de la sonde et du montage

Figure E

## 4 LINE TO 16 LINE DECODERS/DEMULTIPLEXERS DECODEURS/DEMULTIPLIXEURS DE 4 VOIES VERS 16

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4154 E	MP-186	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4154 ET	MP-186	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4154 EM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4154 KM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

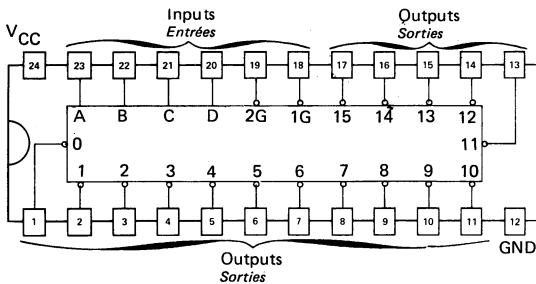
- Decodes 4 binary-coded inputs into one of 16 mutually exclusive outputs
- Perform the demultiplexing function by distributing data from one input line to any one of 16 outputs
- Input clamping diodes simplify system design
- High fan-out, low impedance, totem-pole outputs
- Typical average propagation delay times  
23 ns through 3 levels of logics  
19 ns from strobe input
- Typical power dissipation : 170 mW

- Décode 4 entrées codées binaire en une parmi 16 sorties
- Réalise le démultiplexage en distribuant les données d'une voie d'entrée vers l'une des 16 sorties
- Diodes d'écrêtage sur les entrées simplifiant la réalisation des systèmes
- Sorties à grand facteur de charge, basse impédance, et totem-pole
- Temps de propagation typique  
23 ns pour la traversée de 3 couches logiques  
19 ns à partir de l'entrée échantillonnage
- Dissipation moyenne : 170 mW

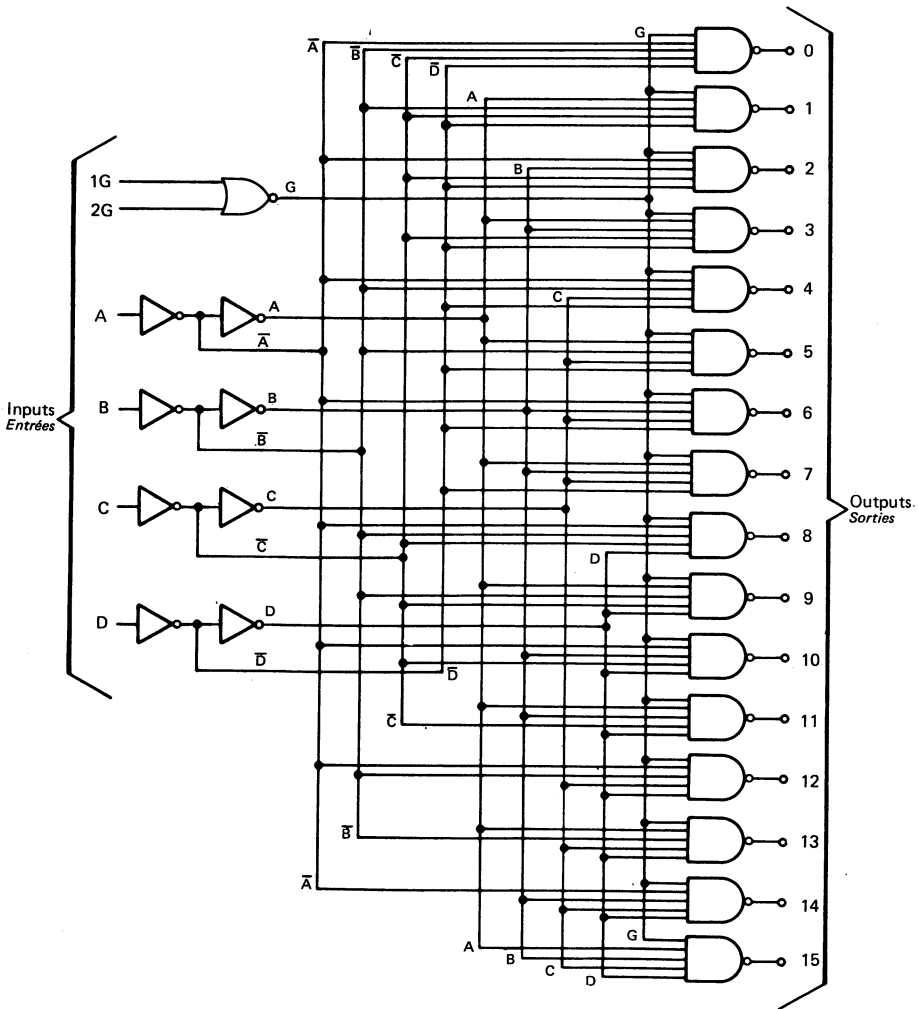
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP - 186 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



**FUNCTIONAL TABLE**  
**TABLE DE FONCTIONNEMENT**

INPUTS		ENTREES				OUTPUTS SORTIES																
1G	2G	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

H = high, L = low, X = irrelevant  
*haut bas état indéterminé*

When decoding, the 4 lines code is applied to select inputs A, B, C and D. The one of sixteen output which are selected, is enabled by taking the strobe inputs 1 G and 2 G low.

When demultiplexing, the serial data is applied to one of the strobe inputs 1 G or 2 G (the other strobe input is low) and distribution to the outputs is controlled by the A, B, C and D select inputs. When either strobe input is high, all outputs are high.

*En décodage, le code à 4 voies est appliqué aux entrées de sélection A, B, C et D. La sortie qui est sélectionnée parmi les 16 est validée avec les 2 entrées 1 G et 2 G basses.*

*En mode démultiplexage, les données série sont appliquées à l'une des entrées 1 G ou 2 G (l'autre entrée est basse) et la distribution vers les sorties est contrôlée par les entrées de sélection A, B, C et D. Quand l'une ou l'autre des entrées 1 G et 2 G est haute, toutes les sorties sont hautes.*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 16 mA$	$V_O \leq 0,4 V$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -0,8 mA$	$V_O \geq 2,4 V$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	B
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_I = 0$	$18 mA \leq  I_O  \leq 57 mA$	C
SF.C 4154 E-ET SF.C 4154 EM KM				$20 mA \leq  I_O  \leq 55 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 34 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 56 mA$	D
SF.C 4154 E-ET SF.C 4154 EM KM				$I_{CC} \leq 49 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

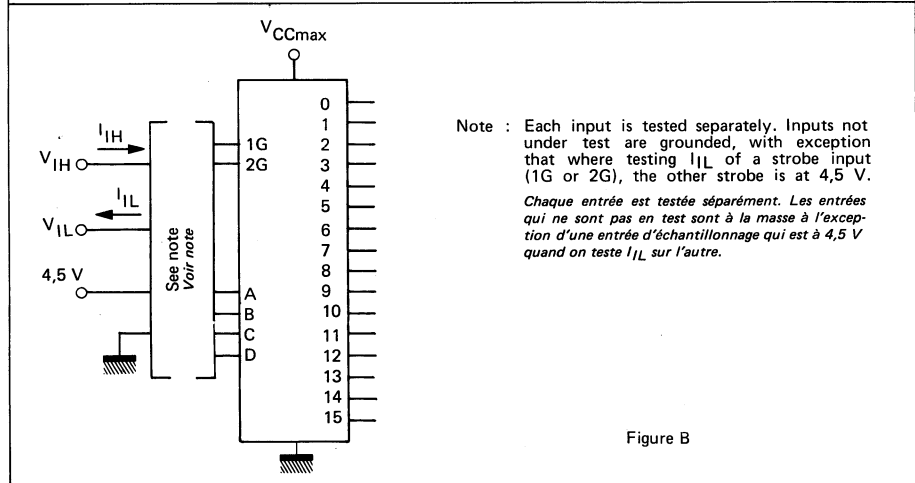
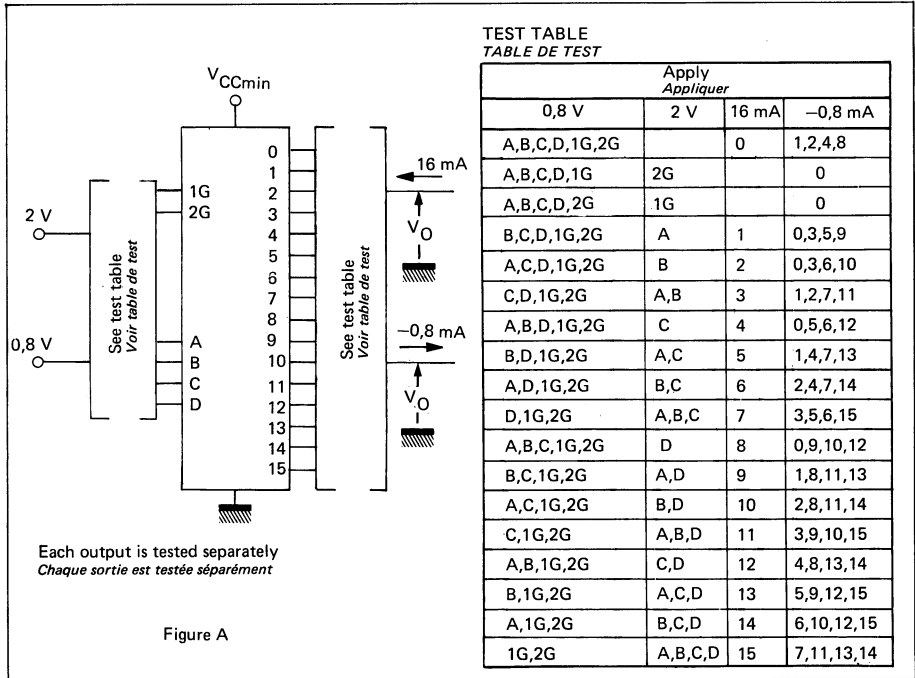
$N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output from A, B, C or D to output <i>Temps de propagation à la croissance du signal de sortie de A, B, C ou D à la sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		24 ns	36 ns	E
Propagation delay time, high to low level output from A, B, C or D to output <i>Temps de propagation à la décroissance du signal de sortie de A, B, C ou D à la sortie</i>	$t_{PHL}$			22 ns	33 ns	
Propagation delay time, low to high level output from strobe inputs to output <i>Temps de propagation à la croissance du signal de sortie des entrées d'échantillonnage à la sortie</i>	$t_{PLH}$			20 ns	30 ns	
Propagation delay time, high to low level output from strobe inputs to output <i>Temps de propagation à la décroissance du signal de sortie des entrées d'échantillonnage à la sortie</i>	$t_{PHL}$			18 ns	27 ns	

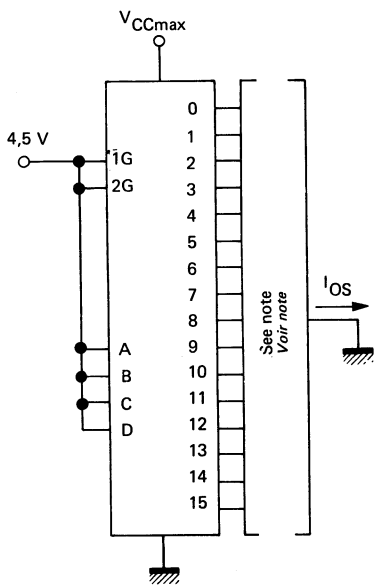
\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Note : Each output is tested separately  
 Chaque sortie est testée séparément

Figure C

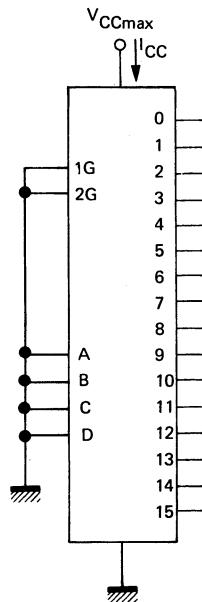
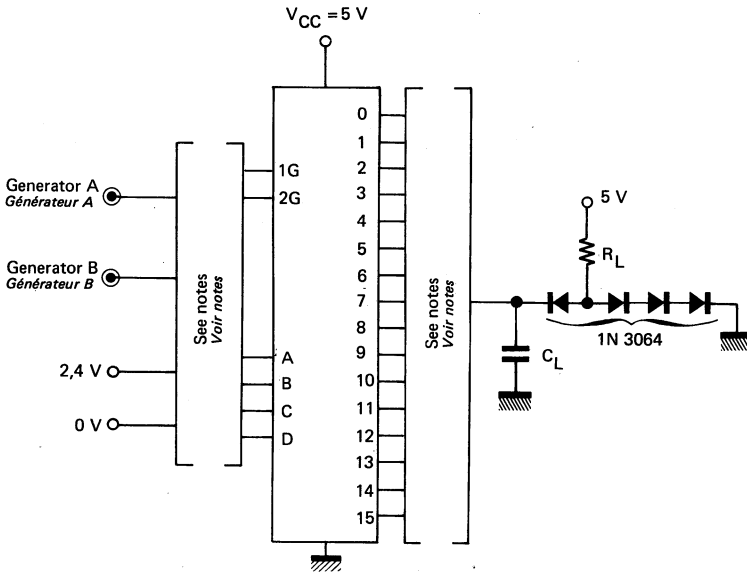


Figure D

**TEST CIRCUITS**  
**MONTAGES DE TESTS**


$C_L$  includes probe and jig capacitance  
 $C_L$  comprend les capacités de la sonde et du montage

Notes : The generator have the following characteristics :  $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_w = 100 \text{ ns}$   
 Le générateur a les caractéristiques suivantes :

When measuring select-input-to-output times the strobe input are grounded. When measuring strobe-input to-output times, the untested strobe input is grounded. Select inputs determine output under test through truth table.

Quand on mesure les temps de propagation à partir de l'entrée d'adresse, les entrées d'échantillonnage sont à la masse. Quand on mesure les temps de propagation à partir d'une entrée d'échantillonnage, l'autre est à la masse. Les niveaux sur les entrées d'adresse déterminent la sortie sous test selon la table de fonctionnement.

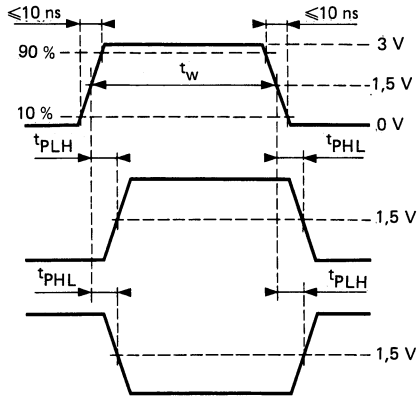
Figure E

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

Generator A for input A  
*Générateur A pour l'entrée A*

Even-numbered outputs  
*Sorties impaires*

Odd-numbered output  
*Sorties paires*



Generator B for strobe input  
*Générateur B pour l'entrée d'échantillonnage*

Output  
*Sortie*

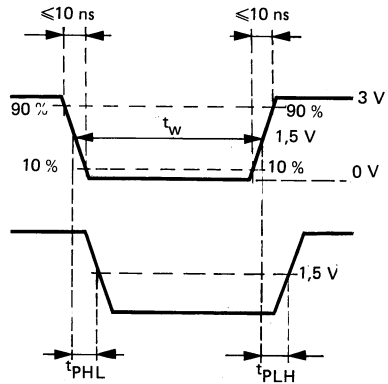


Figure E

# SF.C 4155 E, SF.C 4156 E

## DUAL 2 LINE TO 4 LINE DECODERS/DEMULTIPLEXERS DOUBLES DEMULTIPLIXEURS/DECODEURS DE 2 VOIES VERS 4

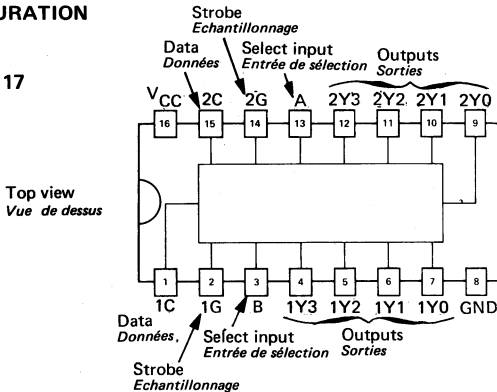
### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

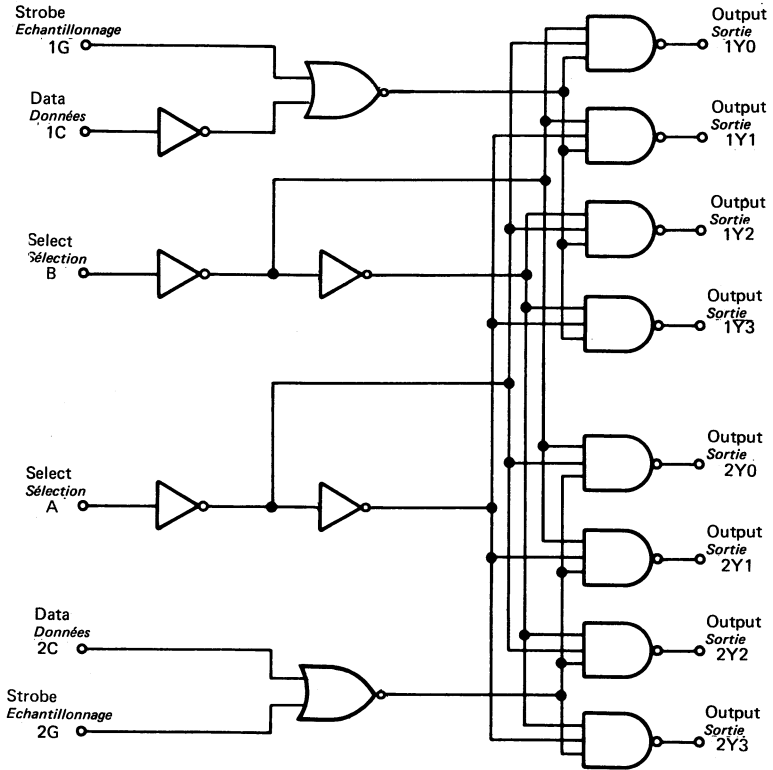
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4155 E	MP-117	0°C, + 70°C	4,75		5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4155 ET	MP-117	-25°C, + 85°C	4,75		5,5 V	10	20		
SF.C 4155 EM	MP-117	-55°C, + 125°C	4,5		5,5 V	10	20		
SF.C 4155 KM	MP-117	-55°C, + 125°C	4,5		5,5 V	10	20		
SF.C 4156 E	MP-117	0°C, + 70°C	4,75		5,5 V	16 mA			
SF.C 4156 ET	MP-117	-25°C, + 85°C	4,75		5,5 V	16 mA			
SF.C 4156 EM	MP-117	-55°C, + 125°C	4,5		5,5 V	16 mA			

- Dual 2 to 4 line decoder
  - Dual 1 to 4 line demultiplexer
  - 3 to 8 line decoder
  - 1 to 8 line demultiplexer
  - Individual strobes simplify cascading for decoding or demultiplexing larger words.
  - Input clamping diodes simplify system design
  - Choice of outputs :
    - Totem pole (SF.C 4155)
    - Open collector (SF.C 4156)
  - Typical average propagation delay times
    - 16 ns through 2 levels of logic
    - 21 ns through 3 levels of logic
  - Typical power dissipation = 125 mW
- Double décodeur 2 voies vers 4
  - Double démultiplexeur 1 voie vers 4
  - Décodeur 3 voies vers 8
  - Démultiplexeur 1 voie vers 8
  - Echantillonnage sur chaque section simplifiant le décodage ou le démultiplexage de mots plus longs
  - Diodés d'écrêtage sur les entrées
  - Choix des sorties :
    - Totem pole (SF.C 4155)
    - Collecteur ouvert (SF.C 4156)
  - Temps de propagation typique
    - 16 ns pour la traversée de 2 couches logiques
    - 21 ns pour la traversée de 3 couches logiques
  - Dissipation typique = 125 mW

### PIN CONFIGURATION BROCHAGE

Package MP - 117  
Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
**SCHEMA LOGIQUE**


When decoding, the 2 line code is applied to select input A and B. The 4 line output section (1Y0, 1Y1, 1Y2, 1Y3) is enabled by taking strobe 1G low and input 1C high. The other 4 line output section (2Y0, 2Y1, 2Y2, 2Y3) is enabled by taking both strobe 2G and input 2C low.

*En décodage, le code à 2 voies est appliqué aux entrées de sélection A et B. La section de sorties à 4 voies (1Y0, 1Y1, 1Y2, 1Y3) est validée avec l'entrée 1G basse et l'entrée 1C haute. L'autre section de sortie (2Y0, 2Y1, 2Y2, 2Y3) est validée par les entrées 2G et 2C basses.*

**2 LINE TO 4 LINE DECODER OR 1 LINE TO 4 LINE DEMULTIPLEXER**  
**DECODEUR DE 2 VOIES VERS 4 OU DEMULTIPLEXEUR DE 1 VOIE VERS 4**

Inputs — Entrées			Outputs — Sorties				
Select Sélection	Strobe Echantill.	Data Données					
B	A	1G	1C	1Y0	1Y1	1Y2	1Y3
X	X	H	X	H	H	H	H
L	L	L	H	L	H	H	H
L	H	L	H	H	L	H	H
H	L	L	H	H	H	L	H
H	H	L	H	H	H	H	L
X	X	X	L	H	H	H	H

Inputs — Entrées			Outputs — Sorties				
Select Sélection	Strobe Echantill.	Data Données					
B	A	2G	2Y0	2Y1	2Y2	2Y3	
X	X	H	X	H	H	H	H
L	L	L	L	L	H	H	H
L	H	L	L	H	L	H	H
H	L	L	L	H	H	L	H
H	H	L	L	H	H	H	L
X	X	X	H	H	H	H	H

**3 LINE TO 8 LINE DECODER OR 1 LINE TO 8 LINE DEMULTIPLEXER**  
**DECODEUR DE 3 VOIES VERS 8 OU DEMULTIPLEXEUR DE 1 VOIE VERS 8**

Inputs — Entrées				Outputs — Sorties							
Select Sélection		Strobe or data Echantill- lonnage ou données		(0)	(1)	(2)	(3)	(4)	(5)	(6)	(7)
C*	B	A	G*	2Y0	2Y1	2Y2	2Y3	1Y0	1Y1	1Y2	1Y3
X	X	X	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H
H	H	L	L	H	H	H	H	H	H	L	H
H	H	H	L	H	H	H	H	H	H	H	L

\* Inputs 1C and 2C connected together  
*Les entrées 1C et 2C sont reliées ensemble*  
 Inputs 1G and 2G connected together  
*Les entrées, 1G et 2G sont reliées ensemble*

H = High level, L = Low level, X = Irrelevant  
 Niveau haut Niveau bas Etat indéterminé

When demultiplexing, the serial data is applied to the data inputs 1C and 2C and distribution to the outputs is controlled by the A and B select inputs. The separate strobe inputs 1G and 2G, permit demultiplexing to occur at either or both output sections, and cascading.

En mode démultiplexage, les données série sont appliquées aux entrées 1C et 2C et la distribution vers les sorties est contrôlée, par les entrées de sélection A et B. Les entrées d'échantillonnage séparées 1G et 2G permettent de démultiplexer vers l'une des deux ou vers les deux sections et d'étendre le démultiplexage.

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8$ V	$V_O \leq 0,4$ V	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$I_O = 16$ mA		
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_I = 2$ V	$V_O \geq 2,4$ V	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$I_O = -0,8$ mA		
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	B
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_I = 0$	$18$ mA $\leq  I_O  \leq 57$ mA	C
SF.C 4155 E ET SF.C 4155 EM KM				$20$ mA $\leq  I_O  \leq 55$ mA	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 25 mA	$V_{CCmax}$	$I_{CC} \leq 40$ mA	D
SF.C 4155 E ET SF.C 4155 EM KM				$I_{CC} \leq 35$ mA	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25$ °C	$ V_I  \leq 1,5$ V	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25$  °C

N = 10

 $V_{CC} = 5$  V

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.		
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 400$ $\Omega$		13 ns	20 ns	F		
	$t_{PHL}$						18 ns	27 ns
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$						21 ns	32 ns
	$t_{PHL}$						21 ns	32 ns
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$						16 ns	24 ns
	$t_{PHL}$						20 ns	30 ns

 \* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25$  °C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25$  °C



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8 V$ $V_I = 2 V$	$I_O \leq 250 \mu A$ $V_O \leq 0,4 V$	E
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OH}$	250 $\mu A$			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_O = 5,5 V$ $I_O = 16 mA$		
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	B
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 25 mA	$V_{CCmax}$	$I_{CC} \leq 40 mA$	D
SF.C 4156 E ET SF.C 4156 EM				$I_{CC} \leq 35 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$ 

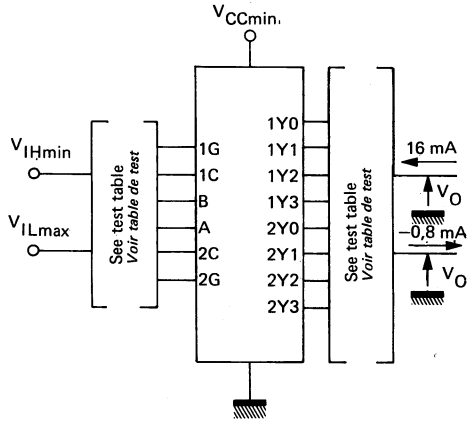
N = 10

 $V_{CC} = 5 V$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		15 ns	23 ns	F
2 levels of logics <i>2 couches logiques</i>	$t_{PHL}$			20 ns	30 ns	
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$			23 ns	34 ns	
3 levels of logics <i>3 couches logiques</i>	$t_{PHL}$			23 ns	34 ns	
Propagation delay time <i>Temps de propagation</i>	$t_{PLH}$			18 ns	27 ns	
3 levels of logics <i>3 couches logiques</i>	$t_{PHL}$			22 ns	33 ns	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each output is tested separately  
 Chaque sortie est testée séparément

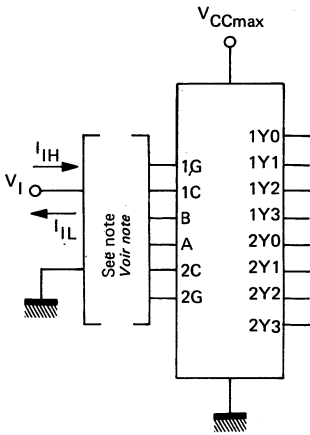
Figure A

**TEST TABLE**  
**TABLE DE TEST**

Apply – Appliquer

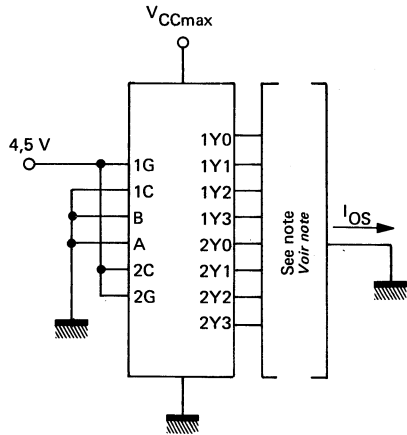
0,8 V	2 V	16 mA	0,8 mA
A, B, 1G, 2G, 2C	1C	1Y0, 2Y0	1Y1, 1Y2, 2Y1, 2Y2
B, 1G, 2G, 2C	A, 1C	1Y1, 2Y1	1Y0, 1Y3, 2Y0, 2Y3
A, 1G, 2G, 2C	B, 1C	1Y2, 2Y2	1Y0, 1Y3, 2Y0, 2Y3
1G, 2G, 2C	A, B, 1C	1Y3, 2Y3	1Y1, 1Y2, 2Y1, 2Y2
A, B, 2C	1G, 2G, 1C		1Y0, 2Y0
A, B, 1G, 2G, 1C	2C		1Y0, 2Y0
B, 2C	A, 1G, 2G, 1C		1Y1, 2Y1
B, 1G, 2G, 1C	A, 2C		1Y1, 2Y1
A, 2C	B, 1G, 2G, 1C		1Y2, 2Y2
A, 1G, 2G, 1C	B, 2C		1Y2, 2Y2
2C	A, B, 1G, 2G, 1C		1Y3, 2Y3
1G, 2G, 1C	A, B, 2C		1Y3, 2Y3

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each input is tested separately. Inputs not under test are grounded.  
 Chaque entrée est testée séparément. Les entrées non en test sont à la masse.

Figure B



Each output is tested separately  
 Chaque sortie est testée séparément

Figure C

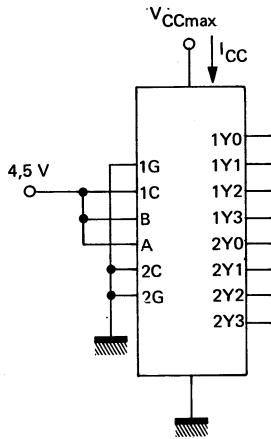
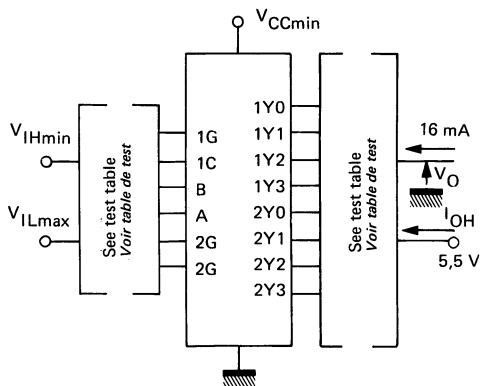


Figure D

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



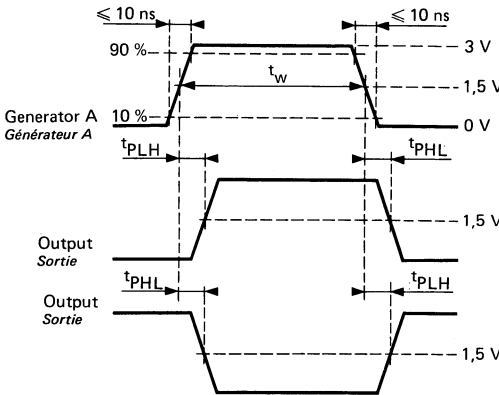
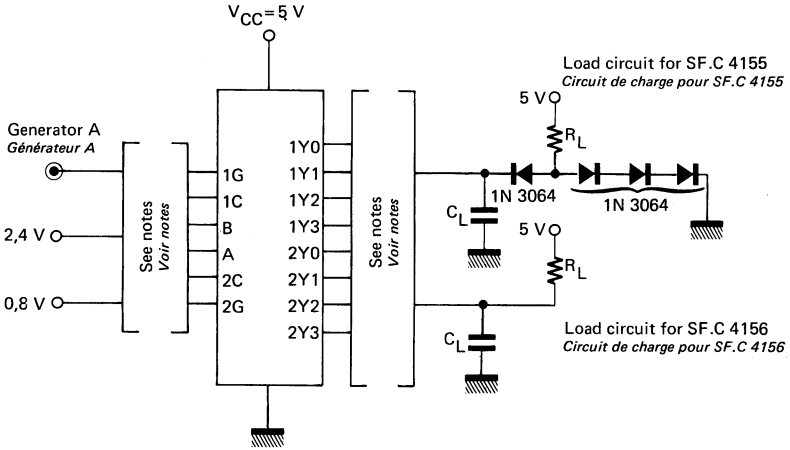
Each output is tested separately  
*Chaque sortie est testée séparément*

Figure E

**TEST TABLE**  
**TABLE DE TEST**

Apply — Appliquer			
0,8 V	2 V	16 mA	5,5 V
A, B, 1G, 2G, 2C	1C	1Y0, 2Y0	1Y1, 1Y2, 2Y1, 2Y2
B, 1G, 2G, 2C	A, 1C	1Y1, 2Y1	1Y0, 1Y3, 2Y0, 2Y3
A, 1G, 2G, 2C	B, 1C	1Y2, 2Y2	1Y0, 1Y3, 2Y0, 2Y3
1G, 2G, 2C	A, B, 1C	1Y3, 2Y3	1Y1, 1Y2, 2Y1, 2Y2
A, B, 2C	1G, 2G, 1C		1Y0, 2Y0
A, B, 1G, 2G, 1C	2C		1Y0, 2Y0
B, 2C	A, 1G, 2G, 1C		1Y1, 2Y1
B, 1G, 2G, 1C	A, 2C		1Y1, 2Y1
A, 2C	B, 2C		1Y2, 2Y2
A, 1G, 2G, 1C	B, 1G, 2G, 1C		1Y2, 2Y2
2C	A, B, 1G, 2G, 1C		1Y3, 2Y3
1G, 2G, 1C	A, B, 2C		1Y3, 2Y3

**TEST CIRCUITS**  
MONTAGES DE TESTS



The generator has the following characteristics :  $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_w = 100 \text{ ns}$   
Le générateur a les caractéristiques suivantes :  $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_w = 100 \text{ ns}$

$C_L$  includes probe and jig capacitance  
La capacité  $C_L$  comprend les capacités de la sonde et du montage

Figure F

## QUADRUPLE TWO LINE TO ONE LINE DATA SELECTORS/MULTIPLEXERS QUADRUPLES SELECTEURS DE DONNEES/MULTIPLEXEURS DE DEUX VOIES VERS UNE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4157 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4157 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4157 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4157 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

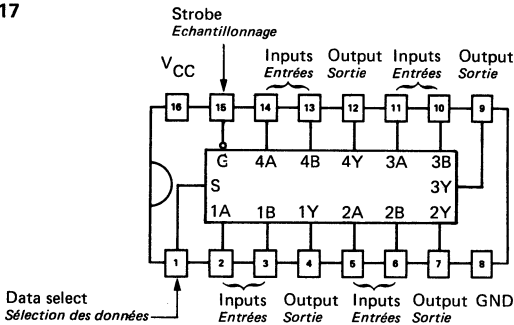
- Permits multiplexing from 2 lines to 1 line
- Serves as a two variable function generator
- Performs parallel to serial conversion
- Source programmable counters
- Input clamping diodes
- High fan-out, low impedance totem-pole outputs
- Fully compatible with TTL, DTL and other MSI circuits
- Typical propagation delay times
  - From select input to output = 18 ns
  - From strobe input to output = 14 ns
  - From data input to output = 9 ns

- Permet le multiplexage de 2 voies d'entrées vers 1 voie de sortie
- Réalise un générateur de fonctions de 2 variables
- Conversion parallèle série
- Circuit de programmation des compteurs
- Diodes d'écrêtage sur les entrées
- Sorties avec totem-pole à grande sortance et faible impédance
- Compatibilité avec les familles logiques TTL, DTL et les circuits MSI
- Temps de propagation typique
  - De l'entrée de sélection vers la sortie = 18 ns
  - De l'entrée d'échantillonnage vers la sortie = 14 ns
  - De l'entrée des données vers la sortie = 9 ns

### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

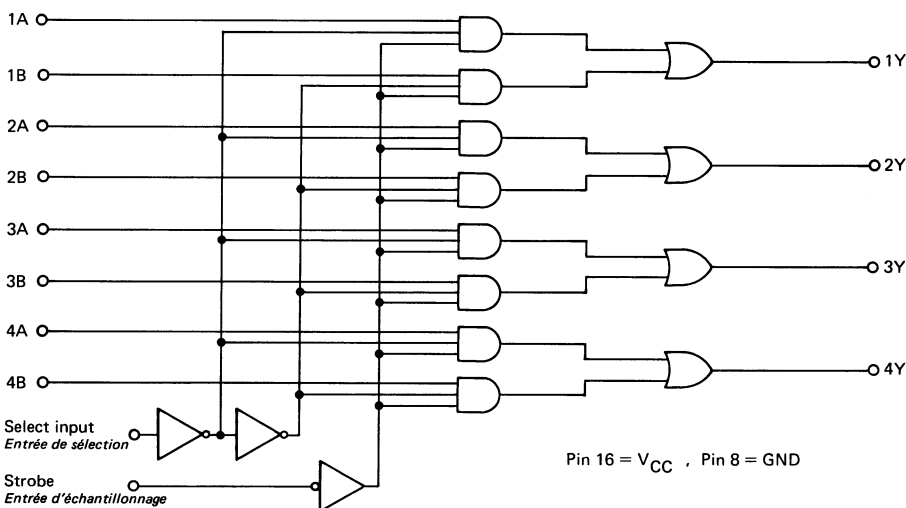
### Package MP-117 Boîtier



**ABSOLUTE MAXIMUM RATINGS**  
*VALEURS LIMITES ABSOLUES*

- Supply voltage  $V_{CC}$  ..... 7 V  
*Tension d'alimentation  $V_{CC}$*
  
- Input voltage ..... 5,5 V  
*Tension d'entrée*

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

INPUTS <i>ENTREES</i>				OUTPUT <i>SORTIE</i>
Strobe <i>Echantillonnage</i>	Select <i>Sélection</i>	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H : high level  
*niveau haut de tension*

L : low level  
*niveau bas de tension*

X : Irrelevant  
*Etat indéterminé*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

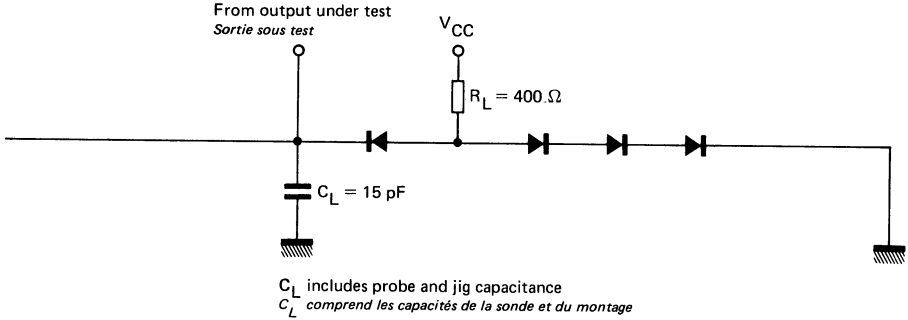
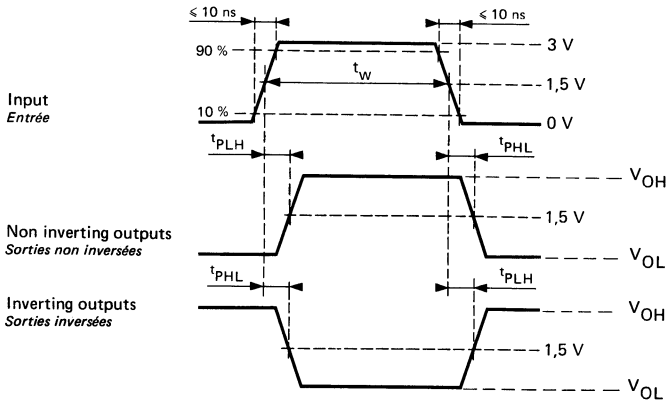
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		
Maximum input clamp voltage <i>Tension d'écrêtage maximale sur les entrées</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $ V_I  \leq 1,5 \text{ V}$ $t_{amb} = 25^\circ\text{C}$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IL} = 0,8 \text{ V}$ $V_{IH} = 2 \text{ V}$ $I_{OH} = -800 \mu\text{A}$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_{IL} = 0,8 \text{ V}$ $V_{IH} = 2 \text{ V}$ $I_{OL} = 16 \text{ mA}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_{IHmax} = 5,5 \text{ V}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_{IHmin} = 2,4 \text{ V}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-18 \leq I_{OS} \leq -55$ (mA)	$V_{CCmax}$ Not more than one output should be shorted at a time <i>Une seule sortie doit être testée à la fois</i>	
		$-20 \leq I_{OS} \leq -55$ (mA)		
Maximum supply current per package <i>Courant maximal d'alimentation par boîtier</i>	$I_{CC}$	48 mA	$V_{CCmax}$ All inputs at 4,5 V <i>Toutes entrées à 4,5 V</i>  All outputs open <i>Toutes sorties en l'air</i>	



**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}C$  $V_{CC} = 5 V$ 

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output, from A, B to Y <i>Temps de propagation à la croissance du signal de sortie de A,B vers Y</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		9 ns	14 ns	A
Propagation delay time, high to low level output, from A,B to Y <i>Temps de propagation à la décroissance du signal de sortie de A,B vers Y</i>	$t_{PHL}$			9 ns	14 ns	A
Propagation delay time, low to high level output, from enable to Y <i>Temps de propagation à la croissance du signal de sortie de G vers Y</i>	$t_{PLH}$			13 ns	20 ns	A
Propagation delay time, high to low level output, from enable to Y <i>Temps de propagation à la décroissance du signal de sortie de G vers Y</i>	$t_{PHL}$			14 ns	21 ns	A
Propagation delay time, low to high level output, from select to Y <i>Temps de propagation à la croissance du signal de sortie de S vers Y</i>	$t_{PLH}$			15 ns	23 ns	A
Propagation delay time, high to low level output, from select to Y <i>Temps de propagation à la décroissance du signal de sortie de S vers Y</i>	$t_{PHL}$			18 ns	27 ns	A

**TEST CIRCUITS**  
**MONTAGES DE TESTS**
**LOAD FOR OUTPUT UNDER TEST**  
**CHARGE UTILISEE SUR LA SORTIE SOUS TEST**

**VOLTAGE WAVEFORMS**  
**FORME DES SIGNAUX**


The pulse generator has the following characteristics :  
 $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_W = 200 \text{ ns}$   
 Le générateur d'impulsion a les caractéristiques suivantes :  
 $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_W = 200 \text{ ns}$

Figure A

# Arithmetic circuits

*Circuits arithmétiques*

## NOTES

## 4 BIT BINARY FULL ADDERS ADDITIONNEURS 4 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 483 E	MP 117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	2
SF.C 483 ET	MP 117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 483 EM	MP 117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 483 KM	MP 117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- 4 bit binary full adder
- Carry look ahead
- Inputs clamping diodes
- Compatible DTL/TTL
- Additionneur à 4 bits
- Report accéléré
- Entrées avec diode d'écrêtage
- Compatible DTL/TTL

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The adder SF.C 483 is a MSI monolithic integrated circuit.

It performs full binary addition for two words of 4 bit each.

Carry look-ahead circuit with a typical delay time of 15 ns. This feature permits to minimize time delay for addition of two large binary words.

The SF.C 483 can be associated to binary functional generator SF.C 487 H. (Direct/complement and one/zero element) to constitute an arithmetic unit.

Inputs are provided with clamping diodes. Input clamping diodes permit to attenuate reflexions on transmission lines.

Fully compatibility with others logic families DTL or TTL

L'additionneur SF.C 483 est un circuit intégré monolithique de complexité élevée (MSI)

Il réalise, en logique positive, l'addition de deux mots binaires de 4 bit chacun.

Le circuit de report anticipé incorporé d'un temps réponse typique de 15 ns permet de minimiser le délai pour effectuer l'addition des mots binaires de grande longueur.

Le SF.C 483 peut être associé au générateur de fonction binaire SF.C 487 H. Ils constituent ensemble une unité arithmétique.

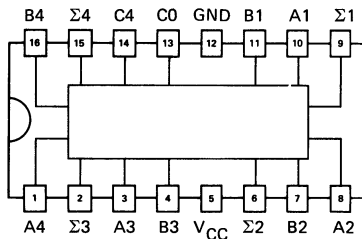
Les entrées de SF.C 483 sont munies d'une diode d'écrêtage permettant d'atténuer les réflexions sur les lignes de transmission.

Entièrement compatible avec les familles logiques DTL et TTL.

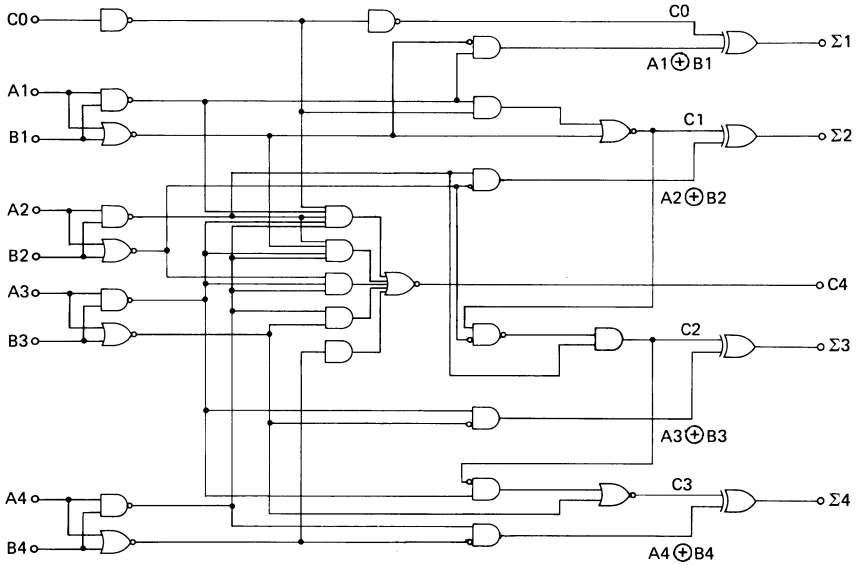
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-117 Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

Input Entrée				Output – Sortie							
				When C0 = L Quand C2 = L				When C0 = H Quand C2 = L			
A1	B1	A2	B2	Σ1	Σ2	C2	Σ1	Σ2	C2		
A3	B3	A4	B4	Σ3	Σ4	C4	Σ3	Σ4	C4		
L	L	L	L	L	L	L	H	L	L		
H	L	L	L	H	L	L	L	H	L		
L	H	L	L	H	L	L	L	H	L		
H	H	L	L	L	H	L	H	H	L		
L	L	H	L	L	H	L	H	H	L		
H	L	H	L	H	H	L	L	L	H		
L	H	H	L	H	H	L	L	L	H		
H	H	H	L	L	L	H	H	L	H		
L	L	L	H	L	H	L	H	H	L		
H	L	L	H	H	H	L	L	L	H		
L	H	L	H	H	H	L	L	L	H		
H	H	L	H	L	L	H	H	L	H		
L	L	H	H	L	L	H	H	L	H		
H	L	H	H	H	L	H	L	H	H		
L	H	H	H	H	H	L	H	H	H		
H	H	H	H	L	H	H	H	H	H		

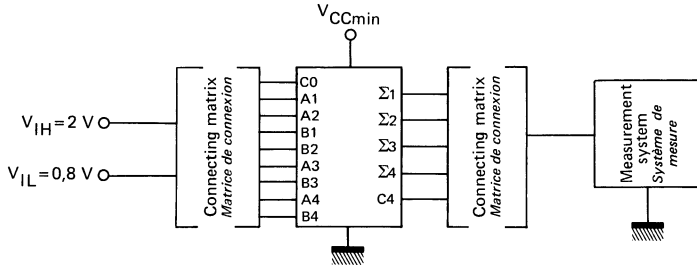
Input conditions at A1, A2, B1, B2 and C0 are used to determine outputs Σ1 and Σ2 and the value of the internal carry C2.

The values at C2, A3, B3, A4 and B4 are used to determine outputs Σ3, Σ4 and C4.

*Les conditions sur les entrées A1, A2, B1, B2 et C0 déterminent les sorties Σ1 et Σ2 et l'état de la retenue interne C2.*

*Les conditions de C2, A3, B3, A4 et B4 déterminent les sorties Σ3, Σ4 et C4.*

**FUNCTIONAL TESTING**  
TESTS FONCTIONNELLS



**FUNCTIONAL TESTING TABLE**  
TABLE DE SEQUENCE FONCTIONNELLE

Inputs — Entrées									Outputs — Sorties					
C0	A1	B1	A2	B2	A3	B3	A4	B4	Σ1	Σ2	Σ3	Σ4	C4	
L	L	L	L	L	L	L	L	L	L	L	L	L	L	First stage adder testing <i>Test de 1er étage d'addition</i>
L	L	H	L	L	L	L	L	L	H	L	L	L	L	
L	H	L	L	L	L	L	L	L	L	H	L	L	L	
H	H	L	L	L	L	L	L	L	L	H	L	L	L	
H	L	H	L	L	L	L	L	L	L	H	L	L	L	
H	L	L	L	L	L	L	L	L	H	L	L	L	L	
L	L	L	L	L	L	L	L	L	L	H	L	L	L	
L	L	L	H	H	L	L	L	L	L	L	H	L	L	
L	L	L	H	L	L	L	L	L	L	L	H	L	L	
L	H	H	L	H	L	L	L	L	L	L	H	L	L	
L	H	H	H	H	L	L	L	L	L	H	H	L	L	
L	L	L	L	L	L	H	L	L	L	L	H	L	L	Third stage adder testing <i>Test du 3eme étage d'addition</i>
L	L	L	L	L	H	H	L	L	L	L	L	H	L	
L	L	L	H	H	H	L	L	L	L	L	H	L	L	
L	L	L	H	H	L	H	L	L	L	L	L	H	L	
L	L	L	L	L	L	L	H	H	L	L	L	H	L	Fourth stage adder testing <i>Test du 4eme étage d'addition</i>
L	L	L	L	L	L	H	H	L	L	L	L	H	L	
L	L	L	L	L	H	H	H	H	L	L	L	H	H	
L	L	L	L	L	H	H	H	H	L	L	L	H	H	
L	H	H	L	H	L	L	H	L	H	H	H	H	L	Carry look-ahead circuit testing <i>Test du circuit de report</i>
L	L	H	L	H	L	H	L	H	L	L	H	H	L	
H	L	H	L	H	L	H	L	H	L	L	L	H	L	
L	H	H	H	H	H	H	H	H	H	H	H	H	H	
H	H	H	H	H	H	H	H	H	H	H	H	H	H	

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

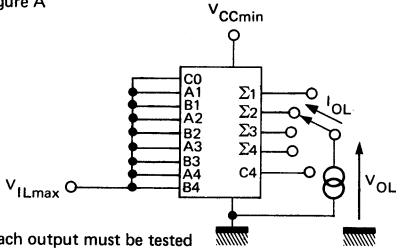
PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OL} = 16\text{ mA}$	$V_O \leq 0,4\text{ V}$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OH} = -0,8\text{ mA}$	$V_O \geq 2,4\text{ V}$	B
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-3,2 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 3,2\text{ mA}$	C
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	80 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 80\text{ }\mu\text{A}$	D
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$ $I_I (Hmax)$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$ $t_{amb} = 25\text{ }^\circ\text{C}$	$I_I \leq 1\text{ mA}$	D
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. 35 mA	$V_{CCmax}$ $V_I = 4,5\text{ V}$	$18\text{ mA} \leq  I_O  \leq 55\text{ mA}$	E
				$20\text{ mA} \leq  I_O  \leq 55\text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 58 mA	$V_{CCmax}$ $V_I(Ai) = 4,5\text{ V}$ $V_I(Bi) = 0\text{ V}$	$I_{CC} \leq 80\text{ mA}$	F
Short-circuit $C_n$ output current <i>Courant de sortie <math>C_n</math> en court-circuit</i>	$I_{OS}(C_n)$	typ. 50 mA	$V_{CCmax}$ $V_I = 4,5\text{ V}$	$25\text{ mA} \leq  I_O  \leq 70\text{ mA}$	E
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CC}$ $I_I = -12\text{ mA}$ $t_{amb} = 25\text{ }^\circ\text{C}$	$ V_I  \leq 1,5\text{ V}$	G

\* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25\text{ }^\circ\text{C}$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$  à  $t_{amb} = 25\text{ }^\circ\text{C}$ .



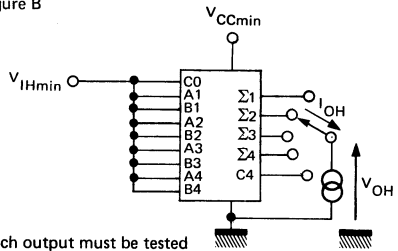
**TEST CIRCUITS**  
**MONTAGES DE TESTS**

Figure A



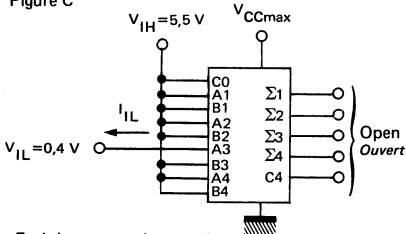
Each output must be tested  
*Tester chaque sortie*

Figure B



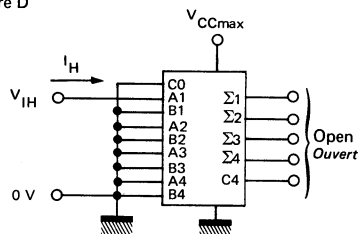
Each output must be tested  
*Tester chaque sortie*

Figure C



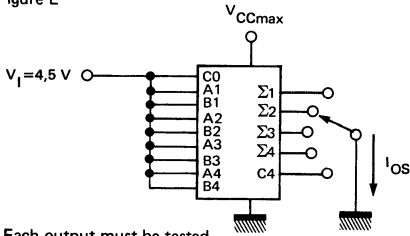
Each input must be tested  
*Tester chaque entrée*

Figure D



Each input must be tested  
*Tester chaque entrée*

Figure E



Each output must be tested  
*Tester chaque sortie*

Figure F

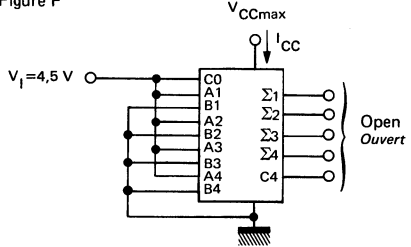
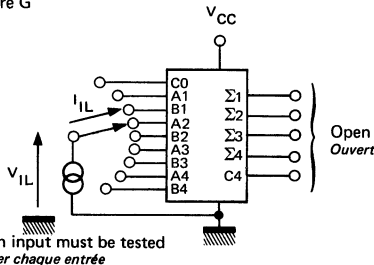


Figure G



Each input must be tested  
*Tester chaque entrée*

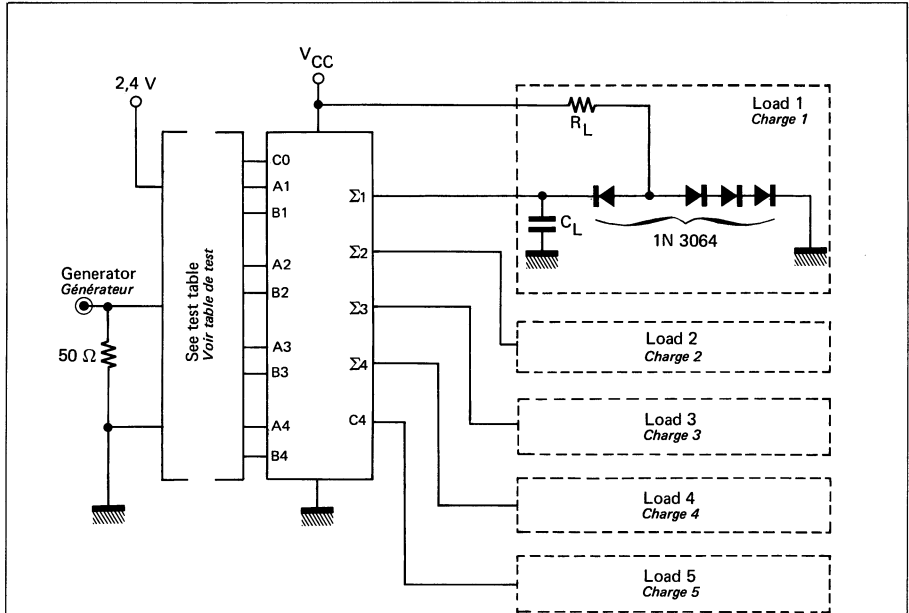
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$

$V_{CC} = 5 V$

INPUT ENTREE	OUTPUT SORTIE	PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
C0	$\Sigma 1$	Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}(\Sigma 1/C0)$	Generator <i>Générateur</i> $Z = 50 \Omega$ $f = 1 \text{ MHz}$ $t_w = 250 \text{ ns}$ $t_r = t_f = 5 \pm 1 \text{ ns}$ Amplitude : 3 V <i>Amplitude</i>		23 ns	35 ns	H1
C0	$\Sigma 2$		$t_{PLH}(\Sigma 2/C0)$			24 ns	35 ns	
C0	$\Sigma 3$		$t_{PLH}(\Sigma 3/C0)$			30 ns	50 ns	
C0	$\Sigma 4$		$t_{PLH}(\Sigma 4/C0)$			35 ns	50 ns	
C0	C4		$t_{PLH}(C4/C0)$			20 ns	30 ns	H2
A1	$\Sigma 1$		$t_{PLH}(\Sigma 1/A1)$			23 ns	35 ns	H1
B2	$\Sigma 2$		$t_{PLH}(\Sigma 2/B2)$			23 ns	35 ns	
A3	$\Sigma 3$		$t_{PLH}(\Sigma 3/A3)$			23 ns	35 ns	
B4	$\Sigma 4$	$t_{PLH}(\Sigma 4/B4)$		23 ns	35 ns			
C0	$\Sigma 1$	Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}(\Sigma 1/C0)$	Load <i>Charge</i> $C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		16 ns	35 ns	H1
C0	$\Sigma 2$		$t_{PHL}(\Sigma 2/C0)$			16 ns	35 ns	
C0	$\Sigma 3$		$t_{PHL}(\Sigma 3/C0)$			26 ns	40 ns	
C0	$\Sigma 4$		$t_{PHL}(\Sigma 4/C0)$			30 ns	50 ns	
C0	C4		$t_{PHL}(C4/C0)$			15 ns	25 ns	H2
A1	$\Sigma 1$		$t_{PHL}(\Sigma 1/A1)$			17 ns	30 ns	H1
B2	$\Sigma 2$		$t_{PHL}(\Sigma 2/B2)$			17 ns	30 ns	
A3	$\Sigma 3$		$t_{PHL}(\Sigma 3/A3)$			17 ns	30 ns	
B4	$\Sigma 4$	$t_{PHL}(\Sigma 4/B4)$		17 ns	30 ns			

**TEST CIRCUITS**  
MONTAGES DE TESTS



TEST TABLE OF DYNAMIC TEST  
TABLE DE TEST

Measure cycle Cycle de mesure	Inputs – Entrées										Outputs Sorties	FIG.
	C0	A1	A2	A3	A4	B1	B2	B3	B4			
1		2,4 V	GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	Σ1	H1	
2		2,4 V	GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	Σ2	H1	
3		2,4 V	GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	Σ3	H1	
4		2,4 V	GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	Σ4	H1	
5		2,4 V	GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	C4	H2	
6	2,4 V		GND	2,4 V	GND	GND	2,4 V	GND	2,4 V	Σ1	H1	
7	2,4 V	2,4 V	GND	2,4 V	GND	GND		GND	2,4 V	Σ2	H1	
8	2,4 V	2,4 V	GND		GND	GND	2,4 V	GND	2,4 V	Σ3	H1	
9	2,4 V	2,4 V	GND	2,4 V	GND	GND	2,4 V	GND		Σ4	H1	

Figure H

TEST CIRCUITS  
MONTAGES DE TESTS

SIGNAL'S WAVEFORMS  
FORME D'ONDE DES SIGNAUX

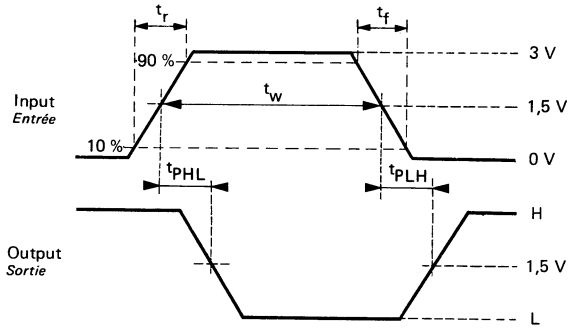


Figure H1

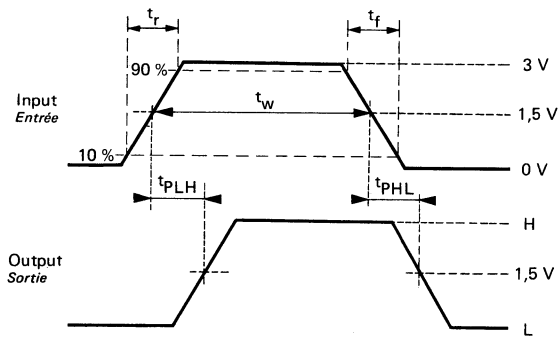
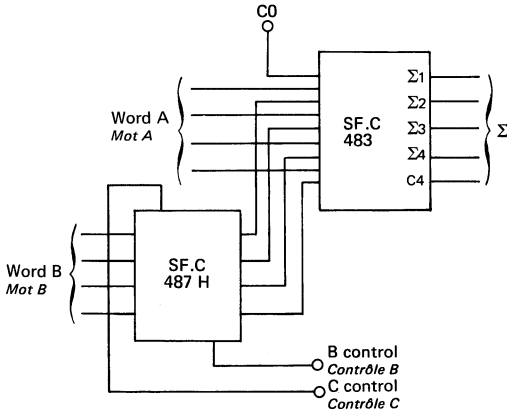


Figure H2

**TYPICAL APPLICATIONS**  
**APPLICATIONS TYPIQUES**

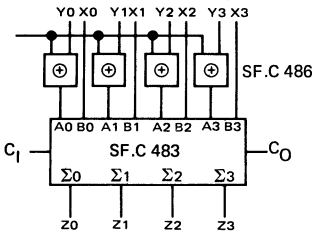
Arithmetic unit  
 Unité arithmétique



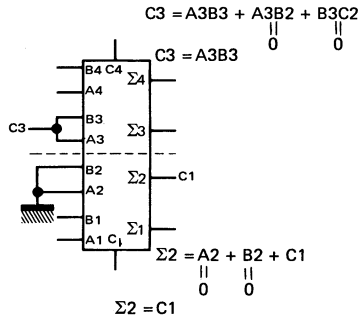
TEST TABLE  
 TABLE DE TEST

B control Contrôle B	C control Contrôle C	Σ	C0
L	L	A-B	H
H	L	-A	H
L	H	A+B+C0	X
H	H	A+C0	X

Adder/Subtractor  
 Additionneur/Soustracteur

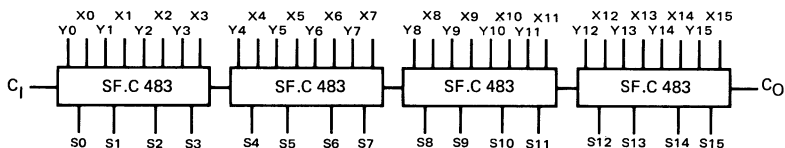


Dual single-bit full adder  
 Double additionneur

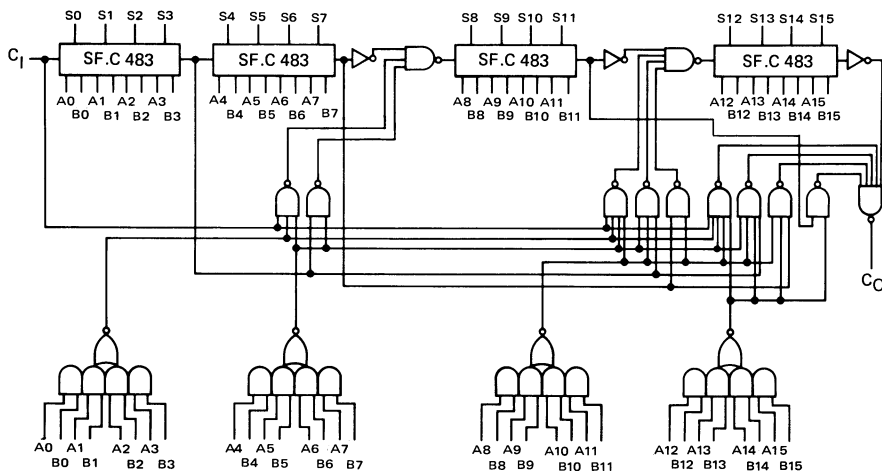


**HIGH SPEED 16 BIT BINARY FULL ADDERS**  
*ADDITIONNEURS RAPIDES A 16 BITS*

16-bit ripple-carry adder  
*Additionneur avec report sériel*  
 $t_d = 75$  ns typ.



16-bit adder with carry look-ahead  
*Additionneur 16 bits avec report accéléré*  
 $t_d = 60$  ns typ.



Note : All external gates are TTL-H circuits  
*Tous les opérateurs externes sont des circuits de TTL-H*

## 4 BIT MAGNITUDE COMPARATORS COMPARATEURS DE GRANDEUR NUMERIQUE A 4 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 485 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Inputs Entrées A < B A > B	1
SF.C 485 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 485 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 485 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Other inputs Autres entrées	3

- Arithmetic systems
- Numerical processors

#### FEATURES

- Fully decoded outputs : A > B, A = B, A < B
- Cascadable
- Typical delay time 20 ns
- Typical power dissipation 280 mW
- Input clamping diodes
- Compatible N-TTL/H-TTL

- Systèmes arithmétiques
- Processeurs numériques

#### CARACTERISTIQUES

- Sorties décodées : A > B, A = B, A < B
- Possibilité de mise en cascade
- Temps de propagation typique 20 ns
- Puissance dissipée typique 280 mW
- Entrées avec diode d'écrêtage
- Compatible TTL-N/TTL-H

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The monolithic integrated circuit SF.C 485 is a high speed magnitude comparator. It performs the comparison between two four-bit binary words.

Internally decoded outputs provide directly A, B magnitude relation.

The ripple comparison can be performed on long binary words by cascading of SF.C 485 circuits without other elements.

Look-ahead technique can be applied by adding external gates. This technique permits minimize propagation delay time. (See typical applications).

Le circuit intégré monolithique SF.C 485 est un comparateur rapide de grandeur numérique. Il effectue la comparaison sur deux mots binaires de 4 bits chacun.

Les sorties décodées intérieurement donnent directement la relation de grandeur des mots A et B.

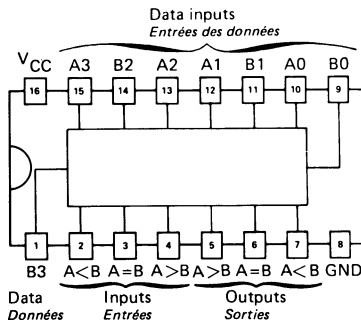
La comparaison série des mots binaire de grande longueur est possible par la seule mise en cascade de circuits SF.C 485.

Par adjonction d'opérateurs simples, il est possible d'effectuer la comparaison parallèle avec des temps de propagation réduits. (Voir applications typiques).

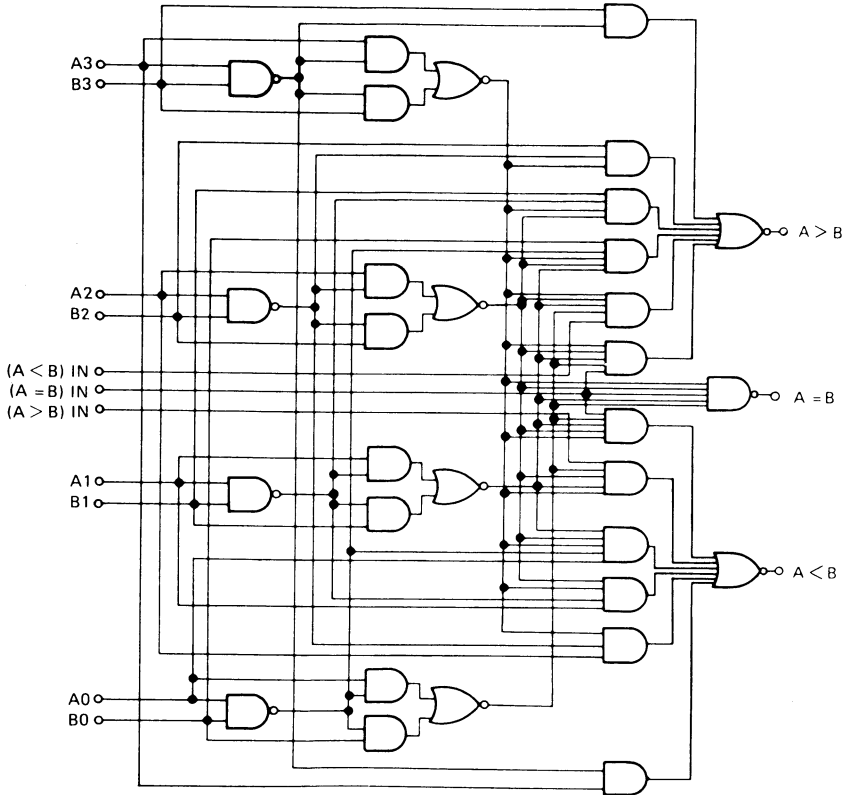
### PIN CONFIGURATION BROCHAGE

#### Package MP-117 Boîtier

Top view  
Vue de dessus



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



Logical equations  
Equations logiques

- Equal function  
Fonction d'égalité

$$(A = B)_{out} = (A = B)IN \cdot \overline{A0 \oplus B0} \cdot \overline{A1 \oplus B1} \cdot \overline{A2 \oplus B2} \cdot \overline{A3 \oplus B3}$$

- A > B function  
Fonction A > B

$$(A > B)_{out} = B3\overline{A3} + \overline{A3 \oplus B3} [ B2\overline{A2} + \overline{A2 \oplus B2} [ B1\overline{A1} + \overline{A1 \oplus B1} [ B0\overline{A0} + \overline{A0 \oplus B0} [ (A = B)IN + (A < B)IN ] ] ] ] ]$$

- A < B function  
Fonction A < B

$$(A < B)_{out} = A3\overline{B3} + \overline{A3 \oplus B3} [ A2\overline{B2} + \overline{A2 \oplus B2} [ A1\overline{B1} + \overline{A1 \oplus B1} [ A0\overline{B0} + \overline{A0 \oplus B0} [ (A = B)IN + (A > B)IN ] ] ] ] ]$$



**FUNCTIONAL TABLE**  
**TABLE DE FONCTIONNEMENT**

Comparing inputs <i>Entrées à comparer</i>				Cascading inputs <i>Entrées de mise en cascade</i>			Outputs <i>Sorties</i>		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	H	L	L	H

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2 V$ $V_{IL} = 0,8 V$ $I_{OL} = 16 mA$ $I_{OH} = -0,8 mA$	$V_{OL} \leq 0,4 V$ $V_{OH} \geq 2,4 V$	A-B
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées A < B A > B	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$ $ I_I  \leq 4,8 mA$	C
	Other inputs Autres entrées	-4,8 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées A < B A > B	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$ $I_I \leq 120 \mu A$	D
	Other inputs Autres entrées	120 $\mu A$			
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$ $I_I (Hmax)$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -30 mA	$V_{CCmax}$ $V_O = 0 V$	18 mA $\leq  I_O  \leq 55 mA$	E
				20 mA $\leq  I_O  \leq 55 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	F
Supply current <i>Courant d'alimentation</i>	$I_{CC}$	typ. 56 mA	$V_{CCmax}$ $V_i (A=B) = 0 V$ $V_i = 4,5 V$	$I_{CC} \leq 88 mA$	G

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**TEST CIRCUITS**  
MONTAGES DE TESTS

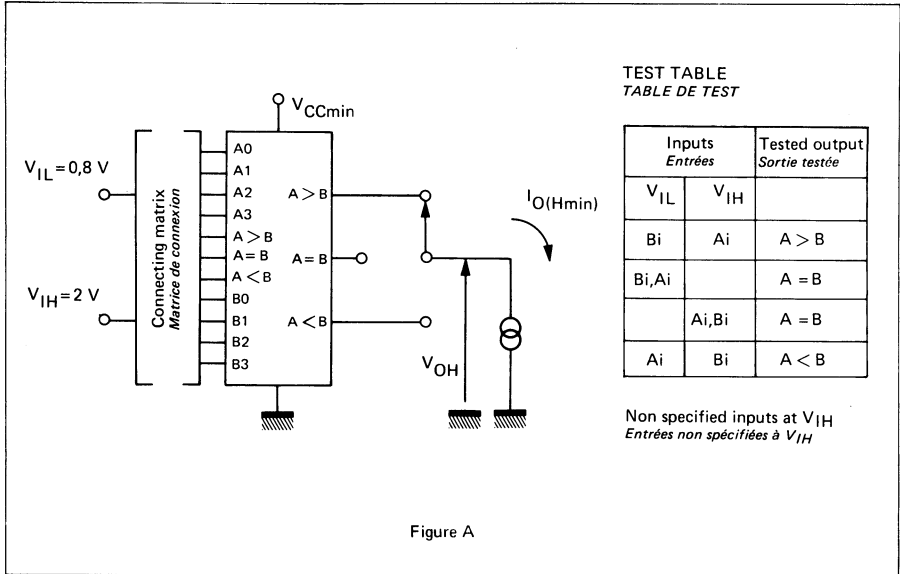


Figure A

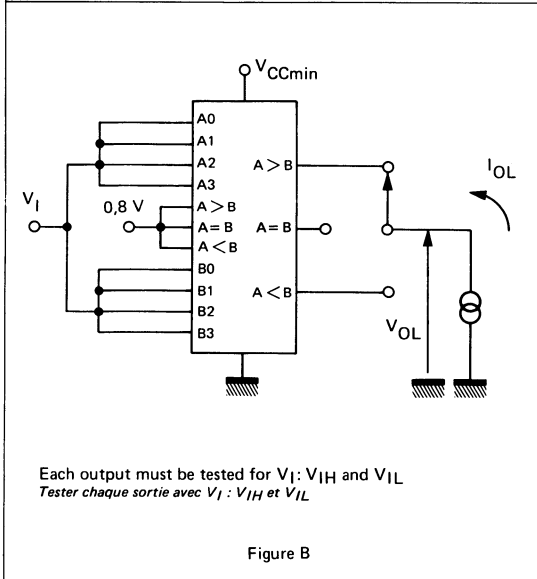


Figure B

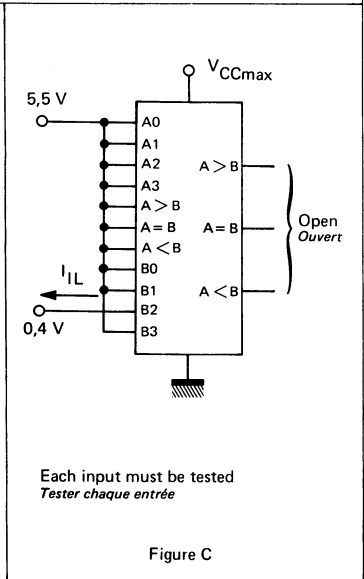
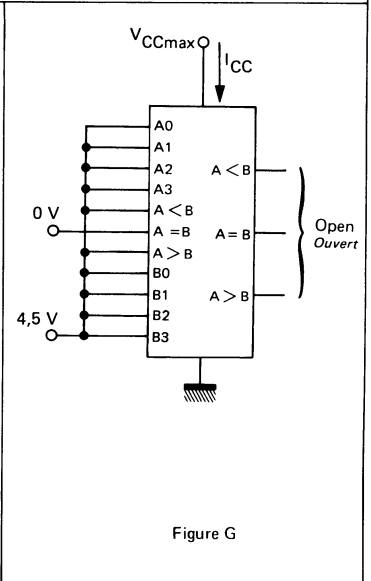
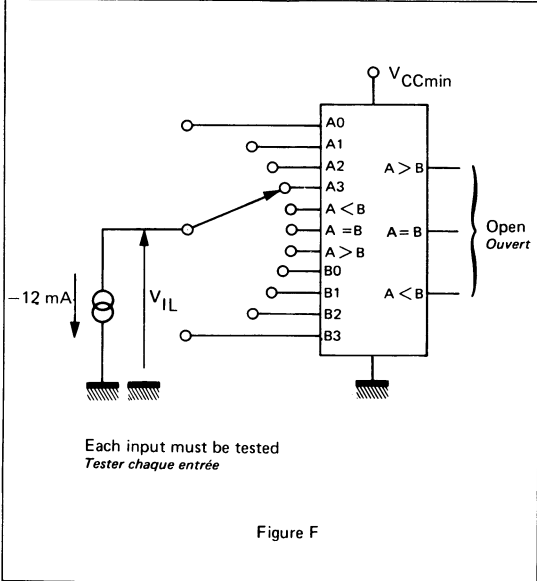
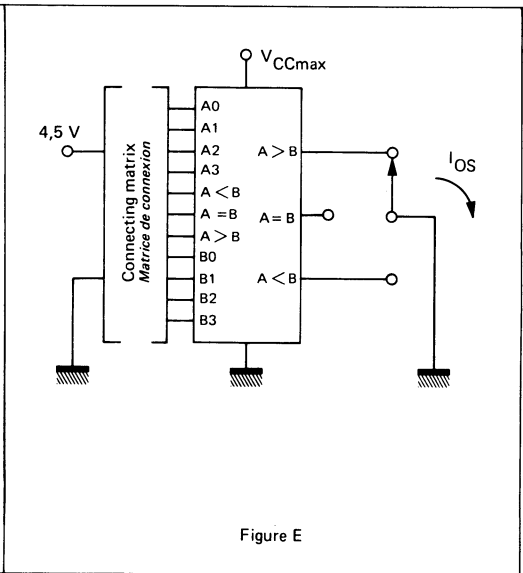
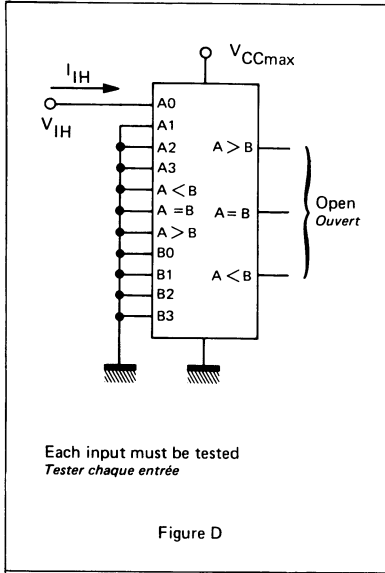


Figure C

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}\text{C}$

$V_{CC} = 5\text{ V}$   $N = 10$

SYMBOLS SYMBOLES	INPUT ENTREE	OUTPUT SORTIE	NUMBER OF GATE LEVELS NIVEAUX DES OPERATEURS	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.	
$t_{PLH}$	Any A or B data input Chaque entrée A ou B des données	A < B, A > B	1	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		7 ns		H	
			2			12 ns			
			3			17 ns	26 ns		
		A = B			23 ns	35 ns			
$t_{PHL}$	Any A or B data input Chaque entrée A ou B des données	A < B, A > B	1			11 ns			
			2			15 ns			
			3			20 ns	30 ns		
		A = B			20 ns	30 ns			
$t_{PLH}$	A < B <sup>OR</sup> A = B	A > B	1			7 ns	11 ns		
$t_{PHL}$	A < B <sup>OR</sup> A = B	A > B	1			11 ns	17 ns		
$t_{PLH}$	A = B	A = B	2			13 ns	20 ns		
$t_{PHL}$	A = B	A = B	2			11 ns	17 ns		
$t_{PLH}$	A > B <sup>OR</sup> A = B	A < B	1		7 ns	11 ns			
$t_{PHL}$	A > B <sup>OR</sup> A = B	A < B	1		11 ns	17 ns			

$t_{PLH}$  : Propagation delay time low to high level output - Temps de propagation vers le niveau haut

$t_{PHL}$  : Propagation delay time high to low level output - Temps de propagation vers le niveau bas

**SIGNAL'S WAVEFORMS**  
**FORMES D'ONDE DES SIGNAUX**

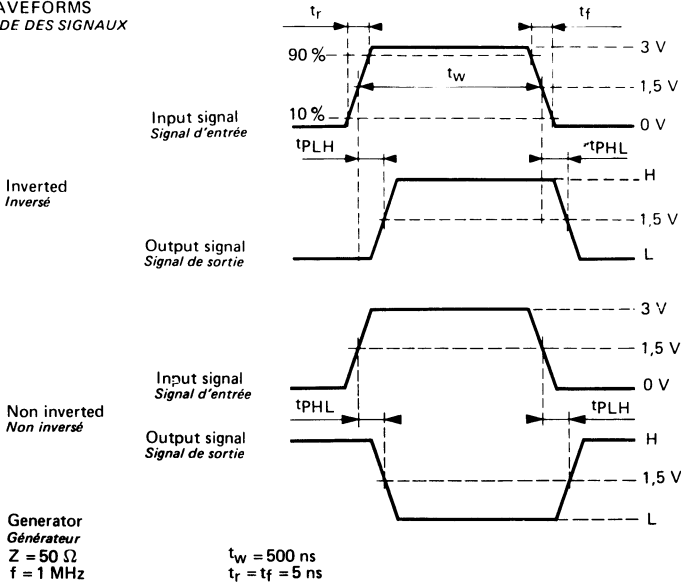
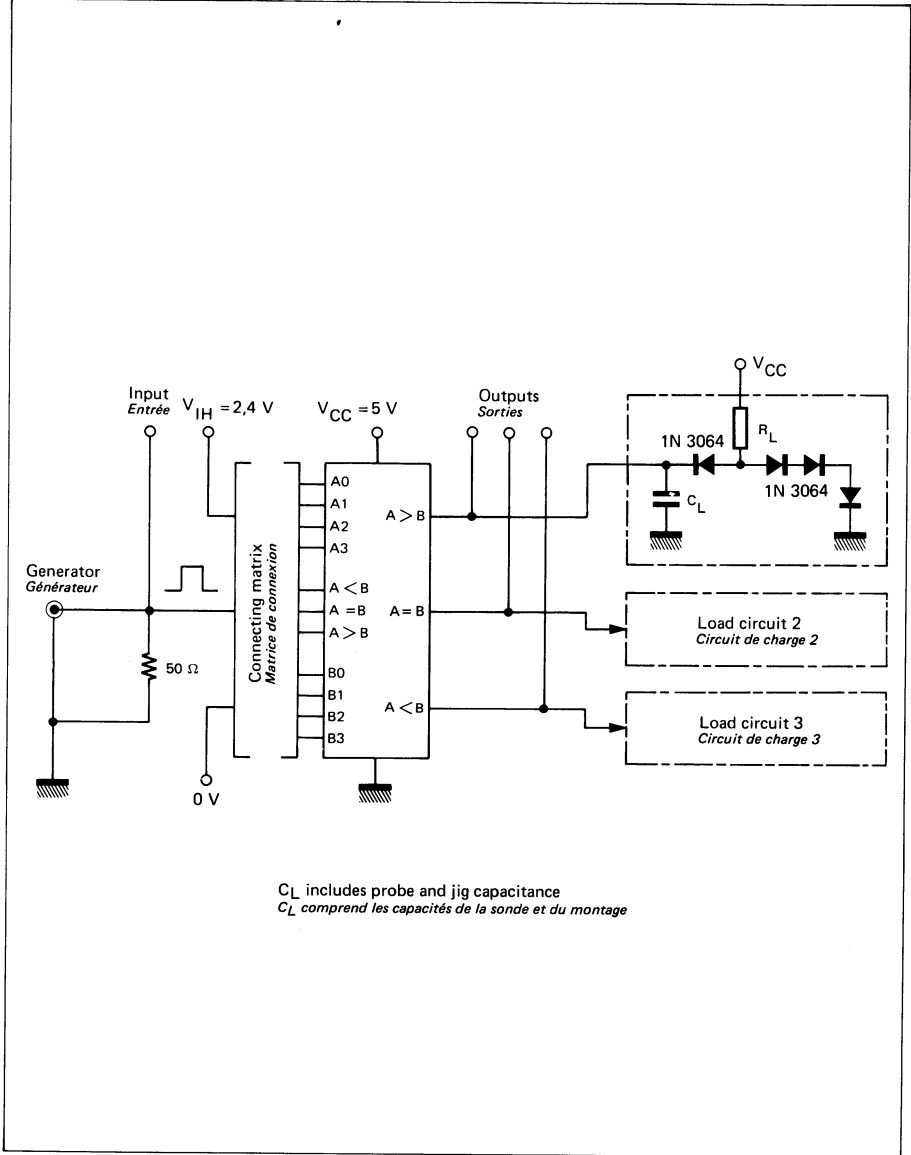


Figure H

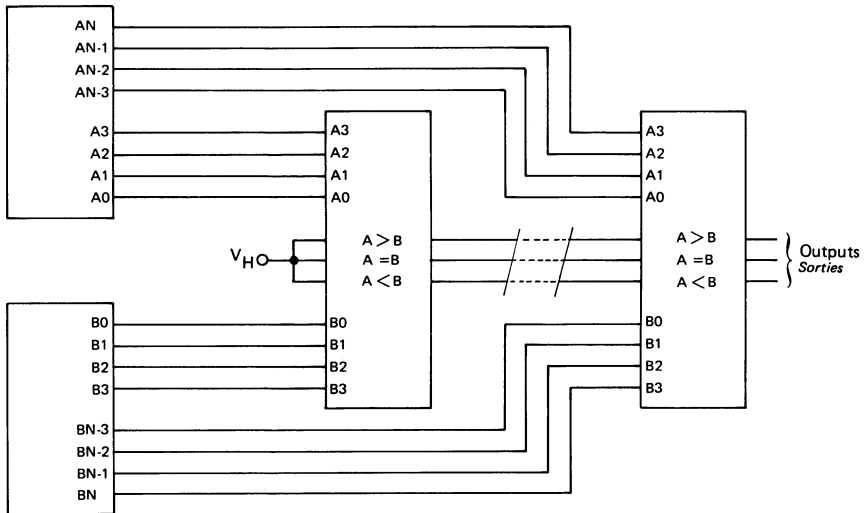
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*

**RIPPLE COMPARATOR FOR N = 4 n bit**  
*COMPARATEUR SERIE à N = 4 n bits*

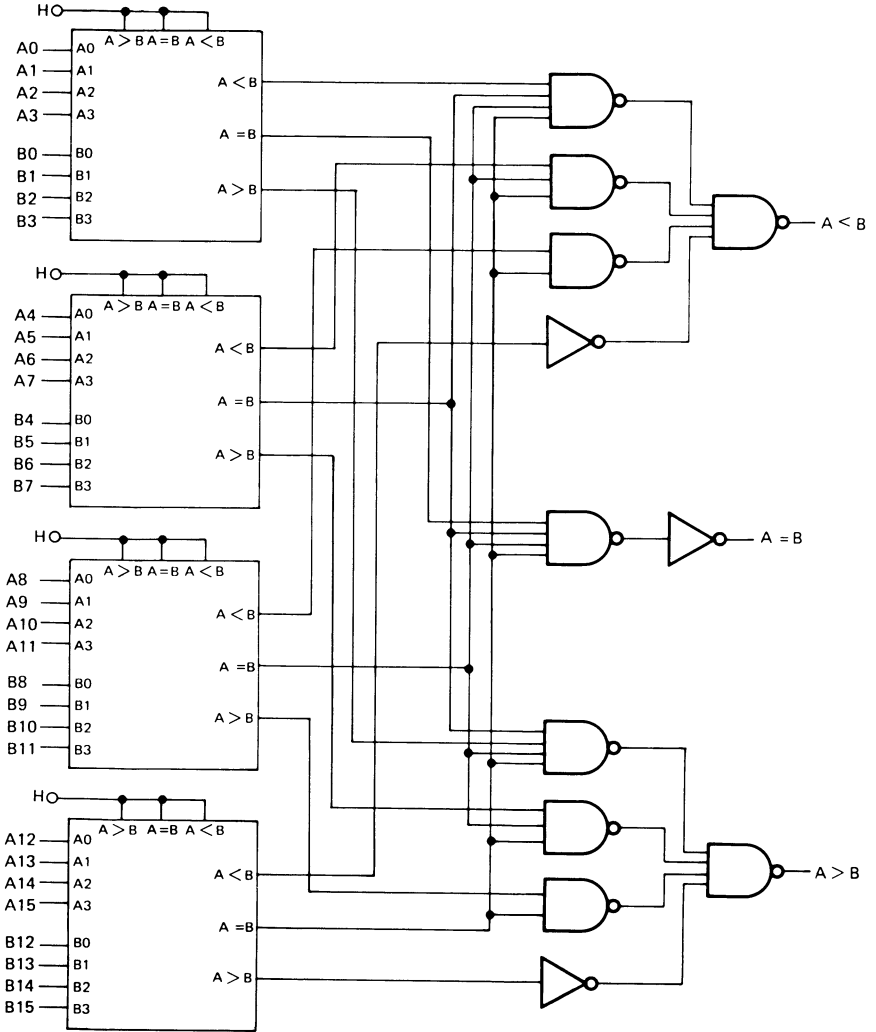
Register A  
*Registre A*



Register B  
*Registre B*

**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*

**16 BIT COMPARATOR WITH CARRY LOOK AHEAD**  
*COMPARATEUR PARALLELE A 16 BITS*



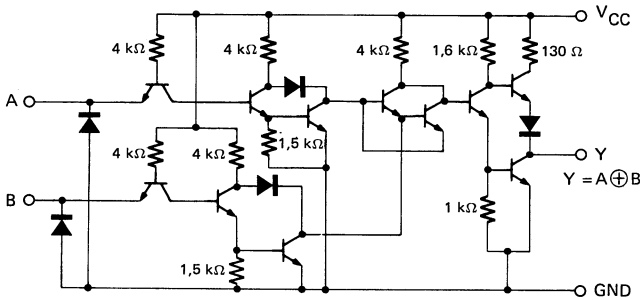


## QUADRUPLE TWO INPUT EXCLUSIVE OR GATES QUADRUPLES OPERATEURS OU-EXCLUSIF A 2 ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 486 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 486 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 486 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 486 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 486 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE



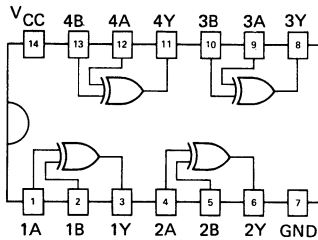
### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

Inputs Entrées		Output Sortie
A	B	Y
L	L	L
L	H	H
H	H	L
H	L	H

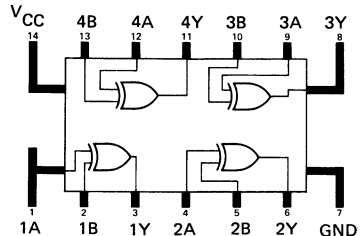
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier

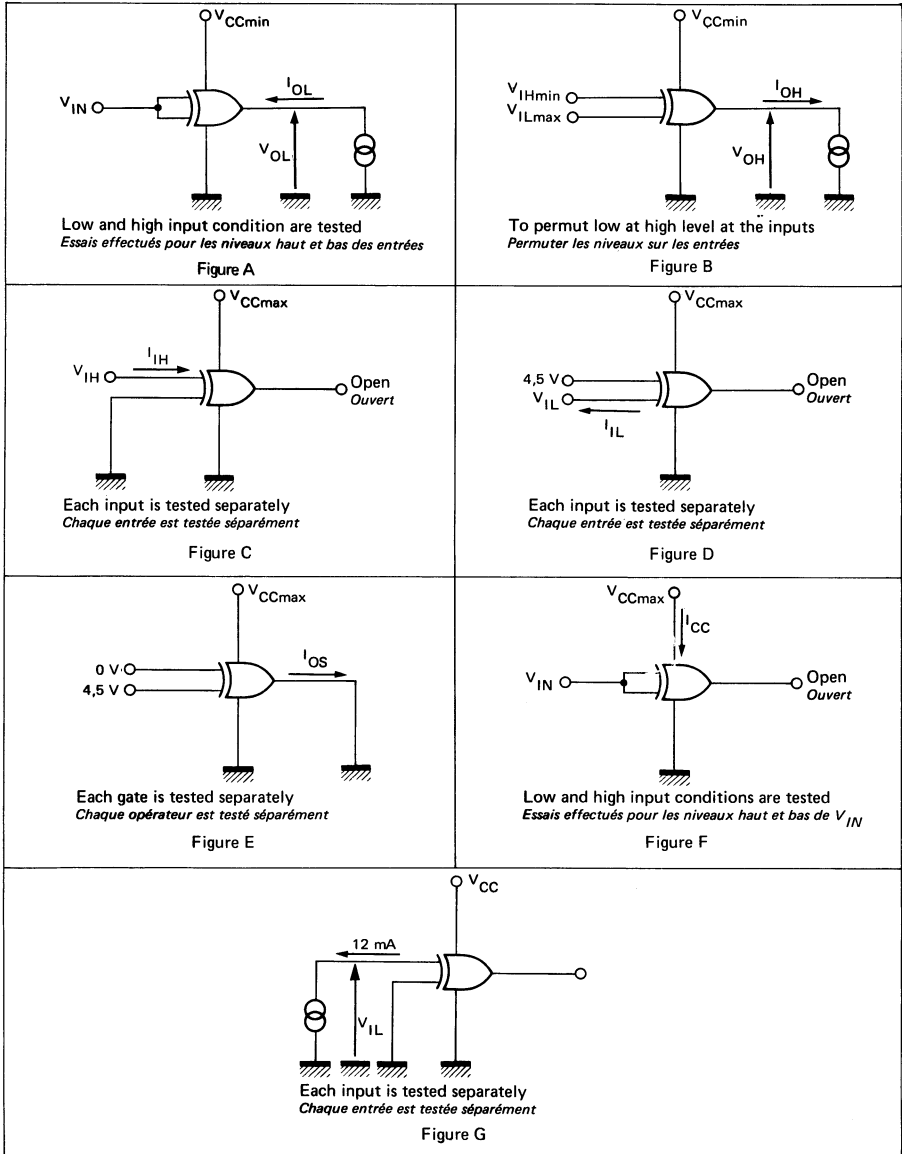


**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CC} = V_{CCmin}$ $I_O = 16 \text{ mA}$ $V_I = V_{IHmin}$	$V_O \leq 0,4 \text{ V}$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CC} = V_{CCmin}$ $I_O = 16 \text{ mA}$ $V_I = V_{ILmax}$		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CC} = V_{CCmin}$ $I_O = 16 \text{ mA}$ $V_I = \begin{cases} V_{IHmin} \\ V_{ILmax} \end{cases}$	$V_O \leq 0,4 \text{ V}$	A
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA	$V_{CC} = V_{CCmin}$ $I_O = 16 \text{ mA}$ $V_I = \begin{cases} V_{IHmin} \\ V_{ILmax} \end{cases}$		
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CC} = V_{CCmin}$ $V_{I1} = 0,8 \text{ V}$ $V_{I2} = 2 \text{ V}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	B
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_{I1} = 2,4 \text{ V}$ $V_{I2} = 0 \text{ V}$	$I_{IH} \leq 40 \mu\text{A}$	C
Maximum input current at $V_{CCmax}$ <i>Courant maximal d'entrée à <math>V_{CCmax}</math></i>	$I_{IHmax}$ $I_I (Hmax)$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_{I1} = 0 \text{ V}$ $V_{I2} = 4,5 \text{ V}$ $V_O = 0 \text{ V}$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	E
SF.C 486 E,ET SF.C 486 EM KM, PM				$20 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	D
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 30 mA	$V_{CC} = 5 \text{ V}$ $V_I = 0 \text{ V}$ $V_I = 4,5 \text{ V}$	$I_{CC} \leq 50 \text{ mA}$	F
SF.C 486 E,ET SF.C 486 EM KM, PM		typ. 30 mA		$I_{CC} \leq 43 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$	G

\* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**


**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output : output non inverted <i>Temps de propagation à la croissance du signal de sortie : sortie non inversée</i>	1 $t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$ Generator Générateur $a = 3 V$ $f = 1 MHz$ $t_w = 500 ns$ $t_r = t_f \leq 15 ns$		15 ns	23 ns	H
Propagation delay time, high to low level output : output inverted <i>Temps de propagation à la décroissance du signal de sortie : sortie inversée</i>	2 $t_{PHL}$			18 ns	30 ns	I
Propagation delay time, high to low level output : output non inverted <i>Temps de propagation à la décroissance du signal de sortie : sortie non inversée</i>	1 $t_{PHL}$			11 ns	17 ns	H
Propagation delay time, low to high level output : output inverted <i>Temps de propagation à la croissance du signal de sortie : sortie inversée</i>	2 $t_{PLH}$			13 ns	22 ns	I

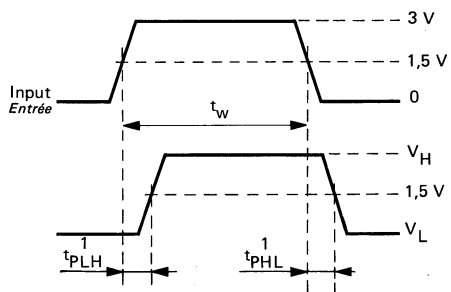
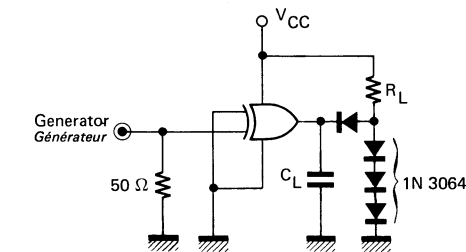


Figure H

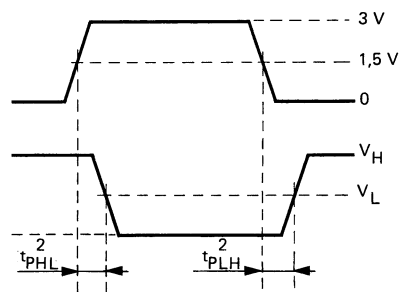
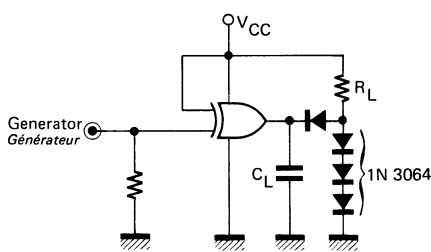


Figure I

## 8 BIT PARITY GENERATORS CHECKERS GENERATEURS CONTROLEURS DE PARITE 8 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	Data odd/even Données impaires/ paires	1 2
SF.C 4180 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20		
SF.C 4180 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4180 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4180 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4180 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Parity generator on 8 bit
- Parity checker on 8 bit
- Cascadable
- Input clamping diodes
- Compatibility DTL/TTL
- Générateur de parité de 8 bits
- Contrôle de parité sur 8 bits
- Mise en cascade possible
- Entrées avec diode d'écrêtage
- Compatible DTL/TTL

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

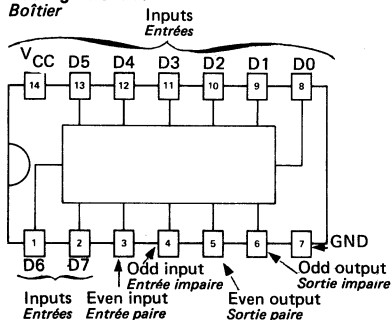
The monolithic integrated circuit SF.C 4180 is a parity or imparity generator/checker on 8 data bit. The even-odd inputs permit either to choose the parity mode or to enable forcing the outputs on both of the logical states (see functional table). The even-odd outputs give the appropriate parity. These outputs can be tied to the even-odd inputs of an other SF.C 4180 circuit thereby to realize cascading for the control on long binary words.

Le circuit intégré monolithique SF.C 4180 est un générateur contrôleur de parité ou d'imparité sur 8 bits d'information. Deux entrées (de parité et d'imparité) autorisent soit le choix de mode de parité soit le forçage des sorties dans l'un des deux états logiques (voir table de fonction). Les sorties de parité et d'imparité donnent la parité appropriée. Elles peuvent être connectées aux entrées de contrôle de mode de parité d'un autre circuit SF.C 4180 pour la mise en cascade permettant ainsi le contrôle des mots de grande longueur.

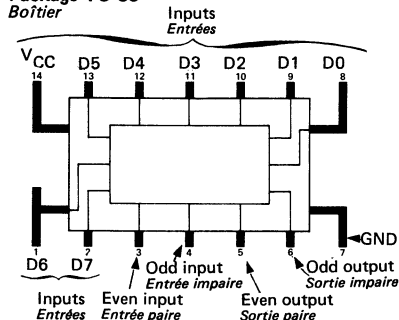
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OL} = 16\text{ mA}$ $I_{OH} = -0,8\text{ mA}$	See test table Voir table de test $V_{odd} \leq 0,4\text{ V}$ <i>imparité</i> $V_{even} \leq 0,4\text{ V}$ <i>parité</i> or/ou $V_{odd} \leq 0,4\text{ V}$ <i>imparité</i> $V_{even} \geq 2,4\text{ V}$ <i>parité</i> or/ou $V_{odd} \geq 2,4\text{ V}$ <i>imparité</i> $V_{even} \leq 0,4\text{ V}$ <i>parité</i> or/ou $V_{odd} \geq 2,4\text{ V}$ <i>imparité</i> $V_{even} \geq 2,4\text{ V}$ <i>parité</i>	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Data Données	$I_{ILmax}$ $I_I (Lmax)$	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 1,6\text{ mA}$	B
	Control Contrôle			$ I_I  \leq 3,2\text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Data Données	$I_{IHmin}$ $I_I (Hmin)$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 40\text{ }\mu\text{A}$	C
	Control Contrôle			$I_I \leq 80\text{ }\mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IHmax}$	1 mA	$V_{CCmax}$ , $V_I = 5,5\text{ V}$	$I_I \leq 1\text{ mA}$	C
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. 35 mA	$V_{CCmax}$ $V_{odd} = 0\text{ V}$ <i>imparité</i> $V_{even} = 0\text{ V}$ <i>parité</i>	$18\text{ mA} \leq  I_O  \leq 55\text{ mA}$	D
				$20\text{ mA} \leq  I_O  \leq 55\text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12\text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5\text{ V}$	E
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 34 mA	$V_{CCmax}$ Inputs data N.C. Entrées de données a, $V_{ic} = 2,4\text{ V}$ b, $V_{ic} = 0,4\text{ V}$	$I_{CC} \leq 56\text{ mA}$	F
				$I_{CC} \leq 49\text{ mA}$	

 \* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$

$V_{CC} = 5 V$

INPUT ENTREE	OUTPUT SORTIE	PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE VERIFICATION	MIN.	TYP.	MAX.	FIGURE
Data	Odd <i>Imparité</i>	Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	Generator <i>Générateur</i> $f = 1 \text{ MHz}$ $t_w = 500 \text{ ns}$ $t_r = t_f \leq 10 \text{ ns}$  amplitude : 3 V <i>amplitude</i>  Load <i>Charge</i> $C_L = 15 \text{ pF}$ $R_L = 400 \Omega$		32 ns	48 ns	1 Inverted <i>Inversé</i>
Data	Odd <i>Imparité</i>		$t_{PLH}$			40 ns	60 ns	2 Non inverted <i>Non inversé</i>
Data	Even <i>Parité</i>		$t_{PLH}$			40 ns	60 ns	3 Inverted <i>Inversé</i>
Data	Even <i>Parité</i>		$t_{PLH}$			32 ns	48 ns	4 Non inverted <i>Non inversé</i>
Even/ Odd <i>Parité/ Imparité</i>	Even/ Odd <i>Parité/ Imparité</i>		$t_{PLH}$			13 ns	20 ns	5 6 Inverted <i>Inversé</i> 7 8
		$t_{PLH}$						
		$t_{PLH}$						
		$t_{PLH}$						
Data	Odd <i>Imparité</i>	Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			25 ns	38 ns	1 Inverted <i>Inversé</i>
Data	Odd <i>Imparité</i>		$t_{PHL}$			45 ns	68 ns	2 Non inverted <i>Non inversé</i>
Data	Even <i>Parité</i>		$t_{PHL}$		45 ns	68 ns	3 Inverted <i>Inversé</i>	
Data	Even <i>Parité</i>		$t_{PHL}$		25 ns	38 ns	4 Non inverted <i>Non inversé</i>	
Even/ Odd <i>Parité/ Imparité</i>	Even/ Odd <i>Parité/ Imparité</i>		$t_{PHL}$		7 ns	10 ns	5 6 Inverted <i>Inversé</i> 7 8	
		$t_{PHL}$						
		$t_{PHL}$						
		$t_{PHL}$						



**TEST CIRCUITS**  
MONTAGES DE TESTS

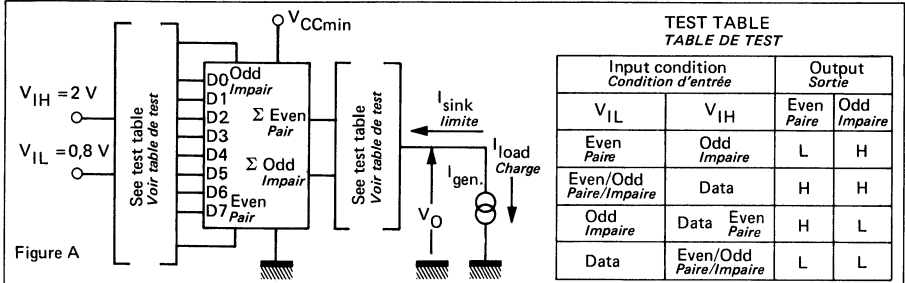


Figure A

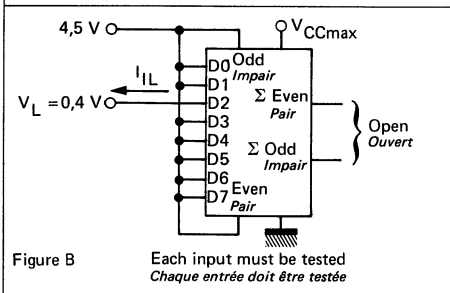


Figure B

Each input must be tested  
Chaque entrée doit être testée

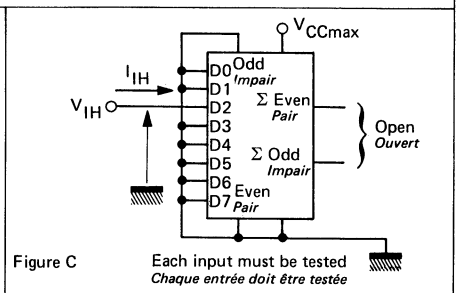


Figure C

Each input must be tested  
Chaque entrée doit être testée

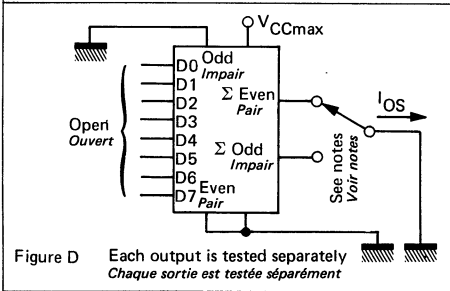


Figure D

Each output is tested separately  
Chaque sortie est testée séparément

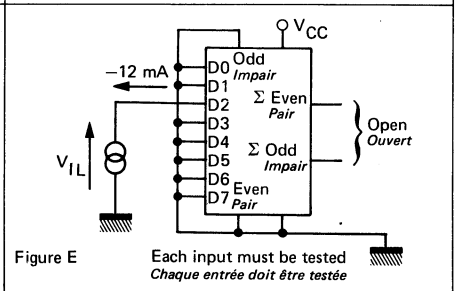


Figure E

Each input must be tested  
Chaque entrée doit être testée

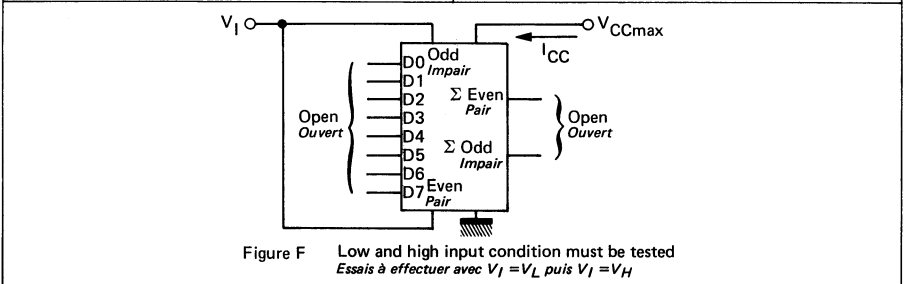


Figure F Low and high input condition must be tested  
Essais à effectuer avec  $V_I = V_L$  puis  $V_I = V_H$

**TEST CIRCUITS**  
MONTAGES DE TESTS

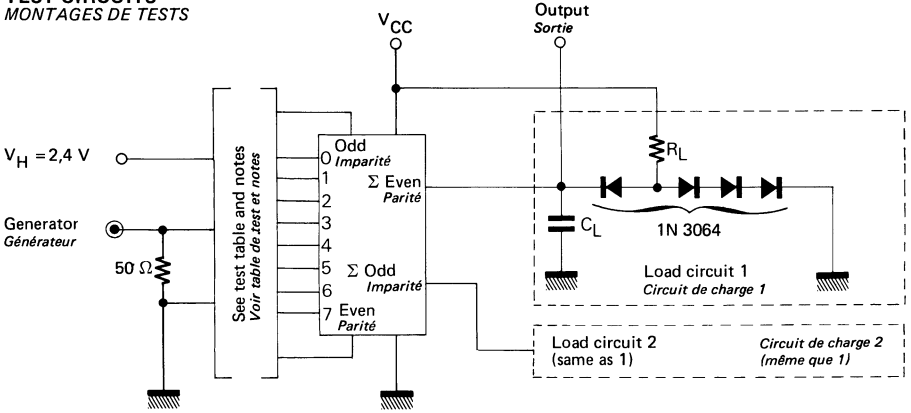
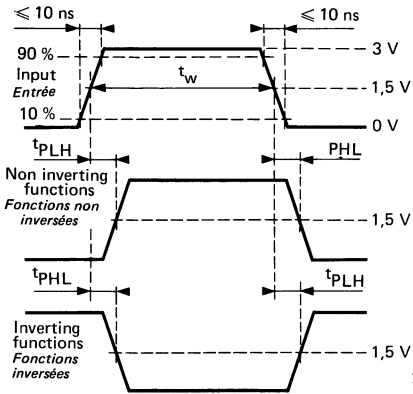


Figure G

**DYNAMIC TESTS TABLE**  
TABLE DE TESTS DYNAMIQUES

**VOLTAGE WAVEFORMS**  
FORMES D'ONDE



- Notes : 1) Non specified inputs are at 2,4 V  
Les entrées non spécifiées sont à 2,4 V  
2) Each data input must be tested  
Chaque entrée des données doit être testée

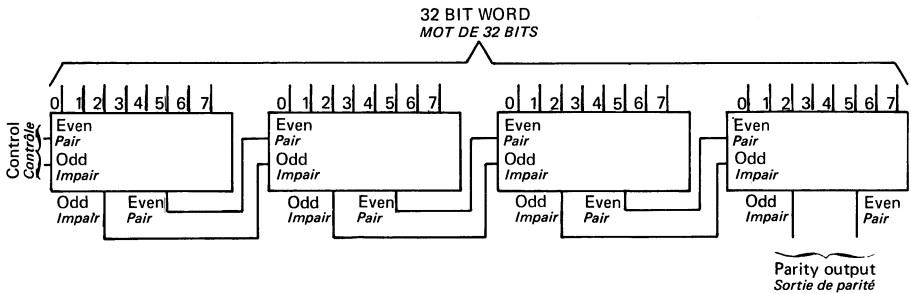
Inputs conditions Conditions des entrées		Tested output Sortie à tester	Waveforms Formes d'onde	Nos
Pulse Impulsion	$V_L = 0,4 V$			
One data input Une entrée de données	Odd Imparité	$\Sigma$ Odd Imparité	Inverted Inversée	(1)
	Even Parité		Non inverted Non inversée	(2)
Data input Entrée des données	Odd Imparité	$\Sigma$ Even Parité	Non inverted Non inversée	(3)
	Even Parité		Inverted Inversée	(4)
Odd input Entrée d'imparité	One data input Une entrée de données	$\Sigma$ Odd Imparité	Inverted Inversée	(5)
Odd input Entrée d'imparité	All data inputs Toutes les entrées des données	$\Sigma$ Even Parité	Inverted Inversée	(6)
Even input Entrée de parité	All data inputs Toutes les entrées des données	$\Sigma$ Odd Imparité	Inverted Inversée	(7)
Even input Entrée de parité	One data input Une entrée de données	$\Sigma$ Even Parité	Inverted Inversée	(8)

**TYPICAL APPLICATIONS**  
**APPLICATIONS TYPIQUES**

**PARITY GENERATOR/CHECKER FOR LONG BINARY WORDS**  
**GENERATION OU CONTROLE DE PARITE SUR DES MOTS BINAIRES DE GRANDE LONGUEUR**

The parity generator/checker SF.C 4180 may be cascaded for applications requiring longer word lengths. The odd in control is grounded for even parity generation and the even in control is grounded for odd parity generation. Two control inputs and two outputs ensure faster operation when cascading for word lengths over 8 bits, as only one gate delay is added for each additional 8 bit group. For a 32 bit word, parity can be generated in approximately 65 ns.

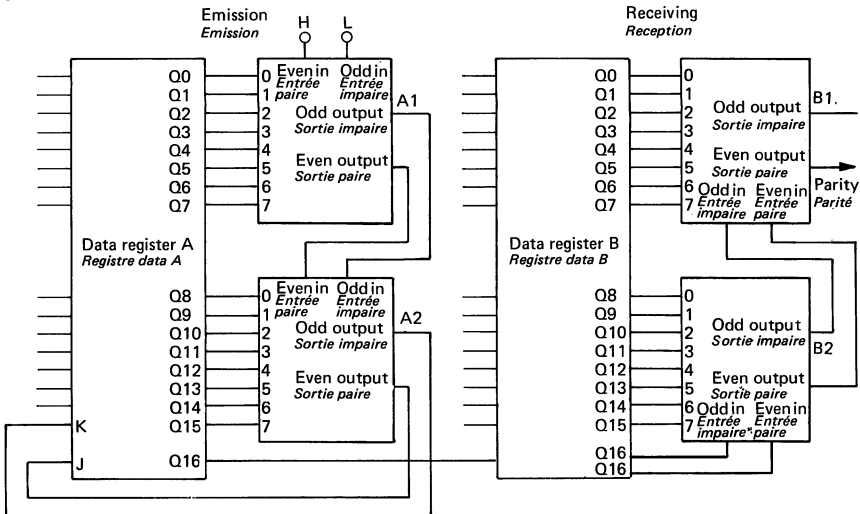
*La mise en cascade de plusieurs SF.C 4180 permet de traiter des mots de grande longueur. Pour obtenir la génération de la parité, les entrées d'imparité doivent être mises à la masse ; pour l'imparité, ce sont les entrées de parité qui doivent être mises à la masse. L'utilisation des deux entrées de contrôle et les deux sorties assurent une vitesse de fonctionnement plus élevée : 8 ns par boîtier rajouté. Le temps typique pour générer la parité d'un mot de 32 bits est environ de 65 ns.*



**VERIFYING TRANSMITTED DATA BY PARITY CHECKER**  
**VERIFICATION DE TRANSMISSION D'INFORMATION PAR CONTROLE DE PARITE**

Parity is generated by A1 and A2 and transmitted with the data. Transmitted parity checks parity which is generated by B1 and B2 on received data. Received data is right if the parity output of B1 is a logical 1.

*La parité est générée par A1 et A2, elle est transmise avec l'information. A la réception, la parité transmise, est comparée à la parité générée par B1 et B2 sur l'information reçue. L'information reçue est correcte, si la sortie de parité de B1 est un 1 logique.*



## NOTES

## ARITHMETIC LOGIC UNITS UNITES LOGIQUES ARITHMETIQUES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4181 E	MP-186	0°C, + 70°C	4,75	5,25	5,5 V	10	20	Control M Contrôle	1
SF.C 4181 ET	MP-186	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	Data Ai,Bi Données	3
SF.C 4181 EM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Control Si Contrôle	4
SF.C 4181 KM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Carry Cin Report	5

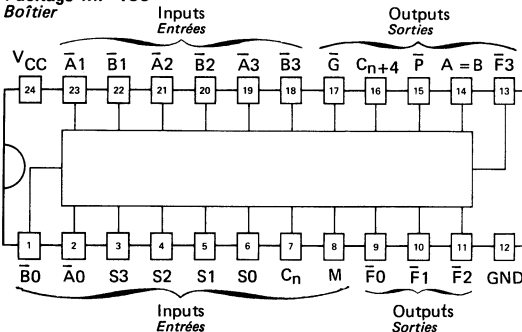
- Arithmetic logic unit
- Logic functional generator  
16 fonctions  
AND, NAND, OR, NOR  
Exclusive-OR  
Comparison etc. . . . .
- Arithmetic operator with carry look-ahead  
Addition, subtraction  
Magnitude comparison  
Shift operand A one position
- High level active Darlington output
- Inputs clamping diodes
- Typical add time for 4 bit 24 ns
- Typical carry time for 4 bit 12 ns

- *Unité logique arithmétique*
- *Générateur de fonctions logiques*  
16 fonctions  
ET, ET-NON, OU, OU-NON  
OU-exclusif  
Comparaison etc. . . . .
- *Opérateur arithmétique avec report anticipé*  
Addition, soustraction  
Comparaison  
Décalage d'une position de l'opérande A
- *Sorties actives à l'état haut avec paire de transistors Darlington*
- *Entrées avec diode d'écrêtage*
- *Temps typique d'addition à 4 bits 24 ns*
- *Temps typique du report à 4 bits 12 ns*

### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package MP-186 Boîtier



### PIN DESIGNATIONS BROCHAGE

Designation Désignation	Pin nos Broche N°	Function Fonction
$\bar{A}3, \bar{A}2, \bar{A}1, \bar{A}0$	19, 21, 23, 22	Word A inputs Entrées de mot A
$\bar{B}3, \bar{B}2, \bar{B}1, \bar{B}0$	18, 20, 22, 1	Word B inputs Entrées de mot B
$S3, S2, S1, S0$	3, 4, 5, 6	Function select inputs Entrées de sélection
$C_n$	7	Carry input Entrée de report
M	8	Mode control input Entrée de mode contrôlée
$F3, F2, F1, F0$	13, 11, 10, 9	Function outputs Sorties des fonctions
$A=B$	14	Comparator output Sortie comparateur
$\bar{P}$	15	Carry propagate output Sortie "report propagé"
$C_{n+4}$	16	Carry output Sortie de report (retenu)
$\bar{G}$	17	Carry generate outputs Sorties "report genéré"
$V_{CC}$	24	Supply voltage Tension d'alimentation
GND	12	Ground Masse

**GENERAL DESCRIPTION**

The SF.C 4181 device is an arithmetic logic unit which has a high degree of complexity on a monolithic chip.

The ALU SF.C 4181 has two different operating modes selected by the logical level applied to the mode control input (M).

When a high logical level is applied to the M input, the ALU SF.C 4181 works in logic mode, as a logic functional generator. It performs the 16 logic (or boolean) functions of two variables  $F_i = f(A_i, B_i)$ .

These functions can be selected by the four function-select inputs S0, S1, S2, S3.

$f(A = B)$  output gives the equal function for the A and B binary words which are applied to Ai and Bi inputs (i = 0, 1, 2, 3).

When a low logical level is applied to the M input, the ALU SF.C 4181 works in arithmetic mode. It performs the 16 arithmetic operations which are selected by the S0, S1, S2, and S3 inputs.

These 16 operations include usual arithmetic operations as : addition, subtraction, magnitude comparison.

**ADDITION**

Control input M : L

Select inputs S0 = S3 : H  
S1 = S2 : L

Addition is accomplished normally

$$\begin{aligned} \text{Inputs} \quad A &= \sum_{i=0}^{i=3} A_i 2^{i+n} \quad ; \quad B = \sum_{i=0}^{i=3} B_i 2^{i+n} \quad \text{and} \quad C_n \cdot 2^n \\ \text{Entrées} \end{aligned}$$

$$\begin{aligned} \text{Outputs} \quad A + B &= C_{n+4} \cdot 2^{n+4} + \sum_{i=0}^{i=3} F_i 2^{i+n} \\ \text{Sorties} \end{aligned}$$

With  $C_{n+4} = G + C_n P$   
Avec

$$P = (A_0 + B_0) (A_1 + B_1) (A_2 + B_2) (A_3 + B_3)$$

$$G = A_3 B_3 + (A_3 + B_3) A_2 B_2 + (A_3 + B_3) (A_2 + B_2) A_1 B_1 + (A_3 + B_3) (A_2 + B_2) (A_1 + B_1) A_0 B_0$$

When operations are made on long binary words, a group carry propagate P and carry generate G permit to minimize operating delay time when used in conjunction with the SF.C 4182 full carry look-ahead circuits.

**SUBSTRACTION**

Subtraction is accomplished by 1's complement addition when the 1's complement of the subtrahend is generated internally

**DESCRIPTION GENERALE**

Le dispositif SF.C 4181 est une unité logique arithmétique en circuit intégré monolithique de complexité très élevée.

L'ULA SF.C 4181 possède 2 modes de fonctionnement distincts dont le choix s'opère par l'application du niveau logique adéquat sur l'entrée de contrôle de mode M.

M étant à l'état haut, l'ULA SF.C 4181 fonctionne en mode logique. Si M est à l'état bas, elle fonctionne en mode arithmétique.

En mode logique l'ULA est un générateur de fonctions logiques. Elle engendre les 16 fonctions logiques (booléennes) possibles de 2 variables binaires Ai, Bi telles que  $F_i = f(A_i, B_i)$ .

Des entrées de sélection de fonction S0, S1, S2, S3 permettent de sélectionner la fonction logique voulue.

La sortie  $f(A = B)$  représente la fonction d'égalité des 2 mots binaires de 4 bits appliqués sur les entrées Ai et Bi (i = 0, 1, 2, 3).

Les sorties  $C_{n+4}$ , G et P, sans être inhibées, sont inopérantes.

En mode arithmétique l'ULA engendre 16 opérations dont la sélection se fait par les entrées S0, S1, S2, S3. Ces opérations comprennent les opérations usuelles : addition, soustraction, comparaison.

**ADDITION**

Etat des entrées M : L  
S0 = S3 : H  
S1 = S2 : L

L'addition s'opère normalement.

Les sorties  $\bar{G}$  et  $\bar{P}$ , G et P sont des termes générés et propagés du report, permettent de commander les entrées du générateur de report/retenu anticipé SF.C 4182 dont l'usage est nécessaire pour minimiser les temps de retard lorsque l'on opère sur les mots binaires de grande longueur.

**SOUSTRACTION**

La soustraction s'opère par l'addition du complément restreint de l'opérande B à l'opérande A.

Sign of the difference is determined by value of  $C_{n+4}$

Le signe de la différence est déterminé par la valeur de  $C_{n+4}$ .

$$M = L; \quad S0 = S3 : L \quad \text{and} \quad S1 = S2 : H$$

$$\text{Inputs } A = \sum_{i=0}^{i=3} A_i 2^{i+n} \quad ; \quad B = \sum_{i=0}^{i=3} B_i 2^{i+n} \quad \text{and} \quad C_n \cdot 2^n$$

*Entrées*

$$\text{Internally } C_R(B) = \sum_{i=0}^{i=3} \bar{B}_i 2^{i+n}$$

*Intérieurement*

True difference :  $A - B = A + C_R(B) + 2^n$  with  $C_n = 1$   
*Différence vraie*

Restrained difference :  $A - B - 2^n = A + C_R(B)$  with  $C_n = 0$   
*Différence restreinte*

*Outputs*  
*Sorties*

Difference sign :  
*Signe de la différence*

With <i>Avec</i>	$C_n = 1$	$A - B \geq 0$	if	$C_{n+4} = 1$
		$A - B < 0$	if	$C_{n+4} = 0$
With <i>Avec</i>	$C_n = 0$	$A - B > 0$	if	$C_{n+4} = 1$
		$A - B \leq 0$	if	$C_{n+4} = 0$

COMPARISON

The ALU SF.C 4181 can also be utilized as a two words (A, B) magnitude comparator. In this case the device should be in the subtract mode by selection S0, S1, S2 and S3 inputs.

COMPARAISON

Pour effectuer la comparaison en valeur absolue des mots A et B, on doit sélectionner l'opération de soustraction.

Magnitude relations of (A and B) :

Relations d'ordre (A et B) :

With <i>Avec</i>	$C_n = 0$	$A < B$	if	$f(A=B) = 0$	and	$C_{n+4} = 0$
		$A = B$	if	$f(A=B) = 1$	and	$C_{n+4} = 0$
		$A > B$	if	$f(A=B) = 0$	and	$C_{n+4} = 1$
With <i>Avec</i>	$C_n = 1$	$A < B$	if	$f(A=B) = 0$	and	$C_{n+4} = 0$
		$A = B$	if	$f(A=B) = 1$	and	$C_{n+4} = 1$
		$A > B$	if	$f(A=B) = 0$	and	$C_{n+4} = 1$

The ALU SF.C 4181 is designed with a Darlington output configuration except for f (A = B) output which has an open collector and thereby improve the turn-off propagation delay time.

L'ULA SF.C 4181 est munie de sorties actives à l'état haut avec transistors «Darlington», à l'exception de la sortie f (A = B) qui est à transistor avec collecteur ouvert. Le montage Darlington en sortie a pour effet de diminuer l'impédance de sortie à l'état haut, et améliorer le temps de réponse du dispositif.

The f (A = B) outputs of several packages can be wire-AND connected to give a comparison for more than four bits.

Les sorties f (A = B) de plusieurs boîtiers peuvent être réunies ensemble et rappelées à travers une résistance à  $V_{CC}$  afin de constituer une fonction ET-cablée qui élabore la fonction globale d'égalité sur les mots binaires de plus de 4 bits.

Note :

Notes :

- a) A and B words are applied to the inputs in complementary form,  $C_n$  in direct form.
- b) Output functions are complemented except for  $C_{n+4}$
- c) Function tables are given in direct form

Quelque soit la logique adoptée (positive ou négative), il ne faut pas perdre de vue que :

- a) Les mots A et B sont appliqués sur les entrées sous forme complémentée, mais  $C_n$  sous forme directe
- b) Les sorties sont complémentées à l'exception de  $C_{n+4}$
- c) Les tables de fonction sont établies sous forme directe.

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*

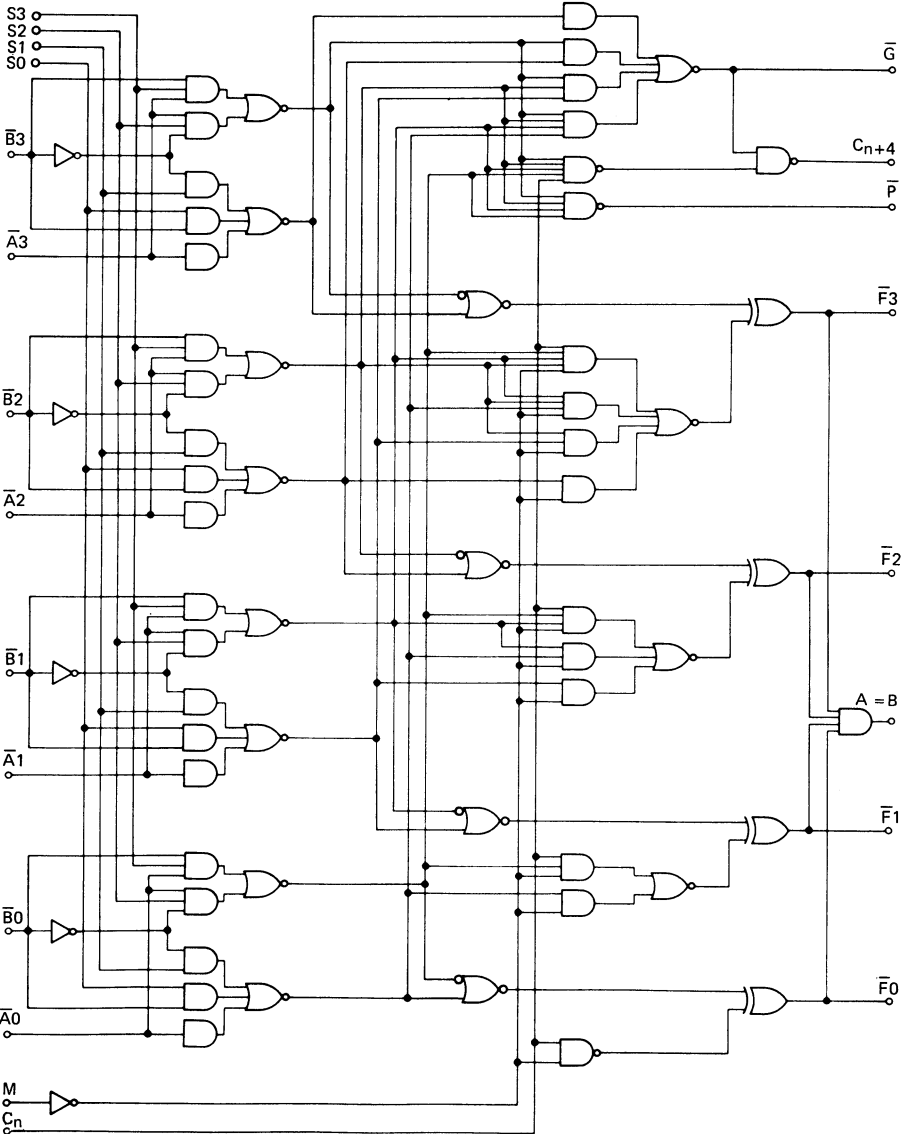




TABLE OF ARITHMETIC OPERATIONS  
TABLE D'OPÉRATIONS ARITHMÉTIQUES

Function select Sélection de fonction				Output function Fonction de sortie	
S3	S2	S1	S0	Low level active Niveau bas actif	High level active Niveau haut actif
L	L	L	L	$F = A \text{ minus } 1$	$F = A$
L	L	L	H	$F = AB \text{ minus } 1$	$F = A+B$
L	L	H	L	$F = A\bar{B} \text{ minus } 1$	$F = A+\bar{B}$
L	L	H	H	$F = \text{minus } 1 \text{ (2's complement)}$	$F = \text{minus } 1 \text{ (2's complement)}$
L	H	L	L	$F = A \text{ plus } [A+\bar{B}]$	$F = A \text{ plus } A\bar{B}$
L	H	L	H	$F = AB \text{ plus } [A+\bar{B}]$	$F = [A+B] \text{ plus } A\bar{B}$
L	H	H	L	$F = A \text{ minus } B \text{ minus } 1$	$F = A \text{ minus } B \text{ minus } 1$
L	H	H	H	$F = A+\bar{B}$	$F = A\bar{B} \text{ minus } 1$
H	L	L	L	$F = A \text{ plus } [A+B]$	$F = A \text{ plus } AB$
H	L	L	H	$F = A \text{ plus } B$	$F = A \text{ plus } B$
H	L	H	L	$F = A\bar{B} \text{ plus } [A+B]$	$F = [A+\bar{B}] \text{ plus } AB$
H	L	H	H	$F = A+B$	$F = AB \text{ minus } 1$
H	H	L	L	$F = A \text{ plus } A^\dagger$	$F = A \text{ plus } A^\dagger$
H	H	L	H	$F = AB \text{ plus } A$	$F = [A+B] \text{ plus } A$
H	H	H	L	$F = A\bar{B} \text{ plus } A$	$F = [A+\bar{B}] \text{ plus } A$
H	H	H	H	$F = A$	$F = A \text{ minus } 1$

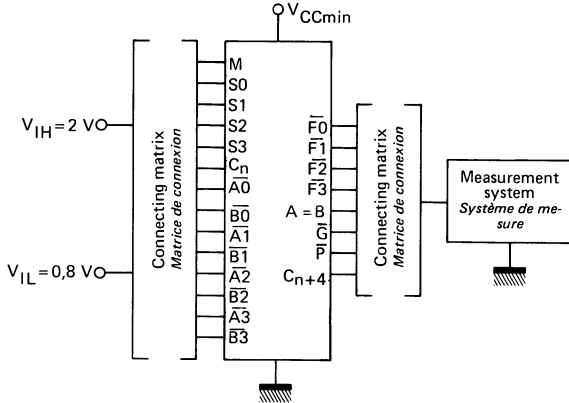
Control M : L  
Contrôle

TABLE OF LOGIC FUNCTIONS  
TABLE DE FONCTIONS LOGIQUES

Function select Sélection de fonction				Output function Fonction de sortie	
S3	S2	S1	S0	Negative logic Logique négative	Positive logic Logique positive
L	L	L	L	$F = \bar{A}$	$F = \bar{A}$
L	L	L	H	$F = A\bar{B}$	$F = \bar{A}+\bar{B}$
L	L	H	L	$F = \bar{A}+B$	$F = \bar{A}B$
L	L	H	H	$F = \text{Logical } 1$	$F = \text{Logical } 0$
L	H	L	L	$F = \bar{A}+\bar{B}$	$F = \bar{A}\bar{B}$
L	H	L	H	$F = \bar{B}$	$F = \bar{B}$
L	H	H	L	$F = A \oplus B$	$F = A \oplus B$
L	H	H	H	$F = A+\bar{B}$	$F = A\bar{B}$
H	L	L	L	$F = \bar{A}B$	$F = \bar{A}+B$
H	L	L	H	$F = A \oplus B$	$F = A \oplus B$
H	L	H	L	$F = B$	$F = B$
H	L	H	H	$F = A+B$	$F = AB$
H	H	L	L	$F = \text{Logical } 0$	$F = \text{Logical } 1$
H	H	L	H	$F = A\bar{B}$	$F = A+\bar{B}$
H	H	H	L	$F = AB$	$F = A+B$
H	H	H	H	$F = A$	$F = A$

Control M : H  
Contrôle  
Input  $C_n$  : Irrelevant  
Entrée  $C_n$  : Etat indéterminé

**FUNCTIONAL TESTS**  
TESTS FONCTIONNELS



**FUNCTIONAL TEST TABLES**  
TABLES DE TESTS FONCTIONNELS

Logic mode  
Mode logique

Control M : L  
Contrôle

Arithmetic mode  
Mode arithmétique

Control M : H  
Contrôle  
S0 = S3 : H, S1 = S2 : L

Inputs Entrées				Outputs Sorties			
S3	S2	S1	S0	$\bar{A}_i$	$\bar{B}_i$	$\bar{F}_i$	A = B
L	L	L	L	H	L	L	L
L	L	L	H	H	L	L	L
L	L	H	L	H	L	L	L
L	L	H	H	H	L	L	L
L	H	L	L	H	L	H	H
L	H	L	H	H	L	H	H
L	H	H	L	H	L	H	H
L	H	H	H	H	L	H	H
H	L	L	L	H	L	L	L
H	L	L	H	H	L	L	L
H	L	H	L	H	L	L	L
H	L	H	H	H	L	L	L
H	H	L	L	H	L	H	H
H	H	L	H	H	L	H	H
H	H	H	L	H	L	H	H
H	H	H	H	H	L	H	H

Inputs Entrées				Outputs Sorties												
$\bar{A}$				B				$C_n$	$\bar{F}$				$C_{n+n}$	G	P	A = B
H	H	H	H	H	H	H	H	L	H	H	H	H	L	H	H	H
L	L	L	L	H	H	H	H	L	L	L	L	L	L	H	L	L
L	L	L	L	H	H	H	H	H	H	H	H	H	L	H	L	H
H	H	H	H	L	L	L	L	L	L	L	L	L	L	H	L	L
H	H	H	H	L	L	L	L	H	H	H	H	H	H	L	L	H
H	L	L	L	H	H	H	H	L	H	H	H	H	H	L	L	H
L	L	L	L	H	H	L	H	L	H	H	L	H	L	L	L	L
L	L	L	L	L	H	H	H	L	H	H	L	H	L	L	L	L
H	H	L	L	L	L	L	L	L	H	H	H	H	H	L	L	H
H	H	L	H	L	L	L	L	L	H	H	H	H	H	L	L	H
H	L	H	L	L	L	L	L	L	H	H	L	L	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	H	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L
L	L	L	H	H	H	H	H	L	L	L	L	L	L	H	H	L
L	L	L	H	H	L	H	L	H	L	L	L	L	L	H	H	L
L	L	L	H	H	L	L	H	H	L	L	L	L	L	H	L	L

Input  $C_n$  : irrelevant  
Entrée  $C_n$  : Etat indéterminé

$i = 0, 1, 2, 3$

L :  $V_i = 0,8 V$

H :  $V_i = 2 V$

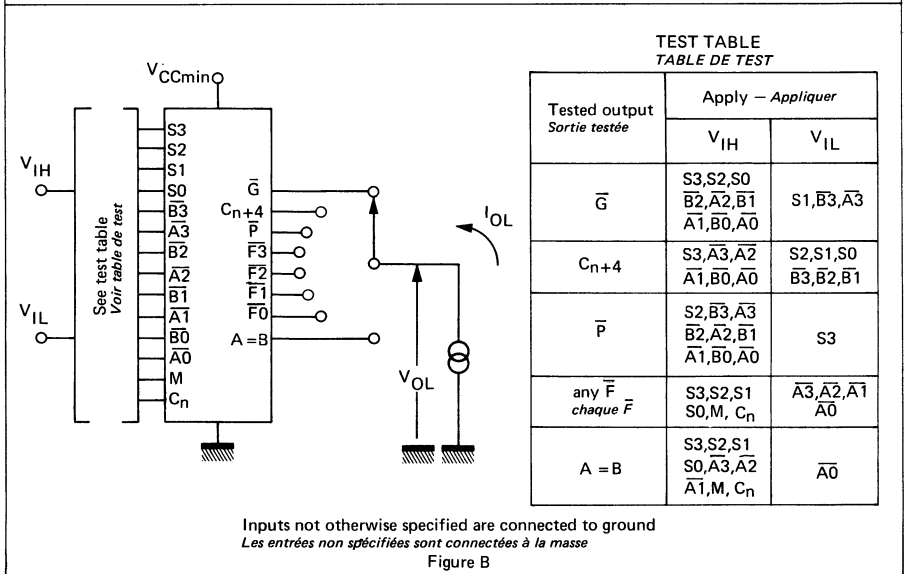
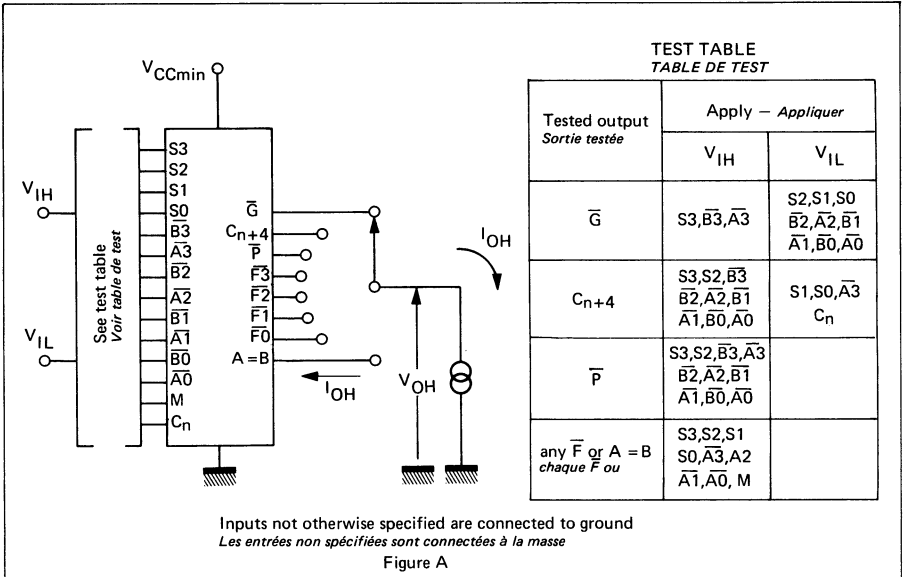
**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.	
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V	A - B	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$I_{OL} = 16$ mA $I_{OH} = -0,8$ mA $V_{OH} \geq 2,4$ V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_O = 16$ mA	A	
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA	$V_{OH} \geq 2,4$ V		
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	Except A = B Excepté $V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_O = -0,8$ mA	B	
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	Except A = B Excepté $I_{OHmin}$ $I_O (Hmin)$	0,8 mA			
High level output current A = B output only <i>Courant de sortie à l'état haut pour la sortie A = B</i>	$I_{OHmin}$	250 $\mu$ A	$V_{CCmin}$ $V_O = 5,5$ V	B	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	Inputs M Entrées $C_n$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq I_I (Lmax)$
		Inputs Si Entrées $A_i, B_i$	-8 mA		
			-6,4 mA		
			-4,8 mA		
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	Inputs M Entrées $C_n$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq I_I (Hmin)$
		Inputs Si Entrées $A_i, B_i$	200 $\mu$ A		
			160 $\mu$ A		
			120 $\mu$ A		
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$ $I_I (Hmax)$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V $t_{amb} = 25^\circ$ C	$I_I \leq 1$ mA	C
Short-circuit output current except A = B <i>Courant de sortie en court-circuit sauf pour A = B</i>	$I_{OS}$	typ. 30 mA	$V_{CCmax}$ $V_O = 0$ V	$18 \text{ mA} \leq  I_O  \leq 57 \text{ mA}$	D
				$20 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA	$ V_I  \leq 1,5$ V	E
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 95 mA	$V_{CCmax}$ $V_I = 4,5$ V $V_I = \text{GND}$	$I_{CC} \leq 150$ mA	F
				$I_{CC} \leq 135$ mA	

 \* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25^\circ$  C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25^\circ$  C

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST CIRCUITS**  
MONTAGES DE TESTS

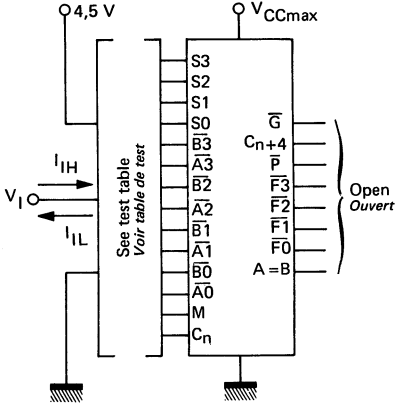


Figure C

**TEST TABLE**  
TABLE DE TEST

Apply $V_i$ Measure $I_{iH}$ or $I_{iL}$ Appliquer $V_i$ Mesure $I_{iH}$ ou $I_{iL}$	Conditions on other inputs for $I_{iH}$ Conditions sur les autres entrées pour $I_{iH}$		Conditions on other inputs for $I_{iL}$ Conditions sur les autres entrées pour $I_{iL}$	
	Apply — Appliquer	Apply — Appliquer	Apply — Appliquer	Apply — Appliquer
	4,5 V	GND	4,5 V	GND
S0, S3 any $\bar{A}$ chaque $\bar{A}$ any $\bar{B}$ chaque $\bar{B}$ or M ou M		All other inputs Toutes les autres entrées	All other inputs Toutes les autres entrées	
S1, S2	$\bar{B}0, \bar{B}1$ $\bar{B}2, \bar{B}3$	All other inputs Toutes les autres entrées	$\bar{A}0, \bar{A}1$ $\bar{A}2, \bar{A}3$	All other inputs Toutes les autres entrées
Cn				All other inputs Toutes les autres entrées

Each input is tested separately  
Chaque entrée est testée séparément

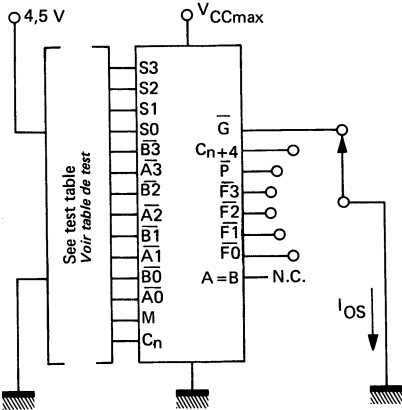


Figure D

**TEST TABLE**  
TABLE DE TEST

Tested output Sortie testée	Apply — Appliquer	
	4,5 V	GND
$\bar{G}$	S3, $\bar{A}3, \bar{B}3$	All other inputs Toutes les autres entrées
Cn+4		All other inputs Toutes les autres entrées
$\bar{P}$ , any $\bar{F}$ chaque	All other inputs Toutes les autres entrées	

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

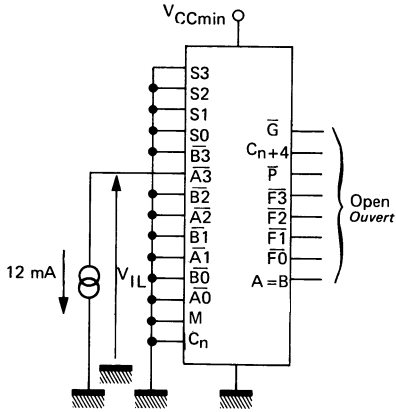


Figure E

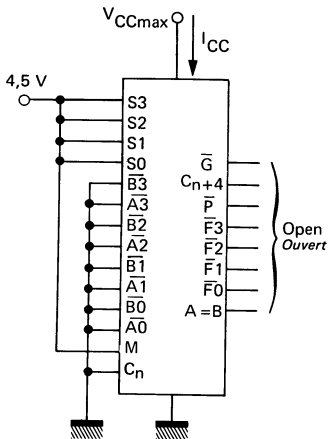


Figure F

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

 SWITCHING CHARACTERISTICS  $t_{amb} = 25^{\circ}C$ ,  $V_{CC} = 5V$ ,  $N = 10$  ( $C_L = 15 pF$ ,  $R_L = 400 \Omega$ )  
 TESTS DYNAMIQUES

Paramètre Paramètre	From input De l'entrée	To output A la sortie	Test conditions Conditions de test	Min	Typ	Max	Unit Unité
$t_{PLH}$	$C_n$	$C_{n+4}$			12	18	ns
$t_{PHL}$					13	19	
$t_{PLH}$	Any A or B	$C_{n+4}$	M = 0 V, S0 = S3 = 4.5 V, S1 = S2 = 0 V (SUM mode)		28	43	ns
$t_{PHL}$					27	41	
$t_{PLH}$	Any A or B	$C_{n+4}$	M = 0 V, S0 = S3 = 0 V, S1 = S2 = 4.5 V (DIFF mode)		35	50	ns
$t_{PHL}$					33	50	
$t_{PLH}$	$C_n$	Any F	M = 0 V (SUM or DIFF mode)		13	19	ns
$t_{PHL}$					12	18	
$t_{PLH}$	Any A or B	G	M = 0 V, S0 = S3 = 4.5 V, S1 = S2 = 0 V (SUM mode)		13	19	ns
$t_{PHL}$					13	19	
$t_{PLH}$	Any A or B	G	M = 0 V, S0 = S3 = 0 V, S1 = S2 = 4.5 V (DIFF mode)		17	25	ns
$t_{PHL}$					17	25	
$t_{PLH}$	Any A or B	P	M = 0 V, S0 = S3 = 4.5 V, S1 = S2 = 0 V (SUM mode)		13	19	ns
$t_{PHL}$					17	25	
$t_{PLH}$	Any A or B	P	M = 0 V, S0 = S3 = 0 V, S1 = S2 = 4.5 V (DIFF mode)		17	25	ns
$t_{PHL}$					17	25	
$t_{PLH}$	$A_i$ or $B_i$	$F_i$	M = 0 V, S0 = S3 = 4.5 V, S1 = S2 = 0 V (SUM mode)		28	42	ns
$t_{PHL}$					21	32	
$t_{PLH}$	$A_i$ or $B_i$	$F_i$	M = 0 V, S0 = S3 = 0 V, S1 = S2 = 4.5 V (DIFF mode)		32	48	ns
$t_{PHL}$					23	34	
$t_{PLH}$	$A_i$ or $B_i$	$F_i$	M = 4.5 V (logic mode)		32	48	ns
$t_{PHL}$					23	34	
$t_{PLH}$	Any A or B	A = B	M = 0 V, S0 = S3 = 0 V, S1 = S2 = 4.5 V (DIFF mode)		35	50	ns
$t_{PHL}$					32	48	

$t_{PLH}$  : Propagation delay time, low to high level output  
 Temps de propagation à la croissance du signal de sortie

$t_{PHL}$  : Propagation delay time, high to low level output  
 Temps de propagation à la décroissance du signal de sortie

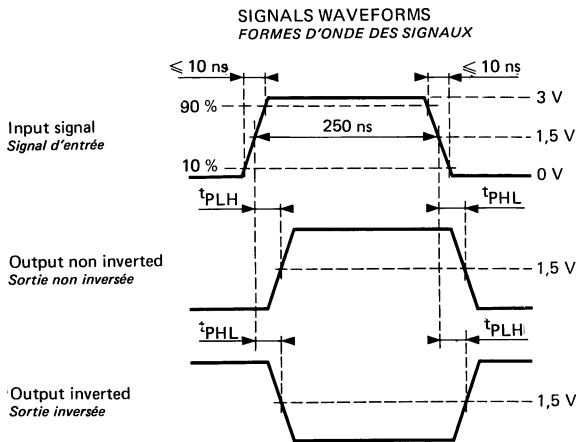
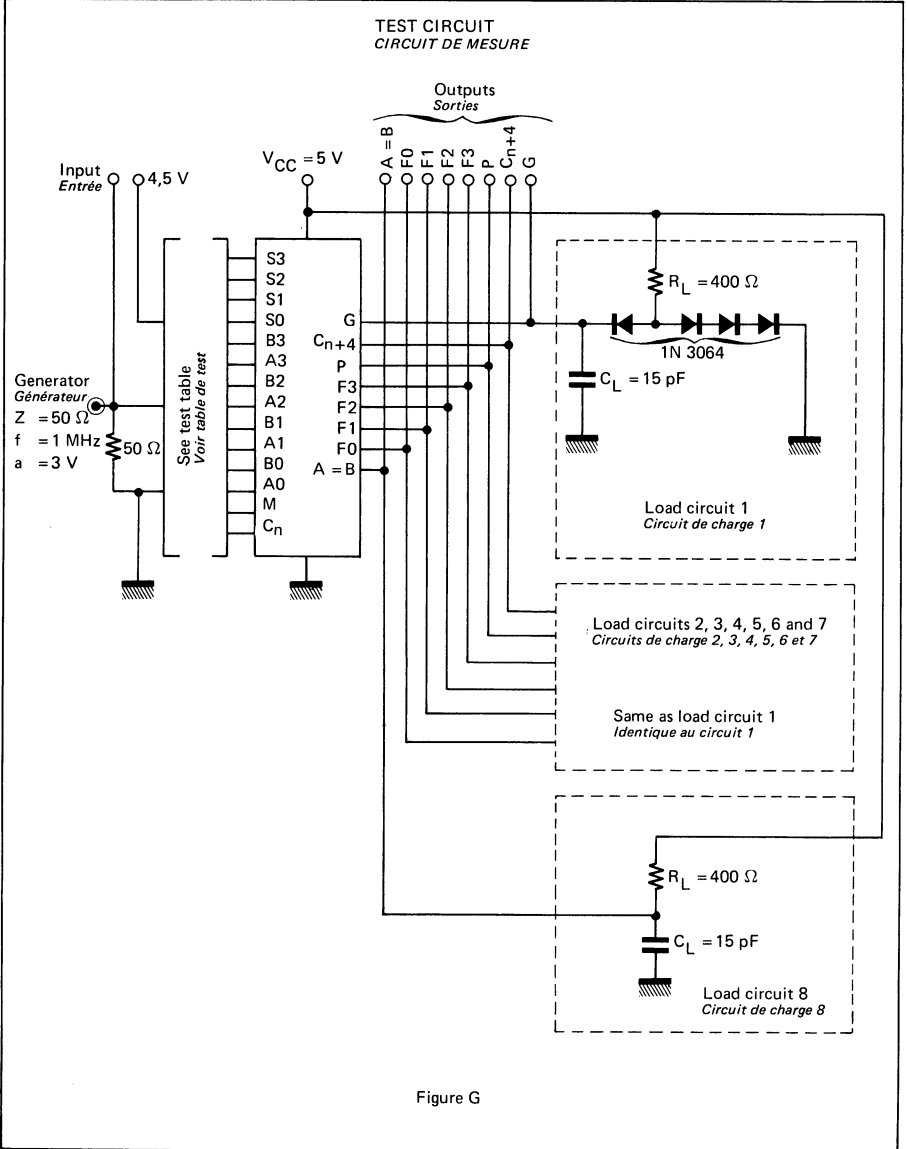


Figure G :

TEST CIRCUITS  
MONTAGES DE TESTS





**DYNAMIC TEST TABLES**  
**TABLES DE TESTS DYNAMIQUES**

**SUM MODE TEST TABLE**  
**MODE ARITHMETIQUE ADDITION**

Function inputs : S0 = 4,5 V, S1 = S2 = M = 0 V  
 Fonction d'entrées

Parameter Paramètre	Input under test Entrée sous-test	Other input Autre entrée		Same bit Même bit		Other data inputs Autres entrées des données		Output under test Sortie sous test	Output waveform Forme d'onde de sortie
		Apply — Appliquer		Apply — Appliquer		Apply — Appliquer			
		4,5 V	GND	4,5 V	GND	4,5 V	GND		
tPLH, tPHL	$\bar{A}_i$	$\bar{B}_i$		$\bar{A}_j, \bar{B}_j$		$C_n$		$\bar{F}$	Non inverted Non inversée
tPLH, tPHL	$\bar{B}_i$	$\bar{A}_i$		$\bar{A}_j, \bar{B}_j$		$C_n$		$\bar{F}$	
tPLH, tPHL	$\bar{A}_i$	$\bar{B}_i$				$\bar{A}_j, \bar{B}_j, C_n$		$\bar{P}$	
tPLH, tPHL	$\bar{B}_i$	$\bar{A}_i$				$\bar{A}_j, \bar{B}_j, C_n$		$\bar{P}$	
tPLH, tPHL	$\bar{A}_i$		$\bar{B}_i$	$\bar{B}_j$		$\bar{A}_j, C_n$		$\bar{G}$	
tPLH, tPHL	$\bar{B}_i$		$\bar{A}_i$	$\bar{B}_j$		$\bar{A}_j, C_n$		$\bar{G}$	
tPLH, tPHL	$C_n$			$\bar{A}_i$		$\bar{B}_i$		$\bar{F}$ or $C_{n+4}$	

**DIFF MODE TEST TABLE**  
**MODE ARITHMETIQUE SOUSTRACTION**

Function inputs : S1 = S2 = 4,5 V, S0 = S3 = M = 0 V  
 Fonction d'entrées

Parameter Paramètre	Input under test Entrée sous test	Other input Autre entrée		Same bit Même bit		Other data inputs Autres entrées des données		Output under test Sortie sous test	Output waveform Forme d'onde de sortie
		Apply — Appliquer		Apply — Appliquer		Apply — Appliquer			
		4,5 V	GND	4,5 V	GND	4,5 V	GND		
tPLH, tPHL	$\bar{A}_i$			$\bar{B}_i$		$\bar{A}_j$	$\bar{B}_j, C_n$	$\bar{F}$	Non inverted Non inversée
tPLH, tPHL	$\bar{B}_i$	$\bar{A}_i$				$\bar{A}_j$	$\bar{B}_j, C_n$	$\bar{F}$	Non inverted Non inversée
tPLH, tPHL	$\bar{A}_i$			$\bar{B}_i$			$\bar{A}_j, \bar{B}_j, C_n$	$\bar{P}$	Non inversée Non inversée
tPLH, tPHL	$\bar{B}_i$	$\bar{A}_i$				$\bar{A}_j, \bar{B}_j, C_n$		$\bar{P}$	Inverted Inversée
tPLH, tPHL	$\bar{A}_i$	$\bar{B}_i$				$\bar{A}_j, \bar{B}_j, C_n$		$\bar{G}$	Non inverted Non inversée
tPLH, tPHL	$\bar{B}_i$		$\bar{A}_i$			$\bar{A}_j, \bar{B}_j, C_n$		$\bar{G}$	Inverted Inversée
tPLH, tPHL	$\bar{A}_i$	$\bar{B}_i$				$\bar{A}_j$	$\bar{B}_j, C_n$	A = B	Inverted Inversée
tPLH, tPHL	$\bar{B}_i$	$\bar{A}_i$				$\bar{A}_j$	$\bar{B}_j, C_n$	A = B	Inverted Inversée
tPLH, tPHL	$C_n$			$\bar{A}_i, \bar{B}_i$				$C_{n+4}$	Inverted Inversée

**LOGIC MODE TEST TABLE**  
**MODE LOGIQUE**

Function inputs : S1 = S3 = M = 4,5 V, S0 = S2 = 0 V  
 Fonction d'entrées

Parameter Paramètre	Input under test Entrée sous test	Other input Autre entrée		Same bit Même bit		Other data inputs Autres entrées des données		Output under test Sortie sous test	Output waveform Forme d'onde de sortie
		Apply — Appliquer		Apply — Appliquer		Apply — Appliquer			
		4,5 V	GND	4,5 V	GND	4,5 V	GND		
tPLH, tPHL	$\bar{A}_i$			$\bar{B}_i$		$\bar{A}_j, \bar{B}_j, C_n$		$\bar{F}$	Inverted Inversée
tPLH, tPHL	$\bar{B}_i$			$\bar{A}_i$		$\bar{A}_j, \bar{B}_j, C_n$		$\bar{F}$	

Note :  $0 \leq i \leq 3$  ;  $0 \leq j \leq 3$ , but  $j \neq i$   
 mais

Word A : A0, A1, A2, A3

Mot

Word B : B0, B1, B2, B3

Mot

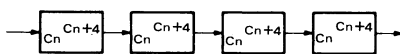
**TYPICAL APPLICATIONS**  
**APPLICATIONS TYPIQUES**

Typical addition times for various configurations are given in the table below. Subtraction times are in the same range as summation.  
 Les temps typiques d'addition des différentes configurations sont données par le tableau ci-dessous. Les temps de soustraction sont à peu près les mêmes.

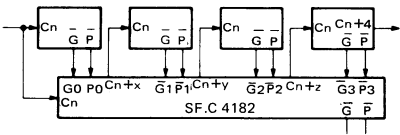
**TYPICAL ADDITION (SUBTRACTION) TIMES**  
**TEMPS TYPIQUES D'ADDITION (SOUSTRACTION)**

Nos of bit Nos de bits	Addition time Temps d'addition		Package count Nombre de boîtier	
	Total (μs)	Per bit (μs)	SF.C 4181	SF.C 4182
4	24	6	1	
8	36	4,5	2	
12	48	4	3	
16	60	3,8	4	
16	36	2,2	4	1
32	120	3,8	8	
32	72	2,2	8	2
32	60	1,9	8	3
48	165	3,4	12	
48	108	2,2	12	3
48	60	1,25	12	4
64	220	3,5	16	
64	144	2,2	16	4
64	60	0,94	16	5

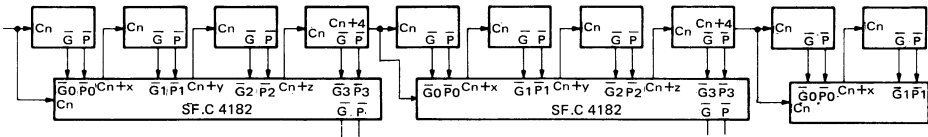
**16 BIT ARITHMETIC LOGIC UNIT**  
**UNITE LOGIQUE ARITHMETIQUE A 16 BITS**



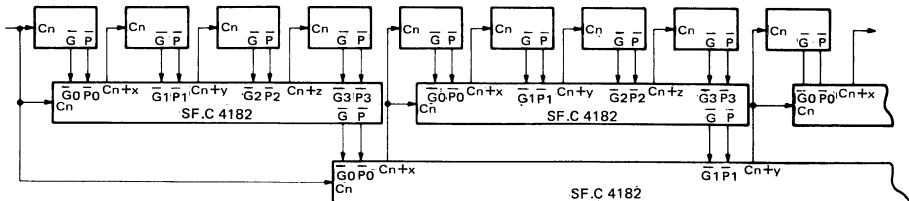
With carry look-ahead  
 Avec report anticipé



**32-48-64 BIT ARITHMETIC LOGIC UNIT BY 16 BIT ALU GROUP**  
**UNITE ARITHMETIQUE LOGIQUE A 32-48-64 BITS PAR BLOCS DU ULA A 16 BITS**



**32-48-64 BIT ARITHMETIC LOGIC UNIT WITH FULL CARRY LOOK-AHEAD**  
**UNITE ARITHMETIQUE LOGIQUE DE 32-48-64 BITS AVEC REPORT ENTIEREMENT ANTICIPE**



A and B inputs and F outputs are not shown  
 Entrées S, A et B et sorties F omis volontairement

## LOOK AHEAD CARRY GENERATORS GENERATEURS DE REPORT ACCELERE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4182 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	$C_n$	2
SF.C 4182 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20	$\bar{P}_2$	3
SF.C 4182 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	$\bar{P}_0, \bar{P}_1, \bar{G}_3$	4
								$\bar{G}_0, \bar{G}_2$	5
								$\bar{G}_1$	8
									10

- Technology of high speed TTL
- Using in conjunction with ULA SF.C 4181
- Input clamping diodes
- Compatibility TTLN/TTLH

- Technologie de TTL rapide
- Utilisation avec ULA SF.C 4181
- Entrées avec diodes d'écrêtage
- Compatibilité TTLN/TTLH

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The monolithic integrated circuit SF.C 4182 is a high speed, look-ahead carry generator.

Used in conjunction with a group of adders (ULA SF.C 4181), it is capable of anticipating the look-ahead carry with a typical delay time of 13 ns.

Cascading is possible to perform full look-ahead carry on very long binary words (see typical applications of SF.C 4181).

The device SF.C 4182 is made in high speed TTL technology, this permits to minimize delay times.

Inputs are diode-clamped to reduce transmission-line effects.

Le circuit intégré monolithique SF.C 4182 est un générateur de report accéléré.

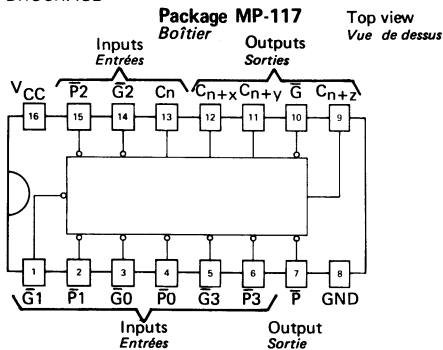
Il est destiné à être utilisé avec un groupe de 4 additionneur (ULA SF.C 4181) pour lesquels il élabore le report accéléré (anticipé) avec un temps propagation typique de 13 ns.

La mise en cascade de plusieurs SF.C 4182 est prévu pour anticiper le report avec les mots binaires de très grande longueur (voir les applications typiques de SF.C 4181).

La technologie de TTL rapide minimise des temps de propagation.

Les diodes d'écrêtage d'entrée réduisent les réflexions sur les lignes de transmission.

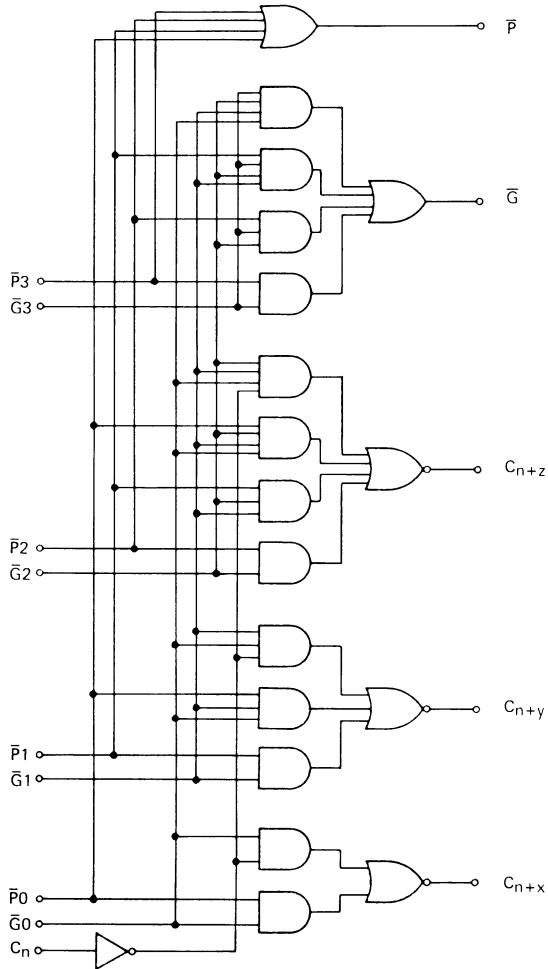
### PIN CONFIGURATION BROCHAGE



### PIN DESIGNATIONS DESIGNATIONS DE BROCHE

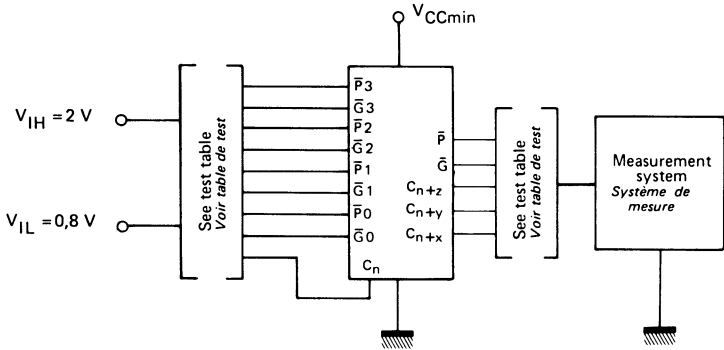
Designation Désignation	Pin nos Sortie nos	Function Fonction
$\bar{G}_0, \bar{G}_1, \bar{G}_2, \bar{G}_3$	3, 1, 14, 5	Carry generate inputs Entrées report généré
$\bar{P}_0, \bar{P}_1, \bar{P}_2, \bar{P}_3$	4, 2, 15, 6	Carry propagate inputs Entrées report propagé
$C_n$	13	Carry input Entrée report initial
$C_{n+x}, C_{n+y}, C_{n+z}$	12, 11, 9	Carry outputs Sorties report
$\bar{G}$	10	Carry generate output Sortie report généré
$\bar{P}$	7	Carry propagate output Sortie report propagé
$V_{CC}$	16	Supply voltage Tension d'alimentation
GND	8	Ground Masse

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



Logic equations :  
*Equations logiques :*

$$\begin{aligned}
 C_{n+x} &= G_0 + P_0 C_n \\
 C_{n+y} &= G_1 + P_1 G_0 + P_1 P_0 C_n \\
 C_{n+z} &= G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_n \\
 G &= G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 \\
 P &= P_3 P_2 P_1 P_0
 \end{aligned}$$

**FUNCTIONAL TESTS**  
**TESTS FONCTIONNELS**

**TEST TABLE**  
**TABLE DE TEST**

INPUTS – ENTREES									OUTPUTS – SORTIES				
$\bar{P}3$	$\bar{G}3$	$\bar{P}2$	$\bar{G}2$	$\bar{P}1$	$\bar{G}1$	$\bar{P}0$	$\bar{G}0$	$C_n$	$\bar{P}$	$\bar{G}$	$C_{n+z}$	$C_{n+y}$	$C_{n+x}$
H	H	H	H	H	H	H	H	L	H	H	L	L	L
H	H	H	H	H	H	H	H	H	H	H	L	L	L
L	H	L	H	L	H	L	H	L	L	H	L	L	L
L	H	L	H	L	H	L	H	H	L	H	H	H	H
H	L	H	L	H	L	L	L	L	L	L	H	H	H
L	H	L	H	L	H	L	L	L	L	H	L	L	H
H	H	H	H	H	H	H	L	L	H	H	L	H	L
L	H	L	H	L	L	H	H	L	H	L	H	L	L
H	H	H	H	H	L	H	H	L	H	H	L	H	L
L	H	L	L	H	H	H	H	L	H	L	H	L	L
H	H	H	L	H	H	H	H	L	H	H	H	L	L
L	L	H	H	H	H	H	H	L	H	L	L	L	L
H	L	H	H	H	H	H	H	L	H	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	H	H	H

Notes :

**H** [ Input or output at high logic level  
*Entrée ou sortie à l'état haut*
**L** [ Input or output at low logic level  
*Entrée ou sortie à l'état bas*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraïres).

PARAMETERS PARAMETRES		SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE MESURE		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>		$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V	at low level on output à l'état bas en sortie	A-B
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>		$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>		$V_{OLmax}$	0,4 V	$I_{OL} = 16$ mA	See test tables <i>Voir tables de test</i>	
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>		$I_{OLmax}$ $I_{O(Lmax)}$	16 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>		$V_{OHmin}$	2,4 V	at high level on output à l'état haut en sortie	$V_{OL} \leq 0,4$ V	
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>		$I_{OHmin}$ $I_{O(Hmin)}$	-0,8 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$C_n$	$I_{IHmin}$ $I_I(Hmin)$	80 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_{IH} \leq I_{IHmin}$	C
	$\bar{P}3$		120 $\mu$ A			
	$\bar{P}2$		160 $\mu$ A			
	$\bar{P}0, \bar{P}1, \bar{G}3$		200 $\mu$ A			
	$\bar{G}0, \bar{G}2$		360 $\mu$ A			
	$\bar{G}1$		400 $\mu$ A			
Maximum input current at $V_{Hmax}$ <i>Courant maximal d'entrée à <math>V_{Hmax}</math></i>		$I_{IHmax}$ $I_I(Hmax)$		$V_{CCmax}$ $V_I = 5,5$ V	$I_{IH} \leq 1$ mA	C
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$C_n$	$I_{ILmax}$ $I_I(Lmax)$	-3,2 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_{IL}  \leq I_{ILmax}$	C
	$\bar{P}3$		-4,8 mA			
	$\bar{P}2$		-6,4 mA			
	$\bar{P}0, \bar{P}1, \bar{G}3$		-8 mA			
	$\bar{G}0, \bar{G}2$		-14,4 mA			
	$\bar{G}1$		-16 mA			
Short-circuit output current <i>Courant de sortie en court-circuit</i>		$I_{OS}$	typ. -60 mA	$V_{CCmax}$ $V_O = 0$ V	$40 \leq  I_O  \leq 100$ (mA)	D
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>		$V_{IL}$	typ. -1V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25^\circ C$	$ V_{IL}  \leq 1,5$ V	
Supply current <i>Courant d'alimentation</i>		$I_{CCH}$	typ. 27 mA	$V_{CCmax}$		E
	SF.C 4182 E,ET	$I_{CCL}$	typ. 45 mA		$I_{CCL} \leq 72$ mA	F
	SF.C 4182 EM				$I_{CCL} \leq 65$ mA	

\* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25^\circ C$

**TEST CIRCUITS**  
MONTAGES DE TESTS

**Figure A:  $V_{IH}, V_{IL}, V_{OH}$**

**TEST TABLE**  
TABLE DE TEST

Tested output Sortie testée	Apply Appliquer	
	$V_{IH}$	$V_{IL}$
P	P0	$\bar{P}3, \bar{P}2, \bar{P}1$
$\bar{G}$	$\bar{P}3, \bar{G}3$	$\bar{P}2, \bar{P}1, \bar{G}2$ $\bar{G}1, \bar{G}0$
$C_{n+z}$	$\bar{P}2, \bar{P}1, \bar{P}0$ $\bar{G}1, \bar{G}0$	$\bar{G}2, C_n$
$C_{n+y}$	$\bar{P}1, \bar{P}0, \bar{G}0$	$\bar{G}1, C_n$
$C_{n+x}$	$\bar{P}0$	$\bar{G}0, C_n$

Inputs not otherwise specified are connected to ground  
Entrées non spécifiées sont connectées à la masse

---

**Figure B**

**TEST TABLE**  
TABLE DE TEST

Tested output Sortie testée	Apply Appliquer	
	$V_{IH}$	$V_{IL}$
$\bar{P}$		$\bar{P}3, \bar{P}2, \bar{P}1, \bar{P}0$
$\bar{G}$	$\bar{P}3, \bar{P}2, \bar{P}1, \bar{G}2$ $\bar{G}1, \bar{P}0, \bar{G}0$	$\bar{G}3$
$C_{n+z}$	$\bar{P}2, \bar{G}2, C_n$	$\bar{P}1, \bar{G}1, \bar{P}0, \bar{G}0$
$C_{n+y}$	$\bar{P}1, \bar{G}1, C_n$	$\bar{P}0, \bar{G}0$
$C_{n+x}$	$\bar{P}0, \bar{G}0, C_n$	

Inputs not otherwise specified are connected to ground  
Entrées non spécifiées sont connectées à la masse

---

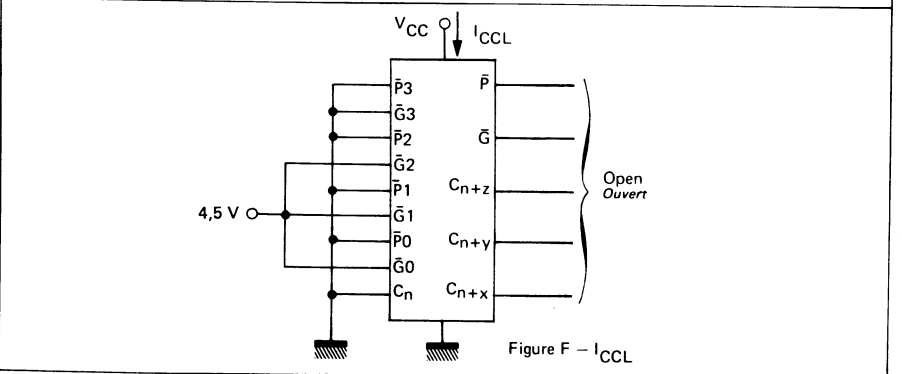
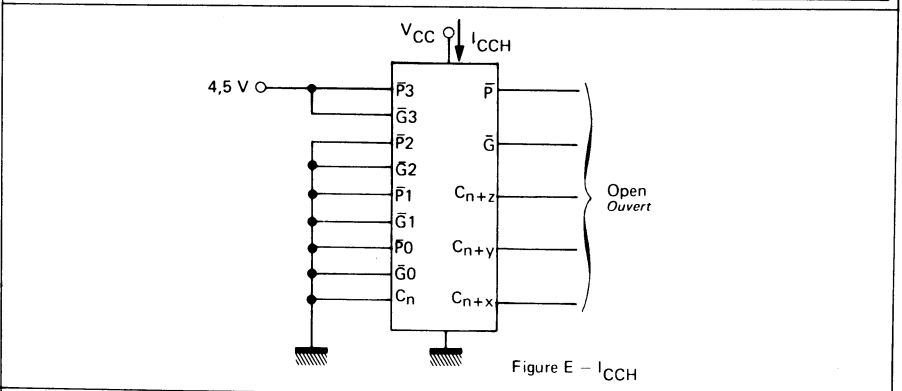
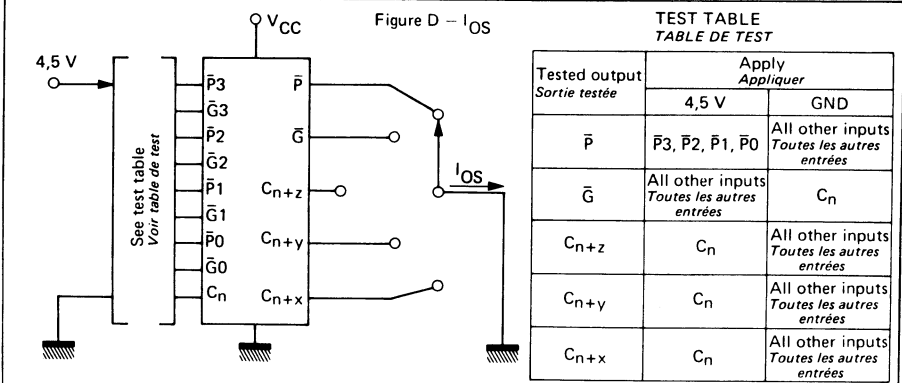
**Figure C :  $I_{IH}, I_{IL}$**

**TEST TABLE**  
TABLE DE TEST

Apply $V_I$ measure $I_{IH}, I_{IL}$ Appliquer $V_I$ mesure $I_{IH}, I_{IL}$	Conditions on other inputs for $I_{IH}$ Conditions sur les autres entrées pour $I_{IH}$		Conditions on other inputs for $I_{IL}$ Conditions sur les autres entrées pour $I_{IL}$	
	Apply Appliquer		Apply Appliquer	
Any $\bar{P}$ Chaque $\bar{P}$ or $C_n$ ou $C_n$	4,5 V	GND	4,5 V	GND
Any $\bar{G}$ Chaque $\bar{G}$	$C_n$	All other inputs Toutes les autres entrées	All other inputs Toutes les autres entrées	$C_n$

Each input is tested separately  
Chaque entrée est testée séparément

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



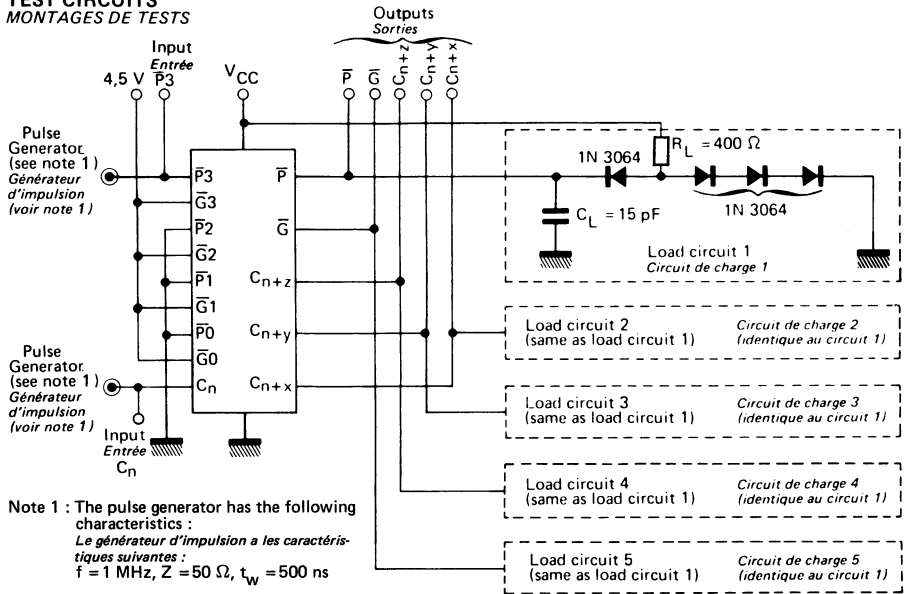


**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$      $V_{CC} = 5V$

PARAMETRES PARAMETRES	SYMBOLS SYBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	Loads Charges $C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		11 ns	17 ns	G
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			15 ns	22 ns	G

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**SIGNAL'S WAVEFORMS**  
**FORMES D'ONDE DES SIGNAUX**

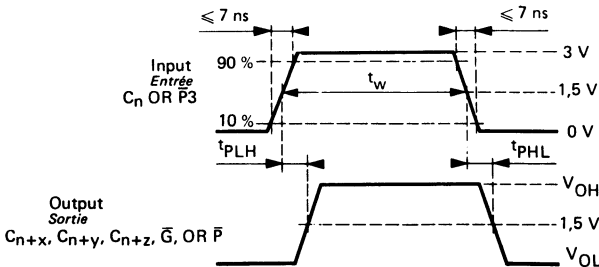


Figure G

## NOTES

# Memories, registers

*Mémoires, registres*

383

## NOTES

## 4-BIT BISTABLE LATCHES QUADRUPLES BISTABLES DE STOCKAGE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 475 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	D inputs Entrées D	2
SF.C 475 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 475 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Clock inputs Entrées d'horloge	4
SF.C 475 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Digital computer systems
- Data handling systems
- Control systems
- *Calculateurs digitaux*
- *Mémoires tampon*
- *Dispositifs de contrôle*

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

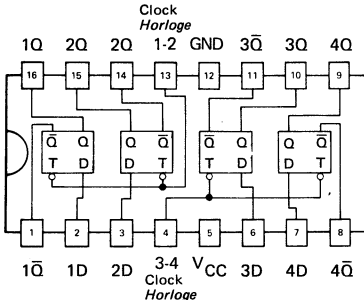
The SF.C 475 is a quadruple bistable latch with complementary Q and  $\bar{Q}$  outputs. The Q output will follow the data input as long as the clock remains high. When the clock goes low, the information that was present at the data input at the time the transition occurred, is retained until the clock is permitted to go high.

*La SF.C 475 est une quadruple bascule à sorties complémentaires Q et  $\bar{Q}$ . La sortie Q suit l'information présente en D, tant que l'horloge est haute. Quand l'horloge passe au niveau bas, l'information présente en D, au moment de la transition, est maintenue jusqu'à ce que l'horloge redevienne haute.*

### PIN CONFIGURATION BROCHAGE

#### Package MP-117 Boîtier

Top view  
Vue de dessus

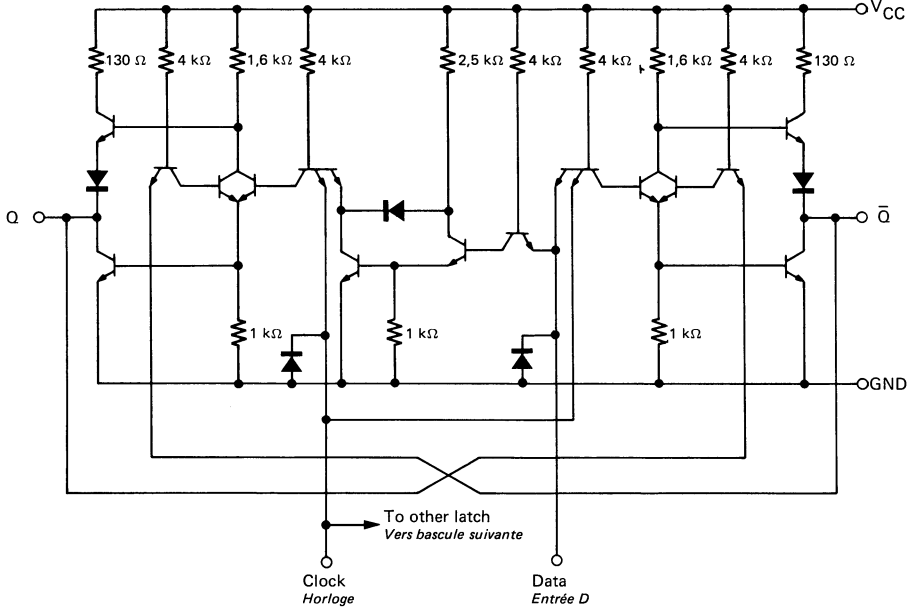


#### Truth table (each latch) Table de vérité (par bascule)

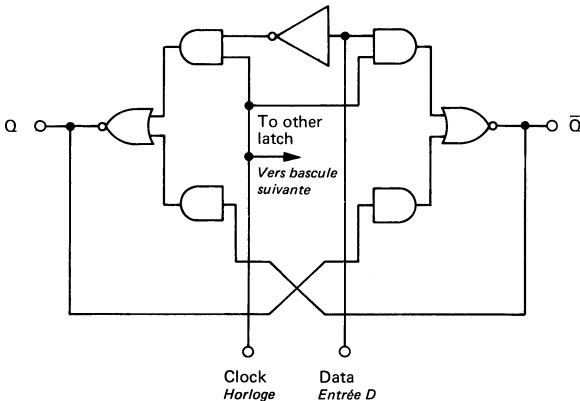
$t_n$	$t_n + 1$	
	Q	$\bar{Q}$
D	H	L
H	H	L
L	L	H

- $t_n$  Bit time before clock pulse  
*Temps antérieur à la transition d'horloge*
- $t_{n+1}$  Bit time after clock pulse  
*Temps postérieur à la transition d'horloge*

**SCHEMATIC (EACH LATCH)**  
*SCHEMA ELECTRIQUE DE CHAQUE BASCULE*



**FUNCTIONAL BLOCK DIAGRAM (EACH LATCH)**  
*SCHEMA FONCTIONNEL DE CHAQUE BASCULE*



**Truth table (each latch)**  
*Table de vérité (par bascule)*

$t_n$	$t_{n+1}$	
	Q	$\bar{Q}$
D	Q	$\bar{Q}$
H	H	L
L	L	H

$t_n$  Bit time before clock pulse  
*Temps antérieur à la transition d'horloge*  
 $t_{n+1}$  Bit time after clock pulse  
*Temps postérieur à la transition d'horloge*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.		
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2\text{ V}$ $I_O = 16\text{ mA}$	$V_O \leq 0,4\text{ V}$	A,B		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V					
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA					
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8\text{ V}$ $I_O = -0,8\text{ mA}$	$V_O \geq 2,4\text{ V}$			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V					
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA					
Maximum input current at $V_{OLmax}$ , D input <i>Courant maximal d'entrée à <math>V_{OLmax}</math>, entrée D</i>	$I_{ILmax}$ $I_I (Lmax)$	-3,2 mA	$V_{CCmax}$	$ I_1(D)  \leq 3,2\text{ mA}$	C		
Maximum input current at $V_{OLmax}$ , T clock input <i>Courant maximal d'entrée à <math>V_{OLmax}</math>, entrée horloge T</i>	$I_{ILmax}$ $I_I (Lmax)$	-6,4 mA		$ I_1(T)  \leq 6,4\text{ mA}$			
Maximum input current at $V_{OHmin}$ , D input <i>Courant maximal d'entrée à <math>V_{OHmin}</math>, entrée D</i>	$I_{IHmin}$ $I_I (Hmin)$	80 $\mu\text{A}$		$I_1(D) \leq 80\text{ }\mu\text{A}$			
Maximum input current at $V_{OHmin}$ , T clock input <i>Courant maximal d'entrée à <math>V_{OHmin}</math>, entrée horloge T</i>	$I_{IHmin}$ $I_I (Hmin)$	160 $\mu\text{A}$		$I_1(T) \leq 160\text{ }\mu\text{A}$			
Maximum input current at $V_{OHmax}$ , all over inputs <i>Courant maximal d'entrée à <math>V_{OHmax}</math>, sur toutes entrées</i>	$I_{IHmax}$ $I_I (Hmax)$	1 mA		$I_1 \leq 1\text{ mA}$			
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA		$V_{CCmax}$		$18\text{ mA} \leq  I_O  \leq 57\text{ mA}$	D
SF.C 475 E-ET SF.C 475 EM KM						$20\text{ mA} \leq  I_O  \leq 57\text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 32 mA	$V_{CCmax}$	$I_{CC} \leq 53\text{ mA}$	E		
SF.C 475 E-ET SF.C 475 EM KM				$I_{CC} \leq 46\text{ mA}$			
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_1 = -12\text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5\text{ V}$			

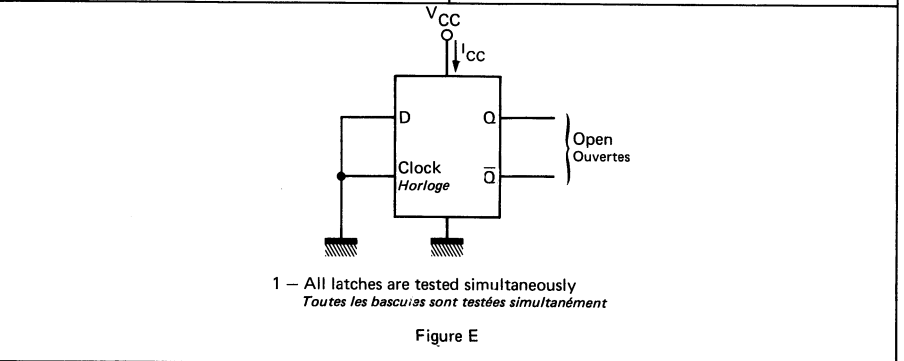
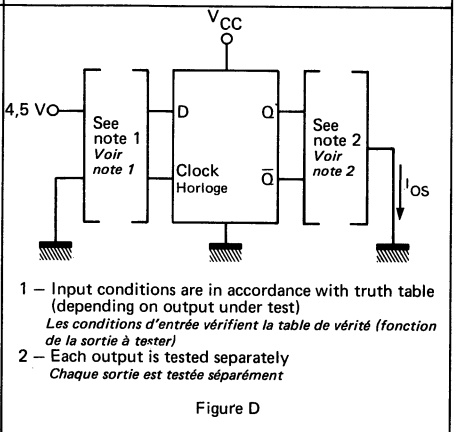
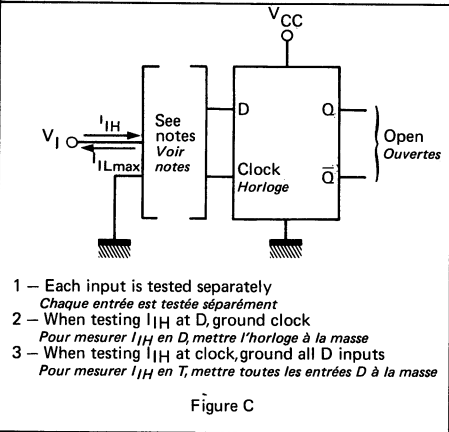
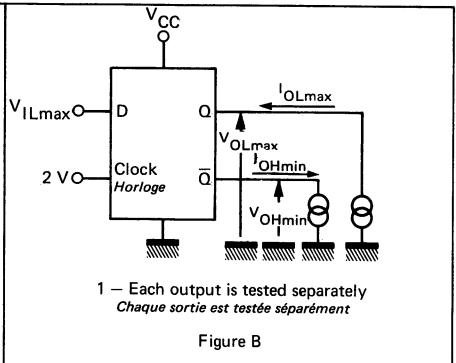
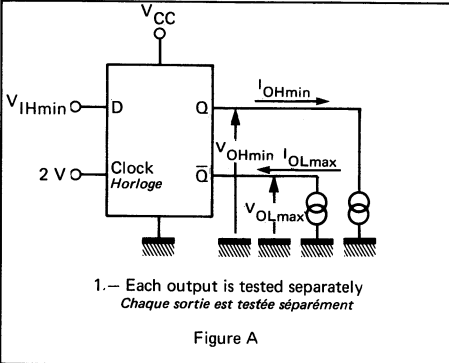
 \* All typical values are at  $V_{CC}=5\text{ V}$ ,  $t_{amb}=25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5\text{ V}$  à  $t_{amb}=25^\circ\text{C}$

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$     $V_{CC} = 5\text{ V}$     $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Minimum logical "1" level input set-up time at D input <i>Temps minimal de pré-établissement du niveau logique "1" à l'entrée D</i>	$t_{set\ up\ "1"}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		7 ns	20 ns	F
Minimum logical "0" level input set-up time at D input <i>Temps minimal de pré-établissement du niveau logique "0" à l'entrée D</i>	$t_{set\ up\ "0"}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		14 ns	20 ns	F
Maximum logical "1" level input hold time required at D input <i>Temps maximal de maintien du niveau logique "1" à l'entrée D</i>	$t_{hold\ "1"}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	0 ns	-15 ns		F
Maximum logical "0" level input hold time required at D input <i>Temps maximal de maintien du niveau logique "0" à l'entrée D</i>	$t_{hold\ "0"}$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	0 ns	-6 ns		F
Propagation delay time to high level from D input to Q output <i>Temps de propagation de D à la croissance du signal en Q</i>	$t_{PLH}\ (D-Q)$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		16 ns	30 ns	F
Propagation delay time to low level from D input to Q output <i>Temps de propagation de D à la décroissance du signal en Q</i>	$t_{PHL}\ (D-Q)$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		14 ns	25 ns	F
Propagation delay time to high level from D input to $\bar{Q}$ output <i>Temps de propagation de D à la croissance du signal en <math>\bar{Q}</math></i>	$t_{PLH}\ (D-\bar{Q})$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		24 ns	40 ns	F
Propagation delay time to low level from D input to $\bar{Q}$ output <i>Temps de propagation de D à la décroissance du signal en <math>\bar{Q}</math></i>	$t_{PHL}\ (D-\bar{Q})$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		7 ns	15 ns	F
Propagation delay time to high level from T input to Q output <i>Temps de propagation de T à la croissance du signal en Q</i>	$t_{PLH}\ (T-Q)$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		16 ns	30 ns	F
Propagation delay time to low level from T input to Q output <i>Temps de propagation de T à la décroissance du signal en Q</i>	$t_{PHL}\ (T-Q)$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		7 ns	15 ns	F
Propagation delay time to high level from T input to $\bar{Q}$ output <i>Temps de propagation de T à la croissance du signal en <math>\bar{Q}</math></i>	$t_{PLH}\ (T-\bar{Q})$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		16 ns	30 ns	F
Propagation delay time to low level from T input to $\bar{Q}$ output <i>Temps de propagation de T à la décroissance du signal en <math>\bar{Q}</math></i>	$t_{PHL}\ (T-\bar{Q})$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		7 ns	15 ns	F



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST CIRCUITS**  
MONTAGES DE TESTS

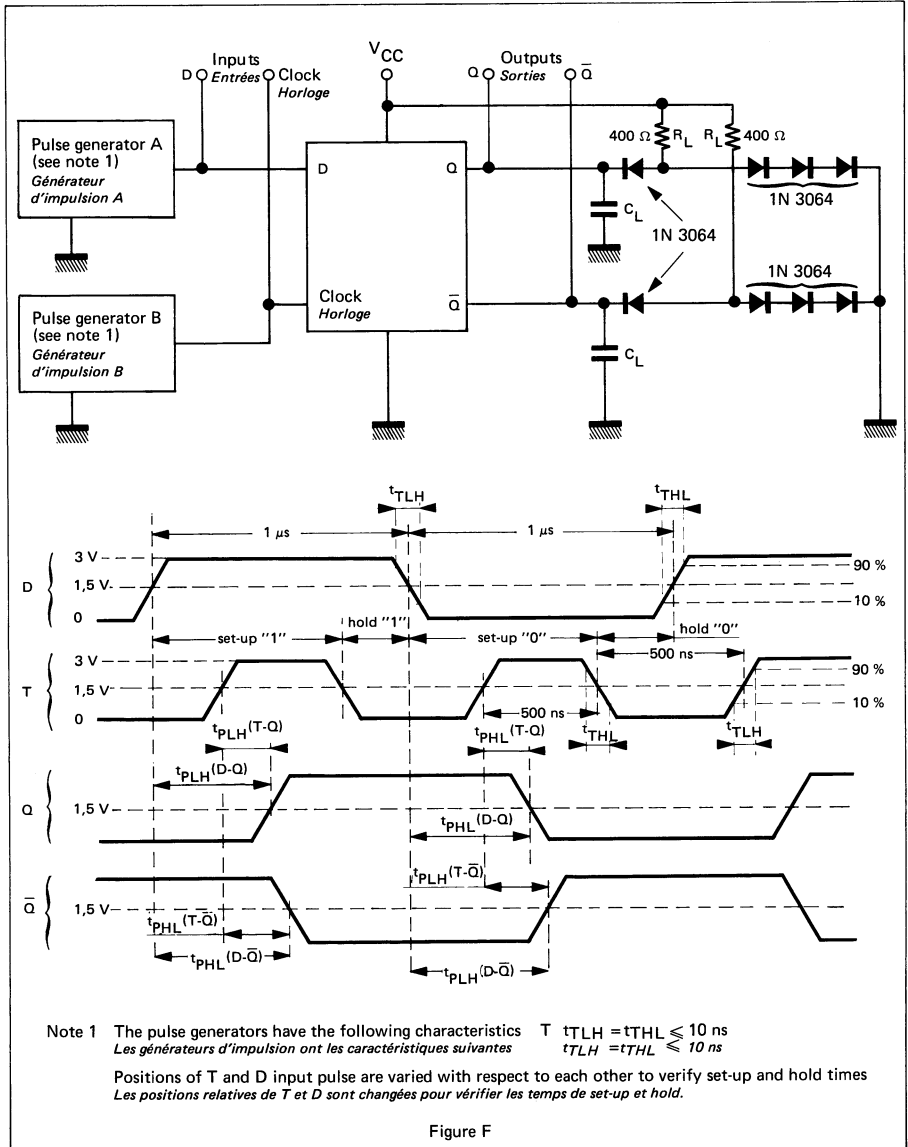


Figure F

## 16 BIT ACTIVE-ELEMENT MEMORIES MEMOIRES A LECTURE ECRITURE 16 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 481 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	40 mA	All inputs Toutes entrées	1
SF.C 481 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V	20 mA		
SF.C 481 EM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		
SF.C 481 KM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		
SF.C 481 PM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		

\*Maximum voltage which should be applied to any output when it is in the off state.  
Tension maximale qui peut être appliquée sur les sorties à l'état bloqué.

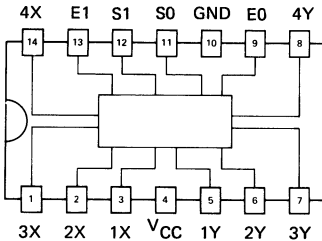
- The 16 bit active element memories is a "scratch-pad" memory with direct-address and non-destructive read out
- Sensing propagation delay time = 20 ns
- Average power dissipation = 275 mW
- Open collector outputs
- Both data and data complements are available at one and the same time
- Width of write pulse = 25 ns
- Address lines input set-up time = 0 ns
- Compatible DTL/TTL

- La mémoire active à 16 bits est une mémoire "bloc-note" à adressage direct et lecture non destructive
- Temps de lecture = 20 ns
- Consommation moyenne = 275 mW
- Sorties à collecteur ouvert
- L'information et son complément sont disponibles simultanément
- Largeur de l'impulsion d'écriture = 25 ns
- Temps de préétablissement de l'adressage = 0 ns
- Compatible DTL/TTL

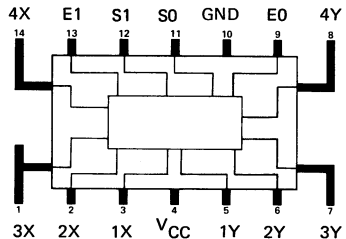
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

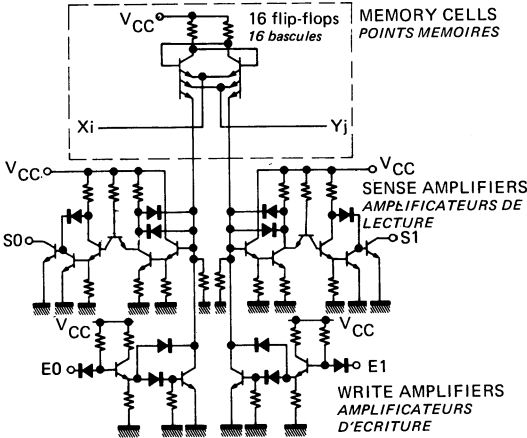
Package TO-116  
Boîtier



Package TO-85  
Boîtier



**SCHEMATIC**  
SCHEMA ELECTRIQUE



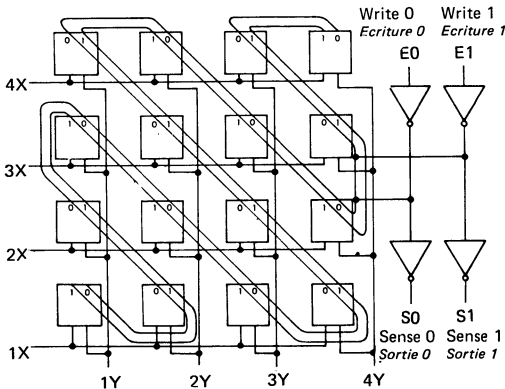
The memory is composed of 16 flip-flops arranged in a 4-by-4 matrix. Each flip-flop represents one bit. Four X-address lines permit the address of one bit at a time.

Each third-emitter of the transistor is connected to write-sense amplifiers with a common data bus. A bit location is resulting by supplying a high level to the two address lines coinciding at the desired location.

La mémoire est formée de 16 bascules disposées selon une matrice de 4 par 4. Chaque bascule représente un bit. Quatre lignes d'adresse X et quatre lignes d'adresse Y permettent de sélectionner un bit à la fois.

Chacun des troisième émetteurs de chaque transistor est relié aux circuits d'écriture et de lecture par une ligne d'interconnexion commune à tous les points mémoires. L'adressage d'un bit se fait en appliquant un niveau haut aux deux lignes d'adresse correspondant à l'adresse du bit désiré.

**LOGIC DIAGRAM**  
DIAGRAMME LOGIQUE



Unused address lines are held at a low level. In the addressed flip-flop, the current in the conducting transistor drives the appropriate sense amplifier which drops from a high level to a low level.

Writing a new information in the addressed flip-flop is accomplished with a high level to the appropriate inputs. The memory cannot be used to provide sensing while write amplifiers are activated.

Les adresses non utilisées sont maintenues au niveau bas. Dans la bascule adressée, le courant sortant du transistor conducteur sollicite l'un des deux amplificateurs de sortie 0 ou de sortie 1. La sortie de l'amplificateur sollicité passe du niveau haut au niveau bas.

On écrit une nouvelle information dans la bascule adressée, avec un niveau haut sur l'entrée d'écriture appropriée. La mémoire ne peut être utilisée en lecture quand on effectue une opération d'écriture.

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Input voltage required at X and Y address lines to ensure writing or sensing <i>Tension minimale sur X et Y garantissant l'écriture ou la lecture</i>	$V_{IHmin}(X,Y)$	2,1 V	$V_{CCmin}$ $V_{I(X,Y)} = 2,1 V$ $V_{I(E)} = 2 V$ $I_{O(E,P)} = 40 mA$	$V_{O} \leq 0,4 V$	A
Input voltage required at E0 or E1 inputs to ensure writing <i>Tension minimale sur E0 et E1 garantissant l'écriture</i>	$V_{IHmin}(E)$	2 V	$I_{O(ET,EV)} = 20 mA$ $(EM,PM)$		
Input voltage required at X et Y address lines to prevent writing <i>Tension maximale sur X et Y garantissant la non-écriture</i>	$V_{\bar{E}}$ $I_{Lmax}(X,Y)$	0,8 V	$V_{CCmin}$ $I_{O(E,P)} = 40 mA$ $I_{O(ET,EV)} = 20 mA$ $(EM,PM)$	$V_{O} \leq 0,4 V$	B
Input voltage required at X and Y address lines to prevent sensing <i>Tension maximale sur X et Y garantissant la non-lecture</i>	$V_{\bar{S}}$ $I_{Lmax}(X,Y)$	1 V	$V_{CCmin}$ $V_{O} = 5,5 V$	$I_{O} \leq 0,25 mA$	C
Input voltage required at E0 or E1 to prevent writing <i>Tension maximale sur E0 ou E1 garantissant la non-écriture</i>	$V_{ILmax}(E)$	1 V	$V_{CCmin}$ $I_{O(E,P)} = 40 mA$ $I_{O(ET,EV)} = 20 mA$ $(EM,PM)$	$V_{O} \leq 0,4 V$	A
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	5,5 V	$V_{CCmin}$ $V_{O} = 5,5 V$	$I_{O} \leq 0,25 mA$	C
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_{O(E,P)} = 40 mA$ $I_{O(ET,EV)} = 20 mA$ $(EM,PM)$	$V_{O} \leq 0,4 V$	A
					B

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Maximum input current at VOLmax at write 1 and write 0 <i>Courant maximal d'entrée sur E0 et E1 à VOLmax</i>	$I_{IL}$ (E)	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	D
Maximum input current at VOLmax all X or Y address lines <i>Courant maximal d'entrée sur X et Y à VOLmax</i>	$I_{IL}$ (X,Y)	-11 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 11 mA$	E
Maximum input current at VOHmin and 5,5 V at write 1 and write 0 <i>Courant maximal d'entrée sur E0 et E1 à VOHmin et à 5,5 V</i>	$I_{IHmin}$ $I_I$ (Hmin)	40 $\mu A$	$V_I = 2,4 V$	$I_I \leq 40 \mu A$	F
	$I_{IR}$	1 mA	$V_I = 5,5 V$	$I_I \leq 1 mA$	
Maximum input current at VOHmin and 5,5 V at each X and each Y address lines <i>Courant maximal sur X et Y à VOHmin et à 5,5 V</i>	$I_{IH}$	320 $\mu A$	$V_I = 2,4 V$	$I_I \leq 320 \mu A$	F
	$I_{IR}$	3 mA	$V_I = 5,5 V$	$I_I \leq 3 mA$	
Supply current <i>Courant d'alimentation</i>	$I_{CC}$	55 mA *	$V_{CCmax} = E, P$ $V_{CCmax} = (ET, EV)$ $(EM, PM)$	$I_{CC} \leq 91 mA$ $I_{CC} \leq 78 mA$	G

\*Typical values at  $t_{amb} = 25^\circ C$ ,  $V_{CC} = 5,25 V$   
 Valeurs typiques à

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Write recovery time $t_{wr}$ <i>Temps de recouvrement après écriture</i>	$t_{PHL}$ (E)	X1 - Y1 Location address Point mémoire adressé	C = 15 pF		60 ns	H
Propagation delay time high to low level from address-line inputs to outputs $t_{PHL}$ <i>Temps de propagation vers le niveau bas en sortie à la lecture</i>	$t_{PHL}$ (L)		C = 15 pF		45 ns	I
			C = 200 pF		55 ns	
Propagation delay time low to high level from address-line inputs to outputs $t_{PLH}$ <i>Temps de propagation vers le niveau haut en sortie après la lecture</i>	$t_{PLH}$		C = 15 pF		25 ns	H
		C = 200 pF		35 ns	I	

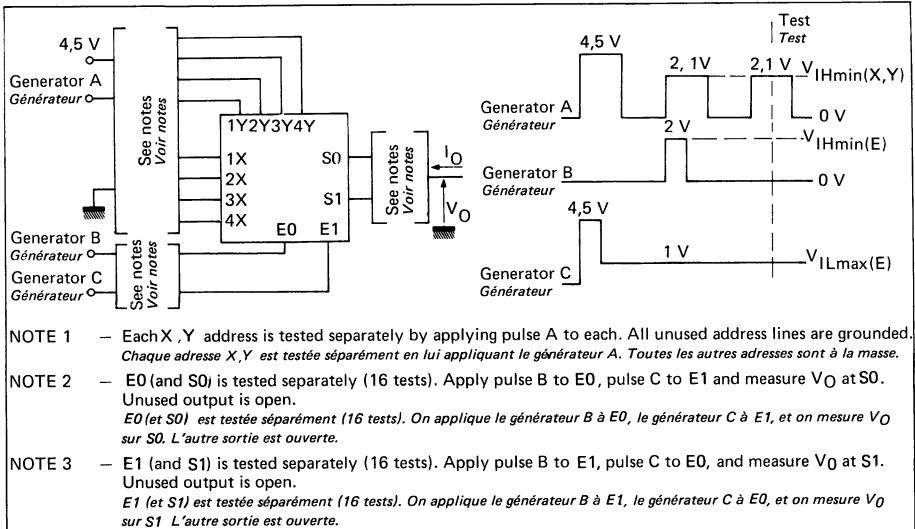
**TEST CIRCUITS**  
**MONTAGES DE TESTS**


Figure A

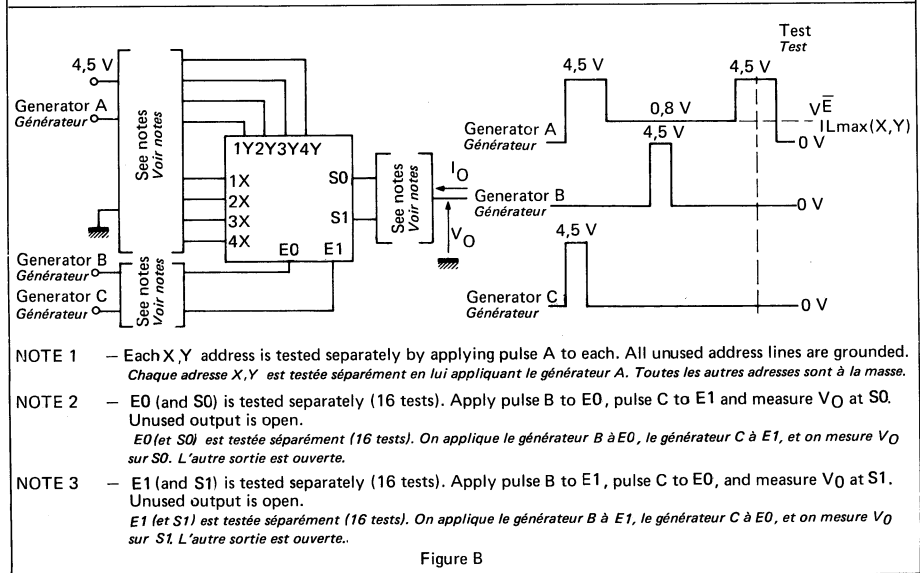
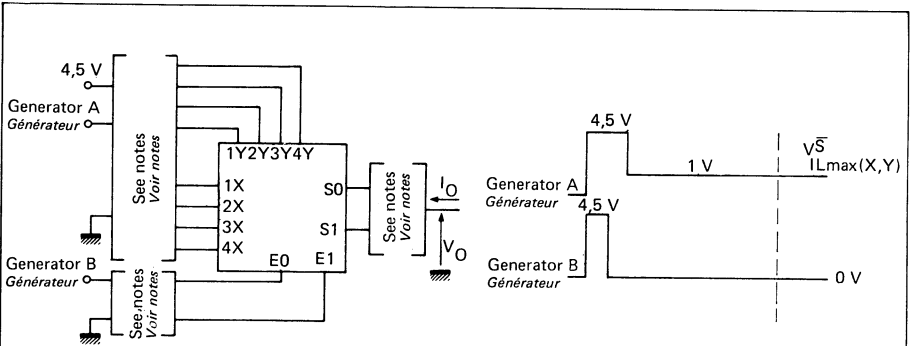


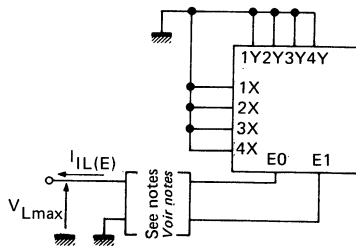
Figure B

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



- NOTE 1 – Each X, Y address is tested separately by applying pulse A to each. All unused address lines are grounded.  
*Chaque adresse X, Y est testée séparément en lui appliquant le générateur A. Toutes les autres adresses sont à la masse.*
- NOTE 2 – E0 (and S0) is tested separately (16 tests). Apply pulse B to E0 ground E1, and measure V<sub>O</sub> at S0. Unused output is open.  
*E0 (et S0) est testée séparément (16 tests). On applique le générateur B à E0, E1 est à la masse, et on mesure V<sub>O</sub> sur S0. L'autre sortie est ouverte.*
- NOTE 3 – E1 (and S1) is tested separately (16 tests). Apply pulse B to E1, ground E0 and measure V<sub>O</sub> at S1. Unused output is open.  
*E1 (et S1) est testée séparément (16 tests). On applique le générateur B à E1, E0, est à la masse, et on mesure V<sub>O</sub> sur S1. L'autre sortie est ouverte.*

Figure C

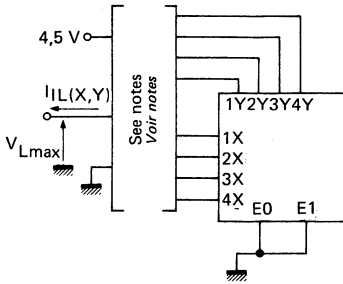


- NOTE 1 – Each input is tested separately  
*Chaque entrée est testée séparément*
- NOTE 2 – The other input is grounded  
*L'autre entrée est à la masse*

Figure D



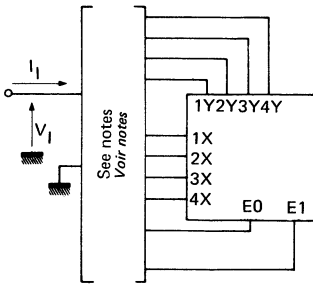
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



NOTE 1 – Each X input is tested separately with the other three X inputs grounded and 4,5 V applied to all Y inputs.  
*Chaque entrée X est testée séparément avec les trois autres entrées X à la masse et 4,5 V appliqué sur les entrées Y.*

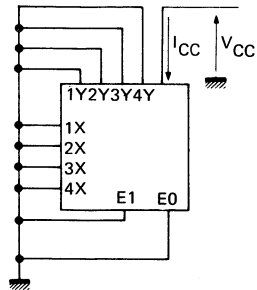
NOTE 2 – Each Y input is tested separately with the other three Y inputs grounded and 4,5 V applied to all X inputs.  
*Chaque entrée Y est testée séparément avec les trois autres entrées Y à la masse et 4,5 V appliqué sur les entrées X.*

Figure E



Each input is tested separately with all unused inputs grounded  
*Chaque entrée est testée séparément avec toutes les autres entrées à la masse*

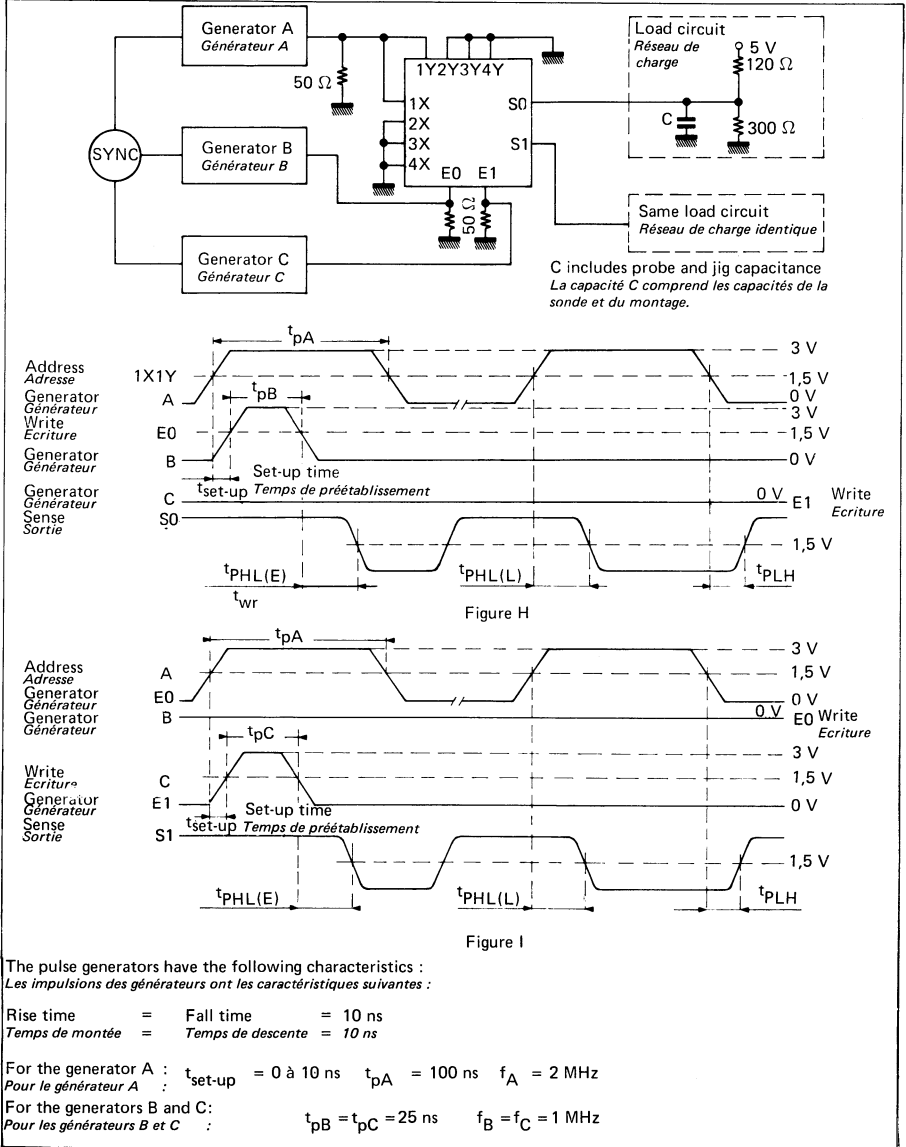
Figure F



All inputs are grounded  
*Toutes les entrées sont à la masse*

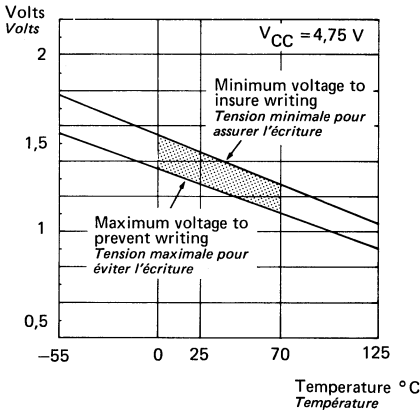
Figure G

**TEST CIRCUITS**  
MONTAGES DE TESTS

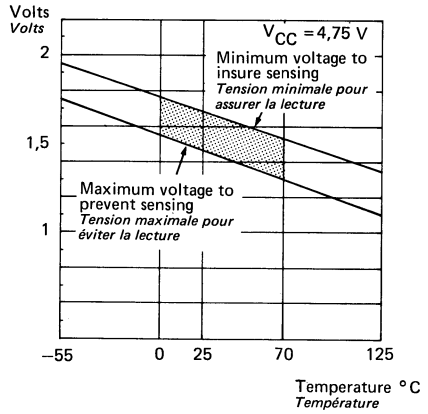


**TYPICAL CHARACTERISTICS**  
**CARACTERISTIQUES TYPIQUES**

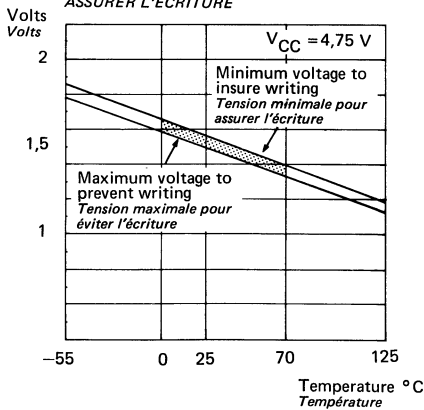
TYPICAL ADDRESS LINE THRESHOLD  
 TO PREVENT OR INSURE WRITING  
 VARIATIONS TYPIQUES DES SEUILS  
 D'ADRESSE POUR EVITER OU ASSURER  
 L'ECRITURE



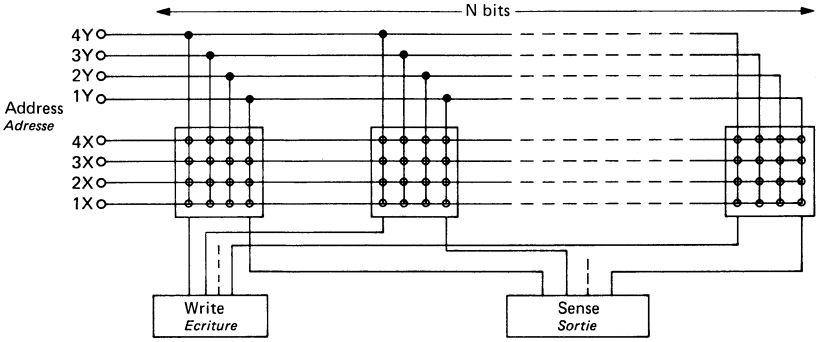
TYPICAL ADDRESS LINE THRESHOLD  
 TO PREVENT OR INSURE SENSING  
 VARIATIONS TYPIQUES DES SEUILS  
 D'ADRESSE POUR EVITER OU ASSURER  
 LA LECTURE



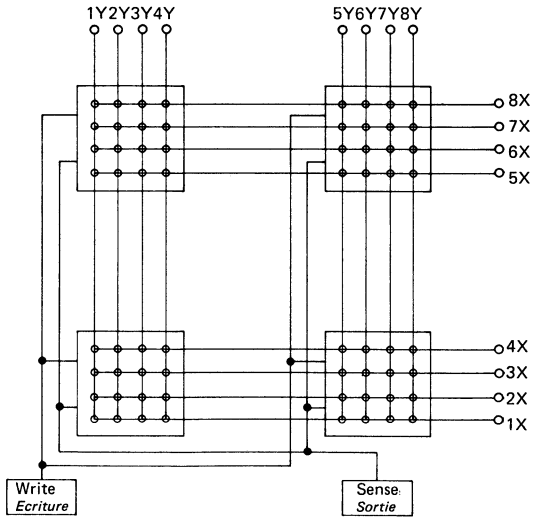
TYPICAL WRITE THRESHOLD TO  
 PREVENT OR INSURE WRITING  
 VARIATIONS TYPIQUES, DES SEUILS  
 D'ECRITURE POUR EVITER OU  
 ASSURER L'ECRITURE



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*



16 words of n bits parallel memory  
*Mémoire de 16 mots de n bits*



64 bits memory  
*Mémoire de 64 mots de 1 bit*

## 4-BIT RIGHT SHIFT LEFT SHIFT REGISTERS REGISTRES A DECALAGE DROITE, DECALAGE GAUCHE 4 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 495 AE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs except mode control Toutes entrées sauf contrôle de mode	
SF.C 495 AET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 495 AEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 495 AKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	Mode control Contrôle de mode	
SF.C 495 APM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- N bit serial to parallel converter
- Conversion de N bits série parallèle
- N bit parallel to serial converter
- Conversion de N bits parallèle série
- N bit storage register
- Registre de stockage de N bits

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 495 A is a TTL monolithic circuit, employing 4 R-S master-slave flip-flops and other gates for either right-shift or left-shift operation. These operations are depending upon the logical level to the mode control input.

When a low level is applied to this input, the clock 1 is enabled and right-shift operation is performed.

When a high level is applied to the mode control input, the clock 2 is enabled and data parallel inputs (Ai, Bi, Ci, Di) are loading the register. In this mode, left-shift can be accomplished by connecting the output of each flip-flop to the parallel input of the previous flip-flop, and serial data is entered at input D.

Data transfer occurs on the negative transition of the clock pulse.

Input clamping diodes

Average power dissipation 195 mW

Completely compatible with series 54/74 TTL and DTL.

*Le circuit SF.C 495 A est un circuit TTL monolithique. Il utilise 4 bascules maître-esclave RS et d'autres opérateurs pour réaliser le décalage à droite ou le décalage à gauche. Ces 2 opérations dépendent du niveau logique de l'entrée contrôle de mode.*

*Si un niveau bas est appliqué sur cette entrée, l'horloge 1 est validée et on réalise alors le décalage à droite.*

*Si un niveau haut est appliqué sur l'entrée de contrôle, l'horloge 2 est validée, et on peut stocker dans le registre les données des bornes Ai, Bi, Ci, Di. Dans ce mode, le décalage à gauche est réalisé en reliant la sortie de chaque bascule à l'entrée parallèle de la bascule précédente, l'entrée Di est alors une entrée série.*

*Le transfert des données se fait lorsque les horloges passent du niveau haut au niveau bas*

*Diode d'écrêtage sur les entrées*

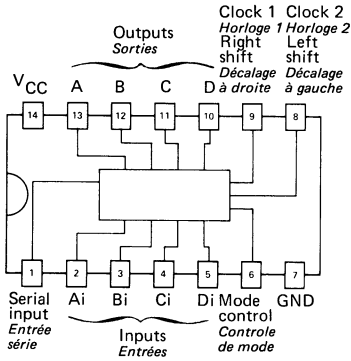
*Dissipation moyenne 195 mW*

*Compatible avec les séries 54/74 TTL et DTL.*

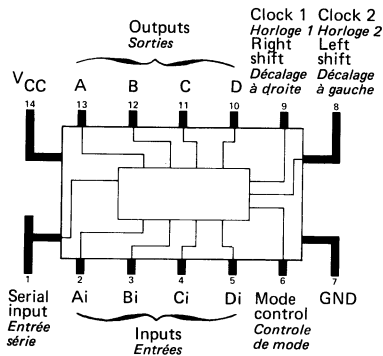
**PIN CONFIGURATIONS**  
*BROCHAGES*

Top views  
*Vues de dessus*

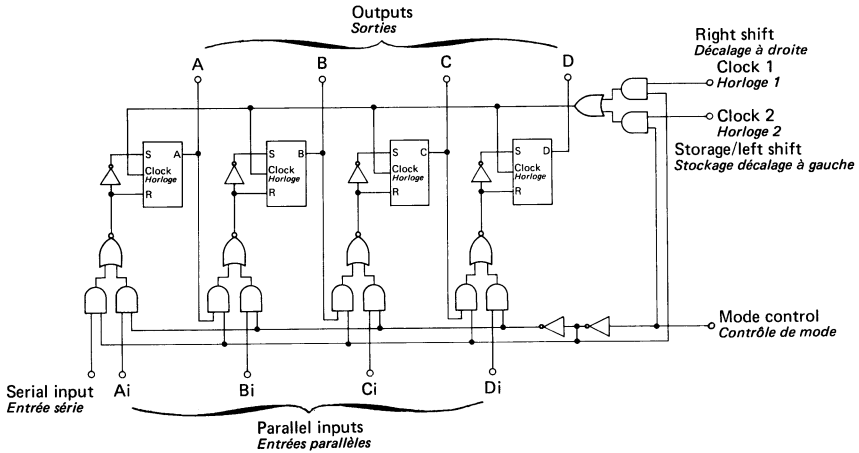
**Package TO-116**  
*Boîtier*



**Package TO-85**  
*Boîtier*



**FUNCTIONAL BLOC DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

Desired operation <i>Opération désirée</i>	Conditions <i>Conditions</i>			
	Mode control <i>Contrôle de mode</i>	Special connections <i>Connexions spéciales</i>	Data input <i>Entrée des données</i>	Clock <i>Horloge</i>
Right-shift <i>Décalage à droite</i>	L		Serial input <i>Entrée série</i>	Clock 1 <i>Horloge 1</i>
Storage register <i>Registre de stockage</i>	H		Ai, Bi, Ci, Di	Clock 2 <i>Horloge 2</i>
Left-shift <i>Décalage à gauche</i>	H	D to Ci, C to Bi, B to Ai	Input Di <i>Entrée</i>	Clock 2 <i>Horloge 2</i>

**ELECTRICAL CHARACTERISTICS**  
**CARACTÉRISTIQUES ÉLECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMÈTRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	B
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ for any input except mode control <i>Courant maximal d'entrée à <math>V_{OLmax}</math> pour toutes les entrées sauf l'entrée contrôle de mode</i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	E
Maximum input current at $V_{OLmax}$ for mode control <i>Courant maximal d'entrée à <math>V_{OLmax}</math> pour l'entrée contrôle de mode</i>	$I_{ILmax}$ $I_I (Lmax)$	-3,2 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 3,2 \text{ mA}$	E
Maximum input current at $V_{OHmin}$ for any input except mode control <i>Courant maximal d'entrée à <math>V_{OHmin}</math> pour toutes les entrées sauf l'entrée contrôle de mode</i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	F
Maximum input current at $V_{OHmin}$ for mode control <i>Courant maximal d'entrée à <math>V_{OHmin}</math> pour l'entrée contrôle de mode</i>	$I_{IHmin}$ $I_I (Hmin)$	80 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 80 \mu\text{A}$	F



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

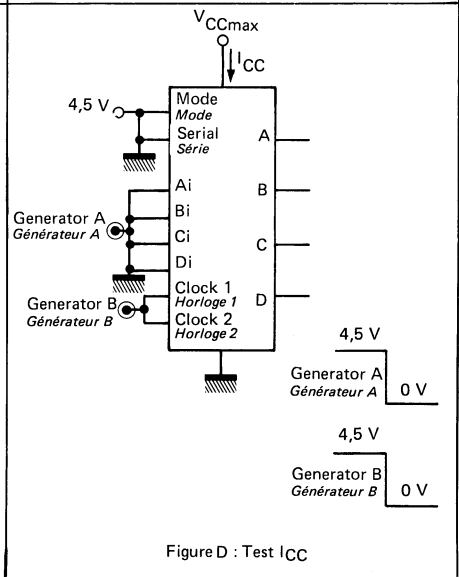
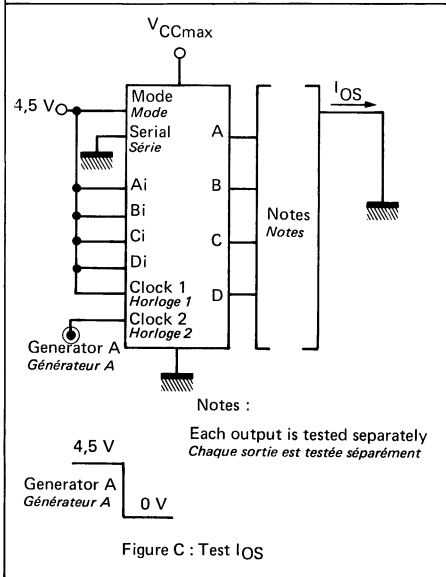
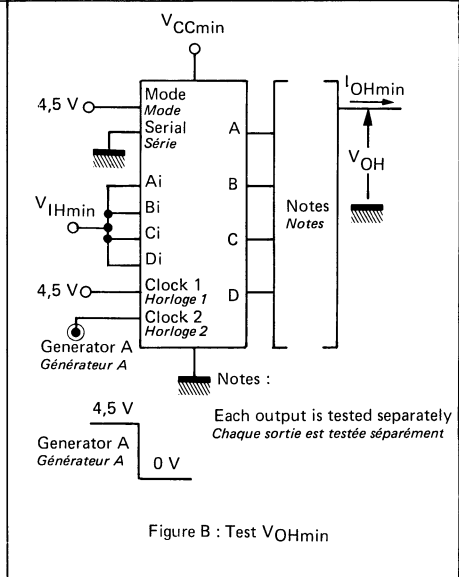
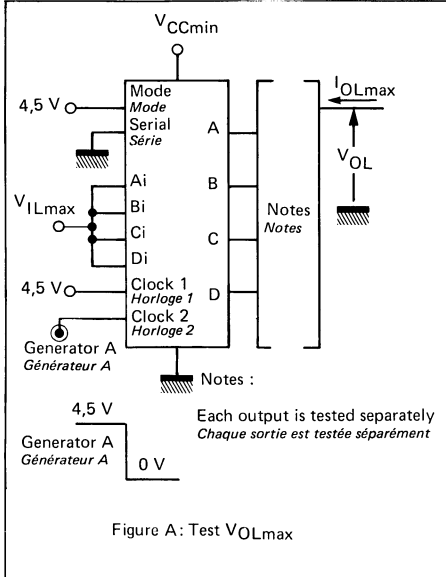
PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	F
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 mA \leq  I_O  \leq 57 mA$	C
SF.C 495 AE AET SF.C 495 AEM AKM,APM				$18 mA \leq  I_O  \leq 57 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 50 mA	$V_{CCmax}$	$I_{CC} \leq 63 mA$	D
SF.C 495 AE AET SF.C 495 AEM AKM,APM				$I_{CC} \leq 63 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$  $V_{CC} = 5 V$  N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum shift frequency <i>Fréquence de décalage maximale</i>			25 MHz	36 MHz		
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$		18 ns	27 ns	G
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			21 ns	32 ns	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$ .  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

Notes : Each input is tested following test table  
*Chaque entrée est testée selon le tableau suivant*

Test <i>Test</i>	4,5 V	0 V
Mode control <i>Mode de controle</i>	Serial, Ai, Bi, Ci, Di <i>Série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Serial <i>Série</i>		Mode, Ai, Bi, Ci, Di <i>Mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Ai	Serial, mode Bi, Ci, Di <i>Série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Bi	Serial mode, Ai, Ci, Di <i>Série mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Ci	Serial mode, Ai, Bi, Di <i>Série mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Di	Serial mode, Ai, Bi, Ci, Di <i>Série mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Clock 1 <i>Horloge 1</i>		Serial mode, Ai, Bi, Ci, Di <i>Série mode</i> Clock 2 <i>Horloge 2</i>
Clock 2 <i>Horloge 2</i>	Serial mode, Ai, Bi, Ci, Di <i>Série mode</i> Clock 1 <i>Horloge 1</i>	

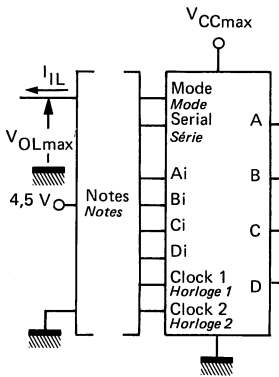
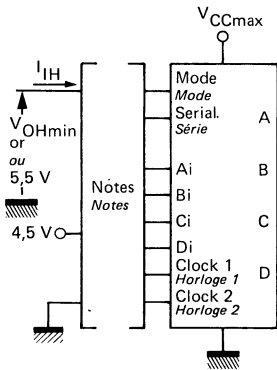


Figure E : Test  $I_{IL}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

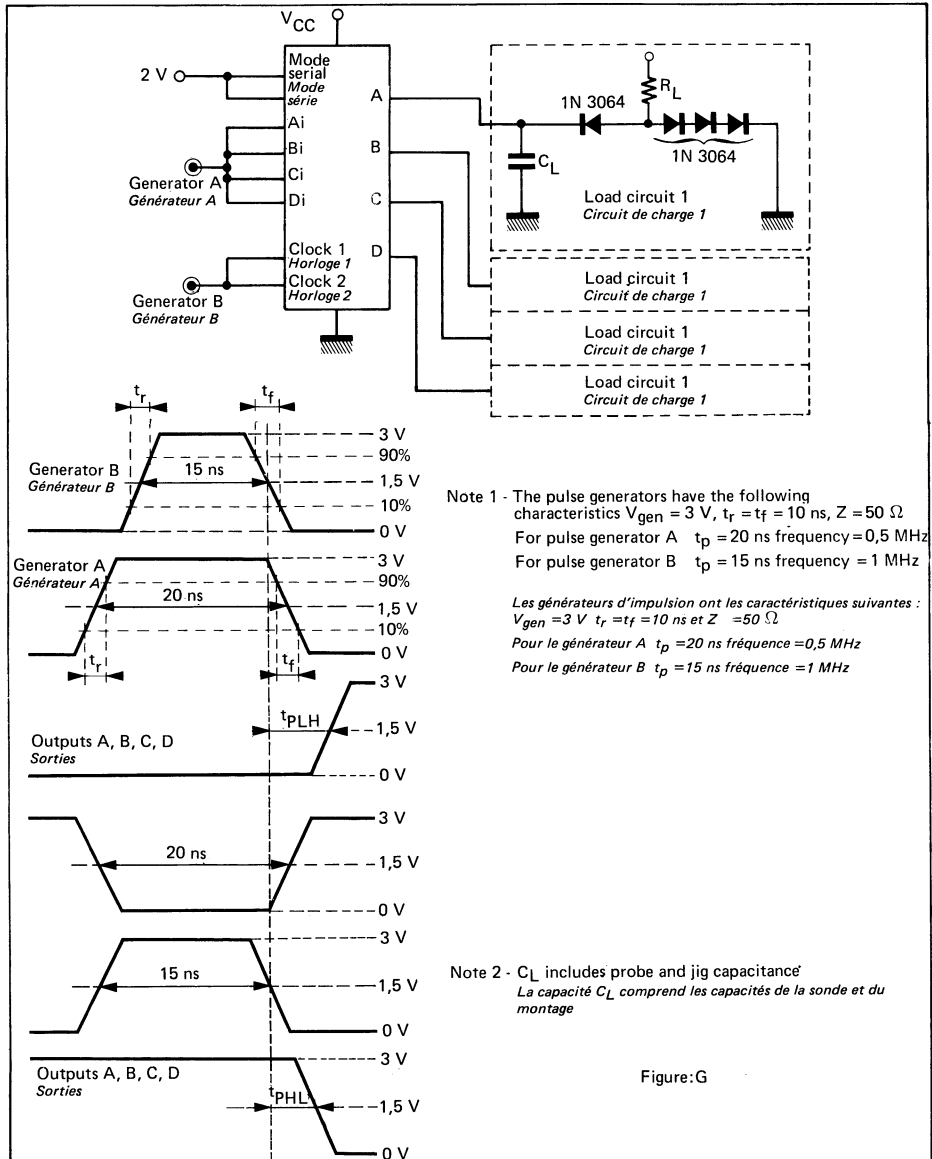
Notes : Each input is tested following test table  
*Chaque entrée est testée selon le tableau suivant*



Test Test	4,5 V	0 V
Mode control <i>Contrôle de mode</i>		Serial Ai, Bi, Ci, Di <i>Série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Serial <i>Série</i>	Mode Ai, Bi, Ci, Di <i>Mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>	
Ai		Serial mode, Bi, Ci, Di <i>Série mode</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Bi		Serial mode, Ai, Ci, Di <i>Mode série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Ci		Serial mode, Ai, Bi, Di <i>Mode série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Di		Serial mode, Ai, Bi, Ci <i>Mode série</i> Clock 1, clock 2 <i>Horloge 1, horloge 2</i>
Clock 1 <i>Horloge 1</i>	Serial mode, Ai, Bi, Ci, Di <i>Mode série</i> Clock 2 <i>Horloge 2</i>	
Clock 2 <i>Horloge 2</i>		Serial mode, Ai, Bi, Ci, Di <i>Mode série</i> Clock 1 <i>Horloge 1</i>

Figure F : Test  $I_{IH}$

**TEST CIRCUITS**  
MONTAGES DE TESTS



Note 1 - The pulse generators have the following characteristics  $V_{gen} = 3 V$ ,  $t_r = t_f = 10 ns$ ,  $Z = 50 \Omega$   
 For pulse generator A  $t_p = 20 ns$  frequency = 0,5 MHz  
 For pulse generator B  $t_p = 15 ns$  frequency = 1 MHz

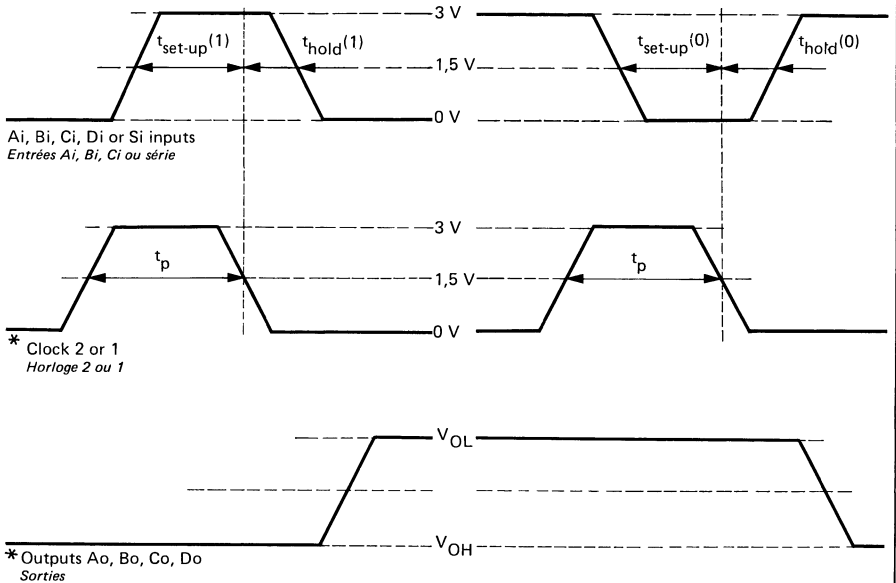
Les générateurs d'impulsion ont les caractéristiques suivantes :  
 $V_{gen} = 3 V$ ,  $t_r = t_f = 10 ns$  et  $Z = 50 \Omega$   
 Pour le générateur A  $t_p = 20 ns$  fréquence = 0,5 MHz  
 Pour le générateur B  $t_p = 15 ns$  fréquence = 1 MHz

Note 2 -  $C_L$  includes probe and jig capacitance  
 La capacité  $C_L$  comprend les capacités de la sonde et du montage

Figure:G

**RECOMMENDED OPERATING CONDITIONS**  
*CONDITIONS D'EMPLOI RECOMMANDEES*

SET-UP AND HOLD TIMES REQUIRED TO DATA INPUT  
 AND SERIAL INPUT WITH RESPECT TO CLOCK INPUTS  
*TEMPS DE PREPOSITIONNEMENT ET DE MAINTIEN SUR LES  
 ENTREES PARALLELE/ ET SERIE PAR RAPPORT AUX ENTREES  
 DES HORLOGES*



$$t_{\text{set-up}}(1) = t_{\text{set-up}}(0) \geq 10 \text{ ns}$$

$$t_{\text{hold}}(1) = t_{\text{hold}}(0) \geq 0 \text{ ns}$$

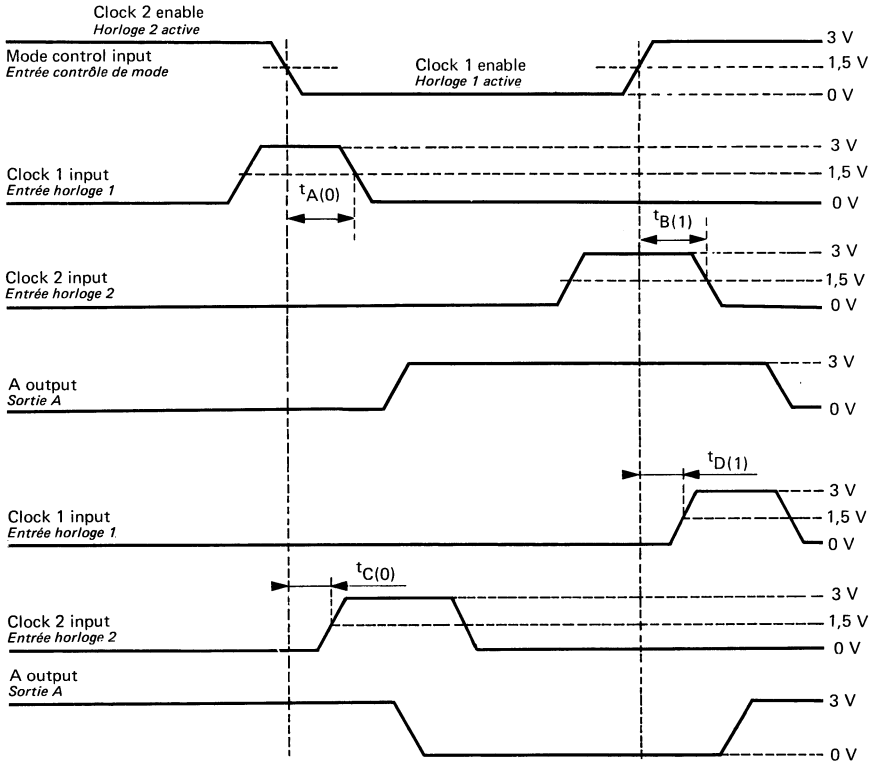
$$t_p \geq 15 \text{ ns} ; t_r = t_f = 10 \text{ ns} \text{ (10 \% } t_0 \text{ 90 \% on clocks and input data waveforms)}$$

*(10 % à 90 % pour les impulsions des horloges et des données)*

*\* For serial input test*  
*Pour l'entrée série*

**RECOMMENDED OPERATING CONDITIONS**  
*CONDITIONS D'EMPLOI RECOMMANDEES*

**SET-UP TIMES REQUIRED TO MODE CONTROL WITH RESPECT TO CLOCKS INPUTS**  
*TEMPS DE PREPOSITIONNEMENT DU CONTROLE DE MODE PAR RAPPORT AUX ENTrees DES HORLOGES*



Notes : Serial input is at 4,5 V  
*L'entrée série est à 4,5 V*  
 Ai input is at 0 V  
*L'entrée Ai est à 0 V*

from 10 % to 90 %  
 de 10 % à 90 %  $t_{TLH} = t_{THL} = 10 \text{ ns}$

$t_{A(0)} \geq 15 \text{ ns}$   
 $t_{B(1)} \geq 15 \text{ ns}$   
 $t_{C(0)} \geq 5 \text{ ns}$   
 $t_{D(1)} \geq 5 \text{ ns}$   
 $t_r = t_f = 10 \text{ ns}$

## 8 BIT PARALLEL-OUT SERIAL-IN SHIFT REGISTERS REGISTRES A DECALAGE ENTREE-SERIE, SORTIE PARALLELE 8 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	Clear Remise à zéro	Others inputs Autres entrées
SF.C 4164 E	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5	10	2	
SF.C 4164 ET	TO-116	-25°C, + 85°C	4,75	5,25	5,5 V	5	10		
SF.C 4164 EM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	5	10	1	

- Compact, parallel-out, 8 bit shift register
- Gated (Enable/Disable) serial inputs
- Fully buffered clock and serial inputs
- Asynchronous clear
- Typical maximum input clock frequency 20 MHz
- Power dissipation typically 180 mW

- Registre à décalage compact de 8 bits, sorties parallèle
- Entrées séries commandées (validation, inhibition)
- Horloge et entrées série entièrement régénérées
- Remise à zéro asynchrone
- Fréquence maximale d'horloge typique 20 MHz
- Consommation typique 180 mW

### GENERAL DESCRIPTION

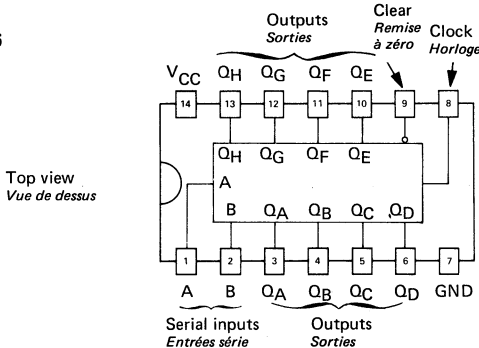
### GENERAL DESCRIPTION

This synchronous 8 bit shift register feature gated serial inputs and an asynchronous clear. The gated serial inputs permit complete control over incoming data as a low at either input inhibits entry of new data. Correspondingly, a high-level input permits entry. Data at the serial inputs may be changed while the clock is high, but only information meeting the set-up requirements will be entered. Clocking occurs on the low-to-high level transition of the clock input.

Ce registre à décalage de 8 bits possède des entrées série commandées et une remise à zéro asynchrone. Ces entrées série permettent un contrôle des données si un niveau bas est appliqué sur l'une des deux entrées série inhibant l'autre entrée. Inversement, un niveau haut sur l'une permet l'entrée des données de l'autre. Les données des entrées série peuvent être changées alors que l'horloge est haute, mais seule l'information qui respecte les temps de prépositionnement sera prise en compte. Le transfert intervient sur la transition montante de l'horloge.

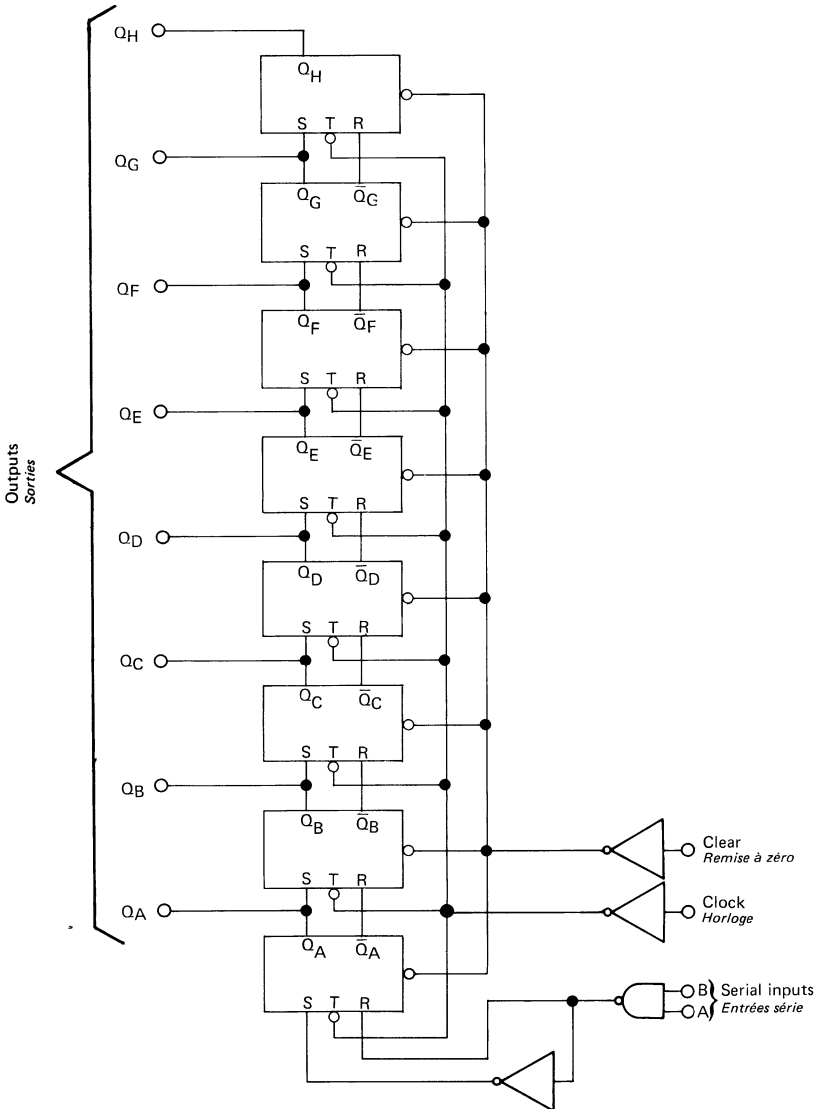
### PIN CONFIGURATION BROCHAGE

#### Package TO-116 Boîtier

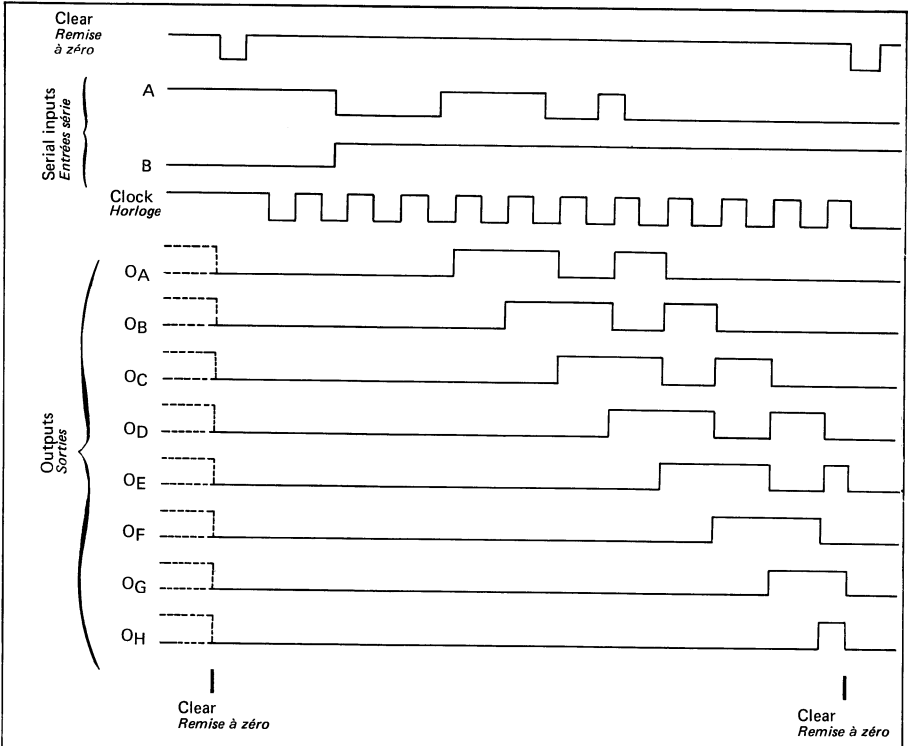




**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



TYPICAL CLEAR, SHIFT, CLEAR, AND INHIBIT SEQUENCES  
 SEQUENCE TYPIQUE REMISE A ZERO, INHIBITION DECALAGE,  
 REMISE A ZERO ET INHIBITION



TRUTH TABLE, SERIAL INPUTS A AND B  
 TABLE DE FONCTIONNEMENT, ENTREES SERIE A ET B

Inputs at $t_n$ Entrées à $t_n$		Outputs at $t_{n+1}$ Sorties à $t_{n+1}$
A	B	QA
H	H	H
L	H	L
H	L	L
L	L	L

**ELECTRICAL CHARACTERISTICS** (Note 1)  
**CARACTERISTIQUES ELECTRIQUES**

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CC} = 4,75 V$		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CC} = 4,75 V$ $I_O = 8 mA$	$V_O \leq 0,4 V$	B
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CC} = 4,75 V$ $I_O = -400 \mu A$	$V_O \geq 2,4 V$	A
Minimum input current at $V_{OLmax}$ (except clear input) <i>Courant minimal d'entrée à <math>V_{OLmax}</math> (exceptée l'entrée de la remise à zéro)</i> (Clear input) <i>(Remise à zéro)</i>	$I_{ILmax}$ $I_{I(Lmax)}$	-1,6 mA	$V_{CC} = 5,25 V$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	C
		-3,2 mA		$ I_I  \leq 3,2 mA$	
Maximum input current at $V_{OHmin}$ (except clear input) <i>Courant maximal d'entrée à <math>V_{OHmin}</math> (exceptée l'entrée de la remise à zéro)</i> (Clear input) <i>(Remise à zéro)</i>	$I_{IHmin}$ $I_{I(Hmin)}$	40 $\mu A$	$V_{CC} = 5,25 V$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	C
		80 $\mu A$		$I_I \leq 80 \mu A$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CC} = 5,25 V$ $V_I = 5,5 V$	$I_I \leq 1 mA$	C
Short-circuit output current <i>Courant de sortie en court-circuit</i>	(Note 2) $I_{OS}$	typ. -18 mA	$V_{CC} = 5,25 V$ $V_O = 0V$	$9mA \leq I_O \leq 27,5mA$	A
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 40 mA	$V_{CC} = 5,25 V$	$I_{CC} \leq 54 mA$	D
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,5 V$	

**NOTE 1**

Specifications apply across  $0^\circ C \leq t_{amb} \leq 70^\circ C$  unless otherwise specified. Typical are given for  $V_{CC} = 5 V$  and  $t_{amb} = 25^\circ C$  only.

*Ces spécifications sont valables pour la gamme de température comprise entre  $0^\circ C \leq t_{amb} \leq 70^\circ C$  sauf indications contraires.*

*Les valeurs moyennes sont données pour  $t_{amb} = 25^\circ C$ ,  $V_{CC} = 5 V$*

**NOTE 2**

Only one output may be shorted at a time

*Une seule sortie peut être court-circuitée à la fois*

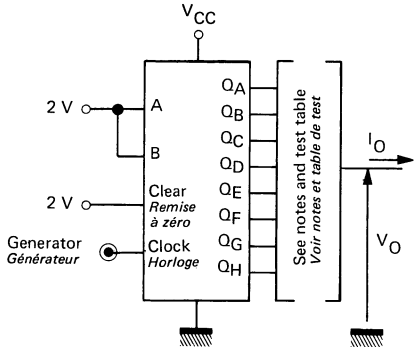
\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$

*Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$*

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$  $V_{CC} = 5\text{ V}$   $N = 5$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation time to a logical 0 level from clock to output, $t_{pd0}$ <i>Temps de propagation de l'horloge à une sortie</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 800\ \Omega$	10 ns	21 ns	32 ns	E
Propagation time to a logical 1 level from clock to output, $t_{pd1}$ <i>Temps de propagation de l'horloge à une sortie</i>	$t_{PLH}$		8 ns	17 ns	27 ns	E
Propagation time to a logical 0 level from clear to output <i>Temps de propagation de la remise à zéro à une sortie</i>	$t_{PHL}$			24 ns	36 ns	E
Minimum clock pulse width <i>Largeur minimale de l'impulsion d'horloge</i>			20 ns			E
Minimum clear pulse width <i>Largeur minimale de l'impulsion de remise à zéro</i>			20 ns			E
Minimum time that A - B data must be set-up prior to clock pulse <i>Temps minimal de présence des données A - B avant l'impulsion d'horloge</i>	$t_{set-up}$	$C_L = 15\text{ pF}$ $R_L = 800\ \Omega$	15 ns			E
Minimum time that A - B data must be hold after clock pulse <i>Temps minimal de maintien des informations A - B après l'impulsion d'horloge</i>	$t_{hold}$	Clock pulse width = 50 ns <i>Largeur d'impulsion d'horloge</i>	0 ns			E
Maximum clock frequency <i>Fréquence maximale d'horloge</i>		50 % duty cycle <i>50 % du coefficient d'utilisation</i> $V_{CC} = 5\text{ V}$	25 MHz	36 MHz		E

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Notes : Each output is tested separately through test table  
 Chaque sortie est testée séparément selon la table de test

TEST TABLE FOR FIGURE A  
 TABLE DE TEST POUR FIGURE A

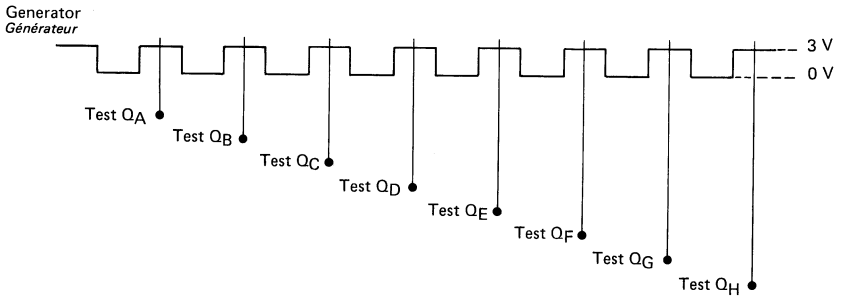
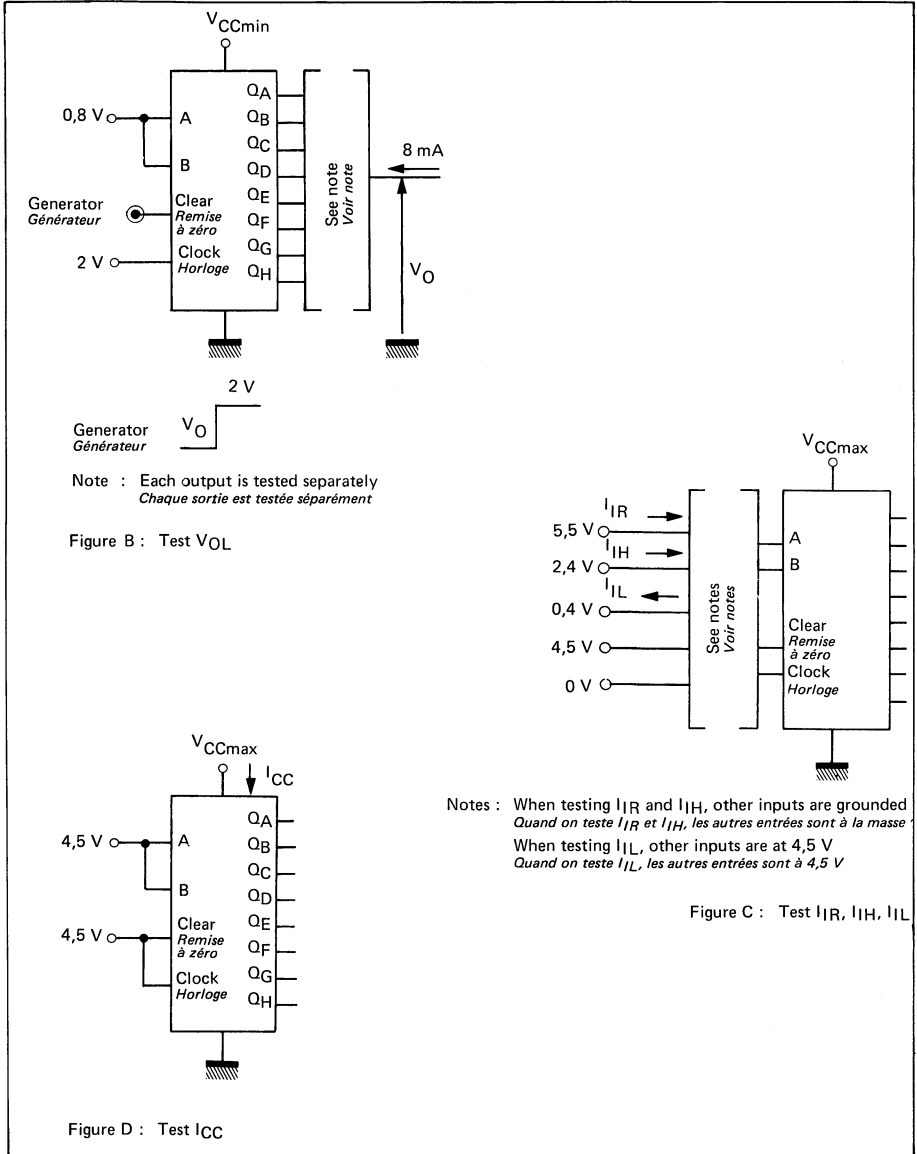
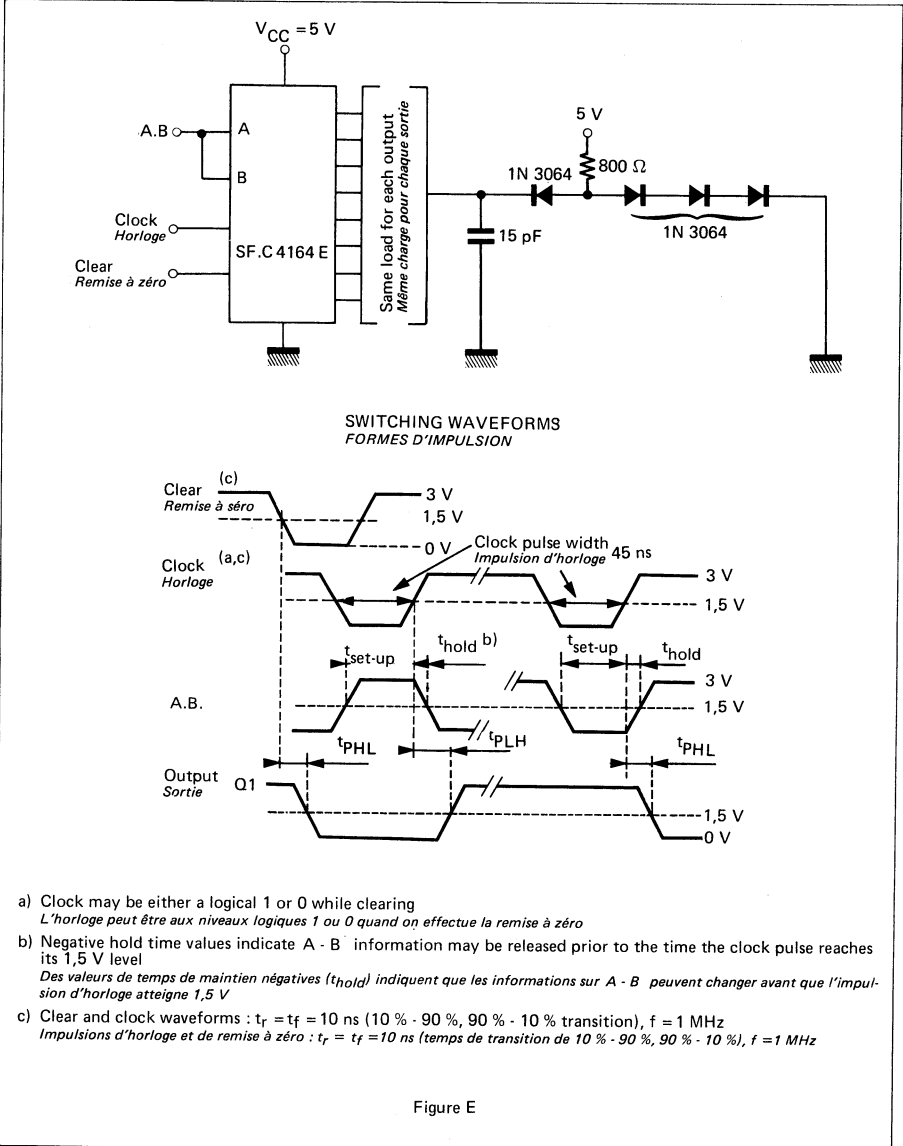


Figure A : Test  $V_{OH}$  and  $I_{OS}$

**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



- a) Clock may be either a logical 1 or 0 while clearing  
*L'horloge peut être aux niveaux logiques 1 ou 0 quand on effectue la remise à zéro*
- b) Negative hold time values indicate A - B information may be released prior to the time the clock pulse reaches its 1,5 V level  
*Des valeurs de temps de maintien négatives ( $t_{\text{hold}}$ ) indiquent que les informations sur A - B peuvent changer avant que l'impulsion d'horloge atteigne 1,5 V*
- c) Clear and clock waveforms :  $t_r = t_f = 10\text{ ns}$  (10% - 90%, 90% - 10% transition),  $f = 1\text{ MHz}$   
*Impulsions d'horloge et de remise à zéro :  $t_r = t_f = 10\text{ ns}$  (temps de transition de 10% - 90%, 90% - 10%),  $f = 1\text{ MHz}$*

Figure E

## PARALLEL - LOAD 8 - BIT SHIFT REGISTER REGISTRE A DECALAGE ENTREE PARALLELE, SORTIE SERIE 8 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	Load Charge	Other inputs Autres entrées
SF.C 4165 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	2	
SF.C 4165 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4165 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		1

- Typical maximum input clock frequency 26 MHz
- Complementary outputs
- Direct overriding load (data) inputs
- Gated clock inputs
- Parallel-to-serial data conversion

- Fréquence maximale typique d'horloge 26 MHz
- Sorties complémentaires
- Entrées de chargement des données prioritaires
- Entrées d'horloge régénérées
- Conversion des données parallèle/série

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 4165 E is an eight-bit parallel-in serial-out shift register designed to operate at frequencies of 26 MHz.

The device also features gating to inhibit clocking parallel load control, and both Q and  $\bar{Q}$  outputs from the last flip-flop for added flexibility.

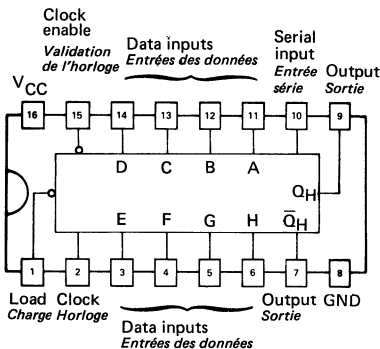
Le SF.C 4165 E est un registre à décalage à huit bits à entrée parallèle et sortie série pouvant fonctionner à des fréquences de 26 MHz.

Ce circuit, pour plus de souplesse, possède aussi une entrée d'inhibition de l'horloge, une entrée de commande pour le positionnement parallèle, et les deux sorties Q et  $\bar{Q}$  de la dernière bascule.

### PIN CONFIGURATION BROCHAGE

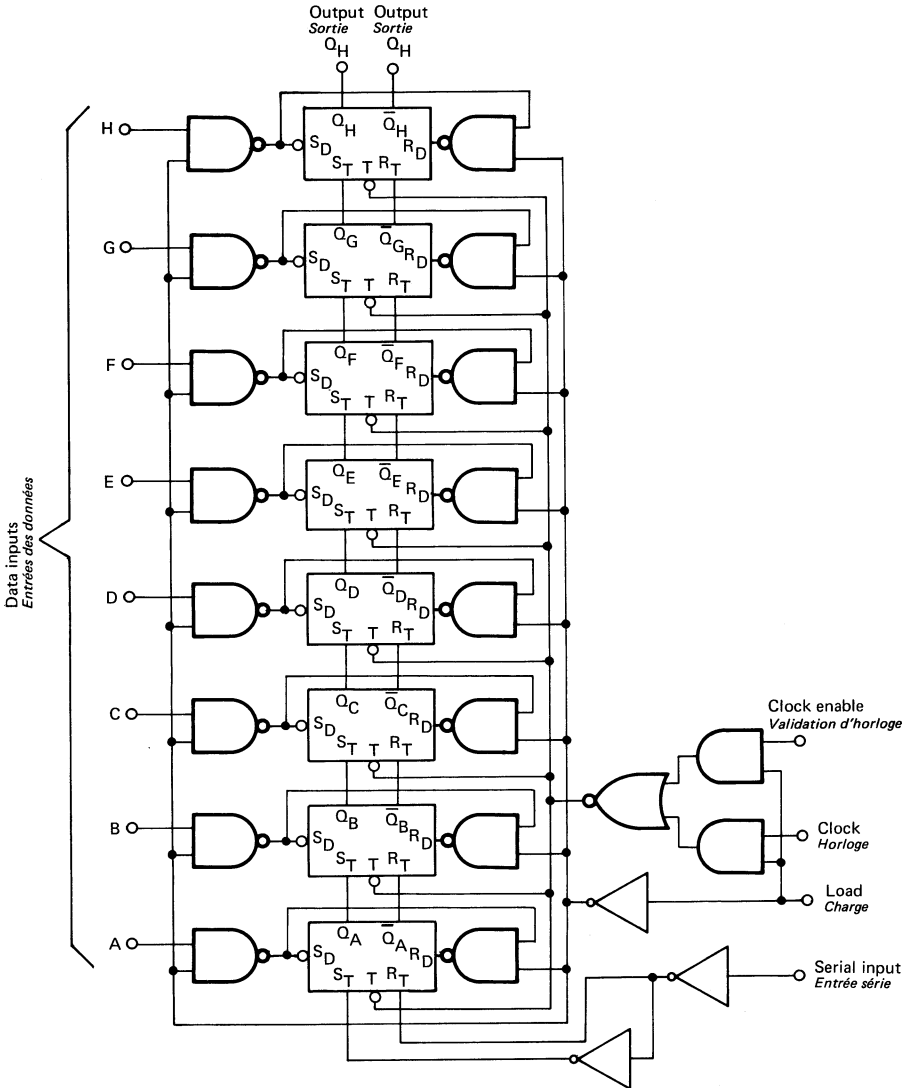
#### Package MP-117 Boîtier

Top view  
Vue de dessus





**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



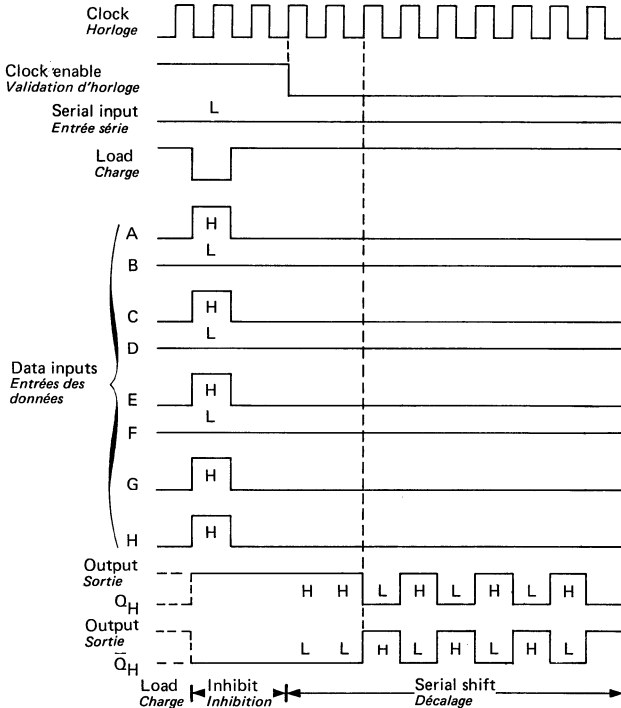
**TYPICAL SHIFT, AND INHIBIT SEQUENCES**  
*SEQUENCES TYPE DE DECALAGE, DE CHARGEMENT ET D'INHIBITION*

**FUNCTION TABLE**  
*TABLE DE FONCTION*

Shift/load <i>Charge</i>	INPUTS <i>ENTREES</i>				Internal outputs <i>Sorties internes</i>		Output QH <i>Sortie QH</i>
	Clock inhibit <i>Validation horloge</i>	Clock <i>Horloge</i>	Serial <i>Série</i>	Parallele <i>Parallèle</i>			
				A . . . . . H	QA QB . . . .		
L	X	X	X	a . . . . . h	a b	h	
H	L	L	X	X	QAo QBo	QHo	
H	L		H	X	H QAn	QGn	
H	L		L	X	L QAn	QGn	
H	H		X	X	QAo QBo	QHo	

H : High level *Etat haut*    L : Low level *Etat bas*    X : Irrelevant *Indifférent*    : Transition from low to high level *Transition du niveau bas au niveau haut*

a . . . . . h : The level of steady-state input at inputs A thru H, respectively  
*Les niveaux des entrées de A à H respectivement*



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

(Note 1)

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	A B
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $I_O = -0,8 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	A B
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$I_I \leq 1,6 \text{ mA}$	C
		-3,2 mA		$I_I \leq 3,2 \text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	C
		80 $\mu\text{A}$		$I_I \leq 80 \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	C
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$ $V_O = 0$	$18 \text{ mA} \leq  I_O  \leq 55 \text{ mA}$	D
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 46 mA	$V_{CCmax}$	$I_{CC} \leq 63 \text{ mA}$	E
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 mA	$V_{CCmin}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,5 \text{ V}$	C

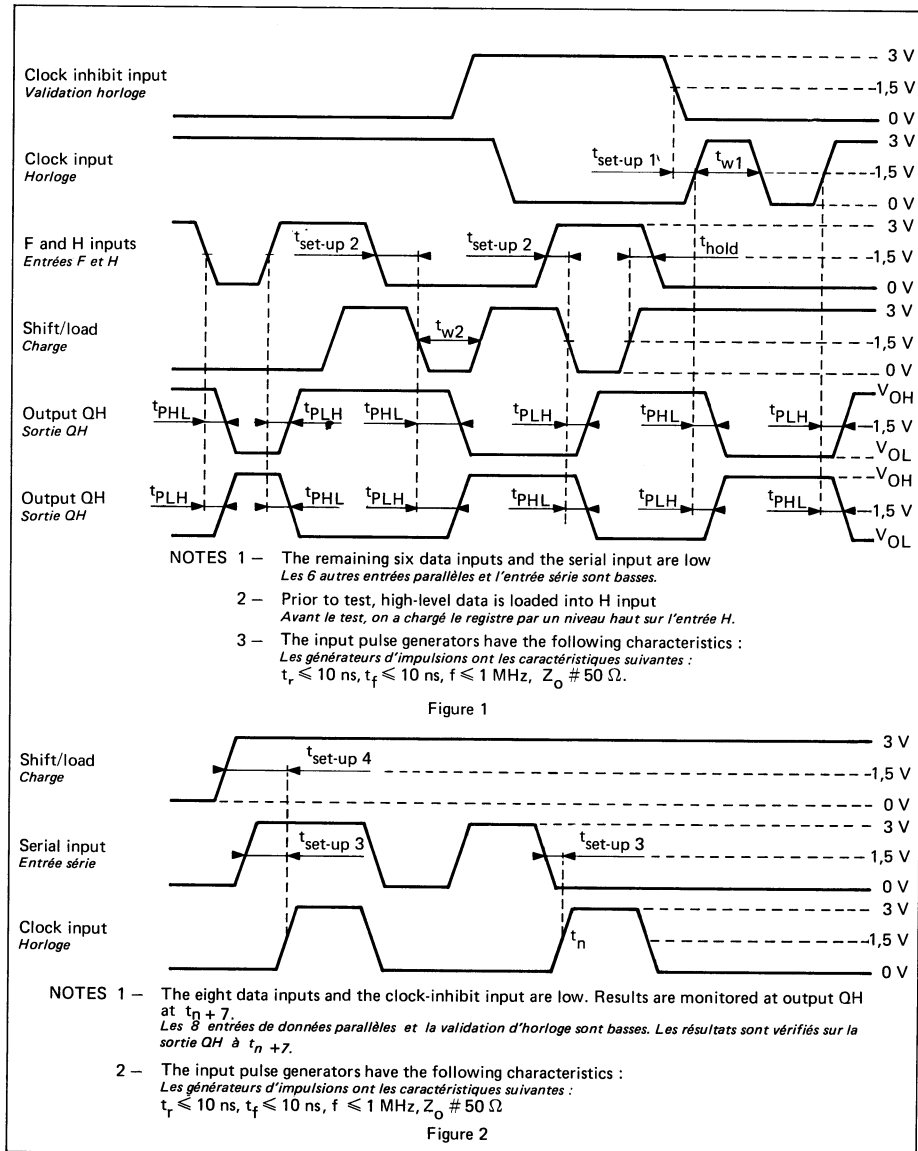
NOTE 1 — Specifications apply across  $0^\circ\text{C} \leq t_{amb} \leq 70^\circ\text{C}$  unless otherwise specified.  
 Typical are given for  $V_{CC} = 5 \text{ V}$  and  $t_{amb} = 25^\circ\text{C}$  only.

*Ces spécifications sont valables pour la gamme de température comprise entre  $0^\circ\text{C} \leq t_{amb} \leq 70^\circ\text{C}$  sauf indications contraires. Les valeurs moyennes sont données pour  $t_{amb} = 25^\circ\text{C}$ ,  $V_{CC} = 5 \text{ V}$*

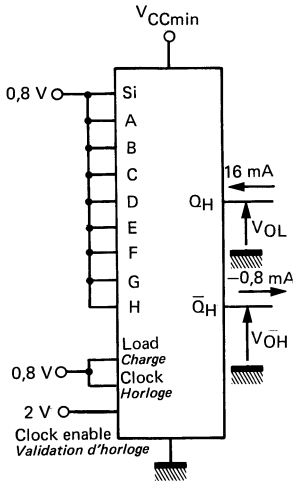
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	FROM DE	TO A	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	Load Charge	Any Toutes	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		21 ns	31 ns	1
	$t_{PLH}$	Clock Horloge	Any Toutes			16 ns	24 ns	1
	$t_{PLH}$	H	QH			11 ns	17 ns	1
	$t_{PLH}$	H	$\bar{Q}H$			18 ns	27 ns	1
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$	Load Charge	Any Toutes			27 ns	40 ns	1
	$t_{PHL}$	Clock Horloge	Any Toutes			21 ns	31 ns	1
	$t_{PHL}$	H	QH			24 ns	36 ns	1
	$t_{PHL}$	H	$\bar{Q}H$			18 ns	27 ns	1
Clock frequency <i>Fréquence d'horloge</i>	f				0		20 MHz	
Width of clock input pulse <i>Largeur de l'impulsion d'horloge</i>	$t_{w1}$					25 ns		1
Width of load input pulse <i>Largeur de l'impulsion d'horloge</i>	$t_{w2}$					15 ns		1
Clock enable set-up time <i>Temps de préétablissement pour validation de l'horloge</i>	$t_{set-up1}$					30 ns		1
Parallel input set-up time <i>Temps de préétablissement des entrées parallèles</i>	$t_{set-up2}$					10 ns		1
Serial input set-up time <i>Temps de préétablissement de l'entrée série</i>	$t_{set-up3}$				20 ns		2	
Shift set-up time <i>Temps de préétablissement pour la fonction décalage</i>	$t_{set-up4}$				45 ns		2	
Hold time at any input <i>Temps de maintien pour toutes entrées</i>	$t_{hold}$				0 ns		1	

**VOLTAGE WAVEFORMS**  
**FORMES D'ONDE**



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

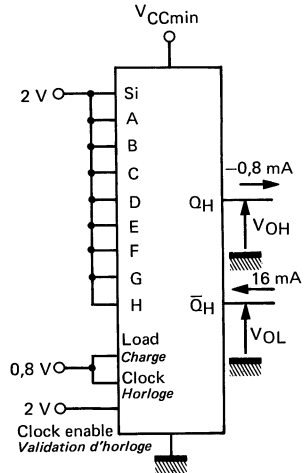


Each output is tested separately  
 Chaque sortie est testée séparément

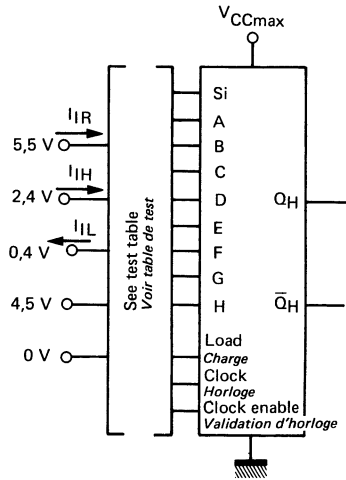
Figure A: Test  $V_{OL}$  for  $Q_H$ ,  $V_{OH}$  for  $\bar{Q}_H$   
 Tester  $V_{OL}$  pour  $Q_H$ ,  $V_{OH}$  pour  $\bar{Q}_H$

Each output is tested separately  
 Chaque sortie est testée séparément

Figure B: Test  $V_{OH}$  for  $Q_H$ ,  $V_{OL}$  for  $\bar{Q}_H$   
 Tester  $V_{OH}$  pour  $Q_H$ ,  $V_{OL}$  pour  $\bar{Q}_H$



**TEST CIRCUITS**  
**MONTAGES DE TESTS**



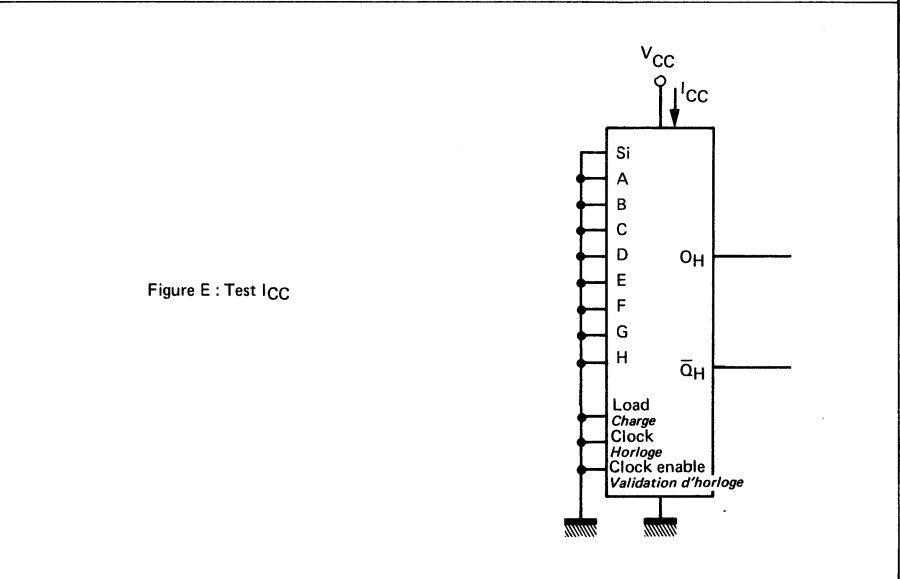
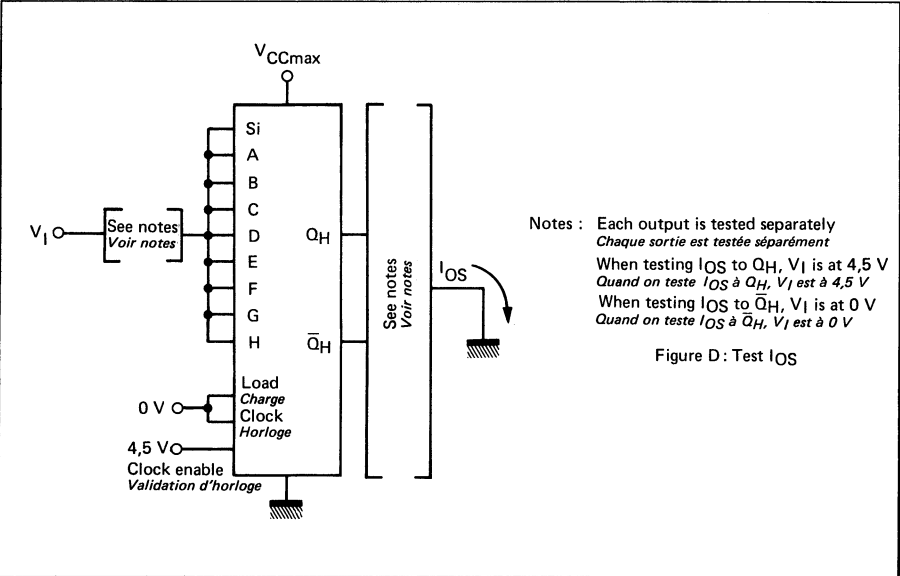
Each input is tested separately  
 Chaque entrée est testée séparément

**TEST TABLE**  
**TABLE DE TEST**

Apply 0 V Appliquer 0 V	Apply 4,5 V Appliquer 4,5 V	Test $I_{IR}$ , $I_{IH}$ Test	Test $I_{IL}$ Test
		Si	Si
	Si	A,B,C,D,E,F,G,H	
Si			A,B,C,D,E,F,G,H
Clock, clock enable Horloge, validation d'horloge		Load Charge	
	Clock, clock enable Horloge, validation d'horloge		Load Charge
Load Charge		Clock, clock enable Horloge, validation d'horloge	
	Load Charge		Clock, clock enable Horloge, validation d'horloge

Figure C : Test  $I_{IR}$ ,  $I_{IH}$ ,  $I_{IL}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**





## NOTES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output* voltage Tension de sortie	Output current low state Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 4170 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	16 mA	All inputs Toutes entrées	1
SF.C 4170 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	5,5 V	16 mA		
SF.C 4170 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		
SF.C 4170 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	16 mA		

\*Maximum voltage which should be applied to any output when it is in the off state.  
*Tension maximale qui peut être appliquée sur les sorties à l'état bloqué.*

- Separate read/write addressing permits simultaneous reading and writing
- Fast access times . . . . . typically 20 ns
- Expandable to 1024 words of n bits
- Open collector outputs with 30  $\mu$ A maximum off state current

- Adressages séparés pour la lecture et l'écriture permettant de lire et d'écrire simultanément
- Faible temps d'accès . . . . . typique 20 ns
- Expandable à 1024 mots de n bits
- Sorties à collecteur ouvert avec 30  $\mu$ A max dans l'état bloqué

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 4170 is a 16 bit TTL register file organized as 4 words of 4 bit each.

Four data inputs are used to supply the 4 bit word to be stored.

Location of the word is determined by the write address inputs WA and WB in conjunction with  $\overline{GW}$ .

Data applied at the inputs should be in its true form.

When the write enable input  $\overline{GW}$  is high, the data inputs are inhibited and their states can cause no change in the information stored in the internal latches.

When the read enable input  $\overline{GR}$  is high, the data outputs are inhibited and remain high.

When read address is made in conjunction with the  $\overline{GR}$  signal, the selected word appears at the four outputs.

This arrangement - data entry addressing separate from data read addressing and individual sense line - eliminates recovery time and permits simultaneous reading and writing.

The register file has a non destructive readout in that data is not lost when addressed :

- Average power dissipation 500 mW
- Input clamping diodes

Le circuit TTL SF.C 4170 est un registre de stockage organisé sous forme de 4 mots de 4 bits.

Quatre entrées d'information servent à charger les 4 bits de chaque mot.

L'emplacement du mot est déterminé par les entrées d'adressage WA et WB en relation avec  $\overline{GW}$ .

L'information doit être appliquée dans sa forme vraie aux entrées Di.

Quand l'entrée d'autorisation d'écriture  $\overline{GW}$  est haute, les entrées d'information sont inhibées et leurs états ne peuvent pas changer l'information stockée dans les mémoires internes.

Quand l'entrée d'autorisation de lecture  $\overline{GR}$  est haute, les sorties sont inhibées et restent hautes.

Quand l'adressage de lecture est fait en relation avec le signal  $\overline{GR}$ , le mot sélectionné apparaît aux quatre sorties.

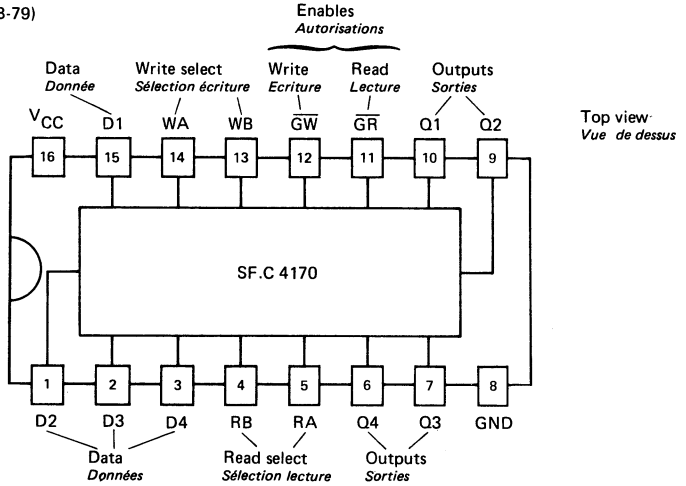
Cette organisation - adressage écriture séparé de l'adressage de lecture et sorties individualisées - supprime les temps de recouvrement et permet l'écriture et la lecture simultanées.

Le registre de stockage est à lecture non destructive : l'adressage ne fait pas perdre l'information.

- Dissipation moyenne 500 mW
- Diodes d'écrêtage sur les entrées

**PIN CONFIGURATION**  
*BROCHAGE*

Package MP-117 (CB-79)  
Boîtier



Top view  
Vue de dessus

**WRITE FUNCTION TABLE**  
*TABLE FONCTIONNELLE EN ECRITURE*

Write inputs <i>Entrées écriture</i>			Words <i>Mots</i>			
WB	WA	$\overline{GW}$	0	1	2	3
L	L	L	Q=D	Qn	Qn	Qn
L	H	L	Qn	Q=D	Qn	Qn
H	L	L	Qn	Qn	Q=D	Qn
H	H	L	Qn	Qn	Qn	Q=D
X	X	X	Qn	Qn	Qn	Qn

**READ FUNCTION TABLE**  
*TABLE FONCTIONNELLE EN LECTURE*

Read inputs <i>Entrées lecture</i>			Outputs <i>Sorties</i>			
RB	RA	$\overline{GR}$	Q1	Q2	Q3	Q4
L	L	L	W0B1	W0B2	W0B3	W0B4
L	H	L	W1B1	W1B2	W1B3	W1B4
H	L	L	W2B1	W2B2	W2B3	W2B4
H	H	L	W3B1	W3B2	W3B3	W3B4
X	X	H	H	H	H	H

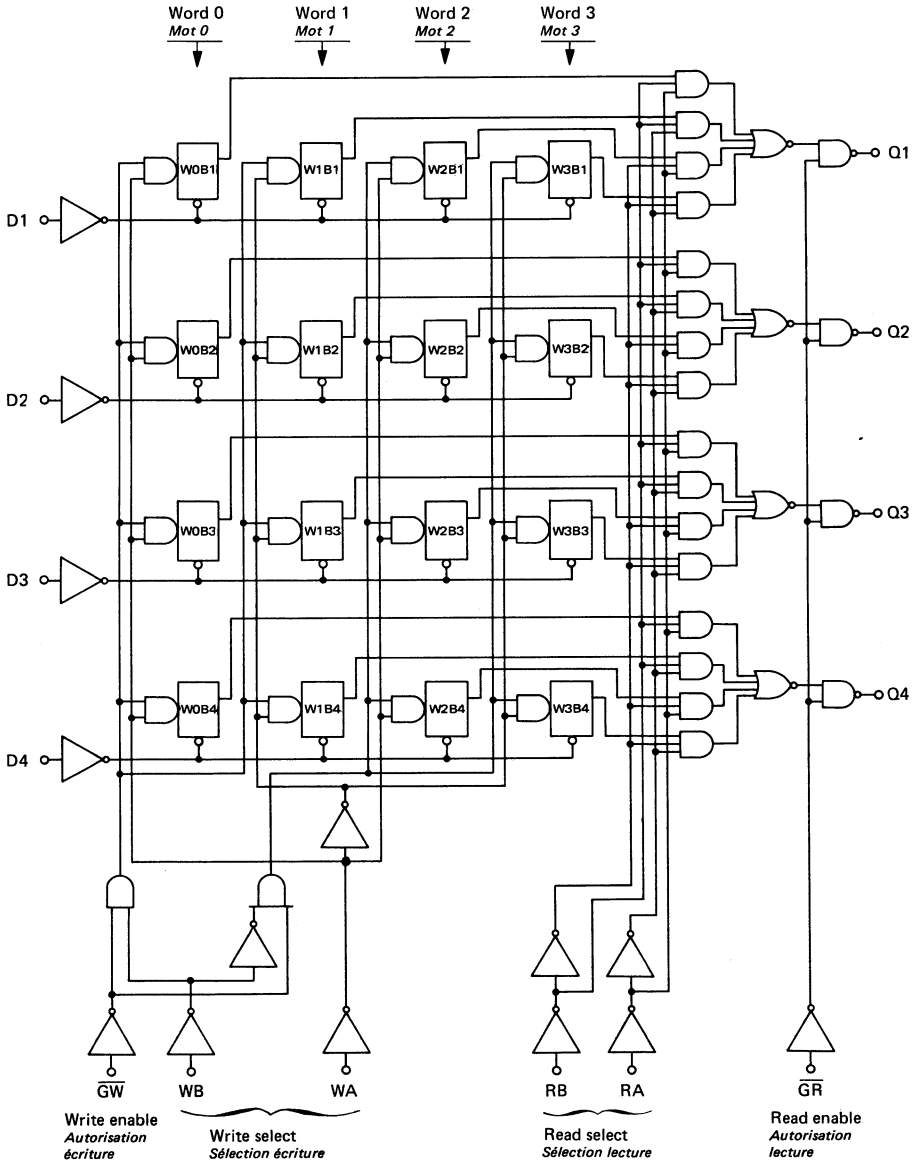
- H : High level  
*Niveau haut*      L : Low level  
*Niveau bas*      X : Irrelevant  
*Etat indéterminé*

- (Q=D) : The four selected internal flip-flop outputs will assume the states applied to the four external data inputs.  
*Les sorties internes des quatre bascules sélectionnées prennent les états appliqués respectivement aux quatre entrées externes d'information.*

- Qn : No change  
*Aucun changement*

- W0B1 : The first bit of word 0 etc...  
*Le premier bit du mot 0 etc....*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_I = 0,8$ V $I_O = 16$ mA	$V_O \leq 0,4$ V	
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_{O(5,5V)}$	30 $\mu$ A	$V_{CCmin}$ $V_O = 5,5$ V $V_{GR} = 2$ V	$I_O \leq 30$ $\mu$ A	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 135 mA	$V_{CCmax}$	$I_{CC} \leq 150$ mA	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA	$ V_I  \leq 1,5$ V	

\* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25^\circ$ C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V,  $t_{amb} = 25^\circ$ C

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

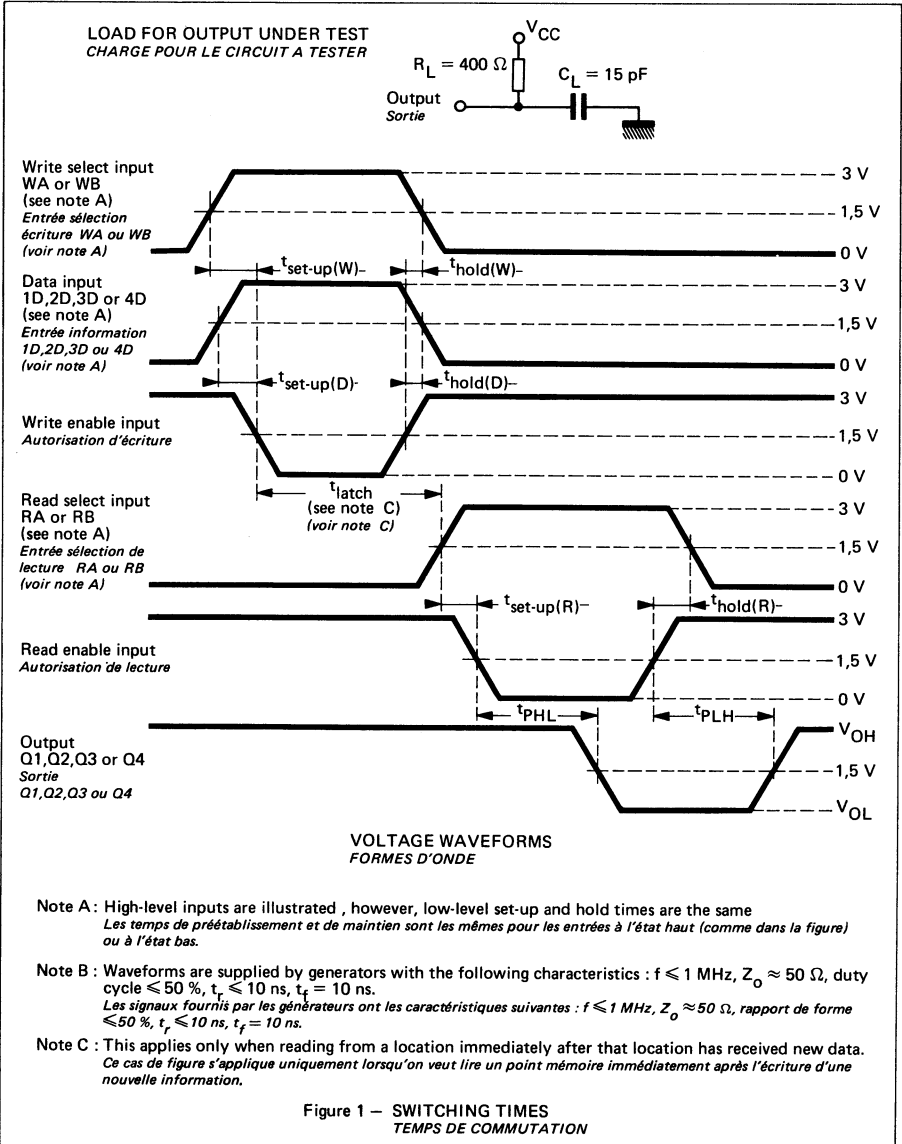
$t_{amb} = +25^{\circ}\text{C} \quad V_{CC} = 5\text{ V} \quad N = 10$

PARAMETERS PARAMETRES		SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.
Width of write enable or read enable pulse <i>Largeur des impulsions d'autorisation de lecture ou d'écriture</i>		$t_w$	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	25 ns		
Data inputs with respect to write enable <i>Des entrées de sélection écriture par rapport à l'autorisation d'écriture</i>	Set-up time <i>Temps de préétablissement</i>	$t_{set-up}(D)$		10 ns		
	Hold time <i>Temps de maintien</i>	$t_{hold}(D)$		15 ns		
Write select with respect to write enable <i>Des entrées de sélection écriture par rapport à l'autorisation d'écriture</i>	Set-up time <i>Temps de préétablissement</i>	$t_{set-up}(W)$		15 ns		
	Hold time <i>Temps de maintien</i>	$t_{hold}(W)$		5 ns		
Latch time for new data <i>Temps d'acquisition d'une nouvelle information</i>		$t_{latch}$		25 ns		
Propagation delay times from read enable to any Q <i>Temps de propagation de l'autorisation de lecture aux sorties Q</i>	Low to high level output <i>à la croissance du signal de sortie</i>	$t_{PLH}$			10 ns	15 ns
	High to low level output <i>à la décroissance du signal de sortie</i>	$t_{PHL}$			20 ns	30 ns

**NOTES :**

- Set-up time is the interval immediately preceding the negative-going edge of the enable pulse during which interval the data or address to be recognized must be maintained at the input to ensure its recognition.  
*Le temps de préétablissement est l'intervalle de temps qui précède immédiatement le flanc négatif de l'impulsion de validation pendant lequel l'information ou l'adresse doit être maintenue afin d'être prise en compte.*
- Hold time is the interval immediately following the positive-going edge of the enable pulse during which interval the data or address to be recognized must be maintained at the input to ensure its continuous recognition.  
*Le temps de maintien est l'intervalle de temps qui suit immédiatement le flanc positif de l'impulsion de validation pendant lequel l'information ou l'adresse doit être maintenue afin de continuer à être prise en compte.*
- Latch time is the time required for the internal output of the latch to assume the state of new data. This is important only when attempting to read from a location immediately after that location has received new data.
- *Le temps de rebouclage est le temps nécessaire à la mémoire interne pour prendre un nouvel état. Ceci n'est important que dans le cas de la lecture suivant immédiatement l'inscription d'un même point mémoire.*

**SWITCHING CHARACTERISTICS**  
**CARACTERISTIQUES DE COMMUTATION**



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*

These registers files may be cascaded to permit word length (number of bit) and a word capacity increase-ment. (See respectively fig. A and fig. B)

These registers files can be used :

- As scratch pad memories  
 Recovery times being eliminated, the cycle time is a fonction of the longer of the write or read time.  
 In the case of the SF.C 4170, this is the write time which is 45 ns max.
- As high speed memory buffer used with a display in which the information moves across a panel of lights.  
 The first display is stored in the file and, as it is being read and displayed, the next display data is being written into the memory.
- More generally as high speed memory buffer between main memories and peripheral stations.  
 By organizing differently the write inputs and the read outputs, they may be used as converters. (See fig. C)

*Ces registres de stockage peuvent être mis en cascade afin de permettre une extension de la longueur des mots (nombre de bits) et du nombre de mots. (Voir respectivement fig. A et fig. B)*

*Ces registres de stockage peuvent être utilisés :*

- *En temps que mémoires bloc-note*  
*Les temps de recouvrement étant éliminés, le temps de cycle est fonction du temps le plus long d'écriture ou de lecture.*  
*Dans le cas du SF.C 4170, il s'agit du temps d'écriture qui atteint 45 ns max.*
- *En temps que mémoire temporaire rapide utilisée avec un système d'affichage dans lequel l'information se déplace sur un panneau lumineux.*  
*Le premier affichage est stocké dans le registre et, pendant qu'il est lu et visualisé, l'information suivante d'affichage est écrite dans la mémoire.*
- *Plus généralement en temps que mémoire tampon rapide entre les mémoires principales et les périphériques.*  
*En organisant différemment l'adressage d'écriture et celui de lecture, ils peuvent être utilisés en temps que convertisseurs. (Voir fig. C)*

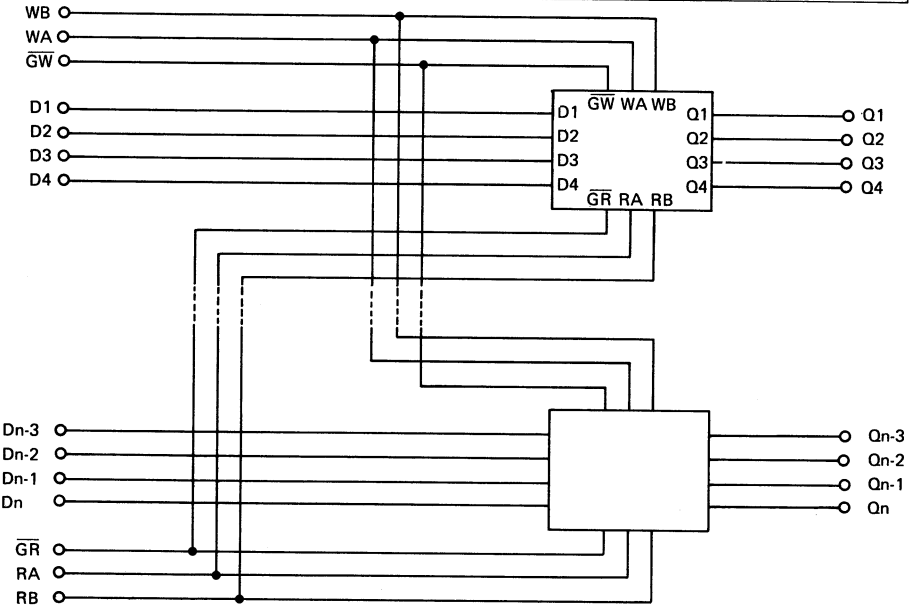


Figure A – TYPICAL N BIT WORDS ORGANISATION  
*ORGANISATION EN MOTS DE N BITS*



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*

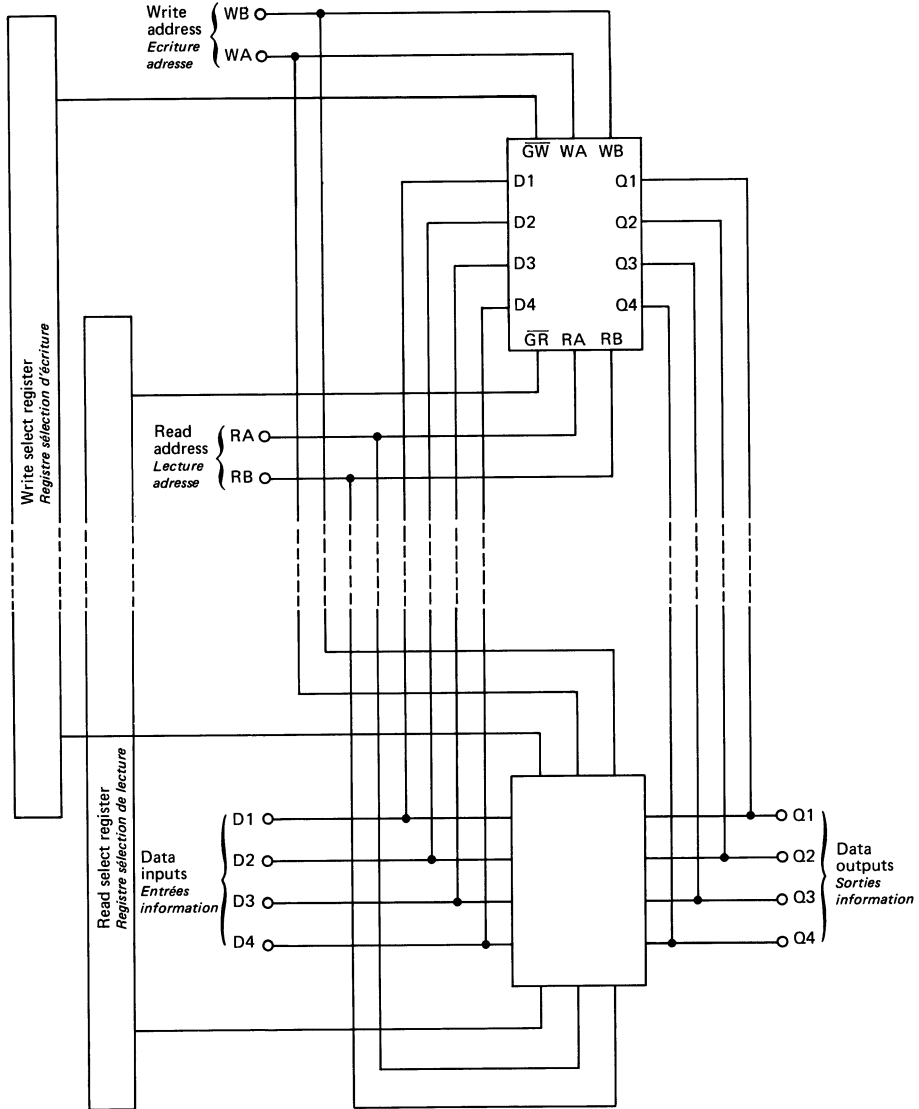
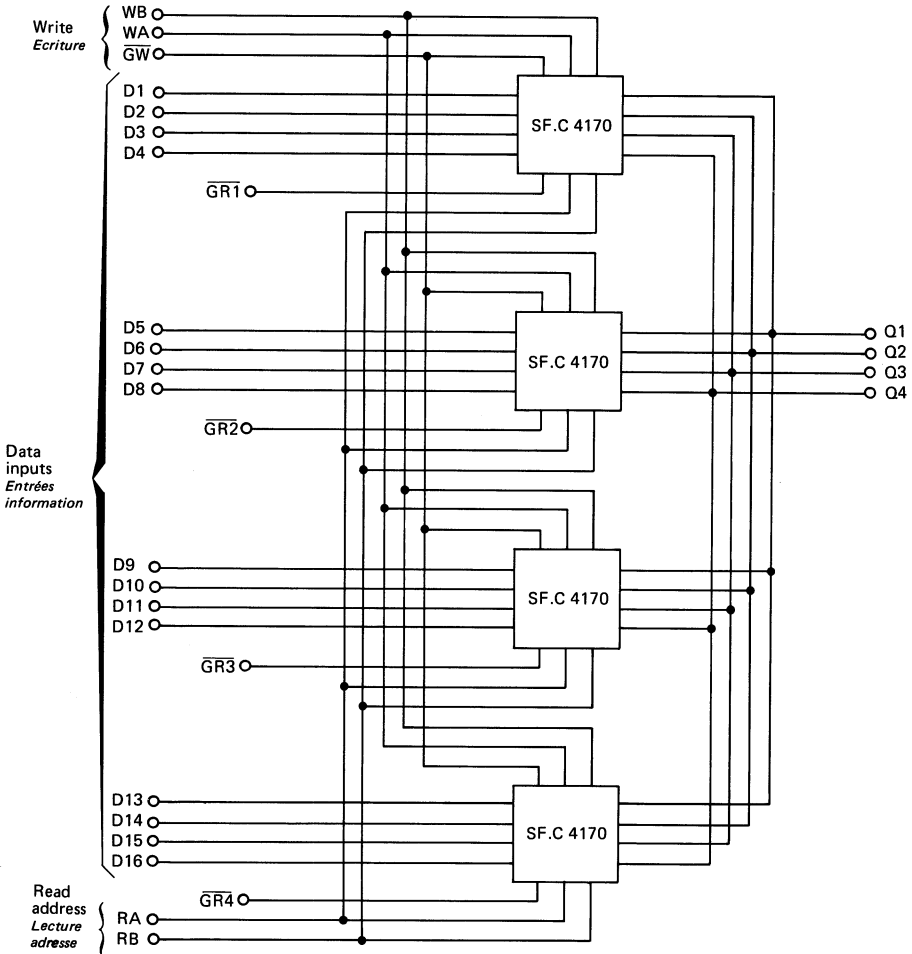


Figure B — TYPICAL M WORDS OF 4 BIT ORGANISATION  
*ORGANISATION EN M MOTS DE 4 BITS*

**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*



The 16 bit words are transferred in parallel to the buffer memory and the information is available as 4 bit words at the outputs.

Thus :  $f_{input} = \frac{f_{output}}{4}$   $f_{input}$  and  $f_{output}$  are operating frequencies.

*Les mots de 16 bits sont transférés en parallèle dans le registre de stockage et l'information est disponible sous forme de mots de 4 bits aux sorties.*

*Donc :  $f_{entrée} = \frac{f_{sortie}}{4}$   $f_{entrée}$  et  $f_{sortie}$  sont les fréquences de travail.*

Figure C — TYPICAL 16 BIT WORDS TO 4 BIT WORDS BUFFER MEMORY  
 EXEMPLE DE MEMOIRE TEMPORAIRE ENTREE EN MOTS DE 16 BITS, SORTIE EN MOTS DE 4 BITS

# S.F.C 4174 E, S.F.C 4175 E

## D TYPE FLIP-FLOPS WITH CLEAR BASCULES TYPE D AVEC REMISE A ZERO

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4174 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4174 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4174 KM	MP-117	-55°C, + 125°C	4,75	5,25	5,5 V	10	20		
SF.C 4175 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20		
SF.C 4175 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4175 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 4174 and 4175 TTL circuits are positive edge triggered flip-flops.

Both have direct clear input and the SF.C 4175 features complementary outputs from each flip-flop.

Information at the D inputs meeting the set-up and hold time requirements is transferred to the Q outputs on the positive going edge of the clock pulse. Clock triggering occurs at a particular voltage level and is not directly related to the transition time of the positive going pulse.

When the clock input is at either the high or low level, the D input signal has no effect at the output.

Les circuits TTL SF.C 4174 et 4175 sont des bascules changeant d'état sur un flanc positif.

Tous deux ont une remise à zéro asynchrone et le SF.C 4175 permet de disposer des sorties complémentaires pour chaque bascule.

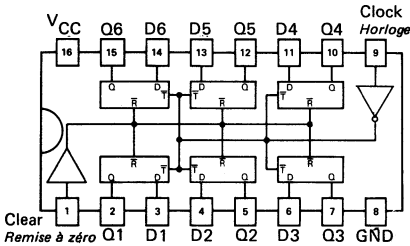
L'information aux entrées D satisfaisant aux conditions de préétablissement et de maintien est transférée aux sorties Q sur le flanc positif d'horloge. La commande par l'horloge est effective à un certain niveau de tension et ne dépend pas directement de la valeur du flanc positif de l'impulsion.

Quand l'horloge est haute ou basse, l'entrée D est sans influence sur la sortie.

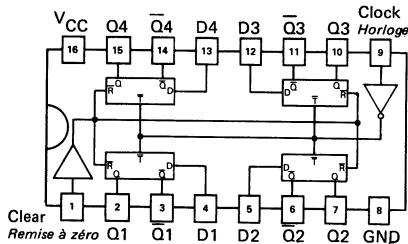
Top views  
Vues de dessus

Package MP-117 (CB-79)  
Boîtier

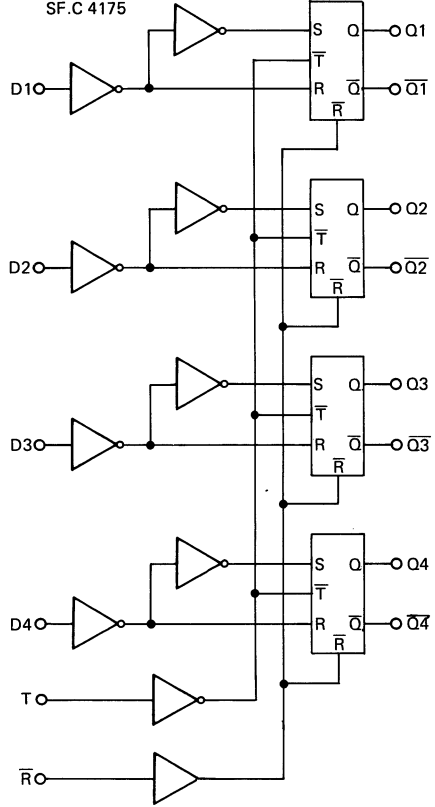
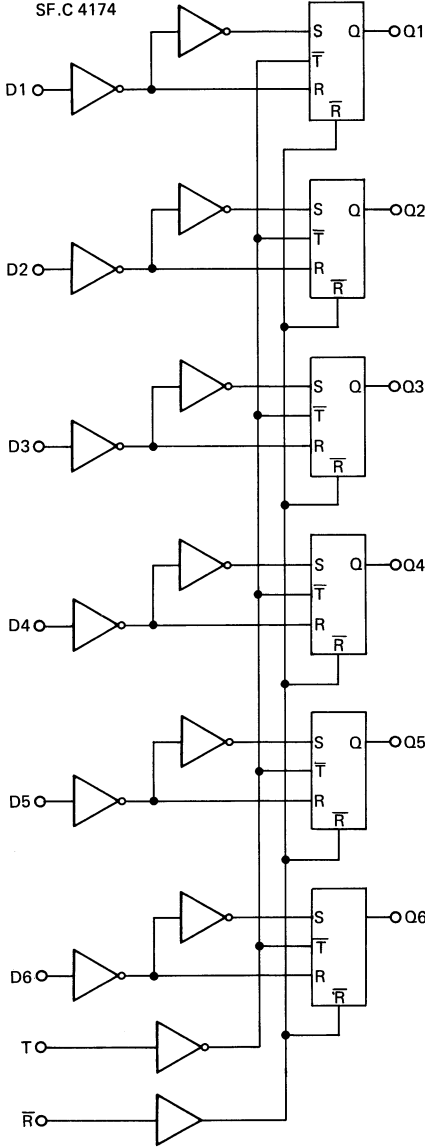
SF.C 4174



SF.C 4175



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



FUNCTIONAL TABLE  
TABLE DE FONCTIONNEMENT

Data inputs Données des entrées	Outputs at $t_{n+1}$ Sorties à $t_{n+1}$
H	H
L	L

$t_{n+1}$  : Bit time after clock pulse  
Instant après la transition d'horloge

Low input to  $\bar{R}$  set Q to low level  
 $\bar{R}$  au niveau bas entraine Q au niveau bas

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OL} = 16\text{ mA}$	$V_O < 0,4\text{ V}$	
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $V_{IL} = 0,8\text{ V}$ $I_{OH} = -0,8\text{ mA}$	$V_O > 2,4\text{ V}$	
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 1,6\text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 40\ \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$	$I_I \leq 1\text{ mA}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$	18 mA $\leq  I_O  \leq 57\text{ mA}$	
SF.C 4174 E, ET SF.C 4175 E, ET SF.C 4174 KM SF.C 4175 KM				20 mA $\leq  I_O  \leq 57\text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 45 mA	$V_{CCmax}$	$I_{CC} \leq 65\text{ mA}$	
SF.C 4174 SF.C 4175		typ. 30 mA		$I_{CC} \leq 45\text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12\text{ mA}$	$ V_I  \leq 1,5\text{ V}$	

 \* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$

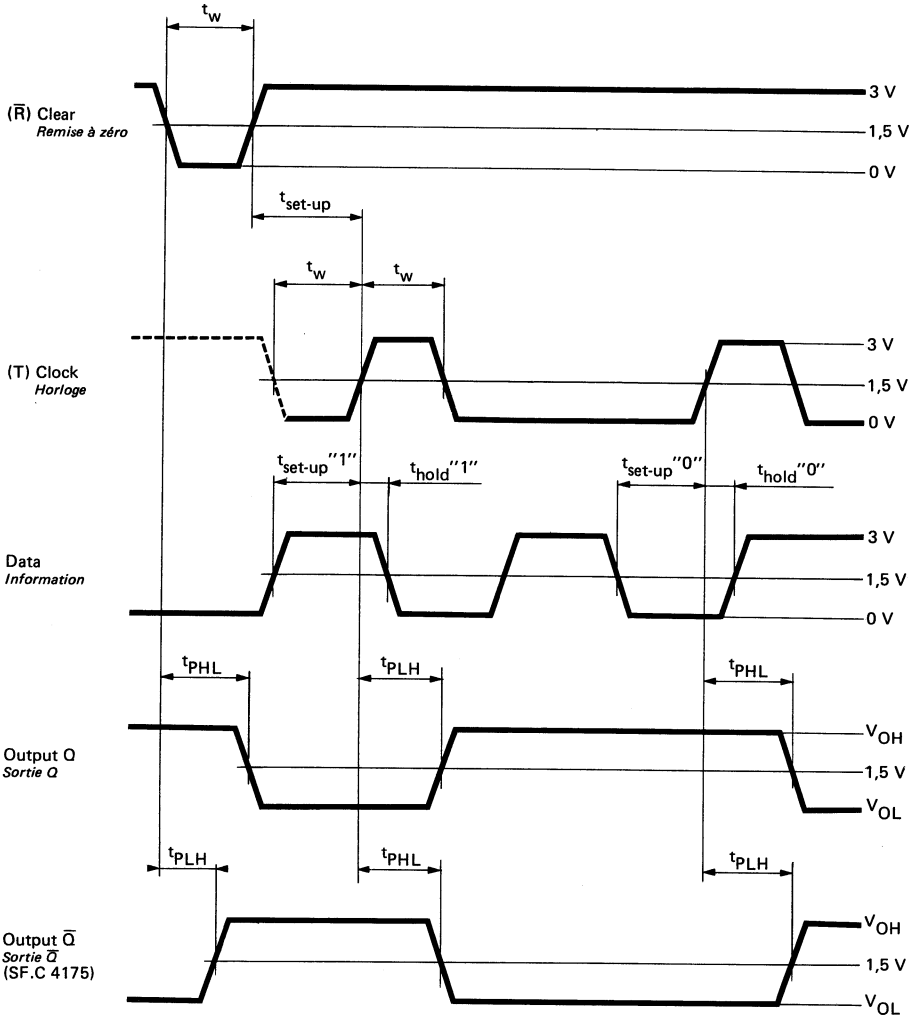
**DYNAMIC CHARACTERISTICS**  
**CARACTÉRISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$

$V_{CC} = 5V$

$N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLÈS	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f		25 MHz	35 MHz		
Width of clock pulse or clear pulse <i>Largeur des impulsions d'horloge ou de remise à zéro</i>	$t_w$		20 ns			
Input set-up time, clear inactive state <i>Temps de préétablissement, suppression remise à zéro</i>	$t_{set-up}$		25 ns			
Input set-up time, data input <i>Temps de préétablissement, entrée information</i>	$t_{set-up}$		20 ns			
Input hold time <i>Temps de maintien</i>	$t_{hold}$		5 ns			
Propagation delay time, low to high level from $\bar{R}$ to output (SF.C 4175 only) <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math> (SF.C 4175 seulement)</i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$			25 ns	
Propagation delay time, high to low level from $\bar{R}$ to output <i>Temps de propagation à la décroissance du signal de sortie, commande par <math>\bar{R}</math></i>	$t_{PHL}$				35 ns	
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			20 ns	30 ns	
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du signal de sortie, commande par l'horloge</i>	$t_{PHL}$			21 ns	30 ns	

**TEST CIRCUITS**  
**MONTAGES DE TESTS**


Note : The pulse generators have the following characteristics :  
 $f \leq 1$  MHz,  $t_r = t_f \leq 10$  ns, duty cycle  $\leq 50$  %,  $Z_{out} = 50 \Omega$   
 Les générateurs d'impulsions ont les caractéristiques suivantes :  
 $f \leq 1$  MHz,  $t_r = t_f \leq 10$  ns, rapport de forme  $\leq 50$  %,  $Z_{out} = 50 \Omega$

## NOTES



## 4 BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS REGISTRES A DECALAGE UNIVERSELS DE 4 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4194 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4194 ET	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4194 EM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4194 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

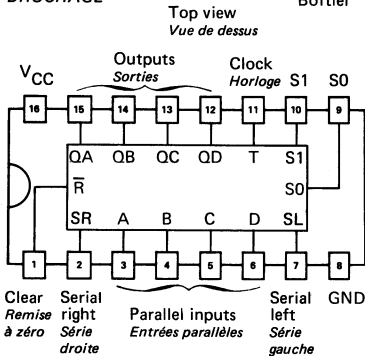
- Universal bidirectional 4 bit register
- Four operating modes :
  - Parallel load
  - Shift right
  - Shift left
  - Inhibit (do nothing)
- Parallel outputs
- Direct overriding clear
- Diode-clamped inputs
- Typical maximum input clock frequency . . . 35 MHz

- *Registre universel bidirectionnel de 4 bits*
- *Quatre modes de fonctionnement :*
  - Chargement parallèle*
  - Décalage à droite*
  - Décalage à gauche*
  - Inhibition*
- *Sorties parallèles*
- *Remise à zéro prioritaire*
- *Diodes d'écrêtage sur les entrées*
- *Fréquence d'horloge maximale typique. . . 35 MHz*

### PIN CONFIGURATION BROCHAGE

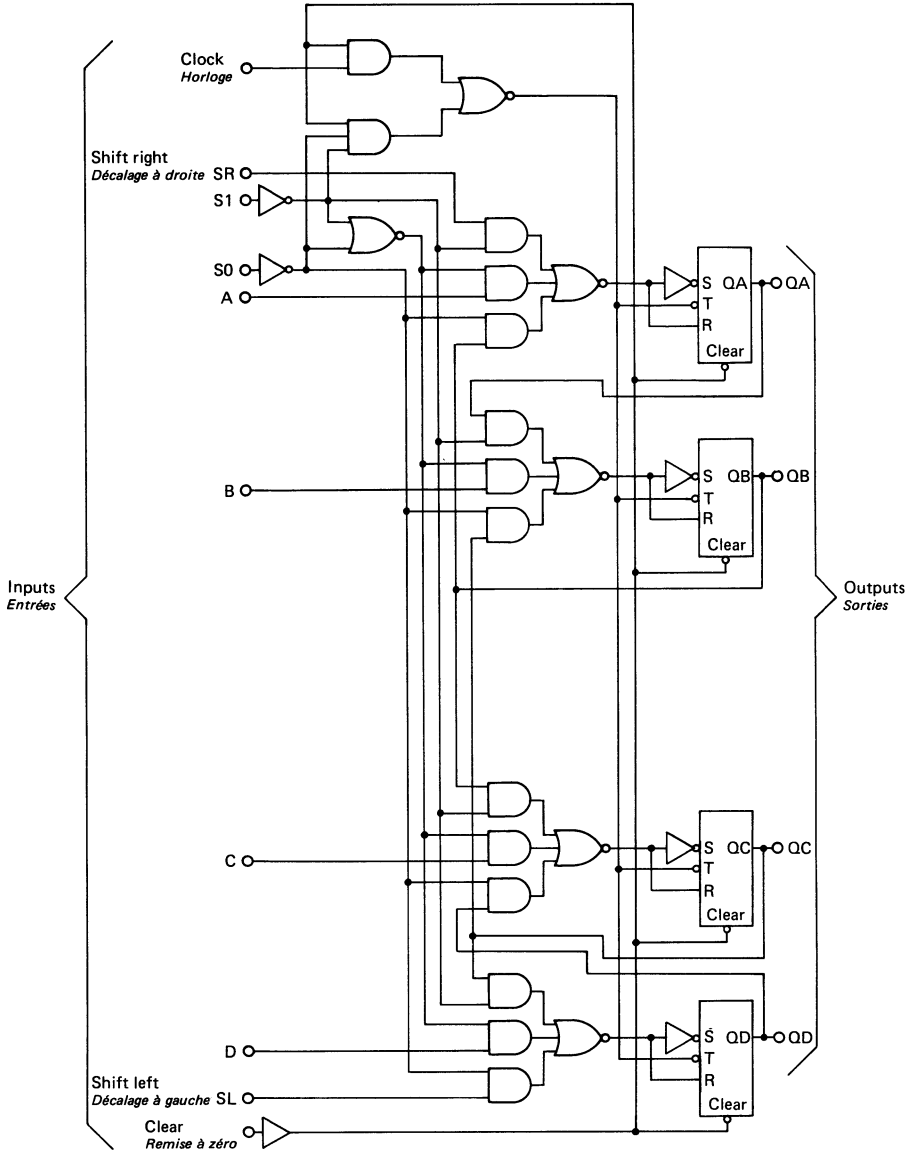
Package MP-117 (CB-79)  
Boîtier

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT (Mode control) (Contrôle de mode)

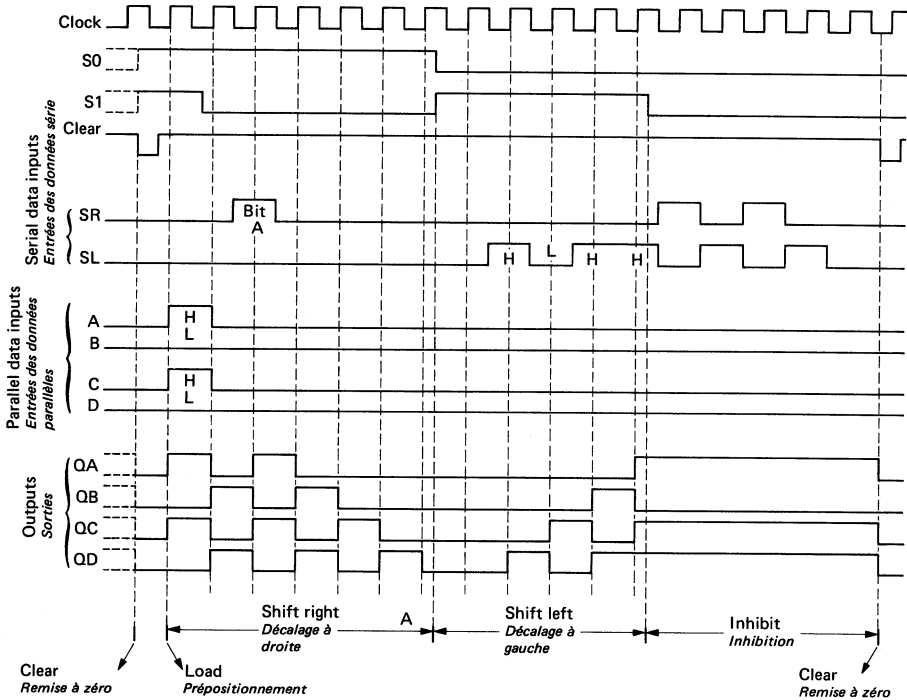


Inputs Entrées		Mode Mode
S1	S0	
L	L	Inhibit clock <i>Inhibition de l'horloge</i>
L	H	Shift right <i>Décalage à droite</i>
H	L	Shift left <i>Décalage à gauche</i>
H	H	Parallel load <i>Chargement parallèle</i>

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



**TYPICAL CLEAR, LOAD, RIGHT-SHIFT, LEFT-SHIFT, INHIBIT SEQUENCES**  
**SEQUENCES TYPIQUES DE REMISE A ZERO, PREPOSITIONNEMENT, DECALAGE A DROITE, DECALAGE A GAUCHE, INHIBITION.**



Parallel loading is accomplished by applying the four bit of data, taking both mode control inputs S0 and S1 high, and the data is loaded into the associated flip-flop and appears at the output after the positive transition of the clock input.

Shift right is accomplished synchronously with the rising edge of the clock pulse when S0 is high and S1 is low. Serial data for this mode is applied at the shift right data input SR.

Shift left, also synchronous, acquires serial data from the shift left data input when S0 is low and S1 is high.

Clocking of the flip-flops is inhibited when both mode control inputs are low.

*Le chargement parallèle est réalisé en appliquant les 4 bits d'entrée alors que les deux entrées de contrôle de mode S0 et S1 sont hautes, ces données sont chargées dans les bascules associées et apparaissent sur les sorties après la transition positive de l'horloge.*

*Le décalage à droite s'effectue de manière synchrone sur le flanc montant de l'horloge quand S0 est haut et S1 bas. Les données série pour ce mode sont appliquées à l'entrée SR.*

*Le décalage à gauche, synchrone, requiert des données série sur l'entrée SL quand S0 est bas et S1 haut.*

*L'activation des bascules est inhibée quand les deux entrées de contrôle de mode sont basses.*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2\text{ V}$ $I_{OH} = -0,8\text{ mA}$	$V_O \geq 2,4\text{ V}$	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IL} = 0,8\text{ V}$ $I_{OL} = 16\text{ mA}$	$V_O \geq 0,4\text{ V}$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 40\text{ }\mu\text{A}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	1,6 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 1,6\text{ mA}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$	$I_I \leq 1\text{ mA}$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18\text{ mA} \leq  I_O  \leq 55\text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 46 mA	$V_{CCmax}$	$I_{CC} \leq 63\text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12\text{ mA}$	$ V_I  \leq 1,5\text{ V}$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, high to low level any output from clear <i>Temps de propagation de l'entrée remise à zéro à la décroissance du signal aux sorties</i>	$t_{PHL}$	$C_L = 15\text{ pF}$ $R_L = 400\text{ }\Omega$		20 ns	30 ns	1
Propagation delay time, low to high level any output from clock <i>Temps de propagation de l'entrée d'horloge à la croissance du signal aux sorties</i>	$t_{PLH}$		7 ns	15 ns	22 ns	1
Propagation delay time, high to low level any output from clock <i>Temps de propagation de l'entrée d'horloge à la décroissance du signal aux sorties</i>	$t_{PHL}$		7 ns	17 ns	26 ns	2

\* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

**RECOMMENDED OPERATING CONDITIONS**  
**CONDITIONS D'EMPLOI RECOMMANDEES**

	MIN.	TYP.	MAX.
Input count frequency <i>Fréquence de comptage d'entrée</i>			25 MHz
Width of clock or reset pulse <i>Largeur de l'impulsion d'horloge ou de positionnement</i>	20 ns		
Mode-control set-up time (Note 1) <i>Temps de prépositionnement du contrôle de mode</i>	30 ns		
Data set-up time, all inputs (Note 1) <i>Temps de prépositionnement de toutes les entrées</i>	20 ns		
Hold time, all inputs (Note 1) <i>Temps de maintien de toutes les entrées</i>	0 ns		

Note 1 : Set-up time is the interval immediately preceding the positive-going edge of the clock pulse during which interval the data to be recognized must be maintained at the input to ensure its recognition

*Le temps de préétablissement est l'intervalle de temps précédant le flanc positif de l'impulsion d'horloge pendant lequel les données devant être prises en considération doivent être maintenues sur les entrées.*

Note 2 : Hold time is the interval immediately following the positive-going edge of the clock pulse during which interval the data to be recognized must be maintained at the input to ensure its recognition

*Le temps de maintien est l'intervalle de temps suivant le flanc positif de l'impulsion d'horloge pendant lequel les données devant être prises en considération doivent être maintenues sur les entrées.*

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

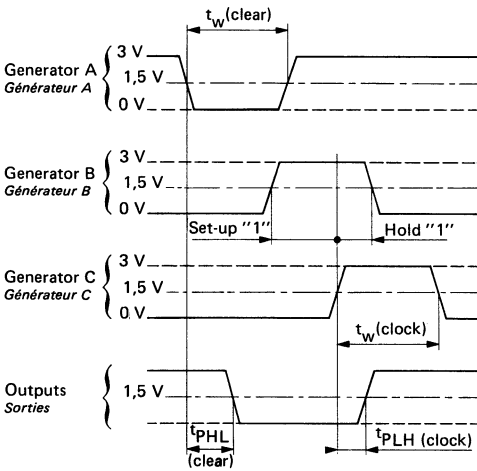
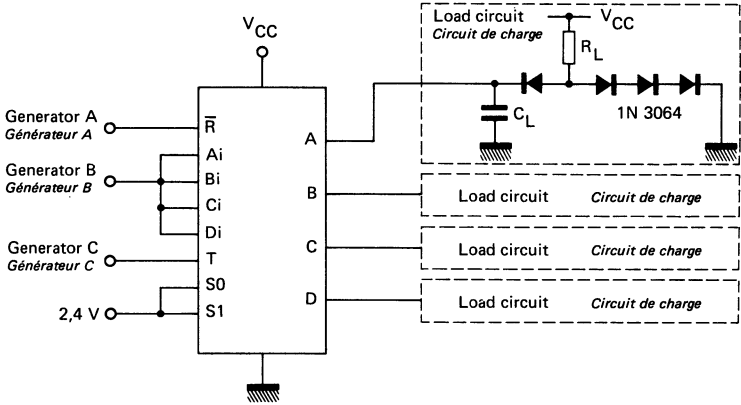


Figure 1

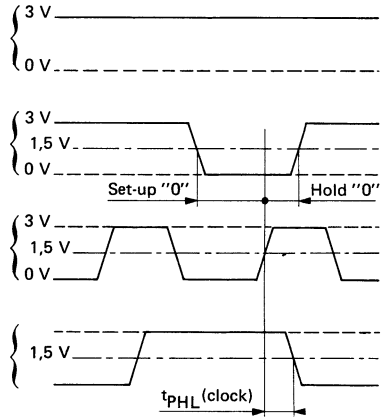


Figure 2

The pulse generators have the following characteristics :  $V_{gen} = 3\text{ V}$ ,  $t_r = t_f = 10\text{ ns}$  from 10 % to 90 %,  $Z = 50\ \Omega$   
 Les générateurs d'impulsions ont les caractéristiques suivantes  $t_w(\text{clear}) = t_w(\text{clock}) = 20\text{ ns}$

For pulse generators A - B  $f = 1\text{ MHz}$   
 Pour les générateurs A - B

For pulse generator C  $f = 0,5\text{ MHz}$   
 Pour le générateur C

## -8 BIT PARALLEL-ACCESS LEFT-SHIFT RIGHT-SHIFT REGISTERS REGISTRES 8 BITS PARALLELE/SERIES A DECALAGE GAUCHE/DROITE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

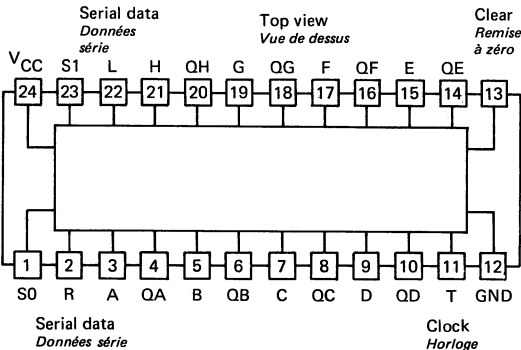
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4198 E	MP-186	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4198 ET	MP-186	-25°C, + 85°C	4,75	5,25	5,5 V	10	20		
SF.C 4198 EM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 4198 KM	MP-186	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Universal bidirectional 8 bit register
- Four operating modes :
  - Parallel load
  - Shift right
  - Shift left
  - Inhibit (do nothing)
- Parallel outputs
- Direct overriding clear
- Diode-clamped inputs
- Typical maximum input clock frequency. . . 35 MHz

- *Registre universel bidirectionnel de 8 bits*
- *Quatre modes de fonctionnement :*
  - Chargement parallèle*
  - Décalage à droite*
  - Décalage à gauche*
  - Inhibition*
- *Sorties parallèles*
- *Remise à zéro prioritaire*
- *Diodes d'écrêtage sur les entrées*
- *Fréquence d'horloge maximale typique. . . 35 MHz*

### PIN CONFIGURATION BROCHAGE

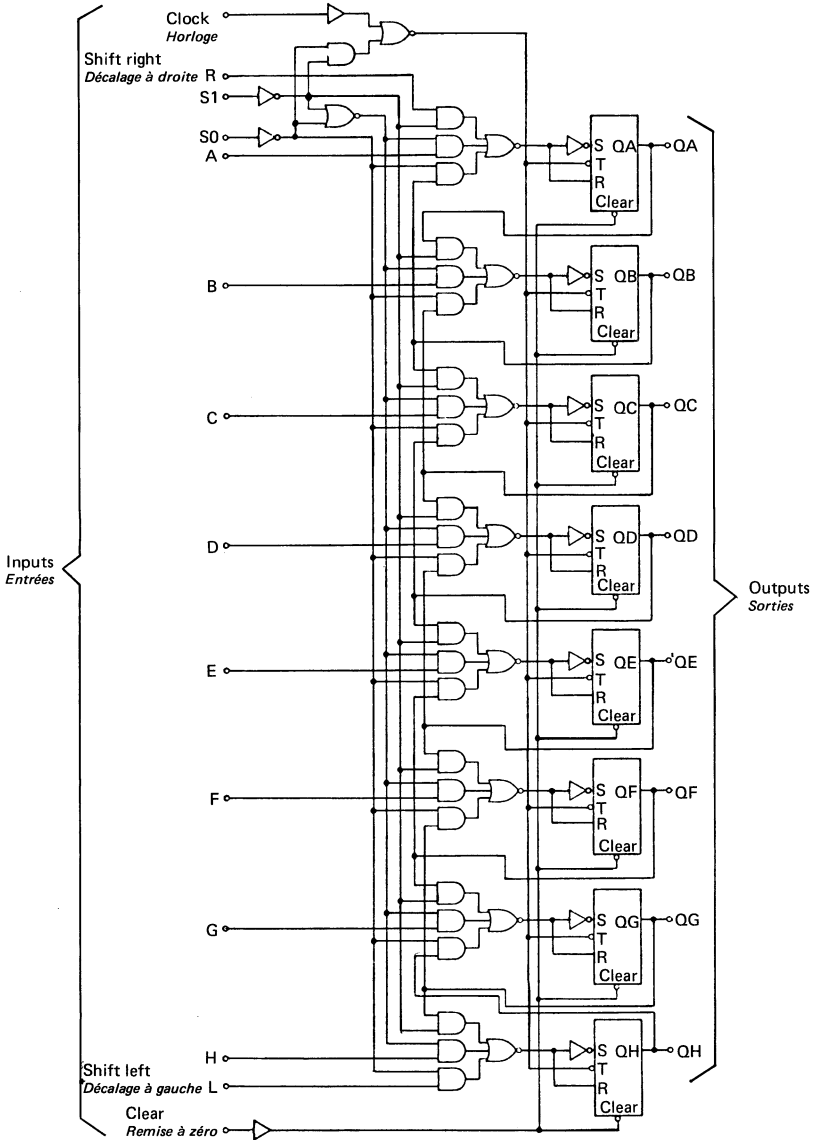
### Package MP-186 Boîtier



### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT (Mode control) (Contrôle de mode)

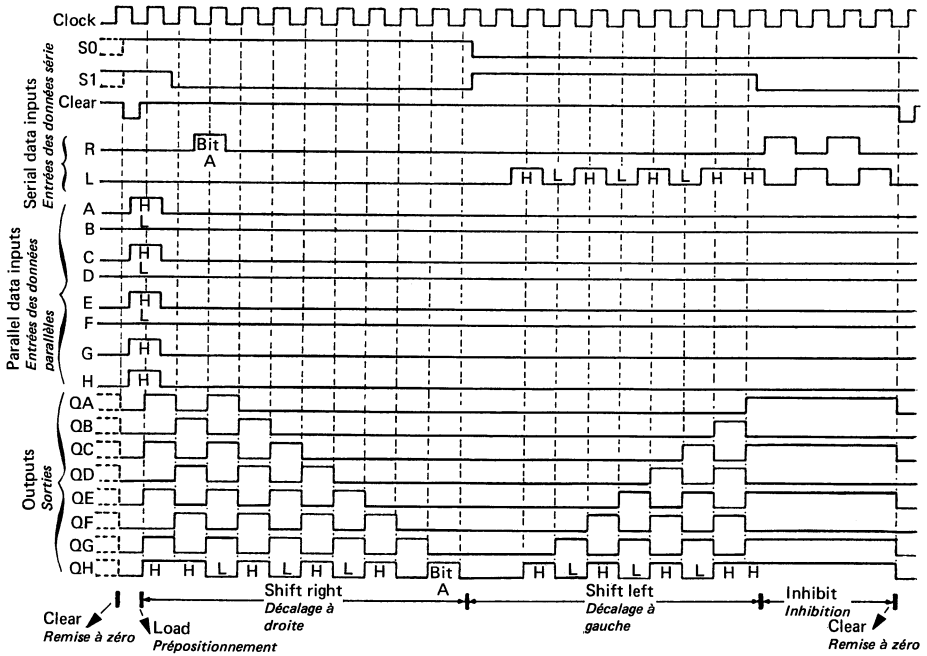
Inputs Entrées		Mode Mode
S1	S0	
L	L	Inhibit clock <i>Inhibition de l'horloge</i>
L	H	Shift right <i>Décalage à droite</i>
H	L	Shift left <i>Décalage à gauche</i>
H	H	Parallel load <i>Chargement parallèle</i>

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*





**TYPICAL CLEAR, LOAD, RIGHT-SHIFT, LEFT-SHIFT, INHIBIT, AND CLEAR SEQUENCES**  
**SEQUENCE TYPIQUE DE REMISE A ZERO, PREPOSITIONNEMENT, DECALAGE A DROITE, DECALAGE A GAUCHE, INHIBITION, ET REMISE A ZERO**



Parallel loading is accomplished by applying the eight bit of data, taking both mode control inputs S0 and S1 high, and the data is loaded into the associated flip-flop and appears at the output after the positive transition of the clock input.

Shift right is accomplished synchronously with the rising edge of the clock pulse when S0 is high and S1 is low. Serial data for this mode is applied at the shift right data input R.

Shift left, also synchronous, acquires serial data from the shift left data input when S0 is low and S1 is high.

Clocking of the flip-flops is inhibited when both mode control inputs are low.

Le chargement parallèle est réalisé en appliquant les 8 bits d'entrée alors que les deux entrées de contrôle de mode S0 et S1 sont hautes, ces données sont chargées dans les bascules associées et apparaissent sur les sorties après la transition positive de l'horloge.

Le décalage à droite s'effectue de manière synchrone sur le flanc montant de l'horloge quand S0 est haut et S1 bas. Les données série pour ce mode sont appliquées à l'entrée R.

Le décalage à gauche, synchrone, requiert des données série sur l'entrée L quand S0 est bas et S1 haut.

L'activation des bascules est inhibée quand les deux entrées de contrôle de mode sont basses.

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IH} = 2 V$ $I_{OH} = -0,8 mA$	$V_O \geq 2,4 V$	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IL} = 0,8 V$ $I_{OL} = 16 mA$	$V_O \geq 0,4 V$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -35 mA	$V_{CCmax}$	$18 mA \leq  I_O  \leq 57 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 72 mA	$V_{CCmax}$	$I_{CC} \leq 116 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12 mA$	$ V_I  \leq 1,5 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES		SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, high to low level any output from clear <i>Temps de propagation de l'entrée remise à zéro à la décroissance du signal aux sorties</i>	Clock high <i>Horloge haute</i>	$t_{PHL}$	$C_L = 15 pF$ $R_L = 400 \Omega$			31 ns	
	Clock low <i>Horloge basse</i>	$t_{PHL}$				50 ns	
Propagation delay time, low to high level any output from clear <i>Temps de propagation de l'entrée remise à zéro à la croissance du signal aux sorties</i>		$t_{PLH}$		8 ns	17 ns	26 ns	
Propagation delay time, high to low level any output from clear <i>Temps de propagation de l'entrée remise à zéro à la décroissance du signal aux sorties</i>		$t_{PHL}$		8 ns	20 ns	30 ns	

\* All typical values are at  $V_{CC}=5 V$ ,  $t_{amb}=25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 V$  à  $t_{amb}=25^\circ C$

**RECOMMENDED OPERATING CONDITIONS**  
**CONDITIONS D'EMPLOI RECOMMANDÉES**

	MIN.	TYP.	MAX.
Input count frequency <i>Fréquence de comptage d'entrée</i>			25 MHz
Width of clock or reset pulse <i>Largeur de l'impulsion d'horloge ou de positionnement</i>	20 ns		
Mode-control set-up time (Note 1) <i>Temps de prépositionnement du contrôle de mode</i>	30 ns		
Data set-up time, all inputs (Note 1) <i>Temps de prépositionnement de toutes les entrées</i>	20 ns		
Hold time, all inputs (Note 1) <i>Temps de maintien de toutes les entrées</i>	0 ns		

Note 1 : Set-up time is the interval immediately preceeding the positive-going edge of the clock pulse during which interval the data to be recognized must be maintained at the input to ensure its recognition

*Le temps de prépositionnement est l'intervalle de temps précédant le flanc positif de l'impulsion d'horloge pendant lequel les données devant être prises en considération doivent être maintenues sur les entrées.*

Note 2 : Hold time is the interval immediately following the positive-going edge of the clock pulse during which interval the data to be recognized must be maintained at the input to ensure its recognition

*Le temps de maintien est l'intervalle de temps suivant le flanc positif de l'impulsion d'horloge pendant lequel les données devant être prises en considération doivent être maintenues sur les entrées.*

## NOTES

## BIPOLAR 1024 BIT READ-ONLY MEMORIES MEMOIRES BIPOLAIRES A LECTURE SEULE DE 1024 BITS

MSI

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 70301 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10		All inputs Toutes entrées	1/6
SF.C 70301 K	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10			
SF.C 70301 KT	MP-117	-25°C, + 85°C	4,75	5,25	5,5 V	10			
SF.C 70301 KM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10			

- Mask programmed memory
- Organized into 256 words of 4 bit
- TTL Schottky technology
- Reduced input loading factor
- Open-collector outputs
- Typical access-time 35 nsec
- DTL and TTL compatible

- Contenu inscrit par masquage
- Organisation en 256 mots de 4 bits
- Technologie TTL-Schottky
- Entrées à facteur de charge réduit
- Sorties à collecteur ouvert
- Temps d'accès typique 35 nsec
- Compatible DTL et TTL

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The monolithic integrated device SF.C 70 301 is a bipolar 1024 bit read-only memory. Memory is organized into 256 words of 4 bit each.

A desired memory word is selected via 8 memory address inputs from A0 to A7.

The contents of the memory are mask programmed by specific interconnecting onto 32 bit x 32 bit memory matrix.

Two low active "chip select" inputs allow parallel expansion of memory upto four packages without any external gates.

Le dispositif intégré monolithique SF.C 70 301 est une mémoire bipolaire à lecture seule de 1024 bits. Elle est organisée en 256 mots de 4 bits.

La sélection d'un mot s'effectue par l'application de la combinaison d'adresses, en binaire, sur les 8 entrées d'adressage de A0 à A7.

Le contenu de la mémoire est inscrit à l'aide d'un masque d'interconnexion spécifique de la matrice de mémoire 32 bits x 32 bits.

Le dispositif est muni de 2 entrées de sélection de boîtiers actives à l'état bas électrique permettant la mise en parallèle de 4 boîtiers sans circuit additif.

### LOGIC SYMBOL SYMOLES LOGIQUES

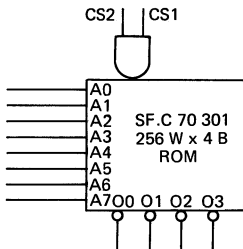
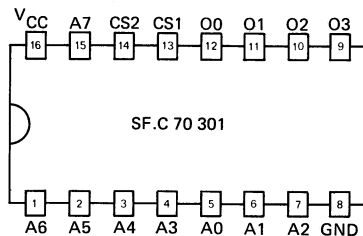


Figure 1

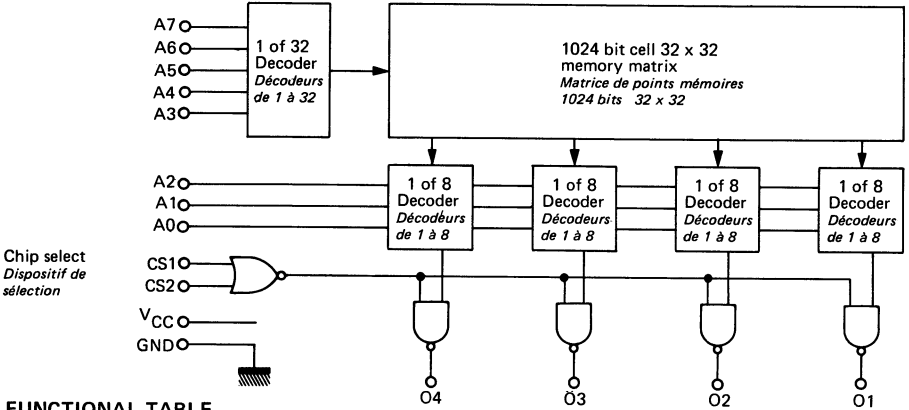
### PIN CONFIGURATION BROCHAGE

Package MP-117 (CB-79)  
Boîtier

Top views  
Vues de dessus



**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

INPUTS <i>ENTREES</i>										OUTPUTS <i>SORTIES</i>			
CS1	CS2	A0	A1	A2	A3	A4	A5	A6	A7	O1	O2	O3	O4
L	L	X	X	X	X	X	X	X	X	$f_1(A_i)$	$f_2(A_i)$	$f_3(A_i)$	$f_4(A_i)$
L	H	X	X	X	X	X	X	X	X	H	H	H	H
H	H	X	X	X	X	X	X	X	X	H	H	H	H
H	L	X	X	X	X	X	X	X	X	H	H	H	H

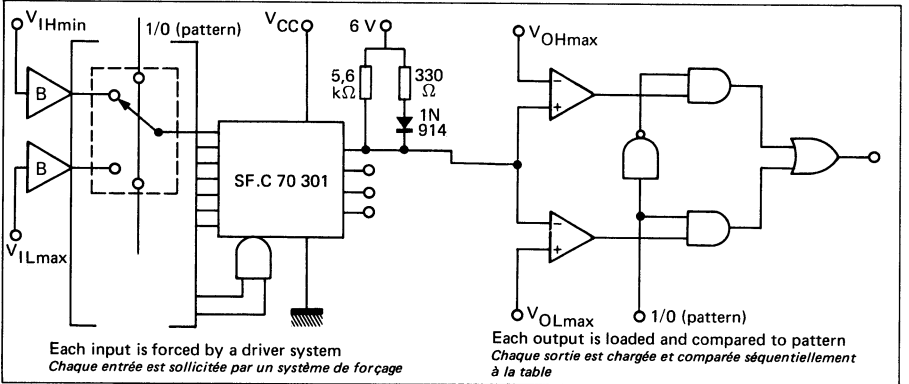
Ai : Present binary adresse-value onto inputs A0 to A7  
*Adresse dont la valeur binaire est présente sur les entrées de A0 à A7*

H : High level  
*Niveau haut*

L : Low level  
*Niveau bas*

X : Irrelevant  
*Etat indéterminé*

**FUNCTIONAL TEST-CIRCUIT**  
*CIRCUIT DE TEST FONCTIONNEL*

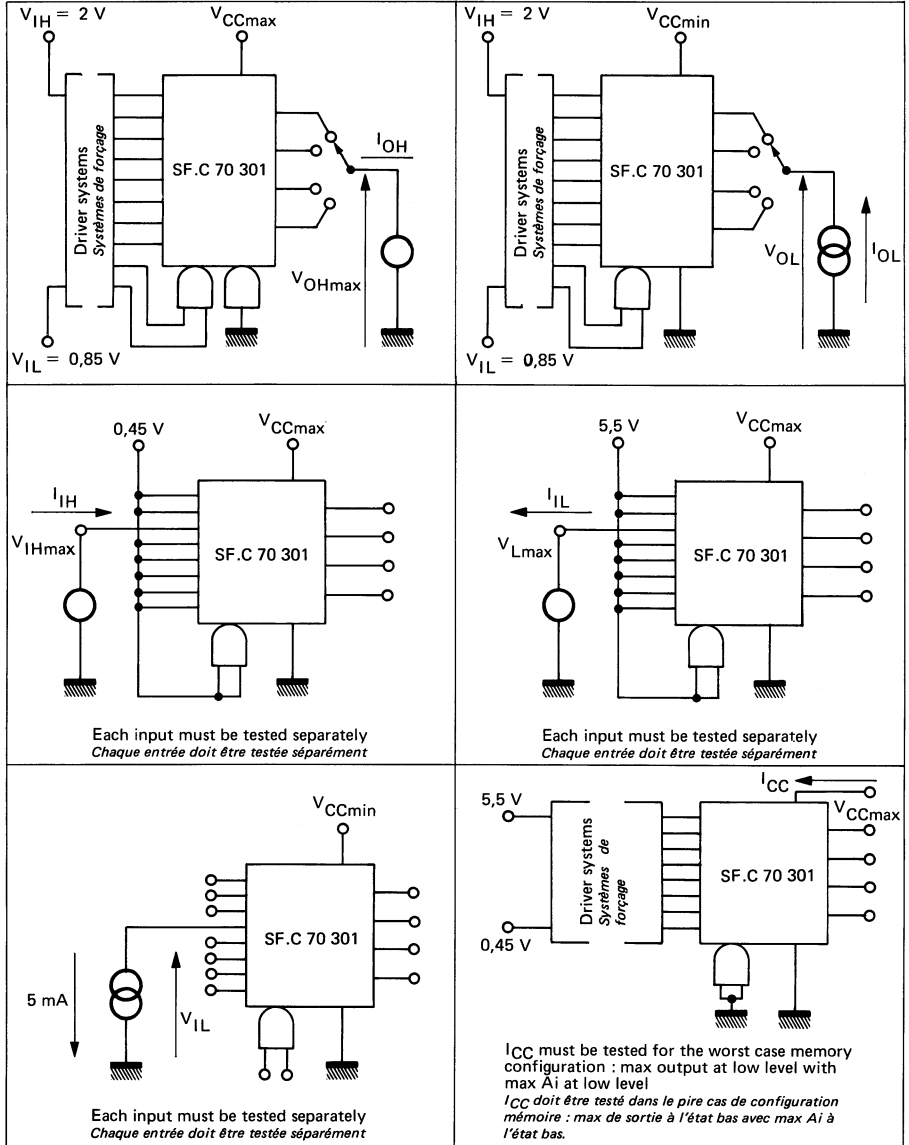


**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_{IL} = 0,85$ V $V_{IH} = 2$ V $I_{OL} = 15$ mA $V_{CCmax}$ $V_{OH} = 5,5$ V	$V_O \leq 450$ mV $I_{OH} \leq 100$ $\mu$ A
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,85 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,45 V		
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	15 mA		
Maximum output current at $V_{OHmax}$ <i>Courant maximal de sortie à <math>V_{OHmax}</math></i>	$I_{OHmax}$ $I_O (Hmax)$	100 $\mu$ A		
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-0,25 mA	$V_{CCmax}$ $V_{IL} = 0,45$ V $V_{IH} = 5,5$ V	$ I_{IL}  \leq 250$ $\mu$ A
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$ $I_I (Hmax)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 5,5$ V $V_{IL} = 0,45$ V	$I_{IH} \leq 40$ $\mu$ A
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	-1 V	$V_{CCmin}$ $I_I = -5$ mA	$ V_{IL}  \leq 1$ V
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	max. 130 mA typ. 90 mA	$V_{CCmax}$ $V_{IL} = 0$ V $V_{IH} = 5,5$ V	$I_{CC} \leq I_{CCmax}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



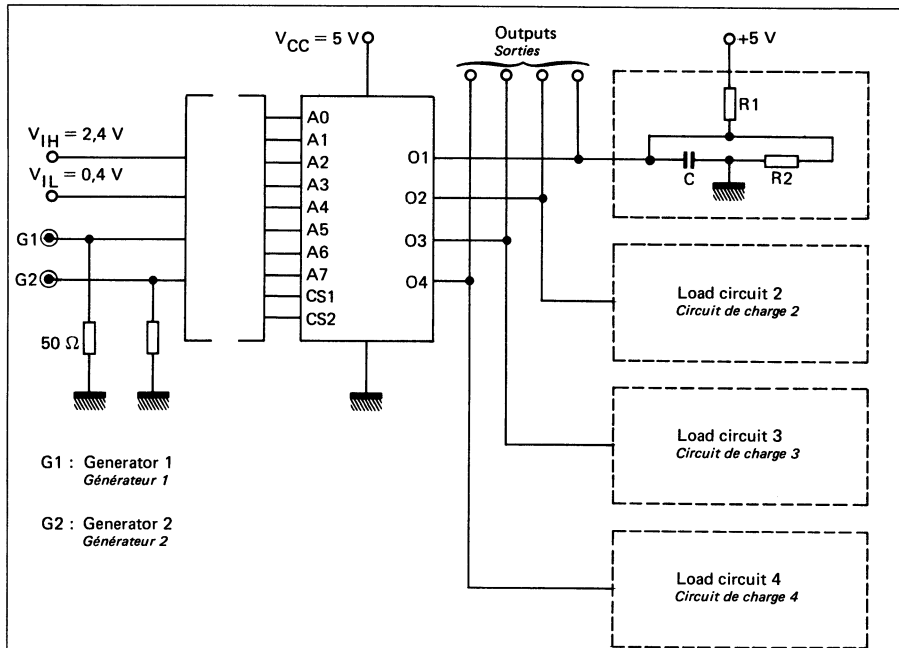


**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

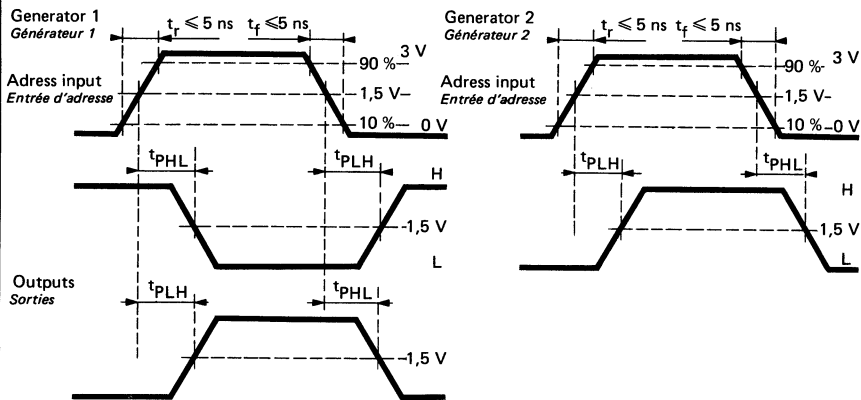
$t_{amb} = +25^{\circ}\text{C} \quad V_{CC} = 5\text{ V}$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP	MAX	FIG.
Propagation delay time, high to low level output from any adress-input <i>Temps de propagation à la décroissance du signal de sortie par rapport à une entrée d'adresse</i>	$t_{PHL/Ai}$	Loads <i>Charges</i> R1 = 300 $\Omega$ R2 = 600 $\Omega$ C = 30 pF  Generator <i>Générateur</i> f = 1 MHz $t_w = 200\text{ ns}$ $t_r = t_f = 5\text{ ns}$		35 ns	60 ns	
Propagation delay time, low to high level output from any adress-input <i>Temps de propagation à la croissance du signal de sortie par rapport à une entrée d'adresse</i>	$t_{PLH/Ai}$			35 ns	60 ns	
Propagation delay time, high to low level output from any chip select inputs <i>Temps de propagation à la décroissance du signal de sortie par rapport au dispositif de sélection des entrées</i>	$t_{PHL/CH}$			23 ns	30 ns	
Propagation delay time, low to high level output from any chip select inputs <i>Temps de propagation à la croissance du signal de sortie par rapport au dispositif de sélection des entrées</i>	$t_{PLH/CH}$			23 ns	30 ns	

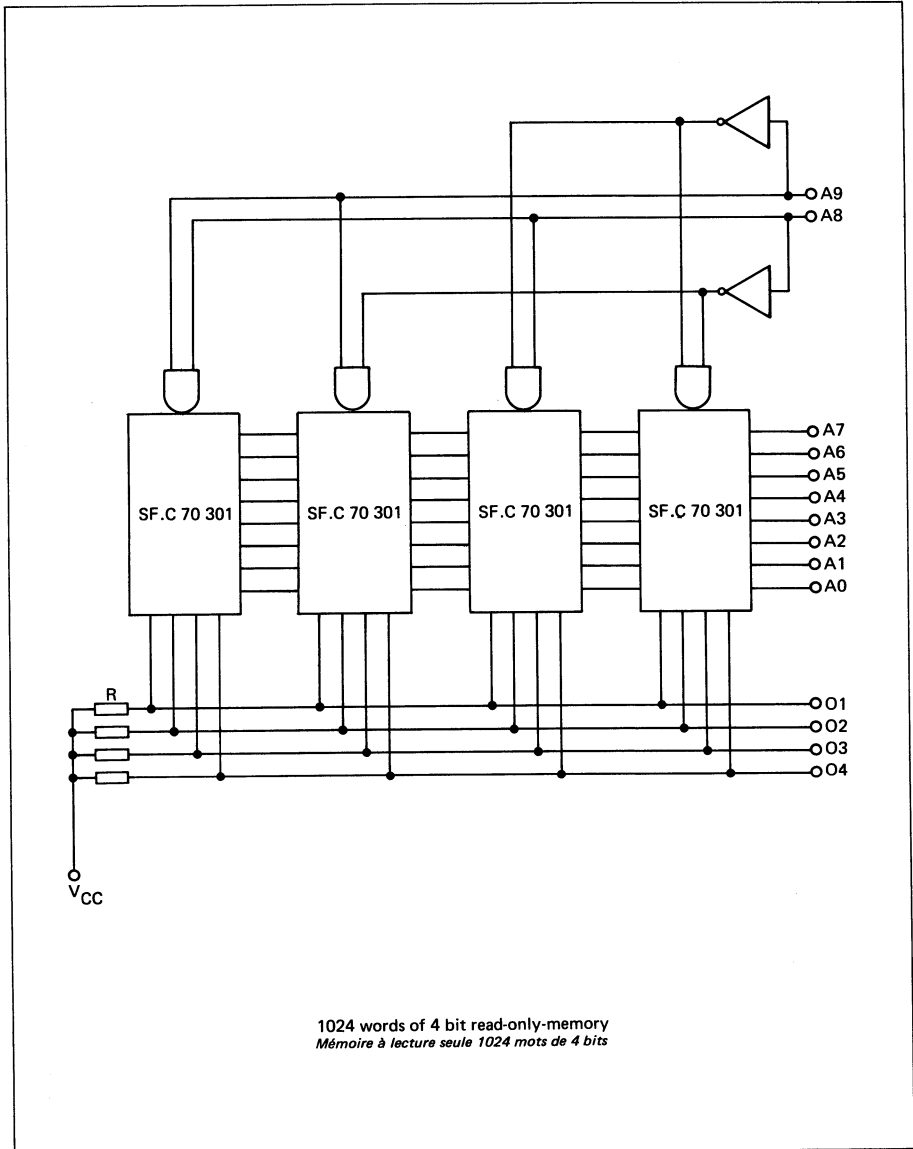
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



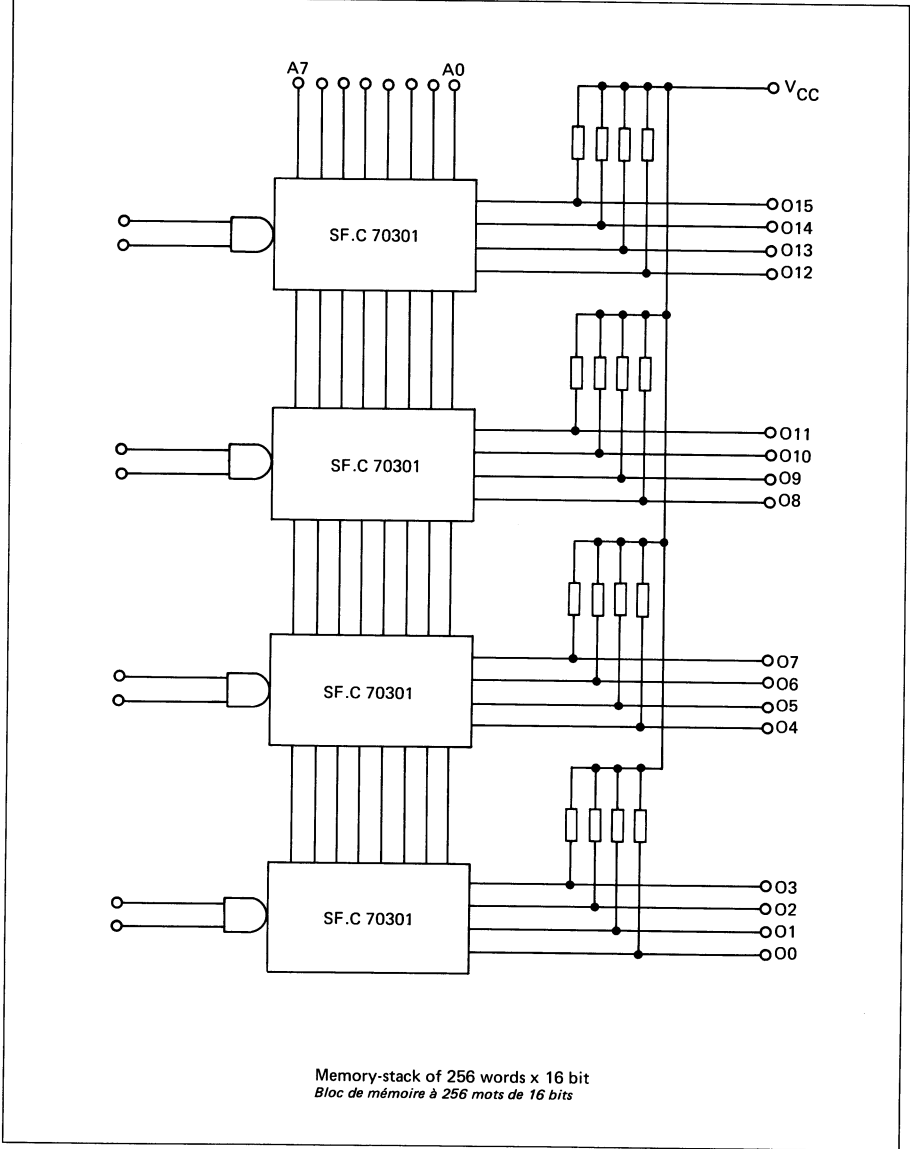
**SIGNAL'S WAVEFORMS**  
**FORMES D'ONDES DES SIGNAUX**



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*



**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*



## 1024 BIT FIELD PROGRAMMABLE BIPOLAR ROMS MEMOIRES BIPOLAIRES A LECTURE SEULE PROGRAMMABLES 1024 BITS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 71301 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	10		
SF.C 71301 AE	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	10		
SF.C 71301 KM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	10		
SF.C 71301 AKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	10		

- Field programmable
- Organized as 256 words of 4 bit
- TTL Schottky
- Reduced input loading factor
- Open-collector outputs (71301 A)
- Tri-state outputs (71301)
- Typical acces-time 50 nsec
- DTL and TTL compatible

- Programmable par l'utilisateur
- Organisation en 256 mots de 4 bits
- Technologie TTL - Schottky
- Entrées à facteur de charge réduit
- Sorties à collecteur ouvert (71301 A)
- Sorties 3 états (71301)
- Temps d'accès typique 50 nsec
- Compatible DTL et TTL

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 71301 and 71301 A are field-programmable read-only memories, organized as 256 words by 4 bits per word.

The output stage is the only difference between the two circuits : the SF.C 71301 features a tri-state output, while the SF.C 71301 A has an open-collector output. Both versions offer the same low-current input circuits, using a PNP transistor.

The memories are supplied with all bits storing a logical "1", the outputs being thus in the high state. A simple programming procedure allows the user to alter any bit into a "0", according to the pattern needed for his specific requirements.

Les mémoires SF.C 71301 et SF.C 71301 A sont des mémoires mortes programmables par l'utilisateur, organisées en 256 mots de 4 bits.

Les SF.C 71301 et SF.C 71301 A se différencient par le circuit de sortie qui est du type à 3 états pour le SF.C 71301 et à collecteur ouvert pour le SF.C 71301 A. Les circuits sont les mêmes pour les deux versions et assurent un faible courant à l'état bas grâce à l'utilisation de transistors PNP.

Les mémoires sont fournies vierges de tout contenu, avec les sorties au niveau haut. L'utilisateur inscrit lui-même la matrice mémoire, en adressant normalement le mot à inscrire et en appliquant ensuite sur les entrées convenables les signaux définis dans la procédure d'inscription.

### LOGIC SYMBOL SYMBOLES LOGIQUES

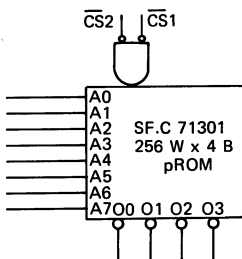
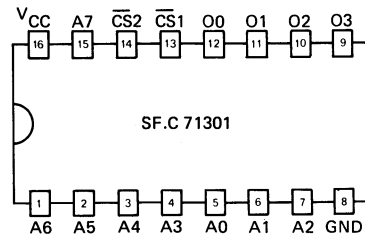


Figure 1

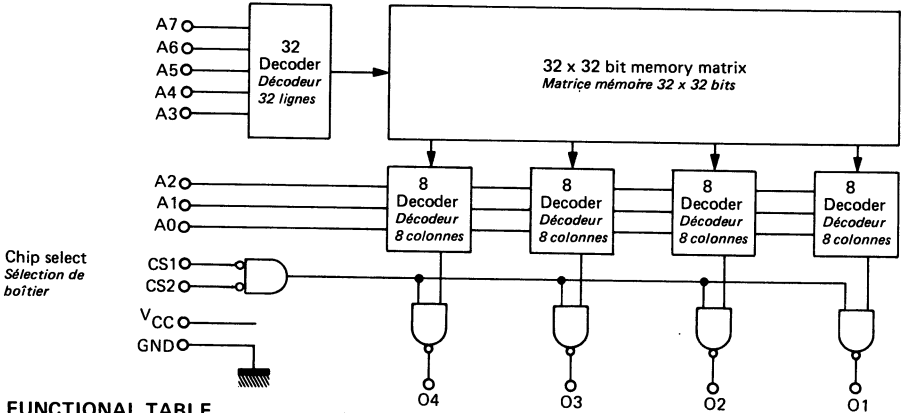
### PIN CONFIGURATION BROCHAGE

Package MP-117 (CB-79)  
Boîtier

Top view  
Vue de dessus



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE

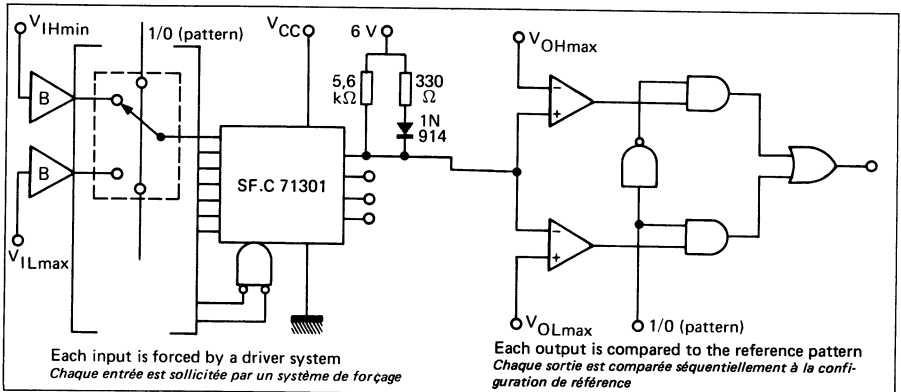


**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

INPUTS ENTREES										OUTPUTS SORTIES			
$\overline{CS1}$	$\overline{CS2}$	A0	A1	A2	A3	A4	A5	A6	A7	O1	O2	O3	O4
L	L	X	X	X	X	X	X	X	X	$f_1(A_i)$	$f_2(A_i)$	$f_3(A_i)$	$f_4(A_i)$
L	H	X	X	X	X	X	X	X	X	H	H	H	H
H	H	X	X	X	X	X	X	X	X	H	H	H	H
H	L	X	X	X	X	X	X	X	X	H	H	H	H

Ai : Present value of the address on inputs A0 to A7  
*Adresse dont la valeur binaire est présente sur les entrées de A0 à A7*  
 H : High level / Niveau haut  
 L : Low level / Niveau bas  
 X : Irrelevant / Etat indifférent

**FUNCTIONAL TEST-CIRCUIT**  
CIRCUIT DE TEST FONCTIONNEL



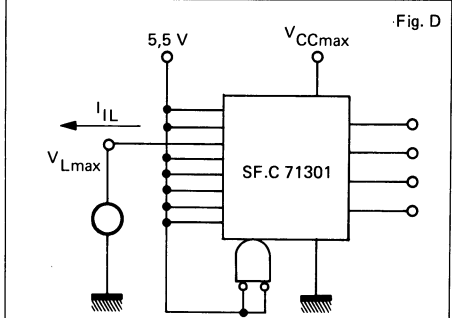
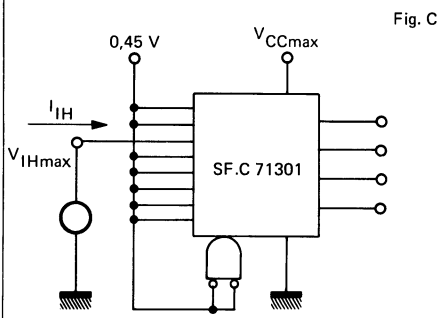
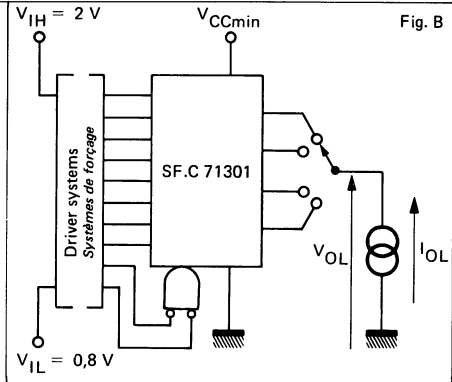
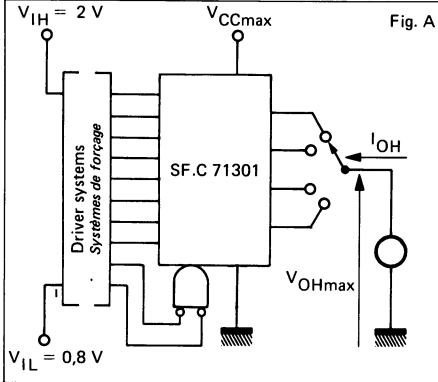
Each input is forced by a driver system  
*Chaque entrée est sollicitée par un système de forçage*

Each output is compared to the reference pattern  
*Chaque sortie est comparée séquentiellement à la configuration de référence*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

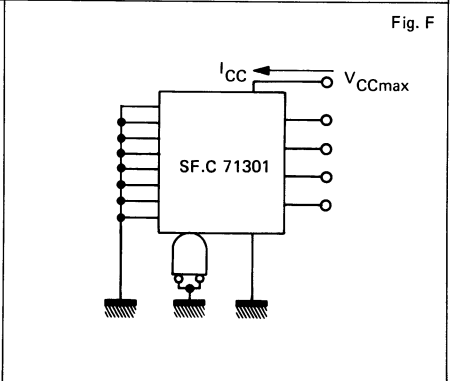
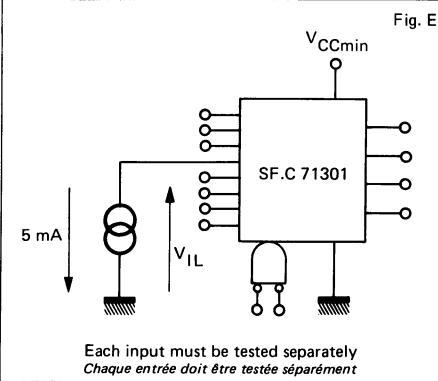
PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS			TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V				
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$			0,8 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$			0,45 V	$V_{CCmin}$ $I_{OL} = 15 \text{ mA}$ $V_{IL} = 0,8 \text{ V}$ $V_{IH} = 2 \text{ V}$	B
Minimum high level output voltage (SF.C 71301 only) <i>Tension minimale garantie en sortie à l'état haut</i> <i>(SF.C 71301 seulement)</i>	$V_{OHmin}$	2,4 V			$V_{CCmin}$ $I_{OH} = 400 \mu\text{A}$ $V_{IL} = 0,8 \text{ V}$ $V_{IH} = 2 \text{ V}$	A
Off state output current (SF.C 71301 only) <i>Courant de sortie à l'état haute impédance</i> <i>(SF.C 71301 seulement)</i>	$I_{OZ}$			100 $\mu\text{A}$	$V_{CCmin}$ $V_O = 2,4 \text{ V}$ $V_{IH} = 2 \text{ V}$	
Maximum output current at $V_{OHmax}$ (SF.C 71301 A only) <i>Courant maximal de sortie à <math>V_{OHmax}</math></i> <i>(SF.C 71301 A seulement)</i>	$I_{OHmax}$			100 $\mu\text{A}$	$V_{CCmax}$ $V_{OH} = 5,5 \text{ V}$	A
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_{(Lmax)}$			-0,25 mA	$V_{CCmax}$ $V_I = 0,45 \text{ V}$ $V_{IH} = 5,5 \text{ V}$	D
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$			40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 5,5 \text{ V}$ $V_{IL} = 0,45 \text{ V}$	C
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$			-1 V	$V_{CCmin}$ $I_I = -5 \text{ mA}$	E
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$			130 mA	$V_{CCmax}$ $V_I = 0 \text{ V}$	F

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each input must be tested separately  
 Chaque entrée doit être testée séparément

Each input must be tested separately  
 Chaque entrée doit être testée séparément



Each input must be tested separately  
 Chaque entrée doit être testée séparément



**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$      $V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP	MAX	FIG.
Propagation delay time, high to low level output from any address-input <i>Temps de propagation à la décroissance du signal de sortie par rapport à une entrée d'adresse</i>	$t_{PHL/Ai}$	Loads <i>Charges</i> R1 = 300 $\Omega$ R2 = 600 $\Omega$ C = 30 pF  Generator <i>Générateur</i> f = 1 MHz $t_w = 200$ ns $t_r = t_f = 5$ ns		50 ns	70 ns	G
Propagation delay time, low to high level output from any address-input <i>Temps de propagation à la croissance du signal de sortie par rapport à une entrée d'adresse</i>	$t_{PLH/Ai}$			50 ns	70 ns	G
Propagation delay time, high to low level output from any chip select input <i>Temps de propagation à la décroissance du signal de sortie par rapport aux entrées de sélection de boîtier</i>	$t_{PHL/CS}$			20 ns	35 ns	G
Propagation delay time, low to high level output from any chip select input <i>Temps de propagation à la croissance du signal de sortie par rapport aux entrées de sélection de boîtier</i>	$t_{PLH/CS}$			20 ns	35 ns	G

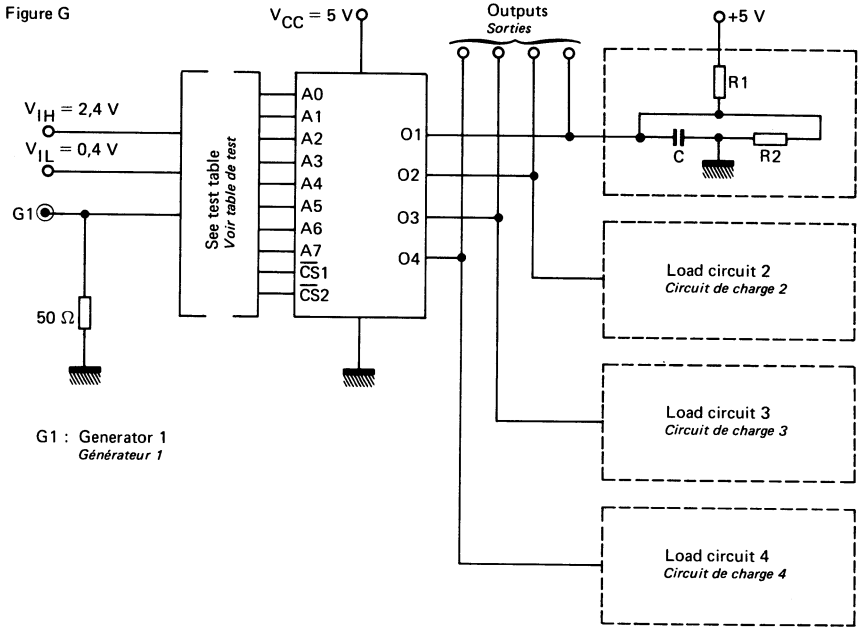
**CAPACITANCE**  
**CAPACITES**

$t_{amb} = +25^{\circ}C$

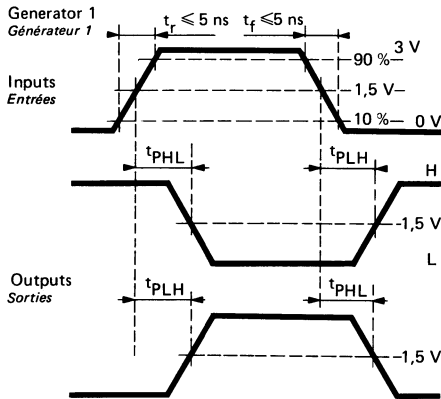
PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP	MAX	FIG.
Address input capacitance <i>Capacité d'une entrée d'adresse</i>	$C_{AD}$	$V_{CC} = 5 V$ $V_I = 2 V$		7 pF	15 pF	
Chip select input capacitance <i>Capacité d'une entrée de sélection de boîtier</i>	$C_{CS1}$			10 pF	20 pF	
	$C_{CS2}$			7 pF	15 pF	
Output capacitance <i>Capacité d'une sortie</i>	$C_O$	$V_{CC} = 5 V$ $V_O = 2 V$		6 pF	12 pF	

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

Figure G



**SIGNAL'S WAVEFORMS**  
**FORMES D'ONDE DES SIGNAUX**



## PROGRAMMING SPECIFICATIONS

The SF.C 71301/71301 A are supplied with all bit providing an output high level (logical 1). The following procedure allows the writing of a "0" in any bit location, by opening a fusible link.

- 1 – Apply the supply voltage  $V_{CC} = 5\text{ V}$
- 2 – Apply a high level voltage (5 V) to the input pin CS2.
- 3 – Address the word to be programmed by setting the address inputs to the appropriate levels (high = 5 V, low = 0 V).
- 4 – Select the bit to be programmed by applying a 11 V voltage (current limited to 10 mA) to the corresponding output. No more than one output may be programmed at a time.
- 5 – Apply the programming pulse to the input pin CS1 :
  - amplitude :  $24\text{ V} < E < 25,5\text{ V}$  (typ. 25 V)
  - width : 20 ms
  - rise time : 50  $\mu\text{s}$
  - current limitation : 200 mA
  - duty cycle : 20 %.

If the bit has not been programmed, repeat the programming pulse several times.

- 6 – To check that the output has been correctly programmed, bring the chip select inputs CS1 and CS2 to 0,4 V.

### NOTES :

- (a) : No address inputs should be left open during programming.
- (b) : Case temperature should not exceed 75°C during programming.

## PROCEDURE DE PROGRAMMATION

*Les mémoires SF.C 71301/71301 A sont fournies avec un contenu identique pour tous les bits, tel que l'information de sortie est un "1" (niveau haut). La procédure décrite ci-dessous permet d'inscrire un "0" en n'importe quel point de la matrice, par coupure d'une connexion fusible.*

- 1 – Alimenter le circuit sous  $V_{CC} = 5\text{ V}$ .
- 2 – Porter l'entrée de sélection de boîtier CS2 au niveau haut (5 V).
- 3 – Adresser normalement le mot à programmer par application des niveaux convenables sur les entrées d'adresses (haut = 5 V, bas = 0 V).
- 4 – Sélectionner le bit à inscrire en portant la sortie correspondante à une tension de 11 V, limitée en courant à 10 mA. Ne programmer qu'une sortie à la fois.
- 5 – Appliquer l'impulsion de programmation sur l'entrée CS1 :
  - amplitude :  $24\text{ V} < E < 25,5\text{ V}$  (typ. 25 V)
  - durée : 20 ms
  - temps de montée : 50  $\mu\text{s}$
  - limitation en courant : 200 mA
  - rapport cyclique : 20 %.

*En cas de non inscription, répéter l'impulsion de programmation plusieurs fois.*

- 6 – Pour vérifier que la sortie est bien passée à l'état bas après programmation, porter les deux entrées de sélection de boîtier CS1 et CS2 à 0,4 V.

### NOTES :

- (a) : Ne pas laisser d'entrées d'adresses non connectées pendant la procédure de programmation.
- (b) : Pendant l'opération d'inscription, la température du boîtier doit être maintenue à une valeur inférieure à 75°C.

# SF.C 80101, SF.C 80101 A

## 64 BIT READ-WRITE MEMORIES MEMOIRES 64 BITS A LECTURE-ECRITURE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C.80101E	MP-117	-55°C, +125°C	4,75	5,25	5,5 V	10			
SF.C.80101KT	MP-117	-25°C, +85°C	4,75	5,25	5,5 V	10			
SF.C.80101KM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10			
SF.C.80101AE	MP-117	0°C, +70°C	4,75	5,25	5,5 V	10			
SF.C.80101AKT	MP-117	-25°C, +85°C	4,75	5,25	5,5 V	10			
SF.C.80101AKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10			

- Fast access time : 35 ns max
- Fully decoded
- DTL or TTL compatible
- Low input load current : 0,25 mA max
- And-tie capability : open collector outputs
- Simple memory expansion through chip select input : 17 ns max
- Minimum line reflection : low voltage diode input clamp
- Schottky TTL

- Temps d'accès maximal : 35 ns
- Entièrement décodée
- Compatible DTL ou TTL
- Faible courant d'entrée à l'état bas : 0,25 mA max
- Sorties à collecteur ouvert : possibilité de Et-câblés
- Temps d'accès par l'entrée de sélection de boîtier : 17 ns max
- Limitation des effets de réflexions par diode d'écrêtage sur chaque entrée
- TTL Schottky

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 80101 and SF.C 80101 A are 64 bit random access memories. Their high speed makes them ideal in scratch pad applications. These devices are organized as a 16 words by 4 bit array.

The storage flip-flops are addressed through an on chip 1 of 16 binary decoder using four input address leads.

The  $\overline{WE}$  write input allows data presented at the data inputs to be entered at the addressed storage cells.

In addition to the address leads and the write enable lead, a separate chip select input allows easy selection of an individual package when the outputs of several packages are And-Tie. The outputs of an unselected chip being held in the high state, they will not generate noise during the writing of a selected chip.

Les mémoires SF.C 80101 et SF.C 80101 A sont des mémoires vives à accès aléatoire. Leur rapidité les destine tout particulièrement à la fonction de mémoires bloc-notes. Elles sont organisées en 16 mots de 4 bits.

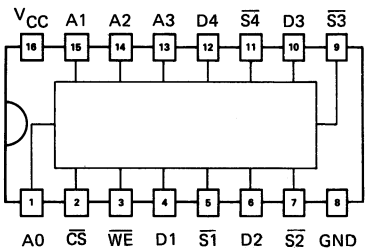
L'accès à chaque mot est réalisé à partir de 4 entrées d'adresses et d'un décodage 1 parmi 16.

L'entrée d'écriture  $\overline{WE}$  permet aux informations présentes sur les entrées "données" d'être stockées dans les points mémoires adressés.

En plus des entrées d'adresses et d'écriture, l'entrée CS permet la sélection d'un boîtier parmi d'autres : les sorties homologues étant connectées en "Et-câblé". Lorsqu'un circuit n'est pas sélectionné, ses sorties sont inhibées ; elles ne présentent donc pas de transitions pendant l'écriture d'un circuit sélectionné.

### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus



Package MP-117  
Boîtier (CB-79)

### FUNCTIONAL TABLE TABLE DE FONCTIONNEMENT

$\overline{CS}$	$\overline{WE}$	Function Fonction	Outputs Sorties
L	L	write écriture	H
L	H	read lire	$\overline{Di}$
H	X	store mémoire	H

X = Don't care  
Sans influence

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CC} = 5 V$
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,85 V	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,45 V	$V_{CCmin}$ $V_{CS} = 0$ $I_O = 15 mA$ $V_{WE} = 2,5 V$
Maximum output current at $V_{OHmax}$ <i>Courant maximal de sortie à <math>V_{OHmax}</math></i>	$I_{OHmax}$	100 $\mu A$	$V_{CCmax}$ $V_{CS} = 2,5 V$ $V_O = 5,25 V$
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$	-0,25 mA	$V_{CCmax}$ $V_I = 0,45 V$
Maximum input current at $V_{OHmax}$ <i>Courant maximal d'entrée à <math>V_{OHmax}</math></i>	$I_{IHmax}$	10 $\mu A$	$V_{CCmax}$ $V_I = 5,25 V$
Maximum input clamp voltage <i>Tension maximale d'entrée d'écrêtage</i>	$V_I$	-1 V	$V_{CCmin}$ $I_I = -5 mA$
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CCmax}$	105 mA	$V_{CCmax}$ $V_{CS}=V_D=V_A=0 V$  $V_D$ : Data inputs voltage <i>Tension sur les entrées des données</i>  $V_A$ : Adress inputs voltage <i>Tension sur les entrées d'adresses</i>

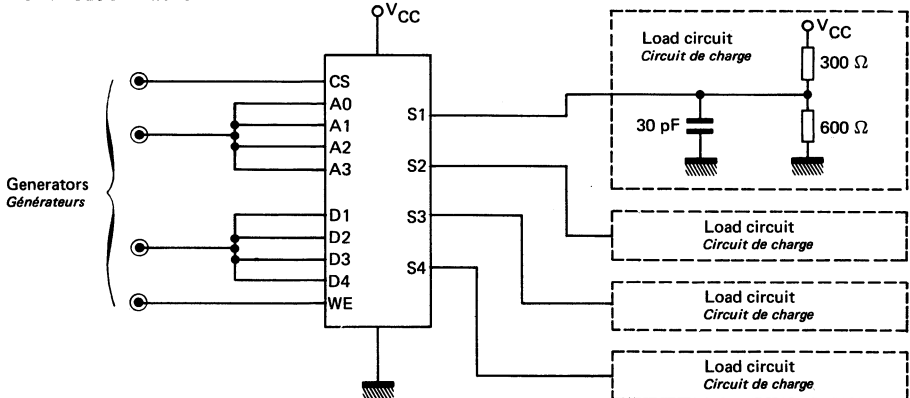
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
**READ CYCLE**  
**CYCLE DE LECTURE**

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE		VALUES VALEURS		
				MIN.	TYP.	MAX.
Address to output delay <i>Temps d'accès à partir des entrées d'adresses</i>	$t_{PLH}$	$C_L = 30 \text{ pF}$ $I_L = 15 \text{ mA}$	SF.C 80101 A			35 ns
	$t_{PHL}$		SF.C 80101			60 ns
Chip select to output delay <i>Temps d'accès à partir de l'entrée de sélection de boîtier</i>	$t_{PLH}$		SF.C 80101 A			17 ns
	$t_{PHL}$		SF.C 80101			60 ns

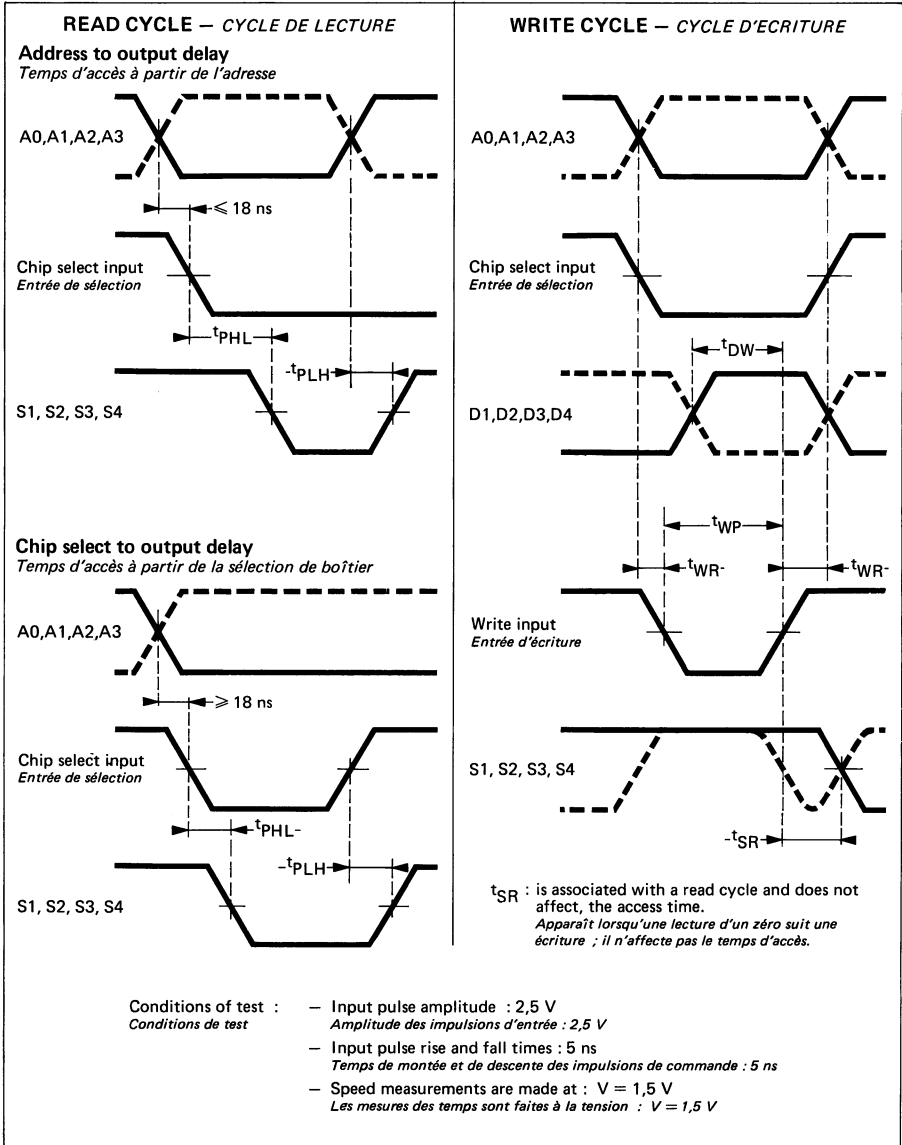
**WRITE CYCLE**  
**CYCLE D'ECRITURE**

Sense amplifier recovery time <i>Temps de récupération après l'écriture</i>	$t_{SR}$	$C_L = 30 \text{ pF}$ $I_L = 15 \text{ mA}$	SF.C 80101 A			35 ns	
			SF.C 80101			50 ns	
Write pulse width <i>Largeur de l'impulsion d'écriture</i>	$t_{WP}$		SF.C 80101 A	25 ns			
			SF.C 80101	40 ns			
Data write overlap time <i>Temps de coïncidence entre la donnée et l'impulsion d'écriture</i>	$t_{DW}$		SF.C 80101 A	25 ns			
		SF.C 80101	40 ns				
Write recovery time <i>Décalé entre l'impulsion d'adresse et l'impulsion d'écriture</i>	$t_{WR}$		SF.C 80101 A	0 ns			
			SF.C 80101	5 ns			
Input capacitance <i>Capacité d'entrée</i>	$C_i^*$	$V_i = 2 \text{ V}$				5 pF	
Output capacitance <i>Capacité de sortie</i>	$C_o^*$	$V_o = 2 \text{ V}$				5 pF	

\*Test conditions :  $f = 500 \text{ KHz}$   $V_{bias} = 2 \text{ V}$   $t_{amb} = 25^\circ\text{C}$   
*Conditions de mesure* *polarisation*

**TEST CIRCUITS**
**MONTAGES DE TESTS**


**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TYPICAL APPLICATION**  
*APPLICATION TYPIQUE*

Many of the requirements for small high-speed memories in digital computers can now be more easily filled using SESCOSEM 64 bit high-speed memory.

Scratch pad memories, writable control memories, and arrays of registers can be built quite easily.

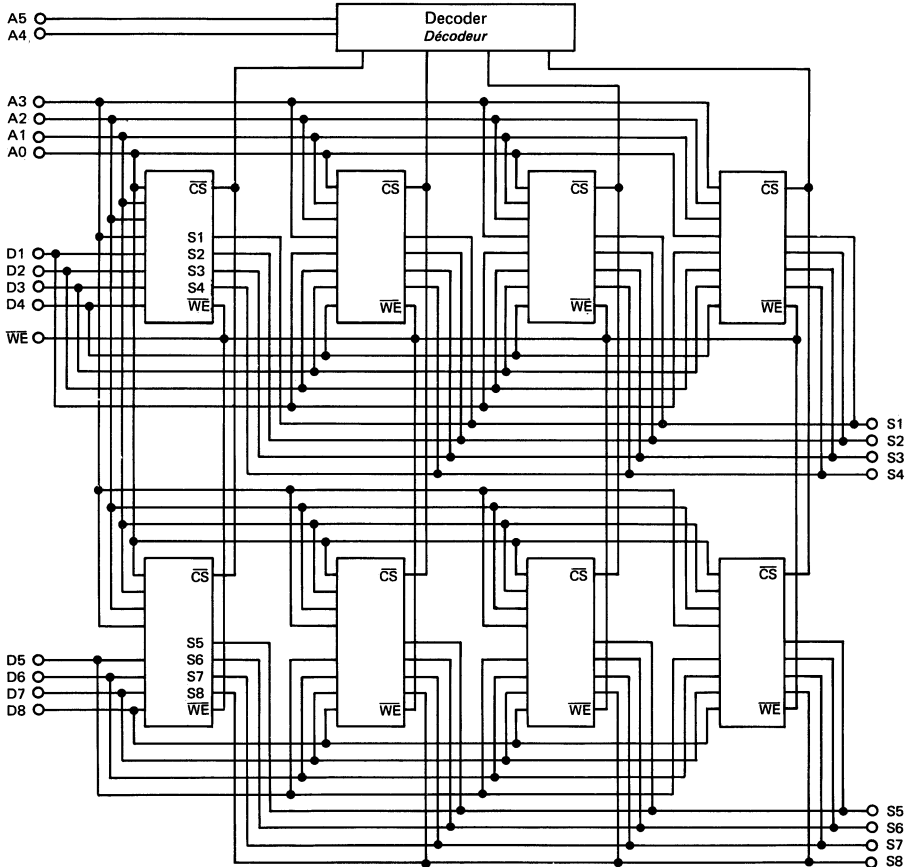
The following circuit is an example of the SF.C 80101 A and SF.C 80101 used as a building block in constructing memory systems of different size.

*La plupart des conditions imposées aux mémoires rapides de faible capacité utilisées dans les calculateurs digitaux peuvent être maintenant aisément satisfaites en utilisant la mémoire SF.C 80101 A .*

*Des mémoires bloc-notes, des mémoires vives de commande et des réseaux de registres peuvent être très facilement réalisés.*

*Le diagramme ci-dessous est un exemple d'extension de capacité mémoire à partir de la mémoire SF.C 80101 A ou SF.C 80101 .*

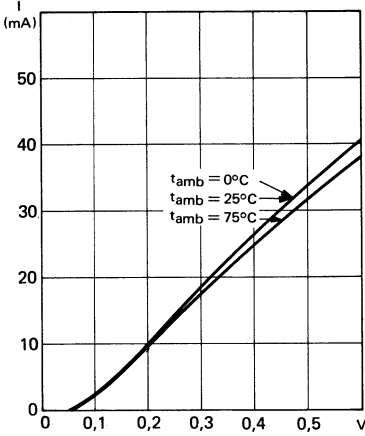
64 WORDS x 8 BIT MEMORY  
 MEMOIRE DE 64 MOTS DE 8 BITS



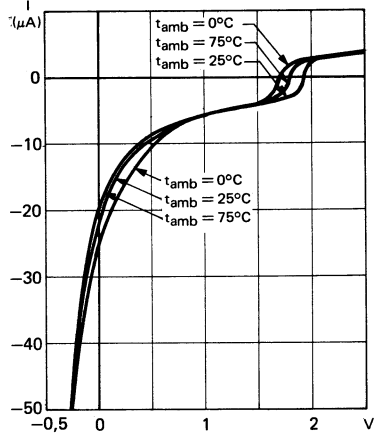


**TYPICAL DC CHARACTERISTICS**  
**CARACTERISTIQUES STATIQUES TYPIQUES**

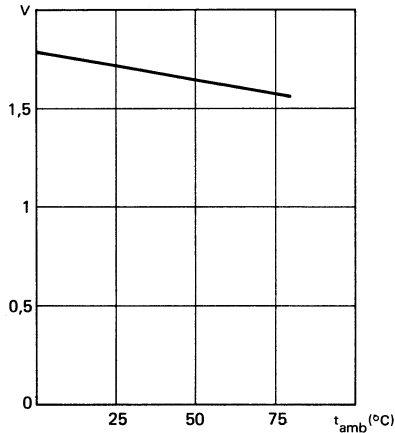
OUTPUT CURRENT VS OUTPUT "LOW" VOLTAGE  
 COURANT DE SORTIE EN FONCTION DE LA TENSION DE SORTIE A L'ETAT BAS



INPUT CURRENT VS INPUT VOLTAGE  
 COURANT D'ENTREE EN FONCTION DE LA TENSION D'ENTREE

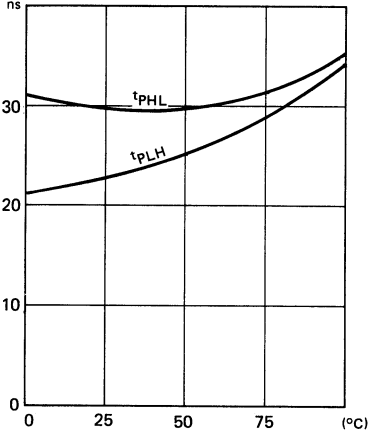


INPUT THRESHOLD VOLTAGE VS CASE TEMPERATURE  
 VARIATION DE LA TENSION DE SEUIL SUR LES ENTrees EN FONCTION DE LA TEMPERATURE

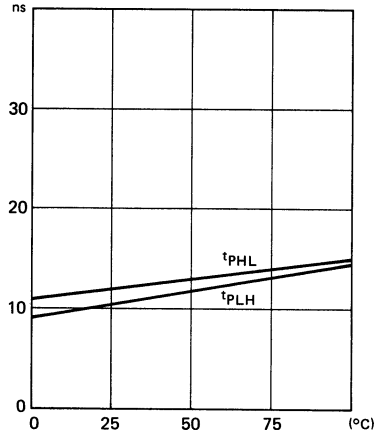


**TYPICAL AC CHARACTERISTICS**  
*CARACTERISTIQUES DYNAMIQUES TYPIQUES*

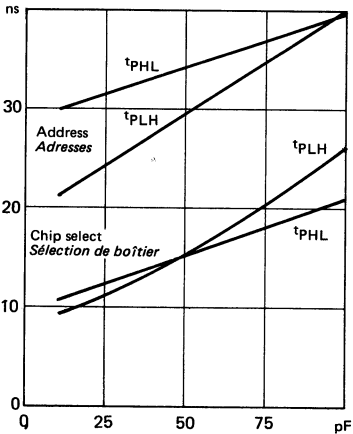
ADDRESS TO OUTPUT DELAY VS TEMPERATURE  
 VARIATION DU TEMPS D'ACCES A PARTIR DE L'ADRESSE EN FONCTION DE LA TEMPERATURE



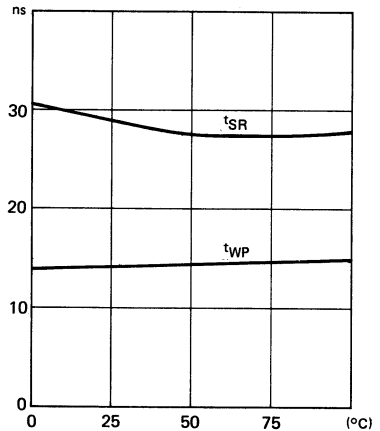
CHIP SELECT TO OUTPUT DELAY VS TEMPERATURE  
 VARIATION DU TEMPS D'ACCES A PARTIR DE LA SELECTION DE BOITIER EN FONCTION DE LA TEMPERATURE



ADDRESS AND CHIP SELECT TO OUTPUT DELAY VS LOAD CAPACITANCE  
 VARIATION DES TEMPS D'ACCES EN FONCTION DE LA CHARGE CAPACITIVE



WRITE PULSE WIDTH AND SENSE AMPLIFIER RECOVERY TIME VS TEMPERATURE  
 VARIATION DE LA LARGEUR MINIMALE D'ECRITURE ET DU TEMPS DE RECUPERATION APRES L'ECRITURE EN FONCTION DE LA TEMPERATURE



## NOTES

**256 BIT READ-WRITE RANDOM ACCESS MEMORIES**  
MEMOIRES 256 BITS A LECTURE-ECRITURE

**BASIC CHARACTERISTICS**  
CARACTERISTIQUES PRINCIPALES

**PRELIMINARY DATA**  
NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 80106 AK	MP-117	0°C, + 75°C	4,75	5,25	5,5 V	9	80		
SF.C 80107 AK	MP-117	0°C, + 75°C	4,75	5,25	5,5 V	9			

- Fast access time : 60 ns max
- Fully decoded
- DTL or TTL compatible
- Low input load current : 0,25 A max
- Chip select to output delay time : 40 ns max
- Minimum line reflection : low voltage diode input clamp
- Schottky TTL

- Temps d'accès maximal par rapport à l'adresse : 60 ns
- Entièrement décodée
- Compatible DTL ou TTL
- Faible courant d'entrée à l'état bas : 0,25 mA max
- Temps d'accès par l'entrée de sélection de boîtier : 40 ns max
- Limitation des effets de réflexions par diode d'écrêtage sur chaque entrée
- TTL Schottky

**GENERAL DESCRIPTION**

**DESCRIPTION GENERALE**

The SESCOSEM SF.C 80106 A and SF.C 80107 A are 256 bit read/write random access memories. These devices are designed for high speed scratch pad applications. They are organized in a 256 words by one bit.

The SF.C 80106 A has a three-state output and the SF.C 80107 A has an open collector output.

The storage flip-flops are addressed through an on chip 1 of 16 binary decoder using eight input address leads.

The  $\overline{WE}$  write input allows data presented at the data inputs to be entered at the addressed storage cells.

On-chip address decoding and the high speed chip-select facilitate easy memory expansion.

When the chip select is high (chip unselected) the data output remains high whatever the write enable state may be. Thus, in OR-Tie configuration an unselected chip will not generate noise at the output of a selected chip.

Les mémoires SF.C 80106 A et SF.C 80107 A sont des mémoires vives à accès aléatoire. Leur rapidité les destine tout particulièrement à la fonction de mémoires bloc-notes. Elles sont organisées en 256 mots de 1 bit.

La sortie de la mémoire SF.C 80106 A est une sortie "trois états" tandis que celle de la mémoire SF.C 80107 A est à collecteur ouvert.

L'accès à chaque mot est réalisé à partir de huit entrées d'adresses et d'un décodage 1 parmi 16.

L'entrée d'écriture  $\overline{WE}$  permet aux informations présentes sur l'entrée "donnée" d'être stockée dans le point mémoire adressé.

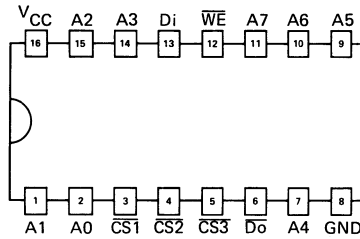
Les circuits d'adresses incorporés et le circuit de sélection de boîtier rapide facilite grandement l'expansion mémoire.

En plus des entrées d'adresses et d'écriture, les entrées  $\overline{CS}$  permettent la sélection d'un boîtier parmi d'autres. Lorsqu'un circuit n'est pas sélectionné, ses sorties sont inhibées ; elles ne produisent donc pas de parasitage pendant l'écriture d'un circuit sélectionné.

**PIN CONFIGURATION**  
*BROCHAGE*

**Package MP-117 (CB-79)**  
*Boîtier*

**Top view**  
*Vue de dessus*



**TRUTH TABLE**  
*TABLE DE VERITE*

Chip select inputs <i>Entrées sélection boîtier</i>			Write enable <i>Autorisation d'écriture</i>	Function <i>Fonction</i>	Output <i>Sortie</i>
CS1	CS2	CS3	WE		Do
L	L	L	L	Write <i>Ecriture</i>	Di
L	L	L	H	Read <i>Lecture</i>	Complement of written memory data <i>Complément de l'information inscrite en mémoire</i>
One or more high <i>Au moins une à l'état haut</i>			X	Store <i>Mémoire</i>	High impedance for SF.C 80106 A <i>Haute impédance pour SF.C 80106 A</i> High level for SF.C 80107 A <i>Etat haut pour SF.C 80107 A</i>

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Maximum input current at $V_{OLmax}$ all inputs <i>Courant maximal d'entrée à <math>V_{OLmax}</math> sur toutes les entrées</i>	$I_{ILmax}$	max. 0,25 mA	$V_{CC} = 5,25$ V $V_I = 0,45$ V	
Input leakage current all inputs <i>Courant d'entrée à l'état haut sur toutes les entrées</i>	$I_{IH}$	max. 10 $\mu$ A	$V_{CC} = 4,75$ V $V_I = 5,25$ V	
Low level output voltage <i>Tension garantie en sortie à l'état bas</i>	$V_{OL}$	max. 0,45 V	$V_{CC} = 4,75$ V $I_O = 15$ mA	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 90 mA max. 130 mA	$V_{CC} = 5,25$ V All inputs open <i>Toutes entrées non connectées</i>	
Input clamp voltage, all inputs <i>Tension d'écrêtage sur toutes les entrées</i>	$V_I$	max. -1 V	$V_{CC} = 4,75$ V $I_I = -5$ mA	
Maximum low level input voltage all inputs <i>Tension maximale d'entrée permise à l'état bas sur toutes les entrées</i>	$V_{ILmax}$	max. 0,85 V	$V_{CC} = 5$ V	
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	min. 2 V	$V_{CC} = 5$ V	
Output leakage current at 5,25 V <i>Courant de fuite en sortie à 5,25 V</i>	$I_O$	max. 100 $\mu$ A	$V_{CC} = 5,25$ V $V_O = 5,25$ V	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	min. 2,4 V	$V_{CC} = 4,75$ V SF.C 80106 A $I_O = 3,2$ mA only seulement	
Output short circuit current <i>Courant de court-circuit en sortie</i>	$I_{SC}$	min. -20 mA max. -60 mA	$V_{CC} = 5$ V SF.C 80106 A $V_O = 0$ V only seulement	

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

**READ MODE**  
**CYCLE DE LECTURE**

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	VALUES VALEURS			
			MIN.	TYP.	MAX.	
Address access time <i>Temps d'accès à partir des entrées d'adresse</i>	$t_{AA}$	See figure 1, 2, 3 <i>Voir figures 1, 2, 3</i>	SF.C 80106 A SF.C 80107 A	25 ns	40 ns	60 ns
Chip select access time <i>Temps d'accès à partir des entrées de sélection de boîtier</i>	$t_{ACS}$		SF.C 80106 A SF.C 80107 A		25 ns	40 ns
Chip select disable time <i>Temps qui sépare la fin de la sélection de boîtier de l'établissement de l'état haute impédance en sortie</i>	$t_{DCS}$		SF.C 80106 A		25 ns	40 ns

Figure 1 — LOADING CONDITION  
 CONDITIONS DE CHARGE

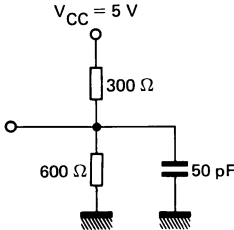


Figure 2 — INPUT PULSES  
 SIGNAUX D'ENTREES

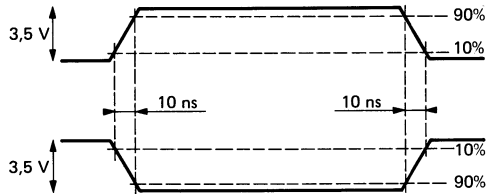
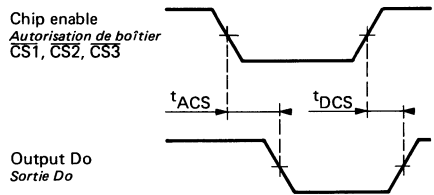
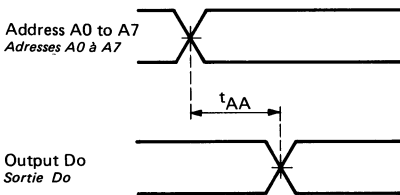


Figure 3 — READ MODE  
 CYCLE DE LECTURE



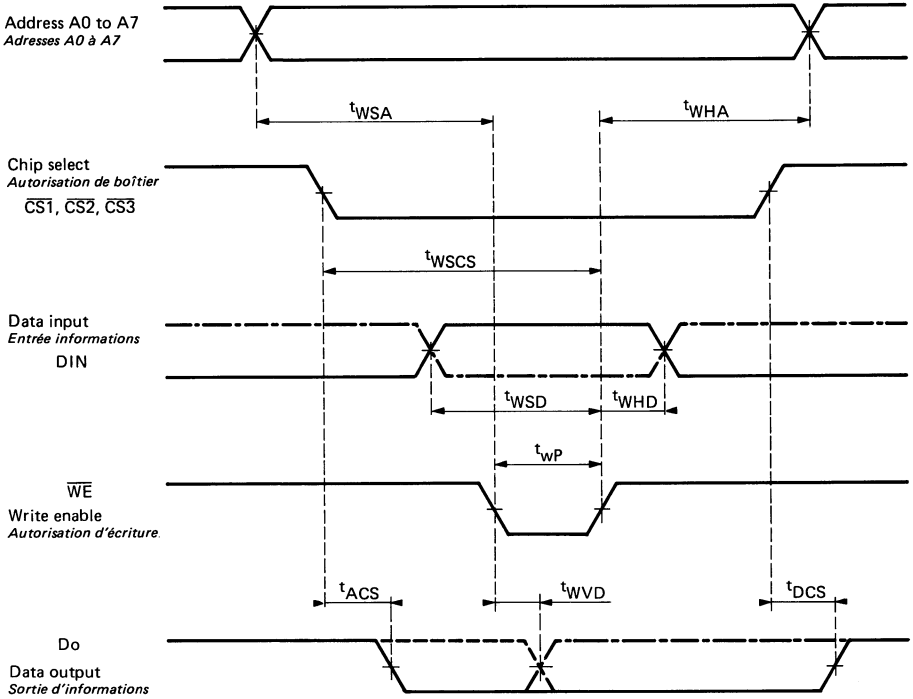
Nota : All time measurements referenced to 1,5 V  
 Toutes les mesures de temps sont référencées par rapport au niveau 1,5 V

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**
**WRITE MODE**  
**CYCLE DE LECTURE**

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	VALUES VALEURS		
			MIN.	TYP.	MAX.
Write enable pulse width <i>Largeur de l'impulsion d'écriture</i>	$t_{WP}$	See figure 1, 2, 4 <i>Voir figures 1, 2, 4</i>	50 ns	35 ns	
Set-up time from address to write enable <i>Temps de prépositionnement de l'adresse par rapport à l'autorisation d'écriture</i>	$t_{WSA}$		10 ns	5 ns	
Set-up time from chip enable to write enable <i>Temps de prépositionnement de l'autorisation de boîtier par rapport à la remontée de l'autorisation d'écriture</i>	$t_{WSCS}$		50 ns	30 ns	
Data set-up time before the rise of write enable <i>Temps de prépositionnement de l'information d'entrée par rapport à la remontée de l'autorisation d'écriture</i>	$t_{WSD}$		20 ns	15 ns	
Hold time for address from write enable <i>Temps de maintien de l'adresse après l'autorisation d'écriture</i>	$t_{WHA}$		10 ns	0	
Hold time for data input from write enable <i>Temps de maintien de l'information d'entrée après l'autorisation d'écriture</i>	$t_{WHD}$		10 ns	0	
Propagation delay from write enable to valid data at output <i>Temps qui sépare le début de la commande d'écriture de l'état pris en sortie</i>	$t_{WVD}$			20 ns	
Time output reaches low impedance state after chip enabled <i>Temps d'établissement de l'état basse impédance après la commande de sélection de boîtier</i>	$t_{ACS}$			40 ns	
Time output reaches high impedance state after chip disabled <i>Temps d'établissement de l'état haute impédance après la commande de sélection de boîtier</i>	$t_{DCS}$			20 ns	

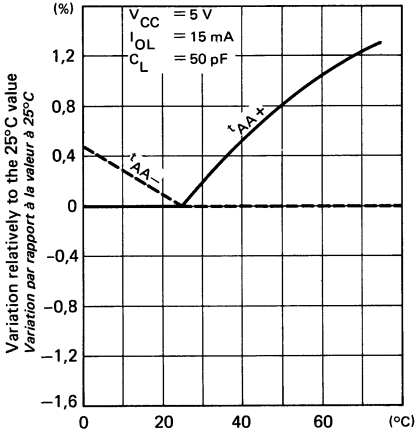


Figure 4 – WRITE MODE  
CYCLE D'ECRIURE

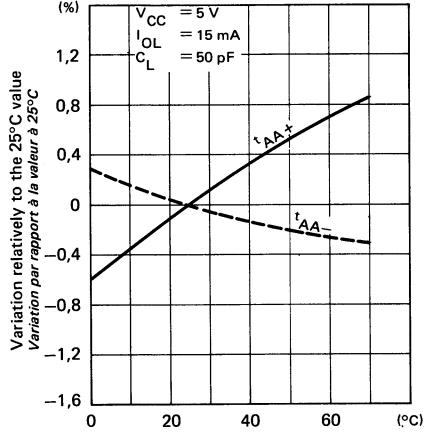


Nota : All time measurements referenced to 1,5 V  
Toutes les mesures de temps sont référencées par rapport au niveau 1,5 V

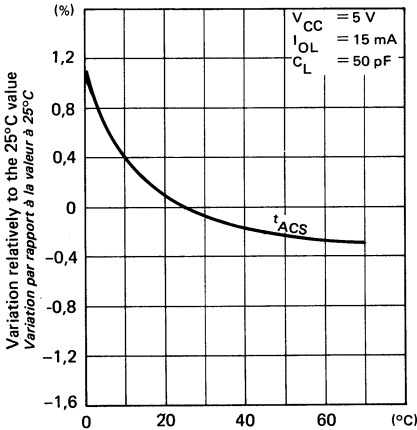
ADDRESS INPUT (A0, A1, A2, A3) TO OUTPUT  
 DELAY VS TEMPERATURE  
 VARIATION DU TEMPS D'ACCES A PARTIR  
 DES ENTREES D'ADRESSE A0, A1, A2, A3 EN  
 FONCTION DE LA TEMPERATURE



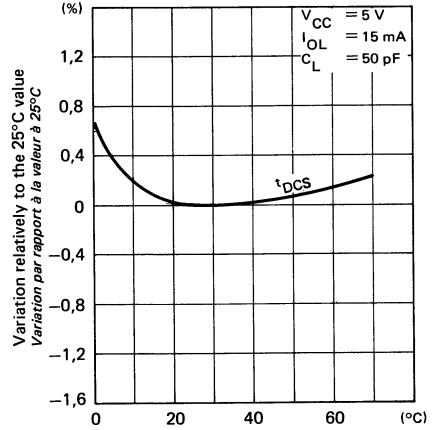
ADDRESS INPUT (A4, A5, A6, A7) TO OUTPUT  
 DELAY VS TEMPERATURE  
 VARIATION DU TEMPS D'ACCES A PARTIR  
 DES ENTREES D'ADRESSE A4, A5, A6, A7 EN  
 FONCTION DE LA TEMPERATURE



CHIP SELECT TO OUTPUT DELAY  
 TEMPERATURE  
 VARIATION DU TEMPS D'ACCES A PARTIR  
 DES ENTREES DE SELECTION DE BOITIER  
 EN FONCTION DE LA TEMPERATURE



CHIP SELECT DISABLE TIME VS  
 TEMPERATURE  
 VARIATION DU TEMPS QUI SEPARA LA FIN  
 DE LA SELECTION DE BOITIER DE L'ETABLIS-  
 SEMENT DE L'ETAT HAUTE IMPEDANCE EN  
 SORTIE, EN FONCTION DE LA TEMPERATURE



## NOTES

# Interfaces

*Interfaces*

491

## NOTES

# S.F.C 5107 AE, S.F.C 5108 AE S.F.C 5109 E, S.F.C 5110 E

## DUAL LINE RECEIVERS AND DRIVERS DOUBLES RECEPTEURS TRANSMETTEURS DE LIGNE

### LINE RECEIVERS AND DRIVERS FEATURES (High speed — Standard supply voltages) CARACTERISTIQUES DES RECEPTEURS-TRANSMETTEURS DE LIGNE (Rapide - V d'alimentation standardisées)

-55°C to 125°C à K package Boîtier K	0°C to 70°C à K or E package Boîtier K ou E	Circuit function <i>Fonction du circuit</i>	Output function <i>Caractéristique de la sortie</i>
SF.C 5107 A	SF.C 5107 A	Dual line receiver <i>Double récepteur de ligne</i>	Active pull up <i>Sortie à totem-pole</i>
SF.C 5108 A	SF.C 5108 A	Dual line receiver <i>Double récepteur de ligne</i>	Open collector <i>Collecteur ouvert</i>
SF.C 5109	SF.C 5109	Dual line driver <i>Double transmetteur de ligne</i>	6 mA current switch <i>Courant disponible 6 mA</i>
SF.C 5110	SF.C 5110	Dual line driver <i>Double transmetteur de ligne</i>	12 mA current switch <i>Courant disponible 12 mA</i>

#### FEATURES OF LINE RECEIVERS

- high common-mode rejection ratio
- high input impedance
- high input sensitivity
- differential input common-mode voltage range of  $\pm 3$  V
- differential input common-mode voltage range of more than  $\pm 15$  V using external attenuator
- strobe inputs for receiver selection
- gate inputs for logic versatility
- TTL or DTL drive capability
- high d-c noise margins.

#### FEATURES OF LINE DRIVERS

- TTL input compatibility
- current-mode output (6 mA or 12 mA typical)
- high output impedance
- high common-mode output voltage range ( $-3$  V to  $+10$  V)
- inhibitor available for driver selection.

#### DESIGN CHARACTERISTICS

Series SF.C 5107 A Line Circuits are TTL-compatible dual circuits intended for use in high-speed data-transmission systems.

The drivers are designed to drive balanced, terminated transmission lines, such as twisted-pair, at normal line impedances without high power dissipation.

#### CARACTERISTIQUES DES RECEPTEURS DE LIGNE

- *réjection en mode commun élevée*
- *résistance d'entrée élevée*
- *sensibilité de l'entrée élevée*
- *gamme de la tension différentielle d'entrée  $\pm 3$  V dans la plage de mode commun*
- *gamme de la tension différentielle d'entrée  $\pm 15$  V avec atténuateur externe dans la plage de mode commun*
- *sélection de la voie par échantillonnage séparé*
- *souplesse de commande par signaux logiques*
- *sorties compatibles TTL ou DTL*
- *haute immunité aux bruits d'alimentation.*

#### CARACTERISTIQUES DES TRANSMETTEURS DE LIGNE

- *entrées compatibles TTL*
- *courants disponibles en sortie (6 mA ou 12 mA typique)*
- *sortie à haute impédance*
- *plage importante de tension de mode commun en sortie ( $-3$  V à  $+10$  V)*
- *sélection du transmetteur par commandes d'inhibition*

#### UTILISATION

*La famille des doubles circuits de transfert sur ligne est compatible TTL et utilisable dans les systèmes de transmission de données à haute vitesse.*

*Les transmetteurs sont calculés pour commander les lignes équilibrées (ligne bipolaire à conducteurs torsadés) terminées sur l'impédance caractéristique sans dissipation de puissance importante.*

The receivers are designed to detect low-level differential signals in the presence of common-mode noise and variations of temperature and supplies.

Either driver may be used with either receiver.

Specifications reflect worst-case conditions of temperature, supply voltages, and input voltages.

The line receivers and line drivers are designed for general use as well as such specific applications as data comparators and balanced, unbalanced, and party-line transmission systems.

*Les récepteurs sont calculés pour détecter les signaux différentiels de faible niveau en présence de bruit de mode commun et de variations de température et d'alimentations.*

*Chaque transmetteur (récepteur) peut être utilisé avec un quelconque récepteur (transmetteur) sur une même ligne.*

*Les spécifications reflètent les conditions de pire-cas sur la température, les tensions d'alimentation et la tension d'entrée.*

*Les récepteurs et transmetteurs de ligne sont projetés pour une utilisation générale ou bien pour des applications spécifiques telles que comparateurs, systèmes de transmission équilibrés, non équilibrés et à partage de ligne.*

**TYPICAL APPLICATIONS DATA**

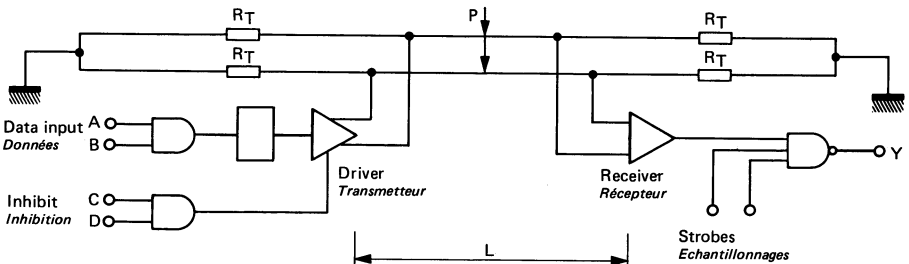
*APPLICATIONS TYPIQUES*

**BASIC BALANCED-LINE TRANSMISSION SYSTEM**

Series SF.C 5107 A dual line circuits are designed specifically for use in high-speed data transmission systems that utilize balanced, terminated transmission lines such as twisted-pair lines. The system operates in the balanced mode, so that noise induced on one line is also induced on the other. The noise appears common-mode at the receiver input terminals where it is rejected. The ground connection between the line driver and receiver is not part of the signal circuit so that system performance is not affected by circulating ground currents.

**SYSTEME DE TRANSMISSION PAR LIGNE EQUILIBRE**

*La famille des doubles transmetteur-récepteur de ligne est spécifiquement calculée pour un usage de transmission de données à haute vitesse qui utilise des lignes équilibrées et adaptées à chaque bout. Le système travaille en mode différentiel pour le signal d'information, le bruit est induit sur un fil et aussi sur l'autre. Le bruit apparaît en mode commun aux entrées du récepteur où il est réjecté. La connexion de masse entre le transmetteur et le récepteur ne fait pas partie du circuit de transport du signal si bien que la performance du système n'est pas affectée par circulation des courants de masse.*



TWISTED-PAIR OR EQUIVALENT TRANSMISSION LINE  $Z_0 = 2 R_T$   
 LIGNE DE TRANSMISSION BIFILAIRE A CONDUCTEURS TORSADÉS OU EQUIVALENTS  $Z_0 = 2 R_T$

The unique driver-output circuit allows terminated transmission lines to be driven at normal line impedances. High-speed system operation is ensured since line reflections are virtually eliminated when terminated lines are used. Cross-talk is minimized by low signal amplitudes and low line impedances.

The typical data delay in a system is approximately  $(30 + 0,4 L)$  nanoseconds, where  $L$  the distance is in meters separating the driver and receiver. This delay includes one gate delay in both the driver and receiver.

Data is impressed on the balanced-line system by unbalancing the line voltages with the driver output current. The driven line is selected by appropriate driver-input logic levels. The voltage difference is approximately :

$$V_{\text{DIFF}} \approx 1/2 I_{\text{O(on)}} \cdot R_{\text{T}}$$

High series line resistance will cause degradation of the signal. The receivers, however, will detect signals as low as 25 mV (or less). For normal line resistances, data may be recovered from lines of several thousand meters in length.

Line-termination resistors ( $R_{\text{T}}$ ) are required only at the extreme ends of the line. For short lines, termination resistors at the receiver only may prove adequate. The signal amplitude will then be approximately :

$$V_{\text{DIFF}} \approx I_{\text{O(on)}} \cdot R_{\text{T}}$$

## DATA-BUS OR PARTY-LINE SYSTEM

The strobe feature of the receivers and the inhibit feature of the drivers allow the Series SF.C 5107 A dual line circuits to be used in data-bus or party-line systems. In these applications, several drivers and receivers may share a common transmission line.

An enabled driver transmits data to all enabled receivers on the line while other drivers and receivers are disabled. Data is thus time-multiplexed on the transmission line. Series SF.C 5107 A device specifications allow widely varying thermal and electrical environments at the various driver and receiver locations. The data-bus system offers maximum performance at minimum cost.

*Le circuit de sortie du transmetteur permet la commande de lignes à impédance normalisée. Le fonctionnement du système à haute vitesse est assuré du moment que les réflexions sont éliminées c'est-à-dire quand les lignes sont adaptées. Les interférences sont réduites par utilisation d'amplitudes de signal faible et basse impédance de ligne.*

*Le retard typique dans un tel système est approximativement  $(30 + 0,4 L)$  nanosecondes, où  $L$  est la distance en mètres qui sépare le transmetteur du récepteur. Ce retard comprend le retard d'une porte dans le transmetteur et d'une porte dans le récepteur.*

*La donnée est envoyée sur la ligne par déséquilibre des tensions de la ligne dues au courant de sortie du transmetteur. Le transmetteur de ligne est choisi par des entrées et niveaux logiques appropriés. La différence de potentiel est approximativement :*

*Les lignes à grande résistance série dégradent considérablement le signal. Le récepteur détecte les signaux jusqu'à 25 mV (ou moins). Pour des résistances de lignes normales, la donnée peut être propagée sur plusieurs milliers de mètres.*

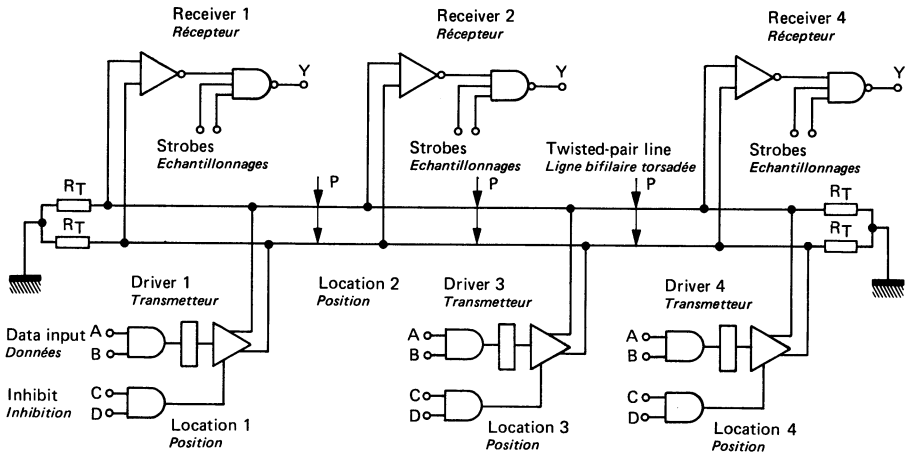
*Les résistances ( $R_{\text{T}}$ ) sont nécessaires seulement à l'extrémité des lignes. Pour les lignes courtes, il est suffisant de conserver les résistances au niveau du récepteur. L'amplitude du signal est approximativement :*

## SYSTEME BUS DE TRANSMISSION

*La caractéristique d'échantillonnage des récepteurs et la caractéristique d'inhibition des transmetteurs permettent à la famille des doubles récepteurs-transmetteurs l'utilisation d'une voie-bus de transport de données ou à partage de ligne. Dans ces applications, plusieurs transmetteurs et récepteurs peuvent partager une ligne commune de transmission.*

*Un transmetteur autorisé envoie les données à tous les récepteurs échantillonnés tandis que les autres transmetteurs et récepteurs sont inhibés. Les données sont donc multiplexées dans le temps. Les spécifications des éléments de la famille permettent une utilisation dans de larges conditions de dérives thermiques et électriques et d'environnement. Le système «bus» permet un maximum de performances à un prix réduit.*





**UNBALANCED OR SINGLE-LINE SYSTEMS**

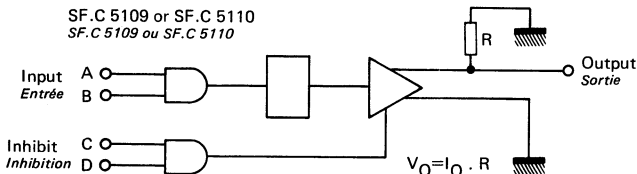
Series SF.C 5107 A dual line circuits may also be used in unbalanced or single-line systems. Although these systems do not offer the same performance as balanced systems for long lines, they are adequate for very short lines where environmental noise is not severe.

The receiver threshold level is established by applying a d-c reference voltage to one receiver input terminal. The signal from the transmission line is applied to the remaining input. The reference voltage should be optimized so that signal swing is symmetrical about it for maximum noise margin. The reference voltage should be in the range  $\pm 3$  Volts. It can be provided by a voltage supply or by a voltage divider from an available supply voltage.

**SYSTEME DE TRANSMISSION SUR FIL UNIQUE**

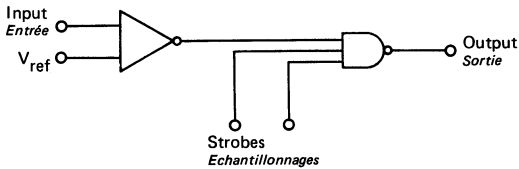
La famille des doubles transmetteurs-récepteurs peut aussi être utilisée dans un système non équilibré ou voie de transmission unique. Néanmoins, ces systèmes n'offrent pas les mêmes performances comparés aux systèmes équilibrés pour des lignes longues ; ils conviennent pour des lignes très courtes où le bruit d'environnement n'est pas sévère.

Le seuil du récepteur est établi par application d'une tension continue à l'une des entrées du récepteur. Le signal arrivant du transmetteur sur la ligne est appliqué à l'autre entrée. La tension de référence peut être optimisée de telle sorte que la variation du signal soit symétrique autour de cette valeur pour une immunité au bruit maximum. La tension de référence doit être comprise dans la gamme  $\pm 3$  Volts. Cette tension peut être fournie par une alimentation ou par un diviseur potentiométrique à partir d'une source utilisable.



A single-ended output from a driver may be used in single-line systems. Coaxial or shielded line is preferred for minimum noise and cross-talk problems. For large signal swings, the high output current (12 mA) of the SF.C 5110 is recommended. Drivers may be paralleled for higher current. The unused driver output must be tied to ground.

*Une seule sortie du transmetteur peut être utilisée dans un système à fil unique. Le coaxial ou la ligne triplée est à préférer pour minimiser les effets du bruit ou des interférences. Le SF.C 5110, qui délivre un fort courant sur les sorties (12 mA), est recommandé pour obtenir des variations importantes du signal. Les transmetteurs peuvent être mis en parallèle dans le cas de courants plus grands. La sortie non utilisée du transmetteur doit être reliée à la masse.*



## PRECAUTIONS IN THE USE OF SERIES SF.C 5107 A LINE CIRCUITS

The following precautions should be observed when using or testing SF.C 5107 A line circuits :

### 1 - Drivers SF.C 5109 and SF.C 5110

When only one driver in a package is being used, the outputs of the other driver must either be grounded or inhibited in order to prevent excess power dissipation.

### 2 - Receivers SF.C 5107 A and SF.C 5108 A

When only one receiver in a package is being used, at least one of the differential inputs of the unused receiver should be terminated at some voltage between  $\pm 3$  Volts, preferably at ground. Failure to do so will cause improper operation of the unit being used because of common bias circuitry for the current sources of the two receivers.

## INCREASING COMMON-MODE INPUT VOLTAGE RANGE OF RECEIVER

The SF.C 5107 A and SF.C 5108 A line receivers feature a common-mode input voltage range of  $\pm 3$  Volts. This satisfies the requirements for all but the noisiest system applications. For these severe noise environments the common-mode range can be extended by the use of

## PRECAUTIONS A PRENDRE DANS L'USAGE DES CIRCUITS DE LA FAMILLE TRANSMETTEURS-RECEPTEURS

*Les précautions suivantes doivent être observées lors de l'utilisation ou du test des circuits de la famille transmetteurs-récepteurs de ligne :*

### 1 - Transmetteurs SF.C 5109 - SF.C 5110

*Quand seulement un transmetteur est utilisé dans un boîtier, les sorties de l'autre transmetteur doivent soit être mises à la masse soit inhibées de façon à éviter une dissipation importante.*

### 2 - Récepteurs SF.C 5107 A - SF.C 5108 A

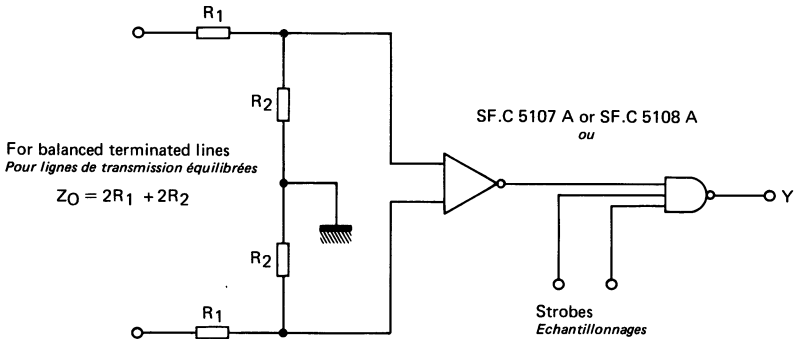
*Quand seulement un transmetteur est utilisé dans un boîtier, au moins une des entrées différentielles du récepteur non utilisé doit être fixée à un potentiel compris entre  $\pm 3$  Volts, de préférence à la masse. En effet, les circuits de polarisation sont communs aux deux récepteurs et des perturbations peuvent prendre naissance.*

## AUGMENTATION DE LA TENSION DE MODE COMMUN A L'ENTREE DU RECEPTEUR

*La gamme de la caractéristique de tension de mode commun des récepteurs de ligne SF.C 5107 A et SF.C 5108 A est de  $\pm 3$  Volts. Ceci satisfait aux exigences normales mais pas pour des applications dans un milieu à haut niveau de bruit. L'excursion de mode*

external input attenuators. Common-mode input voltage can in this way be reduced to  $\pm 3$  Volts at the receiver input terminals. Differential data signals will be reduced proportionately. Input sensitivity, input impedance and delay times will be adversely affected.

*commun peut être étendue par l'usage d'atténuateurs externes. La tension de mode-commun peut de cette façon, être réduite à  $\pm 3$  Volts aux entrées du récepteur. Les informations du mode différentiel seront réduites en proportion. La sensibilité d'entrée, l'impédance d'entrée et les propagations seront affectées défavorablement.*

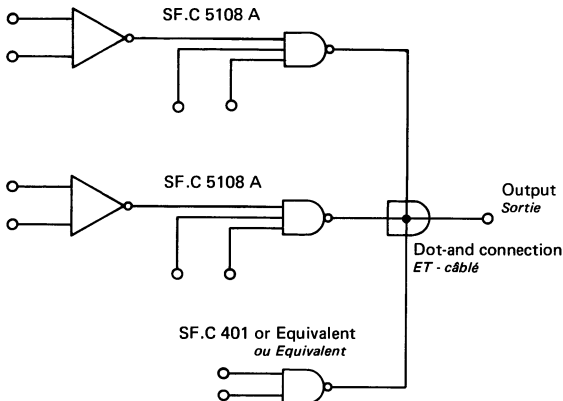


**SF.C 5108 A DOT-AND OUTPUT CONNECTIONS**

**ET-CABLE EN SORTIE DU SF.C 5108 A**

The SF.C 5108 A line receivers feature an open-collector-output circuit that can be connected in the DOT-AND logic configuration with other SF.C 5108 A outputs, SF.C 401 outputs, or other similar outputs. This allows a level of logic to be implemented without additional logic delay.

*Le collecteur ouvert en sortie du circuit récepteur SF.C 5108 A peut être câblé dans la configuration logique ET, avec une autre sortie de SF.C 5108 A, ou SF.C 401, ou une autre sortie similaire. Ceci permet d'augmenter le nombre de couches logiques sans augmenter le retard.*



# S.F.C 5107 AE , S.F.C 5108 AE

## DUAL LINE RECEIVERS DOUBLES RECEPTEURS DE LIGNE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale		Fan-out Sortance		Input current Courant d'entrée
			Min.	Max.	Common mode mode commun	Differential input Entrée différentielle	Low state Etat bas	High state Etat haut	
SF.C 5107 AE	TO-116	0°C, + 70°C	± 4,75	± 5,25	± 3 V	± 5 V	10	20	30 μA
SF.C 5108 AE	TO-116	0°C, + 70°C	± 4,75	± 5,25	± 3 V	± 5 V	*	*	30 μA
SF.C 5107 AEM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	± 3 V	± 5 V	10	20	30 μA
SF.C 5108 AEM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	± 3 V	± 5 V	*	*	30 μA
SF.C 5107 AKM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	± 3 V	± 5 V	10	20	30 μA
SF.C 5108 AKM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	± 3 V	± 5 V	*	*	30 μA

\* Open collector  
Collecteur ouvert

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 5107 A and SF.C 5108 A are dual line receivers featuring independent channels with common voltage supply and ground terminals. The SF.C 5107 A circuit features a TTL-compatible active pull-up (totem-pôle) output. The SF.C 5108 A circuit is also TTL-compatible, but features an open-collector output configuration that permits the dot-AND logic connection with similar outputs. This permits a level of logic to be implemented without extra delay. All other features of the line receivers are identical.

The SF.C 5107 A and SF.C 5108 A line circuits are designed to detect input signals of 25 millivolts (or less) amplitude and convert the polarity of the signal into appropriate TTL-compatible output logic levels.

The SF.C 5107 A and SF.C 5108 A feature high input impedance and low input currents which induce very little loading on the transmission line. This makes these devices especially useful in party-line systems. The excellent input sensitivity (3 millivolts typical) is particularly important when data is to be detected at the end of a long transmission line and the amplitude of the data has been deteriorated due to cable losses.

The receiver input common-mode voltage range is ± 3 Volts. This is adequate for application in most systems. In systems with requirements for greater common-mode voltage range, input attenuators may be used to decrease the noise to an acceptable level at the receiver-input terminals.

Les SF.C 5107 A et SF.C 5108 A sont des boîtiers à deux circuits indépendants avec en commun la tension d'alimentation et la masse. Le SF.C 5107 A a une sortie active compatible TTL (Totem-pôle). Le SF.C 5108 A est aussi compatible TTL, mais le circuit de sortie à collecteur ouvert permet le câblage du ET. Ceci permet une couche logique supplémentaire sans autre retard. Toutes les autres caractéristiques des récepteurs de ligne sont identiques.

Les SF.C 5107 A et SF.C 5108 A ont été calculés pour détecter les signaux d'entrée de 25 millivolts (ou moins) et opérer la conversion de polarité dans un niveau logique approprié compatible TTL.

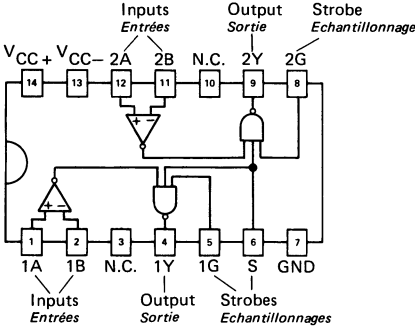
La haute impédance d'entrée et le faible courant d'entrée de ces circuits chargent très peu la ligne de transmission. Ceci permet l'utilisation de ces éléments dans une ligne bus. L'excellente sensibilité d'entrée (3 millivolts typiques) est particulièrement importante quand la donnée doit être détectée à la fin d'une longue ligne et que l'amplitude des données est détériorée par l'effet des pertes du câble.

La tension d'entrée de mode-commun du récepteur est ± 3 Volts. Ceci est adéquat dans beaucoup d'applications. Dans les systèmes avec demande expresse de forts niveaux de mode-commun les atténuateurs d'entrée sont à utiliser. C'est le cas de forts niveaux de bruit qui sont réduits pour devenir acceptables sur les entrées du circuit.

**PIN CONFIGURATION**  
*BROCHAGE*

**Package TO-116**  
*Boîtier (CB-2)*

Top view  
*Vue de dessus*



**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

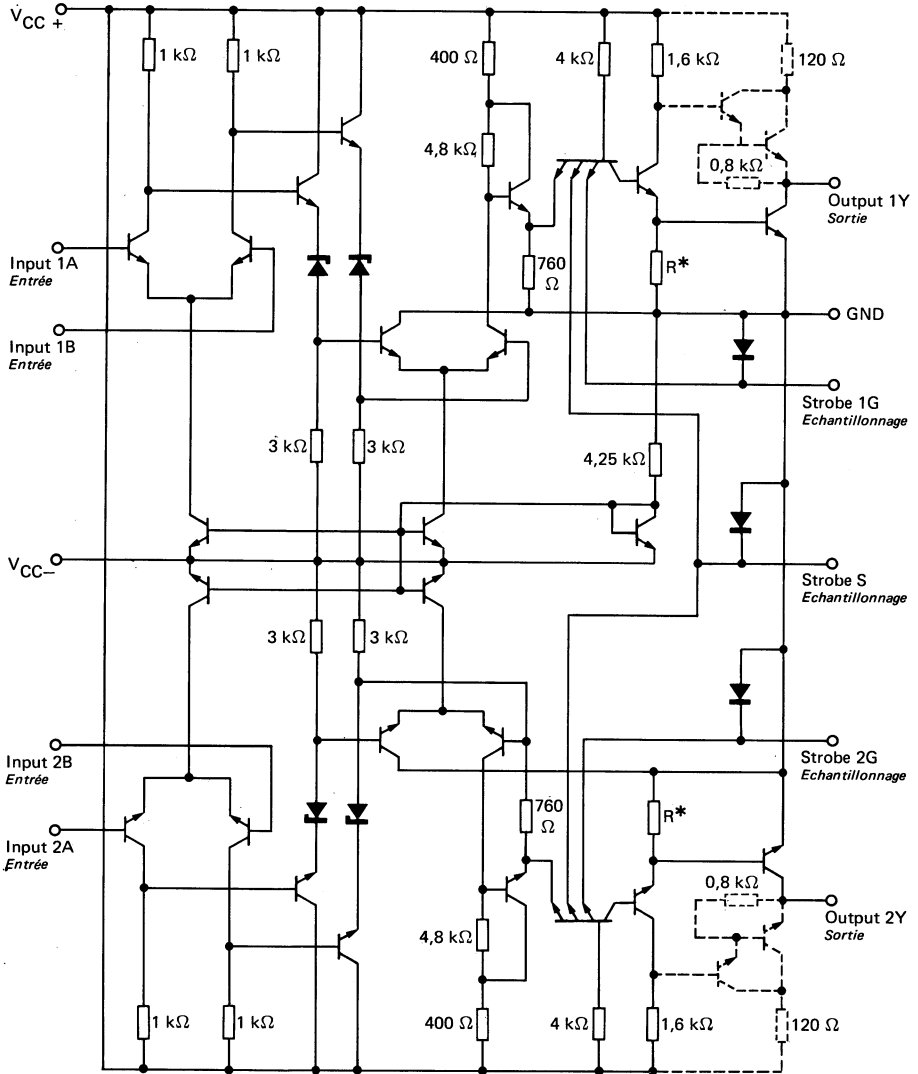
Differential inputs <i>Entrées différentielles</i>	Strobes <i>Echantillonnages</i>		Output <i>Sortie</i>		
	A	B		G	S
$V_{ID} \geq 25 \text{ mV}$	L or H	L or H	L or H	L or H	H
$-25 \text{ mV} < V_{ID} < 25 \text{ mV}$	L or H	L	L	H	H
	L	L or H	L	H	Indeterminate <i>indéterminé</i>
$V_{ID} \leq -25 \text{ mV}$	L or H	L	L	H	H
	L	L or H	L	H	H
	H	H	H	L	L

**ABSOLUTE MAXIMUM RATINGS**  
*VALEURS LIMITES ABSOLUES*

Over operating free-air temperature range (unless otherwise specified).  
*Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).*

- Supply voltage  $V_{CC+}$  (see note 1) . . . . . 7 V  
*Tension d'alimentation  $V_{CC+}$  (voir note 1)*
- Supply voltage  $V_{CC-}$  (see note 1) . . . . . -7 V  
*Tension d'alimentation  $V_{CC-}$  (voir note 1)*
- Differential input voltage (see note 2) . . . . .  $\pm 6 \text{ V}$   
*Tension différentielle d'entrée (voir note 2)*
- Common-mode input voltage (see note 1). . . . .  $\pm 5 \text{ V}$   
*Tension d'entrée de mode commun (voir note 1)*
- Strobe input voltage (see note 1) . . . . . 5,5 V  
*Tension d'échantillonnage (voir note 1)*
- Operating free-air temperature range, SF.C 5107 AE - SF.C 5108 AE . . . . .  $0^\circ\text{C}$  to  $70^\circ\text{C}$   
*Gamme de température de fonctionnement* SF.C 5107 AEM - SF.C 5108 AEM . . . . .  $-55^\circ\text{C}$  to  $125^\circ\text{C}$   
SF.C 5107 AKM - SF.C 5108 AKM . . . . .  $-55^\circ\text{C}$  to  $125^\circ\text{C}$
- Storage temperature range, ceramic dual-in-line (K) package . . . . .  $-65^\circ\text{C}$  to  $150^\circ\text{C}$   
*Gamme de température de stockage pour boîtier céramique (K) en double ligne*
- Storage temperature range, plastic dual-in-line (E) package . . . . .  $-55^\circ\text{C}$  to  $150^\circ\text{C}$   
*Gamme de température de stockage pour boîtier plastique (E) en double ligne*

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



Notes : 1 - Values shown are nominal  
*Les valeurs données sont nominales*

2 - Resistor values are in ohms  
*Valeurs de résistances en ohms*

3 - Components shown with dashed lines are applicable to the SF.C 5107 A only  
*Les composants en pointillé sont applicables pour le SF.C 5107 A*

$R^* = 1\text{ k}\Omega$  for SF.C 5107 A  
 $1\text{ k}\Omega$  pour SF.C 5107 A  
 $750\ \Omega$  for SF.C 5108 A  
 $750\ \Omega$  pour SF.C 5108 A

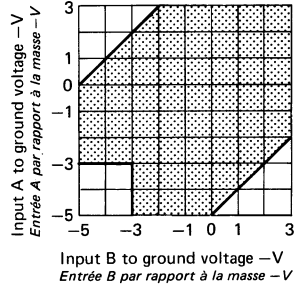
**RECOMMENDED OPERATING CONDITIONS (see note 3)**  
**CONDITIONS DE FONCTIONNEMENT RECOMMANDEES (voir note 3)**

PARAMETERS PARAMETRES	SF.C 5107 AEM - AKM			SF.C 5107 AE			UNITS UNITES
	SF.C 5108 AEM - AKM			SF.C 5108 AE			
	MIN	TYP	MAX	MIN	TYP	MAX	
Supply voltage $V_{CC+}$ (see note 1) <i>Tension d'alimentation <math>V_{CC+}</math> (voir note 1)</i>	4,5	5	5,5	4,75	5	5,25	V
Supply voltage $V_{CC-}$ (see note 1) <i>Tension d'alimentation <math>V_{CC-}</math> (voir note 1)</i>	-4,5	-5	-5,5	-4,75	-5	-5,25	V
Output sink current <i>Courant disponible en sortie</i>			16			16	mA
Differential input voltage (see notes 2 and 4) <i>Tension d'entrée différentielle (voir notes 2 et 4)</i>	-5		5	-5		5	V
Common-mode input voltage (see notes 1 and 4) <i>Tension d'entrée de mode commun (voir notes 1 et 4)</i>	-3		3	-3		3	V
Input voltage range, any differential input to ground (see note 4) <i>Tension d'entrée différentielle avec une entrée à la masse (voir note 4)</i>	-5		3	-5		3	V
Operating free-air temperature range <i>Gamme de température ambiante de fonctionnement</i>	-55		125	0		70	°C

NOTES :

- 1 - These voltage values are with respect to network ground terminal.  
*Ces valeurs de tension sont données par rapport à la masse.*
- 2 - These voltage values are at the noninverting (+) terminal with respect to the inverting (-) terminal.  
*Ces valeurs de tension sont données par rapport aux entrées (entre + par rapport à l'entrée).*
- 3 - When using only one channel of the line receiver, the inputs of the other channel should be grounded.  
*Quand un seul canal du récepteur est utilisé, les entrées de l'autre canal doivent être mises à la masse.*
- 4 - The recommended combinations of input voltages fall within the shaded area of the figure at the right.  
*Les combinaisons des tensions d'entrée recommandées tombent dans la région ombrée du graphique ci-joint.*

RECOMMENDED COMBINATIONS  
OF INPUT VOLTAGES FOR LINE  
RECEIVERS  
COMBINAISONS DES TENSIONS  
D'ENTREE RECOMMANDEES  
POUR LES RECEPTEURS DE LIGNE



**DEFINITION OF INPUT LEVELS**  
**DEFINITION DES NIVEAUX D'ENTREE**

PARAMETERS PARAMETRES	SYMBOLS SYMBOLLES	MIN	MAX	UNITS UNITES	FIG.
High-level input voltage between differential inputs <i>Tension différentielle d'entrée entraînant un niveau haut en sortie</i>	$V_{IDH}$	0,025	5	V	1
Low-level input voltage between differential inputs <i>Tension différentielle d'entrée entraînant un niveau bas en sortie</i>	$V_{IDL}$	-5	-0,025	V	1
High-level input voltage at strobe inputs <i>Tension d'entrée au niveau haut sur les entrées d'échantillonnage</i>	$V_{IH(S)}$	2	5,5	V	3
Low-level input voltage at strobe inputs <i>Tension d'entrée au niveau bas sur les entrées d'échantillonnage</i>	$V_{IL(S)}$	0	0,8	V	3

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP* TYP*	MAX	FIG
Maximum low-level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	V <sub>OL</sub>	V <sub>CC+</sub> = min I <sub>sink</sub> limite = 16 mA V <sub>CC-</sub> = min V <sub>IC</sub> = -3 V to 3 V <sub>Δ</sub>			0,4 V	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	V <sub>OH</sub>	V <sub>CC+</sub> = min I <sub>load</sub> charge = -400 μA V <sub>CC-</sub> = min V <sub>IC</sub> = -3 V to 3 V <sub>Δ</sub>	SF.C 5107 A	2,4 V		3
Maximum output current at V <sub>out</sub> = max V <sub>CC+</sub> <i>Courant maximal garanti en sortie à V<sub>out</sub> = max V<sub>CC+</sub></i>	I <sub>OH</sub>	V <sub>CC+</sub> = min V <sub>OH</sub> = max V <sub>CC+</sub> V <sub>CC-</sub> = min	SF.C 5108 A		250 μA	3
Maximum input current into 1A or 2A <i>Courant maximal d'entrée en 1A ou 2A</i>	I <sub>IL</sub>	V <sub>CC+</sub> = max V <sub>ID</sub> = -2 V V <sub>CC-</sub> = max V <sub>IC</sub> = -3 V to 3 V <sub>Δ</sub>			-10 μA	2
Maximum low-level input current into 1G or 2G <i>Courant maximal d'entrée à l'état bas en 1G ou 2G</i>	I <sub>IL</sub>	V <sub>CC+</sub> = max V <sub>IL(S)</sub> = 0,4 V V <sub>CC-</sub> = max			-1,6 mA	4
Maximum low-level input current into S <i>Courant maximal d'entrée à l'état bas en S</i>	I <sub>IL</sub>	V <sub>CC+</sub> = max V <sub>IL(S)</sub> = 0,4 V V <sub>CC-</sub> = max			-3,2 mA	4
Maximum input current into 1A or 2A <i>Courant maximal d'entrée en 1A ou 2A</i>	I <sub>IH</sub>	V <sub>CC+</sub> = max V <sub>ID</sub> = 0,5 V V <sub>CC-</sub> = max V <sub>IC</sub> = -3 V to 3 V <sub>Δ</sub>		30 μA	75 μA	2
Maximum high-level input current into 1G or 2G <i>Courant maximal d'entrée à l'état haut en 1G ou 2G</i>	I <sub>IH</sub>	V <sub>CC+</sub> = max V <sub>IH(S)</sub> = 2,4 V V <sub>CC-</sub> = max			40 μA	4
	I <sub>IR</sub>	V <sub>CC+</sub> = max V <sub>IH(S)</sub> = max V <sub>CC+</sub> V <sub>CC-</sub> = max			1 mA	

\* All typical values are at V<sub>CC+</sub> = 5 V, V<sub>CC-</sub> = -5 V, t<sub>amb</sub> = 25°C  
 Toutes les valeurs typiques sont données pour V<sub>CC+</sub> = 5 V, V<sub>CC-</sub> = -5 V, t<sub>amb</sub> = 25°C



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP*	MAX	FIG.
Maximum high-level input current into S <i>Courant maximal d'entrée à l'état haut en S</i>	$I_{IH}$	$V_{CC+} = \max$ $V_{IH(S)} = 2,4 V$ $V_{CC-} = \max$			80 $\mu A$	4
		$V_{CC+} = \max$ $V_{IH(S)} = \max V_{CC+}$ $V_{CC-} = \max$			2 mA	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$V_{CC+} = \max$ $V_{CC-} = \max$	SF.C 5107 A	-18 mA	-70 mA	5
Supply current per package from $V_{CC+}$ <i>Courant d'alimentation par boîtier pour <math>V_{CC+}</math></i>	$I_{CCH+}$	$V_{CC+} = \max$ $V_{ID} = 25 mV$ $V_{CC-} = \max$ $t_{amb} = 25^{\circ}C$		18 mA	30 mA	6
Supply current per package from $V_{CC-}$ <i>Courant d'alimentation par boîtier pour <math>V_{CC-}</math></i>	$I_{CCH-}$	$V_{CC+} = \max$ $V_{ID} = 25 mV$ $V_{CC-} = \max$ $t_{amb} = 25^{\circ}C$		-8,4 mA	-15 mA	6

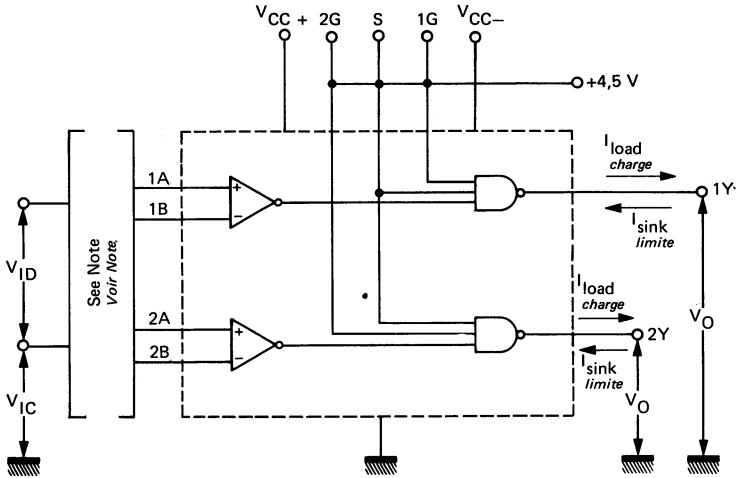
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^{\circ}C$   $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE VERIFICATION	MIN	TYP	MAX	FIG.
Propagation delay time, low to high level output from differential inputs A and B <i>Temps de propagation à la croissance du signal de sortie avec attaque sur les entrées différentielles A et B</i>	$t_{PLH(D)}$	Active load Charge active SF.C 5107 A		17 ns	25 ns	7
		$R_L = 390 \Omega$ $C_L = 15 pF$ SF.C 5108 A		19 ns	25 ns	
Propagation delay time, high to low level output from differential inputs A and B <i>Temps de propagation à la décroissance du signal de sortie avec attaque sur les entrées différentielles A et B</i>	$t_{PHL(D)}$	Active load Charge active SF.C 5107 A		17 ns	25 ns	7
		$R_L = 390 \Omega$ $C_L = 15 pF$ SF.C 5108 A		19 ns	25 ns	
Propagation delay time, low to high level output from strobe input G or S <i>Temps de propagation à la croissance du signal de sortie avec attaque sur l'entrée d'échantillonnage G ou S</i>	$t_{PLH(S)}$	Active load Charge active SF.C 5107 A		10 ns	15 ns	7
		$R_L = 390 \Omega$ $C_L = 15 pF$ SF.C 5108 A		13 ns	20 ns	
Propagation delay time, high to low level output from strobe input G or S <i>Temps de propagation à la décroissance du signal de sortie avec attaque sur l'entrée d'échantillonnage G ou S</i>	$t_{PHL(S)}$	Active load Charge active SF.C 5107 A		8 ns	15 ns	7
		$R_L = 390 \Omega$ $C_L = 15 pF$ SF.C 5108 A		13 ns	20 ns	

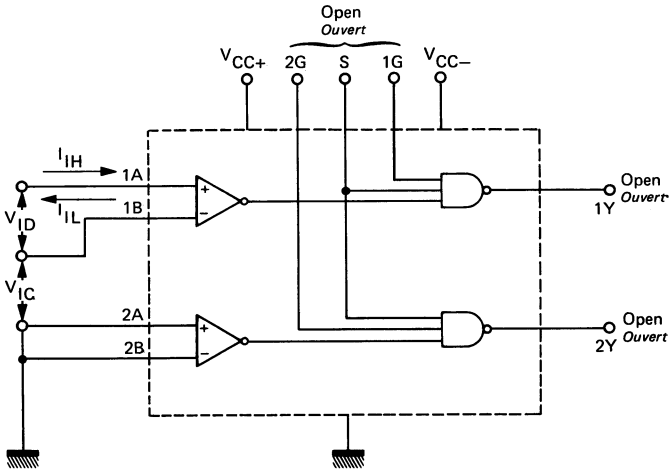
\* All typical values are at  $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$ ,  $t_{amb} = 25^{\circ}C$   
Toutes les valeurs typiques sont données pour  $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$ ,  $t_{amb} = 25^{\circ}C$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Note : When testing one channel, the inputs of the other channel are grounded.  
 Quand on teste un canal, les entrées de l'autre canal sont mises à la masse.

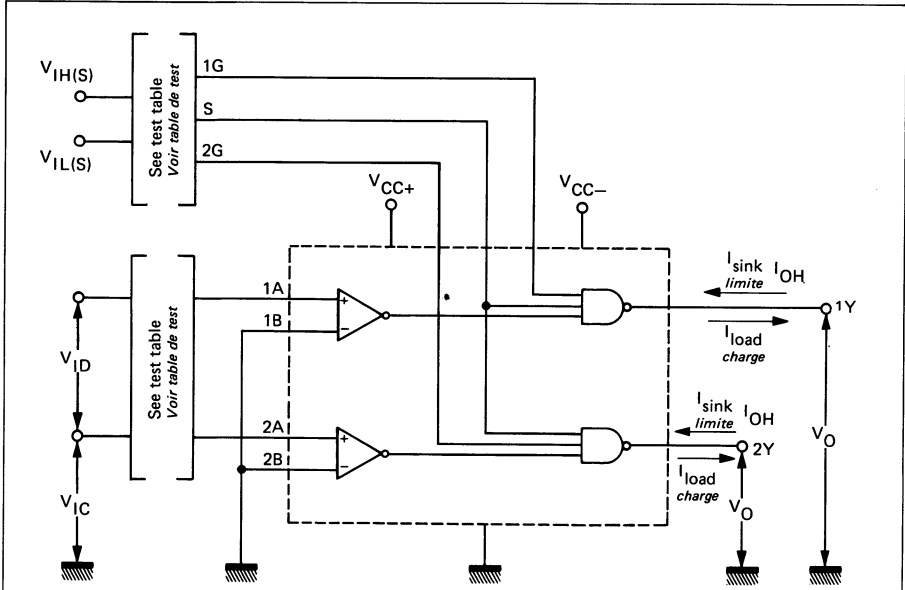
Figure 1 -  $V_{IDH}$ ,  $V_{IDL}$



Note : Each pair of differential inputs is tested separately. The inputs of the other pair are grounded.  
 Chaque paire des entrées différentielles est mesurée séparément. Les entrées de l'autre paire sont mises à la masse.

Figure 2 -  $I_{IH}$ ,  $I_{IL}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST TABLE**  
**TABLE DE TEST**

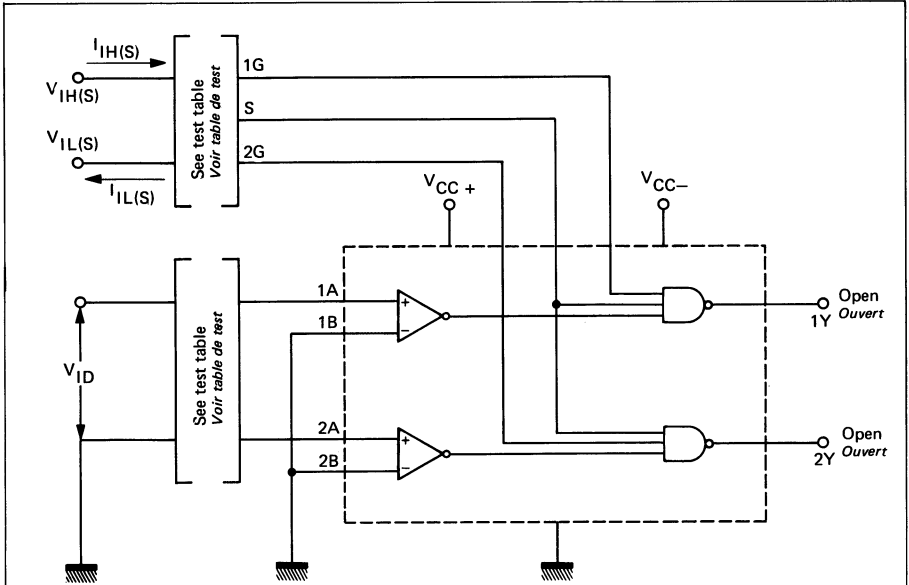
Test Test		Apply Appliquer		
SF.C 5107 A	SF.C 5108 A	$V_{ID}$	Strobe 1G or 2G <i>Echantillonnage 1G ou 2G</i>	Strobe S <i>Echantillonnage S</i>
$V_{OH}$	$I_{OH}$	+25 mV	$V_{IH(S)}$	$V_{IH(S)}$
$V_{OH}$	$I_{OH}$	-25 mV	$V_{IL(S)}$	$V_{IH(S)}$
$V_{OH}$	$I_{OH}$	-25 mV	$V_{IH(S)}$	$V_{IL(S)}$
$V_{OL}$	$V_{OL}$	-25 mV	$V_{IH(S)}$	$V_{IH(S)}$

Notes : 1 -  $V_{IC} = -3\text{ V to }3\text{ V}$   
à

2 - When testing one channel, the inputs of the other channel should be grounded.  
*Quand on teste un canal, les entrées de l'autre canal seront mises à la masse.*

Figure 3 -  $V_{IH(S)}$ ,  $V_{IL(S)}$ ,  $V_{OH}$ ,  $V_{OL}$ ,  $I_{OH}$

**TEST CIRCUITS**  
MONTAGES DE TESTS



TEST TABLE  
TABLE DE TEST

Test Test	Input 1A Entrée 1A	Input 2A Entrée 2A	Strobe 1G Echantillonnage 1G	Strobe S Echantillonnage S	Strobe 2G Echantillonnage 2G
$I_{IH}$ at strobe 1G $I_{IH}$ à échantillonnage 1G	25 mV	GND	$V_{IH(S)}$	GND	GND
$I_{IH}$ at strobe 2G $I_{IH}$ à échantillonnage 2G	GND	25 mV	GND	GND	$V_{IH(S)}$
$I_{IH}$ at strobe S $I_{IH}$ à échantillonnage S	25 mV	25 mV	GND	$V_{IH(S)}$	GND
$I_{IL}$ at strobe 1G $I_{IL}$ à échantillonnage 1G	25 mV	GND	$V_{IL(S)}$	4,5 V	GND
$I_{IL}$ at strobe 2G $I_{IL}$ à échantillonnage 2G	GND	25 mV	GND	4,5 V	$V_{IL(S)}$
$I_{IL}$ at strobe S $I_{IL}$ à échantillonnage S	25 mV	25 mV	4,5 V	$V_{IL(S)}$	4,5 V

Figure 4 -  $I_{IH(S)}$ ,  $I_{IL(S)}$ ,  $I_{IH(S)}$ ,  $I_{IL(S)}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

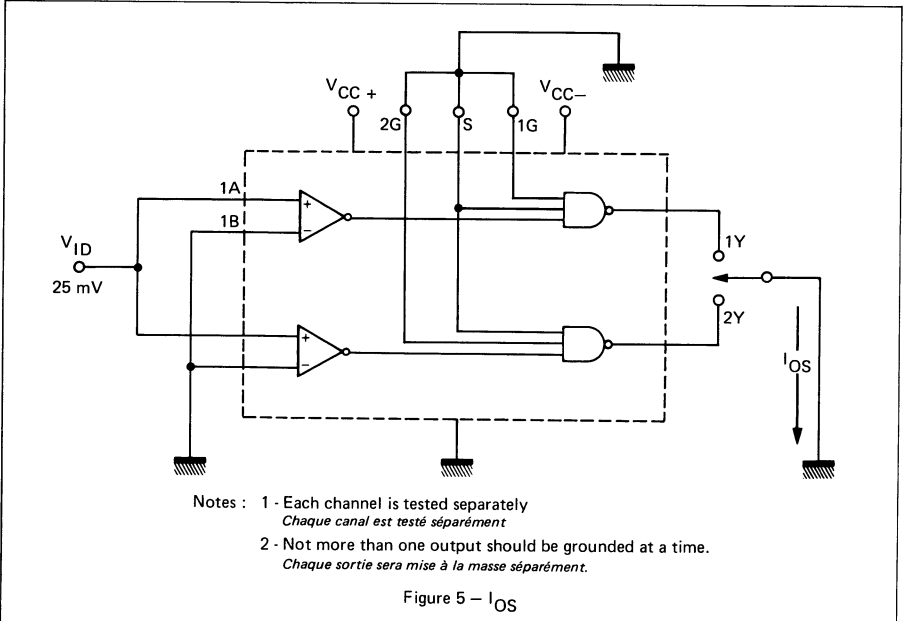


Figure 5 -  $I_{OS}$

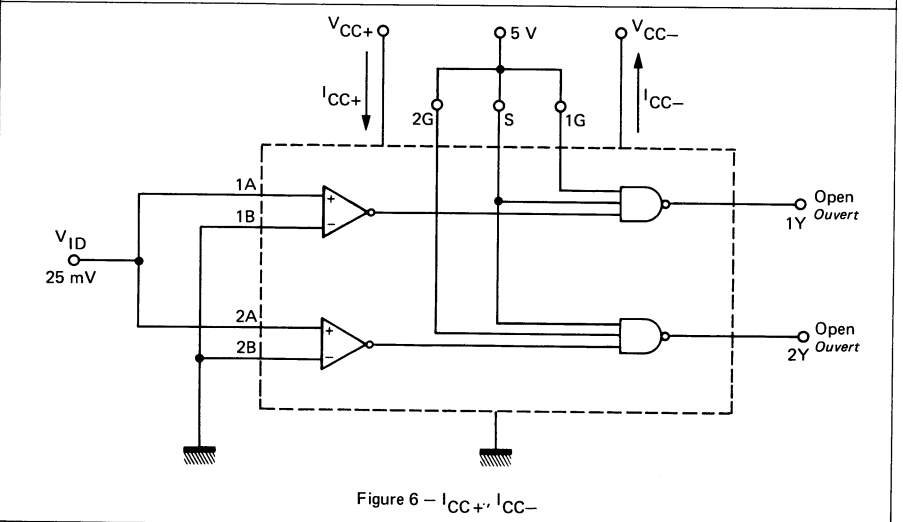
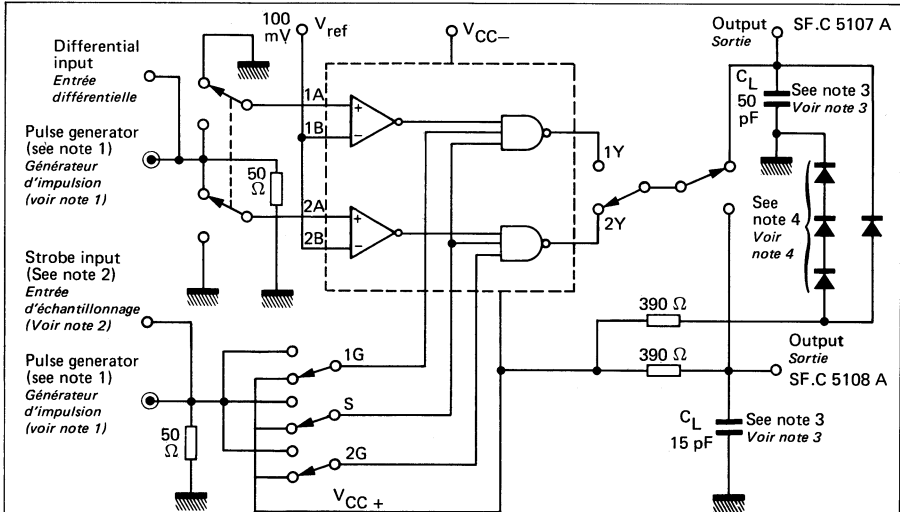
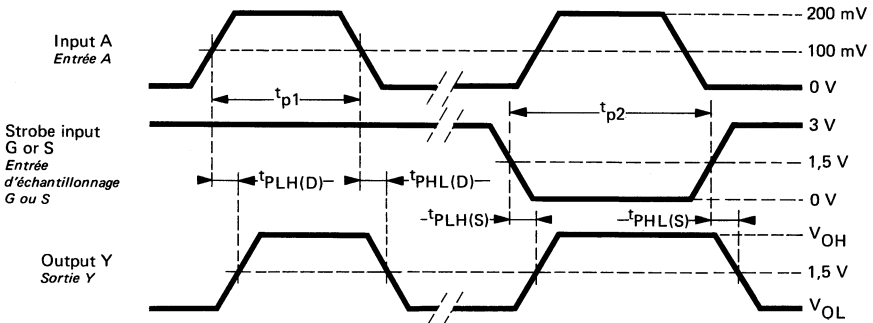


Figure 6 -  $I_{CC+}$ ,  $I_{CC-}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

**VOLTAGE WAVEFORMS**  
**FORMES D'ONDE**


Notes : 1 - The pulse generators have the following characteristics :

*Les générateurs d'impulsion présentent les caractéristiques suivantes :*

*Z<sub>out</sub> = 50 Ω, t<sub>r</sub> = t<sub>f</sub> = 10 ± 5 ns, t<sub>p1</sub> = 500 ns, f = 1 MHz, t<sub>p2</sub> = 1 μs, f = 500 KHz*

2 - Strobe input pulse is applied to strobe 1G when inputs 1A-1B are being tested, to strobe S when inputs 1A-1B or 2A-2B are being tested, and to strobe 2G when inputs 2A-2B are being tested.

*L'impulsion d'entrée d'échantillonnage est appliquée à l'échantillonnage 1G quand les entrées 1A-1B sont vérifiées, l'entrée d'échantillonnage S quand les entrées 1A-1B ou 2A-2B sont vérifiées, et l'échantillonnage 2G quand les entrées 2A-2B sont testées.*

3 - C<sub>L</sub> includes probe and jig capacitance.

*C<sub>L</sub> comprend les capacités de la sonde et du montage*

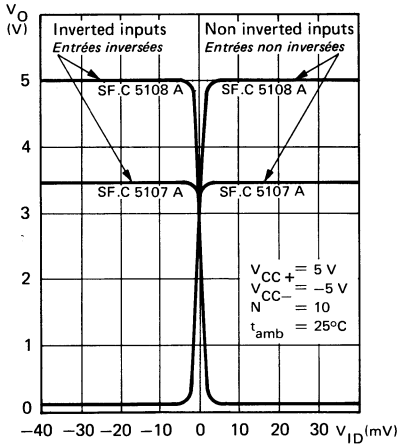
4 - All diodes are 1N 916

*Toutes les diodes sont 1N 916*

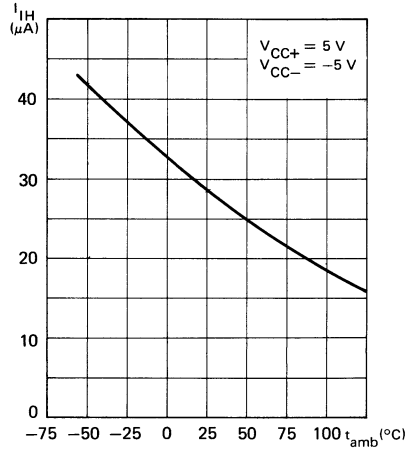
Figure 7 — PROPAGATION DELAY TIMES  
 TEMPS DE PROPAGATION

**TYPICAL CHARACTERISTICS**  
**CARACTERISTIQUES TYPIQUES**

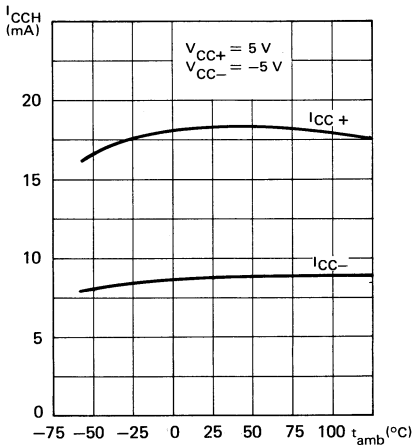
OUTPUT VOLTAGE VS DIFFERENTIAL INPUT VOLTAGE  
 TENSION DE SORTIE EN FONCTION DE LA TENSION D'ENTREE DIFFERENTIELLE



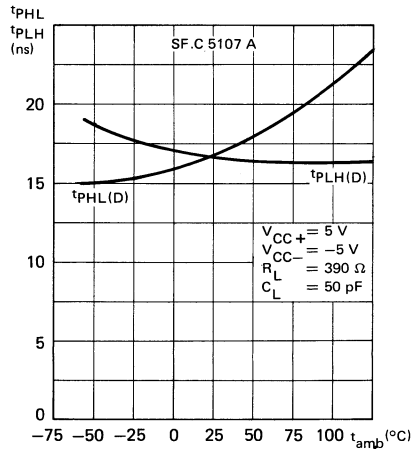
HIGH-LEVEL INPUT CURRENT INTO 1A or 2A VS FREE-AIR TEMPERATURE  
 COURANT D'ENTREE A L'ETAT HAUT EN 1A ou 2A EN FONCTION DE LA TEMPERATURE A L'AIR LIBRE



HIGH-LOGIC-LEVEL SUPPLY CURRENT VS FREE-AIR TEMPERATURE  
 COURANT D'ALIMENTATION A L'ETAT LOGIQUE HAUT EN FONCTION DE LA TEMPERATURE A L'AIR LIBRE

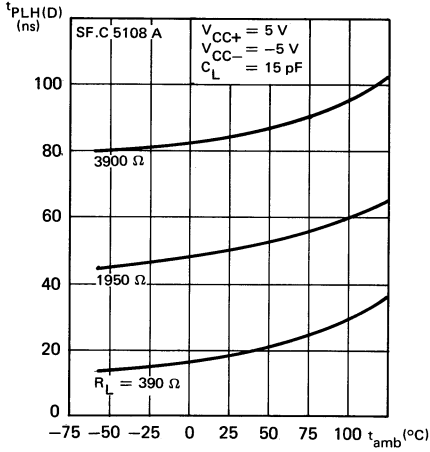


PROPAGATION DELAY TIME (DIFFERENTIAL INPUTS) VS FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION (ENTREES DIFFERENTIELLES) EN FONCTION DE LA TEMPERATURE A L'AIR LIBRE

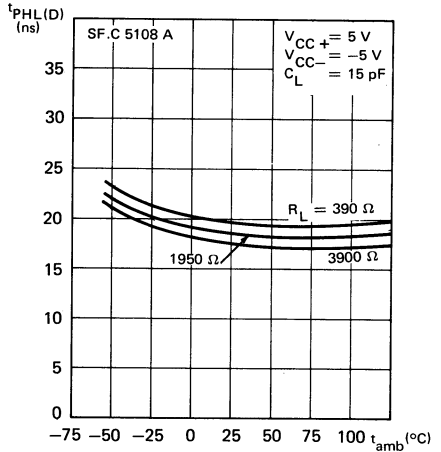


**TYPICAL CHARACTERISTICS**  
**CARACTERISTIQUES TYPIQUES**

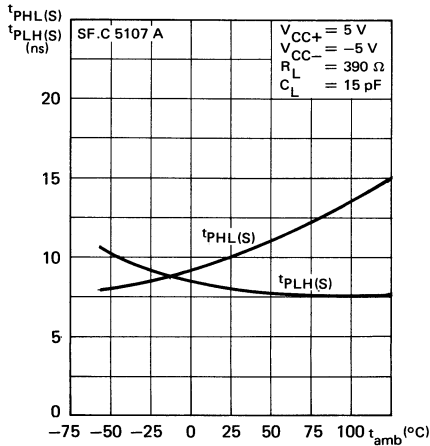
PROPAGATION DELAY TIME LOW-TO-HIGH LEVEL  
 (DIFFERENTIAL INPUTS) VS FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION A LA CROISSANCE  
 (ENTREES DIFFERENTIELLES) EN FONCTION DE LA  
 TEMPERATURE A L'AIR LIBRE



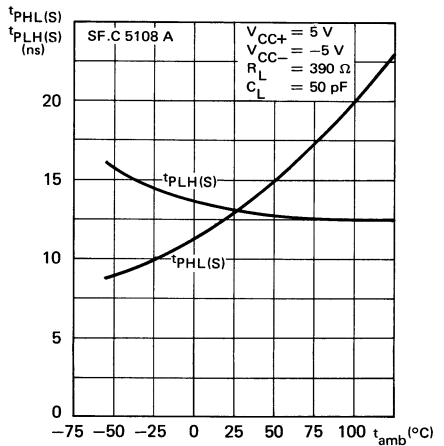
PROPAGATION DELAY TIME HIGH-TO-LOW LEVEL  
 (DIFFERENTIAL INPUTS) VS FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION A LA DECROISSANCE  
 (ENTREES DIFFERENTIELLES) EN FONCTION DE LA  
 TEMPERATURE A L'AIR LIBRE



PROPAGATION DELAY TIME (STROBE INPUTS) VS  
 FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION (ENTREES D'ECHANTIL-  
 LONNAGE) EN FONCTION DE LA TEMPERATURE A  
 L'AIR LIBRE



PROPAGATION DELAY TIME (STROBE INPUTS) VS  
 FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION (ENTREES D'ECHANTIL-  
 LONNAGE) EN FONCTION DE LA TEMPERATURE A  
 L'AIR LIBRE





## NOTES

# S.F.C 5109 E , S.F.C 5110 E

## DUAL LINE DRIVERS DOUBLES TRANSMETTEURS DE LIGNE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Output sink current Courant disponible en sortie		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Min.	Max.		
SF.C 5109 E	TO-116	0°C, + 70°C	± 4,75	± 5,25	5,5 V	3,5 mA	7 mA	Inputs Entrées	
SF.C 5110 E	TO-116	0°C, + 70°C	± 4,75	± 5,25	5,5 V	6,5 mA	15 mA		
SF.C 5109 EM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	5,5 V	3,5 mA	7 mA	1C, 2C	1
SF.C 5110 EM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	5,5 V	6,5 mA	15 mA	D	2
SF.C 5109 KM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	5,5 V	3,5 mA	7 mA	1A, 1B	1
SF.C 5110 KM	TO-116	-55°C, + 125°C	± 4,5	± 5,5	5,5 V	6,5 mA	15 mA	2A, 2B	1

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 5109 and SF.C 5110 are dual line drivers featuring independent channels with common voltage supply and ground terminals. The significant difference between the two drivers is in the output-current specification. The driver circuits feature a constant output current that is switched to either of two output terminals by the appropriate logic levels at the input terminals. The output current can be switched off (inhibited) by appropriate logic levels on the inhibit inputs. The output current is nominally 6 mA for the SF.C 5109 and 12 mA for the SF.C 5110. System design determines which driver is best suited to a particular application.

The inhibit feature is provided so the circuits can be used in party-line or data-bus applications. A strobe or inhibitor, common to both drivers, is included for increased driver-logic versatility. The output current in the inhibited mode,  $I_{O(off)}$ , is specified so that minimum line loading is induced when the driver is used in a party-line system with other drivers. The output impedance of the driver in the inhibited mode is very high (the output impedance of a transistor biased to cutoff).

The driver outputs have a common-mode voltage range of -3 volts to +10 volts, allowing common-mode voltage on the line without affecting driver performance.

Les SF.C 5109 et SF.C 5110 sont des boîtiers à deux circuits indépendants avec en commun la tension d'alimentation et la masse. La différence principale entre les deux transmetteurs réside dans la disponibilité de courant en sortie. Le courant constant en sortie du transmetteur est commuté sur les deux voies par des niveaux logiques convenables à l'entrée. Le courant de sortie peut être bloqué (inhibé) par des niveaux logiques convenables appliqués aux entrées des inhibiteurs. Le courant de sortie prend la valeur nominale de 6 mA pour le SF.C 5109 et 12 mA pour le SF.C 5110. Ce sera le projet du système qui permettra le meilleur choix sur les deux circuits.

La caractéristique d'inhibition est donnée de telle sorte que l'on puisse étudier les applications en "bus". Le circuit comprend un inhibiteur commun aux deux voies afin d'augmenter la versatilité du transmetteur. Le courant de sortie en mode inhibé  $I_{O(off)}$  est spécifié de telle sorte que la ligne reste chargée au minimum lorsque plusieurs transmetteurs utilisent la même ligne. L'impédance de sortie du transmetteur en mode inhibé est très grande (c'est l'impédance de sortie d'un transistor bloqué).

Les sorties du transmetteur supportent une tension de mode commun allant de -3 volts à +10 volts, ce qui permet une tension de mode commun sur la ligne sans affecter les performances du transmetteur.

**PIN CONFIGURATION**

*BROCHAGE*

**Package TO-116**

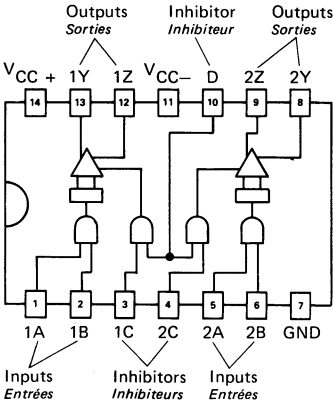
*Boîtier (CB-2)*

Top view

*Vue de dessus*

**FUNCTIONAL TABLE**

*TABLE DE FONCTIONNEMENT*



Logic inputs <i>Entrées logiques</i>		Inhibitor inputs <i>Entrées d'inhibition</i>		Outputs <i>Sorties</i>	
A	B	C	D	Y	Z
L or H <i>ou</i>	L or H <i>ou</i>	L	L or H <i>ou</i>	H	H
L or H <i>ou</i>	L or H <i>ou</i>	L or H <i>ou</i>	L	H	H
L	L or H <i>ou</i>	H	H	L	H
L or H <i>ou</i>	L	H	H	L	H
H	H	H	H	H	L

Low output represents the on state  
*La sortie à l'état bas représente l'état conducteur*

High output represents the off state  
*La sortie à l'état haut représente l'état bloqué*

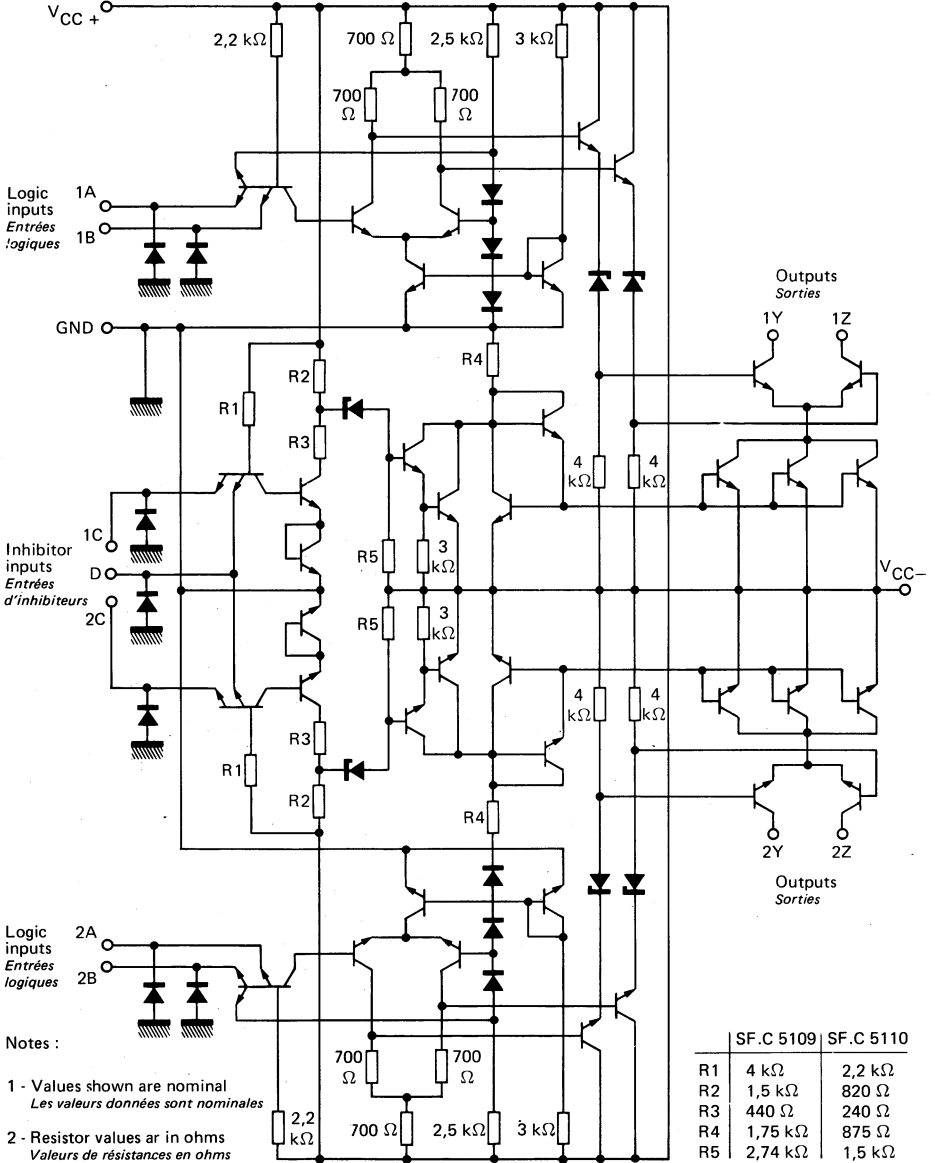
**ABSOLUTE MAXIMUM RATINGS**

*VALEURS LIMITES ABSOLUES*

Over operating free-air temperature range (unless otherwise specified).  
*Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).*

- Supply voltage  $V_{CC+}$  (see note 1) ..... 7 V  
*Tension d'alimentation  $V_{CC+}$  (voir note 1)*
- Supply voltage  $V_{CC-}$  (see note 1) ..... -7 V  
*Tension d'alimentation  $V_{CC-}$  (voir note 1)*
- Logic and inhibitor input voltages (see note 1) ..... 5,5 V  
*Tensions des entrées logiques et d'inhibition (voir note 1)*
- Common-mode output voltage (see note 1) ..... -5 to 12 V  
*Tension d'entrée de mode commun (voir note 1)*
- Operating free-air temperature range, SF.C 5109 E - SF.C 5110 E ..... 0°C to 70°C  
*Gamme de température de fonctionnement*  
SF.C 5109 EM - SF.C 5110 EM ..... -55°C to 125°C  
SF.C 5109 KM - SF.C 5110 KM ..... -55°C to 125°C
- Storage temperature range, ceramic dual-in-line (K) package ..... -65°C to 150°C  
*Gamme de température de stockage pour boîtier céramique (K) en double ligne*
- Storage temperature range, plastic dual-in-line (E) package ..... -55°C to 150°C  
*Gamme de température de stockage pour boîtier plastique (E) en double ligne*

**SCHEMATIC**  
**SCHEMA ELECTRIQUE**



	SF.C 5109	SF.C 5110
R1	4 kΩ	2,2 kΩ
R2	1,5 kΩ	820 Ω
R3	440 Ω	240 Ω
R4	1,75 kΩ	875 Ω
R5	2,74 kΩ	1,5 kΩ

**RECOMMENDED OPERATING CONDITIONS (see note 2)**  
**CONDITIONS DE FONCTIONNEMENT RECOMMANDEES (voir note 2)**

PARAMETERS PARAMETRES	SF.C 5109 EM - KM SF.C 5110 EM - KM			SF.C 5109 E SF.C 5110 E			UNITS UNITES
	MIN	TYP	MAX	MIN	TYP	MAX	
Supply voltage $V_{CC+}$ (see note 1) <i>Tension d'alimentation <math>V_{CC+}</math> (voir note 1)</i>	4,5	5	5,5	4,75	5	5,25	V
Supply voltage $V_{CC-}$ (see note 1) <i>Tension d'alimentation <math>V_{CC-}</math> (voir note 1)</i>	-4,5	-5	-5,5	-4,75	-5	-5,25	V
Positive common-mode output voltage (see note 1) <i>Tension de sortie de mode commun positive (voir note 1)</i>	0		10	0		10	V
Negative common-mode output voltage (see note 1) <i>Tension de sortie de mode commun négative (voir note 1)</i>	0		-3	0		-3	V
Operating free-air temperature range <i>Gamme de température ambiante de fonctionnement</i>	-55		125	0		70	°C

NOTES : 1 - These voltage values are with respect to the network ground terminal  
*Ces valeurs de tension sont données par rapport à la masse*

2 - When using only one channel of the line drivers, the other channel should be inhibited and/or its outputs grounded  
*Quand un seul canal du transmetteur est utilisé, les autres canaux doivent être inhibés et/OU leurs sorties mises à la masse*

**DEFINITION OF INPUT LEVELS**  
**DEFINITION DES NIVEAUX LOGIQUES**

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	MIN	MAX	UNITS UNITES	FIG.
High-level input voltage at any input <i>Tension de chaque entrée au niveau haut</i>	$V_{IH}$	2	5,5	V	16 17
Low-level input voltage at any input <i>Tension de chaque entrée au niveau bas</i>	$V_{IL}$	0	0,8	V	16 17

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN	TYP*	MAX	FIG.
Maximum input current into 1A, 1B, 2A or 2B <i>Courant maximal d'entrée en 1A, 1B, 2A ou 2B</i>	$I_{IH(L)}$	$V_{CC+} = \max$ $V_{IH(L)} = 2,4 \text{ V}$ $V_{CC-} = \max$			40 $\mu\text{A}$	16
		$V_{CC+} = \max$ $V_{IH(L)} = \max V_{CC+}$ $V_{CC-} = \max$			1 mA	
Maximum input current into 1A, 1B, 2A or 2B <i>Courant maximal d'entrée en 1A, 1B, 2A ou 2B</i>	$I_{IL(L)}$	$V_{CC+} = \max$ $V_{IL(L)} = 0,4 \text{ V}$ $V_{CC-} = \max$			-3 mA	16
Maximum input current into 1C or 2C <i>Courant maximal d'entrée en 1C ou 2C</i>	$I_{IH(I)}$	$V_{CC+} = \max$ $V_{IH(I)} = 2,4 \text{ V}$ $V_{CC-} = \max$			40 $\mu\text{A}$	17
		$V_{CC+} = \max$ $V_{IH(I)} = \max V_{CC+}$ $V_{CC-} = \max$			1 mA	
Maximum input current into 1C or 2C <i>Courant maximal d'entrée en 1C ou 2C</i>	$I_{IL(I)}$	$V_{CC+} = \max$ $V_{IL(I)} = 0,4 \text{ V}$ $V_{CC-} = \max$			-3 mA	17
Maximum input current into D <i>Courant maximal d'entrée en D</i>	$I_{IH(II)}$	$V_{CC+} = \max$ $V_{IH(II)} = 2,4 \text{ V}$ $V_{CC-} = \max$			80 $\mu\text{A}$	17
		$V_{CC+} = \max$ $V_{IH(II)} = \max V_{CC+}$ $V_{CC-} = \max$			2 mA	
Maximum input current into D <i>Courant maximal d'entrée en D</i>	$I_{IL(II)}$	$V_{CC+} = \max$ $V_{IL(II)} = 0,4 \text{ V}$ $V_{CC-} = \max$			-6 mA	17
On-state output current <i>Courant de sortie à l'état conducteur</i>	$I_{O(on)}$	$V_{CC+} = \max$ $V_{CC-} = \max$	SF.C 5109		7 mA	18
			SF.C 5110		15 mA	
		$V_{CC+} = \min$ $V_{CC-} = \max$	SF.C 5109	3,5 mA		
		SF.C 5110	6,5 mA			

 \*All typical values are at  $V_{CC+} = 5 \text{ V}$ ,  $V_{CC-} = -5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC+} = 5 \text{ V}$ ,  $V_{CC-} = -5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
contraires).

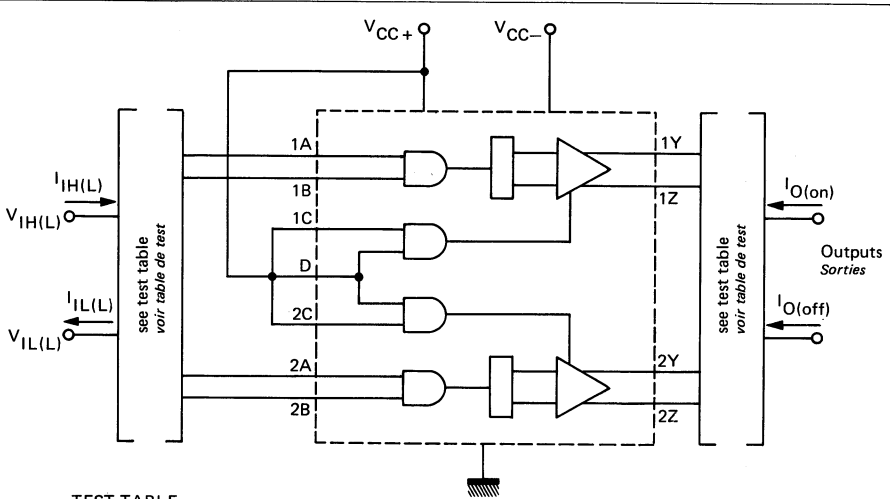
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE VERIFICATION		MIN	TYP*	MAX	FIG.
Off-state output current <i>Courant de sortie à l'état bloqué</i>	$I_{O(off)}$	$V_{CC+} = \min$ $V_{CC-} = \min$				100 μA	18
Supply current from $V_{CC+}$ with driver enabled <i>Courant d'alimentation du <math>V_{CC+}</math> avec le driver autorisé</i>	$I_{CC+(on)}$	$V_{IL(L)} = 0,4 V$ $V_{IH(I)} = 2 V$	SF.C 5109 SF.C 5110		18 mA 23 mA	30 mA 35 mA	19
Supply current from $V_{CC-}$ with driver enabled <i>Courant d'alimentation du <math>V_{CC-}</math> avec le driver autorisé</i>	$I_{CC-(on)}$	$V_{IL(L)} = 0,4 V$ $V_{IH(I)} = 2 V$	SF.C 5109 SF.C 5110		-18 mA -34 mA	-30 mA -50 mA	19
Supply current from $V_{CC+}$ with driver inhibited <i>Courant d'alimentation du <math>V_{CC+}</math> avec le driver inhibé</i>	$I_{CC+(off)}$	$V_{IL(L)} = 0,4 V$ $V_{IL(I)} = 0,4 V$	SF.C 5109 SF.C 5110		18 mA 21 mA		19
Supply current from $V_{CC-}$ with driver inhibited <i>Courant d'alimentation du <math>V_{CC-}</math> avec le driver inhibé</i>	$I_{CC-(off)}$	$V_{IL(L)} = 0,4 V$ $V_{IL(I)} = 0,4 V$	SF.C 5109 SF.C 5110		-10 mA -17 mA		19

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^{\circ}C$ ,  $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE		MIN	TYP	MAX	FIG.
Propagation delay time, low to high level, from logic input A or B to output Y or Z. <i>Temps de propagation à la croissance du signal, de l'entrée logique A ou B vers la sortie Y ou Z.</i>	$t_{PLH(L)}$	$R_L = 50 \Omega$ $C_L = 40 pF$			9 ns	15 ns	20
Propagation delay time, high to low level, from logic input A or B to output Y or Z. <i>Temps de propagation à la décroissance du signal, de l'entrée logique A ou B vers la sortie Y ou Z.</i>	$t_{PHL(L)}$	$R_L = 50 \Omega$ $C_L = 40 pF$			9 ns	15 ns	20
Propagation delay time, low to high level, from inhibitor input C or D to output Y or Z. <i>Temps de propagation à la croissance du signal, de l'entrée d'inhibition C ou D vers la sortie Y ou Z.</i>	$t_{PLH(I)}$	$R_L = 50 \Omega$ $C_L = 40 pF$			16 ns	25 ns	20
Propagation delay time, high to low level, from inhibitor input C or D to output Y or Z. <i>Temps de propagation à la décroissance du signal, de l'entrée d'inhibition C ou D vers la sortie Y ou Z.</i>	$t_{PHL(I)}$	$R_L = 50 \Omega$ $C_L = 40 pF$			13 ns	25 ns	20

\* All typical values are at  $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$ ,  $t_{amb} = 25^{\circ}C$   
Toutes les valeurs typiques sont données pour  $V_{CC+} = 5 V$ ,  $V_{CC-} = -5 V$ ,  $t_{amb} = 25^{\circ}C$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

**TEST TABLE**  
**TABLE DE TEST**

Test at any logic input <i>Test à chaque entrée logique</i>	Logic inputs not under test <i>Entrées logiques non mesurées</i>	All inhibitor inputs <i>Toutes entrées d'inhibition</i>	Output 1Y or 2Y <i>Sortie 1Y ou 2Y</i>	Output 1Z or 2Z <i>Sortie 1Z ou 2Z</i>
$V_{IH(L)}$	Open <i>Ouvert</i>	$V_{IH(I)}$	H (see note 1) <i>(voir note 1)</i>	L (see note 1) <i>(voir note 1)</i>
$V_{IL(L)}$	$V_{CC+}$	$V_{IH(I)}$	L (see note 1) <i>(voir note 1)</i>	H (see note 1) <i>(voir note 1)</i>
$I_{IH(L)}$	GND	$V_{IH(I)}$	GND	GND
$I_{IL(L)}$	4,5 V	$V_{IH(I)}$	GND	GND

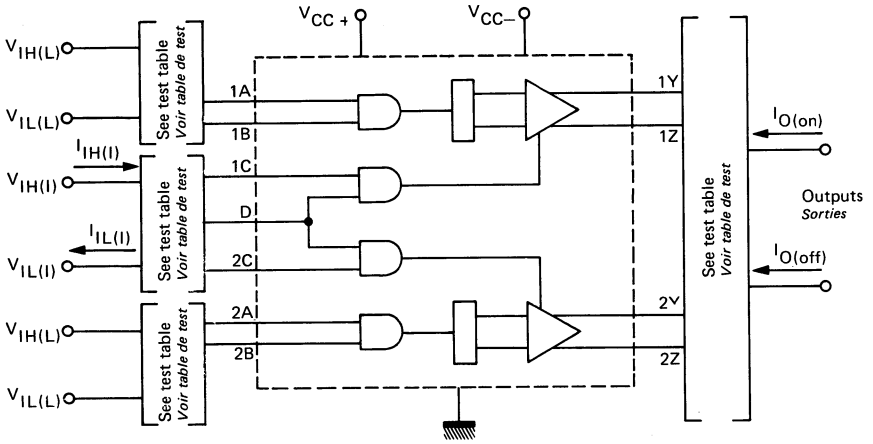
Notes : 1 - Low output represents the on state, high output represents the off state.  
*La sortie à l'état bas représente l'état passant, la sortie à l'état haut représente l'état bloqué.*

2 - Each input  $i_i$  tested separately.  
*Chaque entrée est vérifiée séparément.*

 Figure 16 -  $V_{IH(L)}$ ,  $V_{IL(L)}$ ,  $I_{IH(L)}$ ,  $I_{IL(L)}$



**TEST CIRCUITS**  
MONTAGES DE TESTS



**TEST TABLE**  
TABLE DE TEST

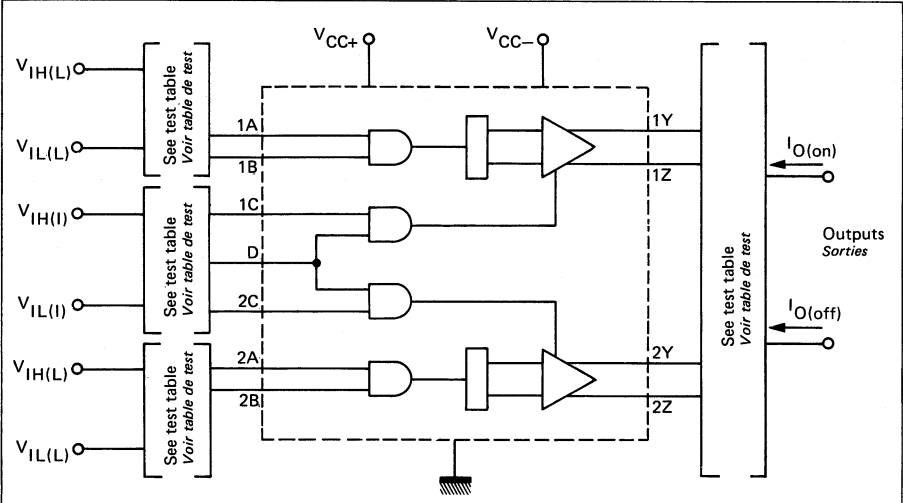
Test at any inhibitor input <i>Test à chaque entrée d'inhibition</i>	All logic inputs <i>Toutes entrées logiques</i>	Inhibitor inputs not under test <i>Entrées d'inhibition non mesurées</i>	Output 1Y or 2Y <i>Sortie 1Y ou 2Y</i>	Output 1Z or 2Z <i>Sortie 1Z ou 2Z</i>
$V_{IH(I)}$	$V_{IH(L)}$	Open <i>Ouvert</i>	H (see note 1) <i>(voir note 1)</i>	L (see note 1) <i>(voir note 1)</i>
	$V_{IL(L)}$	Open <i>Ouvert</i>	L (see note 1) <i>(voir note 1)</i>	H (see note 1) <i>(voir note 1)</i>
$V_{IL(I)}$	$V_{IH(L)}$	$V_{CC+}$	H (see note 1) <i>(voir note 1)</i>	H (see note 1) <i>(voir note 1)</i>
	$V_{IL(L)}$	$V_{CC+}$	H (see note 1) <i>(voir note 1)</i>	H (see note 1) <i>(voir note 1)</i>
$I_{IH(I)}$	GND	GND	GND	GND
$I_{IL(I)}$	GND	4.5 V	GND	GND

Notes : 1 - Low output represents the on state, high output represents the off state.  
*La sortie à l'état bas représente l'état passant, la sortie à l'état haut représente l'état bloqué.*

2 - Each input is tested separately.  
*Chaque entrée est vérifiée séparément.*

Figure 17 -  $V_{IH(I)}$ ,  $V_{IL(I)}$ ,  $I_{IH(I)}$ ,  $I_{IL(I)}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

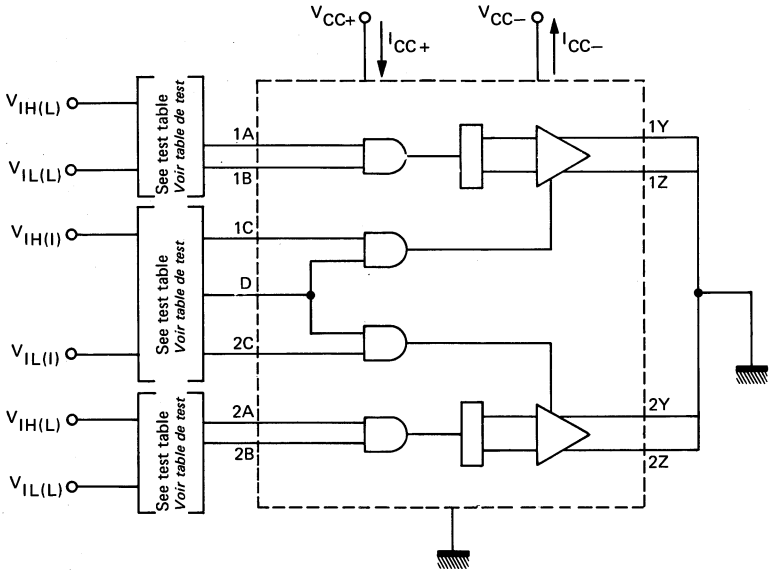


**TEST TABLE**  
**TABLE DE TEST**

Test Test		Logic inputs Entrées logiques		Inhibitor inputs Entrées d'inhibition	
		1A or 2A ou	1B or 2B ou	1C or 2C ou	D
I <sub>O</sub> (on)	at output 1Y or 2Y à la sortie 1Y ou 2Y	V <sub>IL</sub> (L)	V <sub>IL</sub> (L)	V <sub>IH</sub> (I)	V <sub>IH</sub> (I)
		V <sub>IL</sub> (L)	V <sub>IH</sub> (L)		
		V <sub>IH</sub> (L)	V <sub>IL</sub> (L)		
I <sub>O</sub> (on)	at output 1Z or 2Z à la sortie 1Z ou 2Z	V <sub>IH</sub> (L)	V <sub>IH</sub> (L)	V <sub>IH</sub> (I)	V <sub>IH</sub> (I)
I <sub>O</sub> (off)	at output 1Y or 2Y à la sortie 1Y ou 2Y	V <sub>IH</sub> (L)	V <sub>IH</sub> (L)	V <sub>IH</sub> (I)	V <sub>IH</sub> (I)
		V <sub>IL</sub> (L)	V <sub>IL</sub> (L)		
		V <sub>IL</sub> (L)	V <sub>IH</sub> (L)		
I <sub>O</sub> (off)	at output 1Z or 2Z à la sortie 1Z ou 2Z	V <sub>IH</sub> (L)	V <sub>IL</sub> (L)	V <sub>IH</sub> (I)	V <sub>IH</sub> (I)
		V <sub>IL</sub> (L)	V <sub>IH</sub> (L)		
		V <sub>IH</sub> (L)	V <sub>IL</sub> (L)		
I <sub>O</sub> (off)	at output 1Y, 2Y, 1Z or 2Z à la sortie 1Y, 2Y, 1Z ou 2Z	Either state L'une ou l'autre condition		V <sub>IL</sub> (I)	V <sub>IL</sub> (I)
				V <sub>IL</sub> (I)	V <sub>IL</sub> (I)
				V <sub>IH</sub> (I)	V <sub>IH</sub> (I)

Figure 18 - I<sub>O</sub>(on), I<sub>O</sub>(off)

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

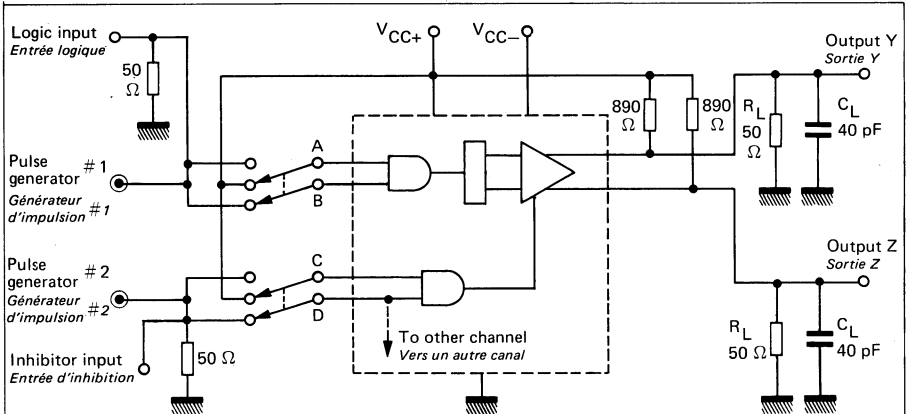


**TEST TABLE**  
**TABLE DE TEST**

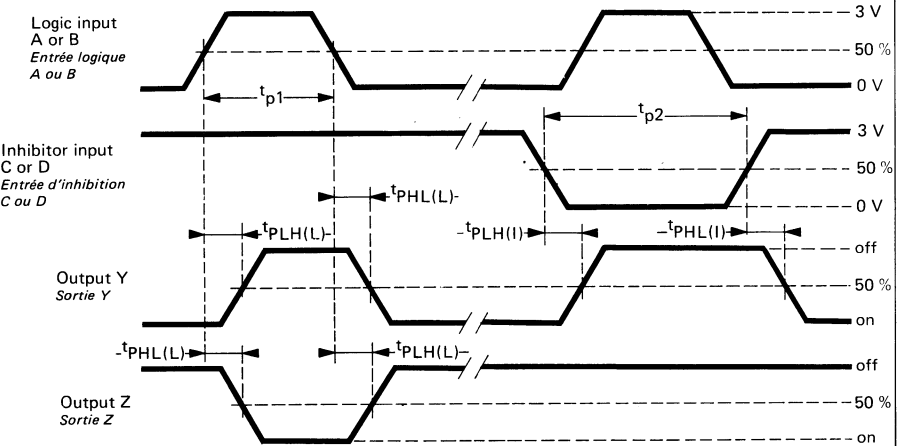
Test <i>Test</i>		All logic inputs <i>Toutes entrées logiques</i>	All inhibitor inputs <i>Toutes entrées d'inhibition</i>
$I_{CC+}$ (on)	Driver enabled <i>Driver autorisé</i>	$V_{IL(L)}$	$V_{IH(I)}$
$I_{CC-}$ (on)	Driver enabled <i>Driver autorisé</i>	$V_{IL(L)}$	$V_{IH(I)}$
$I_{CC+}$ (off)	Driver inhibited <i>Driver inhibé</i>	$V_{IL(L)}$	$V_{IL(I)}$
$I_{CC-}$ (off)	Driver inhibited <i>Driver inhibé</i>	$V_{IL(L)}$	$V_{IL(I)}$

Figure 19 -  $I_{CC+}$  ·  $I_{CC-}$

**TEST CIRCUIT**  
MONTAGES DE TESTS



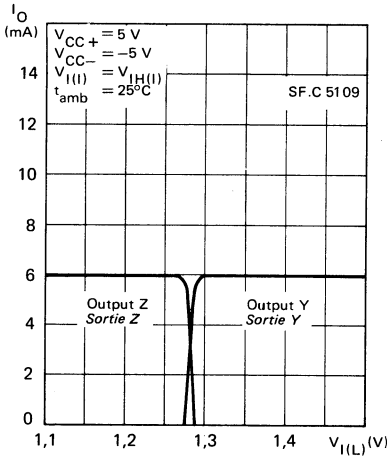
**VOLTAGE WAVEFORMS**  
FORMES D'ONDE DES SIGNAUX



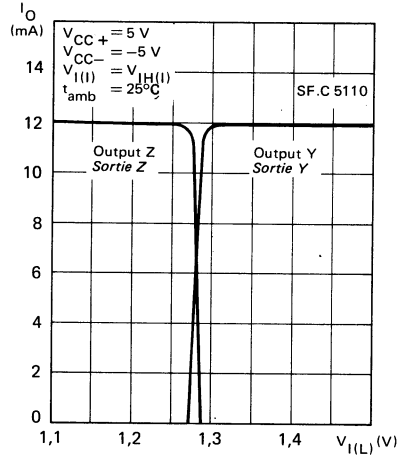
- NOTES :**
- 1 - The pulse generators have the following characteristics :  
*Les générateurs d'impulsion ont les caractéristiques suivantes :*  
 $Z_{out} = 50 \Omega$ ,  $t_r = t_f = 10 \pm 5 \text{ ns}$ ,  $t_{p1} = 500 \text{ ns}$ ,  $f = 1 \text{ MHz}$ ,  $t_{p2} = 1 \mu\text{s}$ ,  $f = 500 \text{ KHz}$
  - 2 -  $C_L$  includes probe and jig capacitance.  
 *$C_L$  comprend les capacités de la sonde et du montage.*
  - 3 - For simplicity, only one channel and the inhibitor connections are shown.  
*Pour simplification, un seul canal et les connexions d'inhibition sont donnés.*

Figure 20 – PROPAGATION DELAY TIMES  
TEMPS DE PROPAGATION

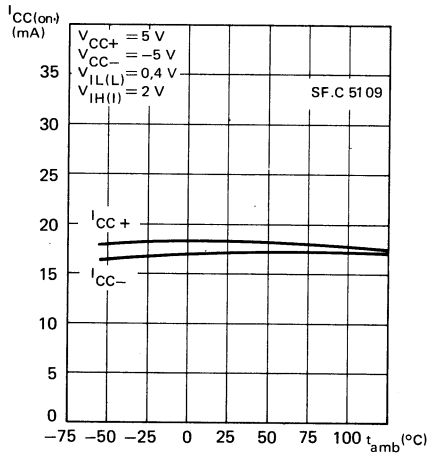
OUTPUT CURRENT VS LOGIC INPUT VOLTAGE  
 COURANT DE SORTIE EN FONCTION DE LA  
 TENSION D'ENTREE LOGIQUE



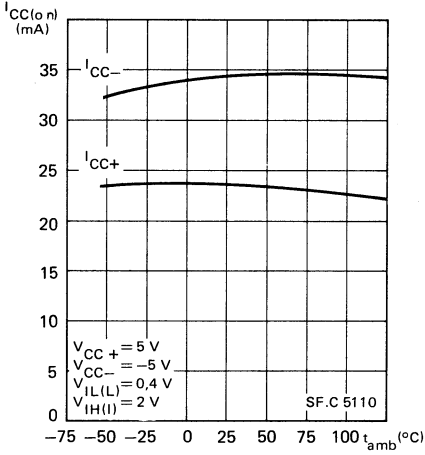
OUTPUT CURRENT VS LOGIC INPUT VOLTAGE  
 COURANT DE SORTIE EN FONCTION DE LA  
 TENSION D'ENTREE LOGIQUE



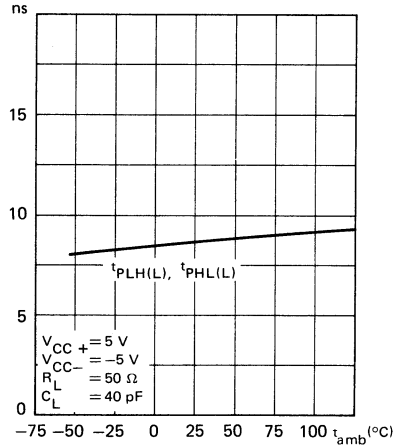
SUPPLY CURRENT WITH DRIVER ENABLED VS  
 FREE-AIR TEMPERATURE  
 COURANT D'ALIMENTATION AVEC DRIVER  
 AUTORISE EN FONCTION DE LA TEMPERATURE  
 A L'AIR



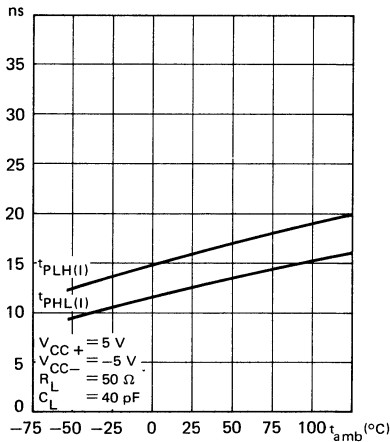
SUPPLY CURRENT WITH DRIVER ENABLED VS FREE-AIR TEMPERATURE  
 COURANT D'ALIMENTATION AVEC DRIVER AUTORISE EN FONCTION DE LA TEMPERATURE A L'AIR



PROPAGATION DELAY TIME (LOGIC INPUTS) VS FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION (ENTREES LOGIQUES) EN FONCTION DE LA TEMPERATURE A L'AIR



PROPAGATION DELAY TIME (INHIBITOR INPUTS) VS FREE-AIR TEMPERATURE  
 TEMPS DE PROPAGATION (ENTREES D'INHIBITION) EN FONCTION DE LA TEMPERATURE A L'AIR



## NOTES

## MAGNETIC MEMORIES DRIVERS CIRCUIT DE COMMANDE DE MEMOIRES A TORES MAGNETIQUES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC1</sub> (V)		V <sub>CC2</sub> (V)		Maximal output current Courant maximal de sortie	Input loading factor Facteur de charge d'entrée	
			Min.	Max.	Min.	Max.			
SF.C 5325 E	MP-117	0°C, + 70°C	4,75	5,25	15	24	600 mA	Address inputs Entrées d'adressage A,B,C,D	1
SF.C 5325 KT	MP-117	-25°C, + 85°C	4,75	5,25	15	24	600 mA		
SF.C 5325 KM	MP-117	-55°C, + 125°C	4,5	5,5	15	24	600 mA	Stroke inputs Entrées d'échan- tillonnage S1, S2	2

- Dual source and sink outputs
- Fast switching times
- Output short-circuit protection
- Minimum time skew between address and output current

- Double sortie émettrice et double sortie réceptrice de courant
- Faibles temps de commutation
- Protection contre les courts-circuits de sortie
- Temps de réponse minimal entre la commande d'adressage et l'établissement du courant de sortie

### EASE OF USE

- Transformer coupling eliminated
- Source base drive externally adjustable
- TTL and DTL compatibility
- Input clamping diodes

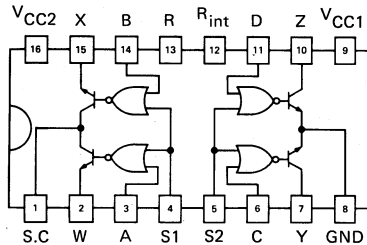
### FACILITES D'UTILISATION

- Elimination des systèmes de couplage par transformateur
- Courant de base des transistors de sortie ajustable extérieurement
- Compatibilité TTL et DTL
- Présence de diodes d'écrêtage aux entrées

### PIN CONFIGURATION BROCHAGE

### Package MP-117 Boîtier (CB-79)

Top view  
Vue de dessus





**GENERAL DESCRIPTION**

**DESCRIPTION GENERALE**

The SF.C 5325 is a monolithic magnetic memory driver. Each device contains two current source switches and two current sink switches with decoding capability from four address inputs. Two strobe inputs (S1, S2) are useful for mode selection, source or sink.

*Le SF.C 5325 est un circuit de conception monolithique pour la commande de mémoires à tores magnétiques. Chaque boîtier contient deux sorties émettrices de courant et deux sorties réceptrices de courant commutables à partir de quatre entrées d'adressage et d'un circuit de décodage. Deux entrées d'échantillonnage (S1, S2) sont destinées à la sélection du type de sortie utilisée, émettrice ou réceptrice de courant.*

When  $R_{int}$  and node R are connected together, an internal resistor (575  $\Omega$ ) sets the base current available for source output transistors. This use allows source sink current up to 375 mA with a  $V_{CC2}$  voltage of 15 V or 600 mA with a  $V_{CC2}$  voltage of 24 V.

*Lorsque les broches  $R_{int}$  et R sont reliées ensemble, une résistance interne (575  $\Omega$ ) définit le courant de base disponible pour les transistors du type émetteur de courant de sortie. Une telle utilisation permet de commander un courant de sortie dont la valeur peut atteindre 375 mA sous une tension d'alimentation  $V_{CC2}$  de 15 V et 600 mA sous  $V_{CC2}$  de 24 V.*

When currents greater than 375 mA are required, the use of an external resistor ( $R_{ext}$ ) is recommended between  $V_{CC2}$  and node R. Pin  $R_{int}$  remains open. In this case, the dissipated power by  $R_{ext}$  is external to the package and permits the integrated circuit to operate at higher currents for a given junction temperature.

*Lorsque des courants de sortie supérieurs à 375 mA sont nécessaires, il est recommandé d'employer une résistance extérieure ( $R_{ext}$ ) entre les broches  $V_{CC2}$  et R. La broche  $R_{int}$  reste non connectée. Dans ce cas, la puissance dissipée par  $R_{ext}$  est extérieure au boîtier et permet au circuit de fonctionner avec des courants de sortie plus importants pour une température de jonction donnée.*

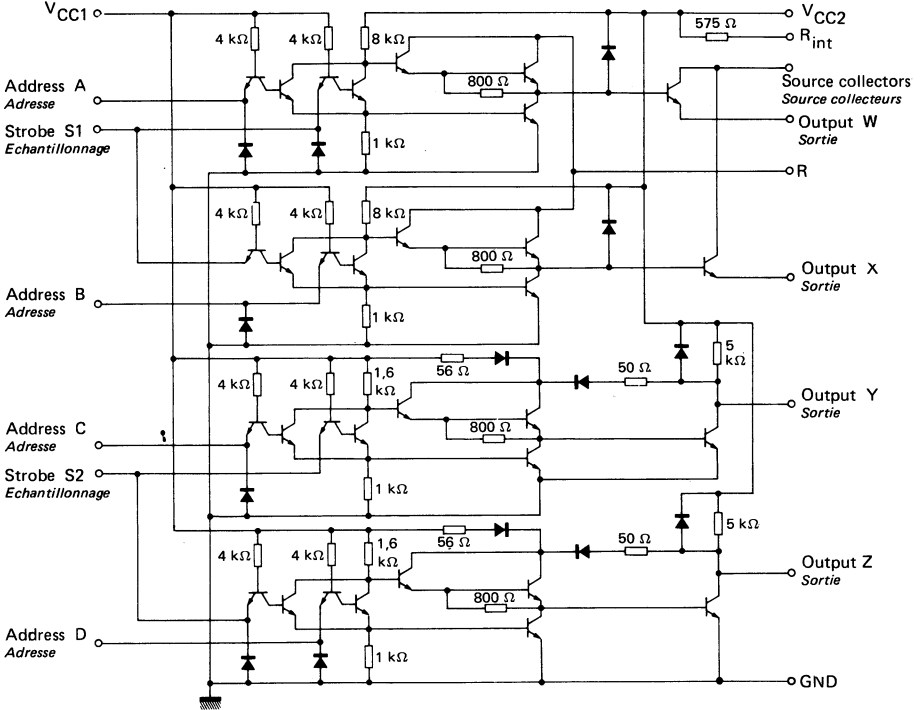
**ABSOLUTE MAXIMUM RATINGS**  
**VALEURS LIMITES ABSOLUES**

Over operating free-air temperature range (unless otherwise specified).  
*Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).*

- Supply voltage  $V_{CC1}$  ..... 7 V  
*Tension d'alimentation*
- Supply voltage  $V_{CC2}$  ..... 25 V  
*Tension d'alimentation*
- Continuous total dissipation at 70°C free-air temperature (see note 1) ..... 800 mW  
*Puissance totale dissipée en régime continu à la température ambiante de 70°C (voir note 1)*

Note 1 : For operation of SF.C 5325 KT and SF.C 5325 KM above 70°C free-air temperature, refer to dissipation derating curve, figure 13.  
*Pour des températures ambiantes de fonctionnement supérieures à 70°C et concernant les circuits SF.C 5325 KT et SF.C 5325 KM, se reporter à la figure 13 donnant la puissance dissipée en fonction de la température.*

**SCHEMATIC**  
*SCHEMA ELECTRIQUE*



**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

Address inputs <i>Entrées d'adressage</i>				Strobe inputs <i>Entrées d'échantillonnage</i>		Outputs <i>Sorties</i>			
A	B	C	D	S1	S2	Source <i>Emettrice de courant</i>		Sink <i>Réceptrice de courant</i>	
						W	X	Y	Z
L	H	X	X	L	H	ON	OFF	OFF	OFF
H	L	X	X	L	H	OFF	ON	OFF	OFF
X	X	L	H	H	L	OFF	OFF	ON	OFF
X	X	H	L	H	L	OFF	OFF	OFF	ON
X	X	X	X	H	H	OFF	OFF	OFF	OFF
H	H	H	H	X	X	OFF	OFF	OFF	OFF

H : High level  
*Niveau haut de tension*

L : Low level  
*Niveau bas de tension*

X : Irrelevant  
*Etat indéterminé*

Note : Only one output transistor must be ON at the same time  
*Un seul transistor de sortie doit être conducteur à la fois*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.	
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		3,4	
Maximum input clamp voltage <i>Tension maximale d'entrée d'écrêtage</i>	$V_I$	-1,7 V	$V_{CC1} = 4,5 V$ $V_{CC2} = 24 V$ $I_I = -10 mA$ $t_{amb} = 25^{\circ}C$	5	
Source outputs <i>Sorties émettrices de courant</i>  Off* -state maximum output current <i>Courant maximal en sortie à l'état bloqué</i>	$I_{off}$	5325 E 5325 KT 5325 KM	200 $\mu$ A	$V_{CC1} = 4,5 V$ $V_{CC2} = 24 V$	1
5325 E $t_{amb} = 25^{\circ}C$		200 $\mu$ A			
5325 KT 5325 KM $t_{amb} = 25^{\circ}C$		150 $\mu$ A			
Sink outputs <i>Sorties réceptrices de courant</i>  Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	19 V	$V_{CC1} = 4,5 V$ $V_{CC2} = 24 V$ $I_O = 0$ (note 2)	2	
Source outputs <i>Sorties émettrices de courant</i>  On-state maximum output voltage <i>Tension maximale en sortie à l'état conducteur</i>  (note 1)	$V_{on}$		0,9 V	$V_{CC1} = 4,5 V$ $V_{CC2} = 15 V$ $R_L = 24 \Omega$ $I_{I(sortie)} \# -600 mA$ (note 2)	3
5325 E 5325 KT. $t_{amb} = 25^{\circ}C$		0,75 V			
5325 KM $t_{amb} = 25^{\circ}C$		0,7 V			
Sink outputs <i>Sorties réceptrices de courant</i>  On-state maximum output voltage <i>Tension maximale en sortie à l'état conducteur</i>  (note 1)	$V_{on}$		0,9 V	$V_{CC1} = 4,5 V$ $V_{CC2} = 15 V$ $R_L = 24 \Omega$ $I_{I(sortie)} \# 600 mA$ (note 2)	4
5325 E 5325 KT $t_{amb} = 25^{\circ}C$		0,75 V			
5325 KM $t_{amb} = 25^{\circ}C$		0,7 V			

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES		VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	address inputs A, B, C, D <i>Entrées d'adressage</i>	1 mA	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $V_I = 5,5 V$	5
		strobe inputs S1, S2 <i>Entrées d'échan- tillonnage</i>	2 mA		
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	address inputs A, B, C, D <i>Entrées d'adressage</i>	40 $\mu A$	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $V_I = 2,4 V$	5
		strobe inputs S1, S2 <i>Entrées d'échan- tillonnage</i>	80 $\mu A$		
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	address inputs A, B, C, D <i>Entrées d'adressage</i>	-1,6mA	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $V_I = 0,4 V$	5
		strobe inputs S1, S2 <i>Entrées d'échan- tillonnage</i>	-3,2mA		
Maximum supply current, all sources and sinks off <i>Courant maximal consommé par les alimentations lorsque tous les transistors de sortie sont à l'état bloqué</i>	$I_{CC1off}$	$V_{CC1}$	22 mA	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $t_{amb} = 25^\circ C$	6
	$I_{CC2off}$	$V_{CC2}$	20 mA		
Maximum supply current from $V_{CC1}$ , either sink on <i>Courant maximal consommé par l'alimentation <math>V_{CC1}</math> lorsque l'un des transistors de sortie récepteur de courant est à l'état conducteur</i>	$I_{CC1on}$		70 mA	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $t_{amb} = 25^\circ C$	7
Maximum supply current from $V_{CC2}$ , either source on <i>Courant maximal consommé par l'alimentation <math>V_{CC2}</math> lorsque l'un des transistors de sortie émetteur de courant est à l'état conducteur</i>	$I_{CC2on}$		50 mA	$V_{CC1} = 5,5 V$ $V_{CC2} = 24 V$ $t_{amb} = 25^\circ C$	8

Note 1 : Only one output transistor must be ON at the same time

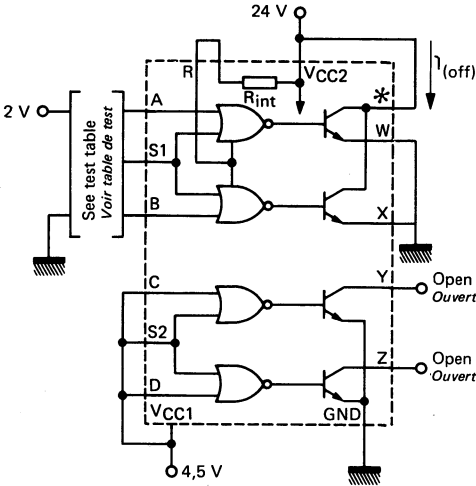
*Un seul transistor de sortie doit être conducteur à la fois*

 Note 2 : These parameters must be measured using pulse technique :  $t_w = 200 \mu s$ , duty cycle  $< 2 \%$ 
*Ces paramètres doivent être mesurés en utilisant une technique impulsionnelle dont les signaux mis en oeuvre ont les caractéristiques suivantes : largeur  $t_w = 200 \mu s$ , durée de l'impulsion par rapport à la période  $< 2 \%$*

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$  $V_{CC1} = 5\text{ V}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	OUTPUTS SORTIES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	Source collectors <i>Collecteurs communs des sorties émettrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		25 ns	50 ns	9
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$	Source collectors <i>Collecteurs communs des sorties émettrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		25 ns	50 ns	9
Transition time, low to high level <i>Temps de transition à la croissance du signal de sortie</i>	$t_{TLH}$	Source outputs <i>Sorties émettrices de courant</i>	$V_{CC2} = 20\text{ V}$ $R_L = 1\ \text{k}\Omega$ $C_L = 25\ \text{pF}$		55 ns		10
Transition time, high to low level <i>Temps de transition à la décroissance du signal de sortie</i>	$t_{THL}$	Source outputs <i>Sorties émettrices de courant</i>	$V_{CC2} = 20\text{ V}$ $R_L = 1\ \text{k}\Omega$ $C_L = 25\ \text{pF}$		7 ns		10
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	Sink outputs <i>Sorties réceptrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		20 ns	45 ns	9
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$	Sink outputs <i>Sorties réceptrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		20 ns	45 ns	9
Transition time, low to high level <i>Temps de transition à la croissance du signal de sortie</i>	$t_{TLH}$	Sink outputs <i>Sorties réceptrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		7 ns	15 ns	9
Transition time, high to low level <i>Temps de transition à la décroissance du signal de sortie</i>	$t_{THL}$	Sink outputs <i>Sorties réceptrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		9 ns	20 ns	9
Storage time <i>Temps de stockage</i>	$t_s$	Sink outputs <i>Sorties réceptrices de courant</i>	$V_{CC2} = 15\text{ V}$ $R_L = 24\ \Omega$ $C_L = 25\ \text{pF}$		15 ns	30 ns	9

**TEST CIRCUITS**  
MONTAGES DE TESTS

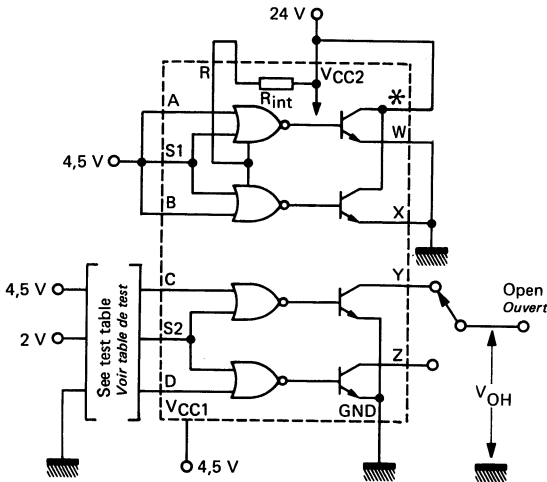


TEST TABLE  
TABLE DE TEST

A	B	S1
GND	GND	2 V
2 V	2 V	GND

\* Source collectors  
Source collecteurs

Figure 1 - Test  $I_{(off)}$



TEST TABLE  
TABLE DE TEST

C	D	S2	Y	Z
2 V	4,5 V	GND	$V_{OH}$	Open Ouvert
GND	4,5 V	2 V	$V_{OH}$	Open Ouvert
4,5 V	2 V	GND	Open Ouvert	$V_{OH}$
4,5 V	GND	2 V	Open Ouvert	$V_{OH}$

\* Source collectors  
Source collecteurs

Figure 2 - Test  $V_{IH}, V_{OH}$

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

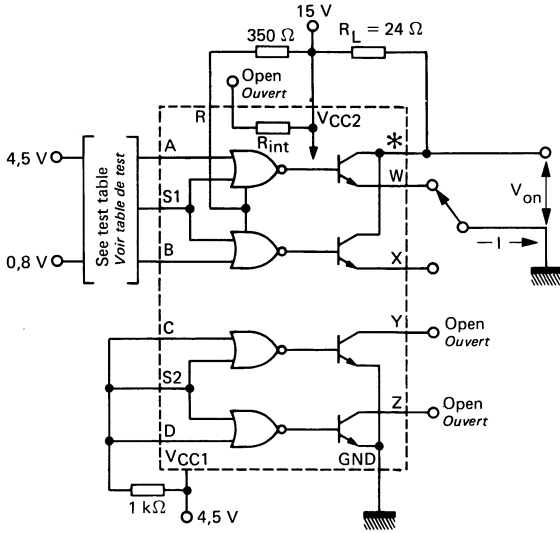


Figure 3 – Test  $V_{IL}$   $V_{on}$

TEST TABLE  
TABLE DE TEST

A	B	S1	W	X
0,8 V	4,5 V	0,8 V	GND	Open Ouvert
4,5 V	0,8 V	0,8 V	Open Ouvert	GND

Note :  
These parameters must be measured using pulse techniques :  
 $t_w = 200 \mu s$ , duty cycle  $\leq 2\%$   
Ces paramètres doivent être mesurés en utilisant une technique impulsionnelle, le signal mis en oeuvre a les caractéristiques suivantes :  
largeur  $t_w = 200 \mu s$ ,  
durée de l'impulsion par rapport à la période  $\leq 2\%$

\* Source collectors  
Source collecteurs

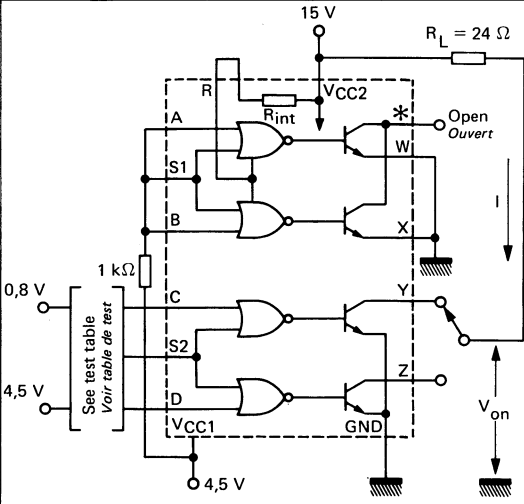


Figure 4 – Test  $V_{IL}$   $V_{on}$

TEST TABLE  
TABLE DE TEST

C	D	S2	Y	Z
0,8 V	4,5 V	0,8 V	$R_L$	Open Ouvert
4,5 V	0,8 V	0,8 V	Open Ouvert	$R_L$

Note :  
These parameters must be measured using pulse techniques :  
 $t_w = 200 \mu s$ , duty cycle  $\leq 2\%$   
Ces paramètres doivent être mesurés en utilisant une technique impulsionnelle, le signal mis en oeuvre a les caractéristiques suivantes :  
largeur  $t_w = 200 \mu s$ ,  
durée de l'impulsion par rapport à la période  $\leq 2\%$

\* Source collectors  
Source collecteurs

**TEST CIRCUITS**  
**MONTAGES DE TESTS**

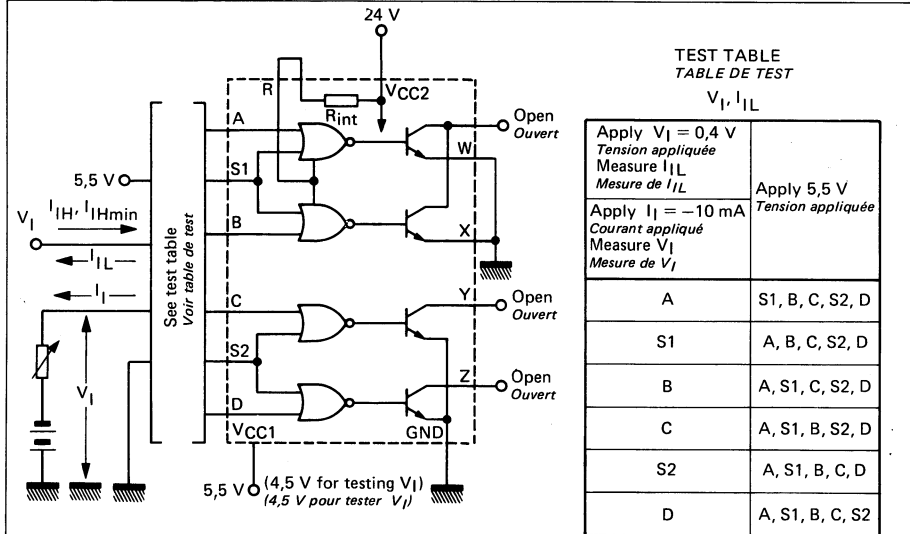


Figure 5 – Test  $V_I, I_{IH}, I_{IHmin}, I_{IL}$

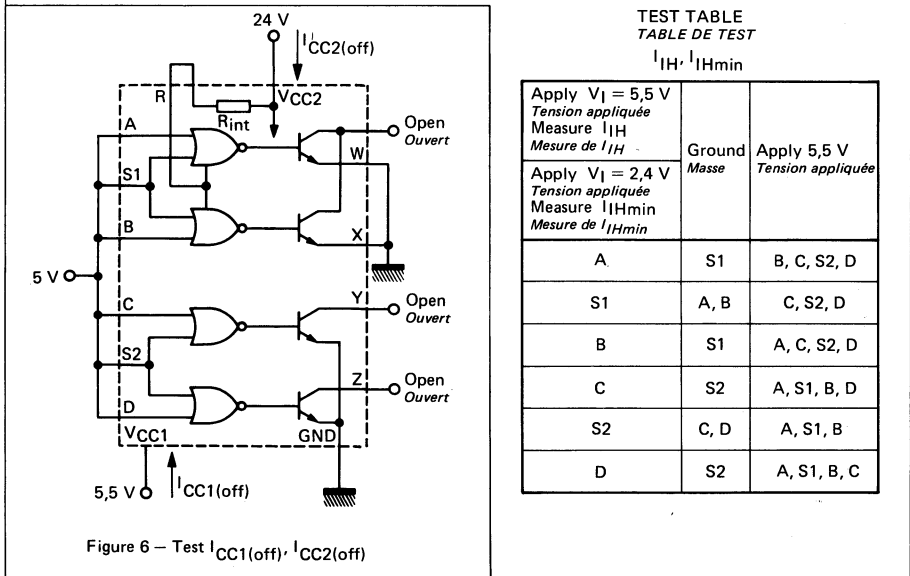
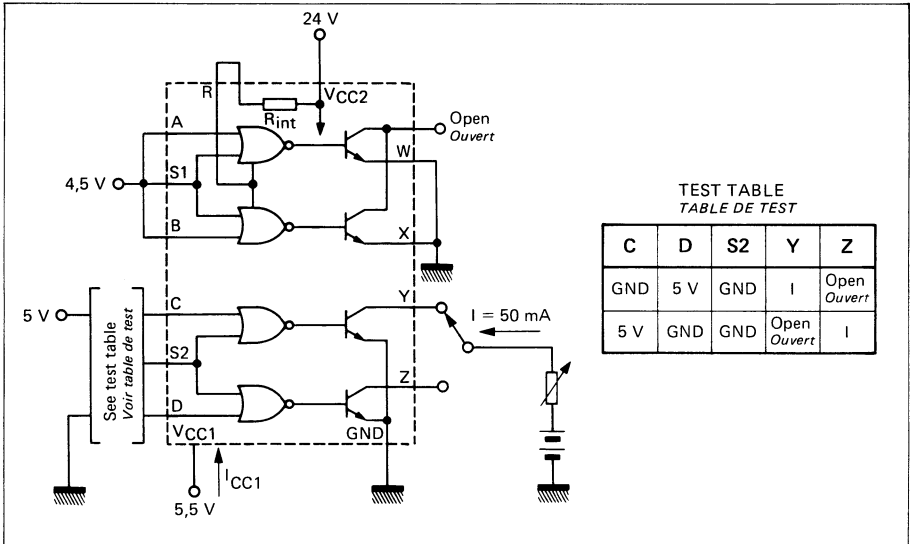


Figure 6 – Test  $I_{CC1(off)}, I_{CC2(off)}$



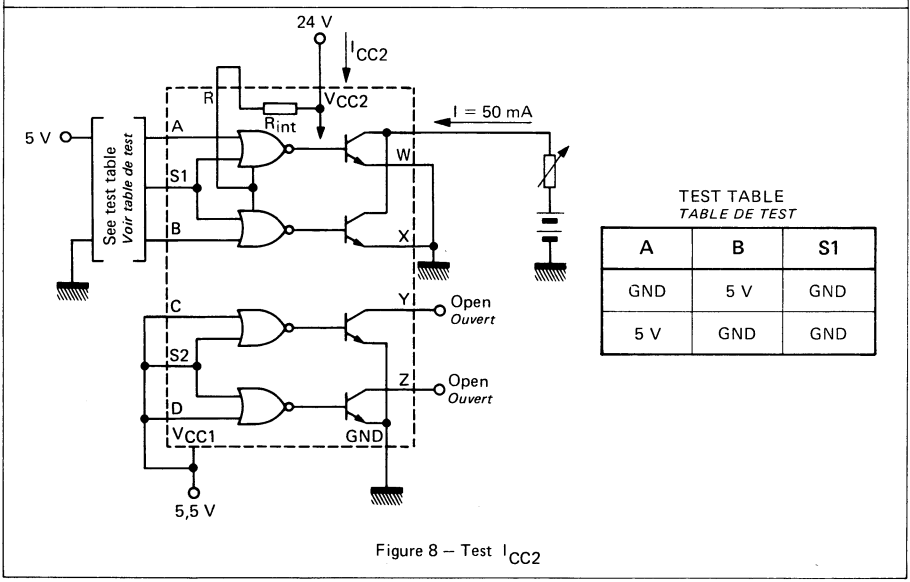
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



TEST TABLE  
 TABLE DE TEST

C	D	S2	Y	Z
GND	5 V	GND	I	Open Ouvert
5 V	GND	GND	Open Ouvert	I

Figure 7 – Test  $I_{CC1}$

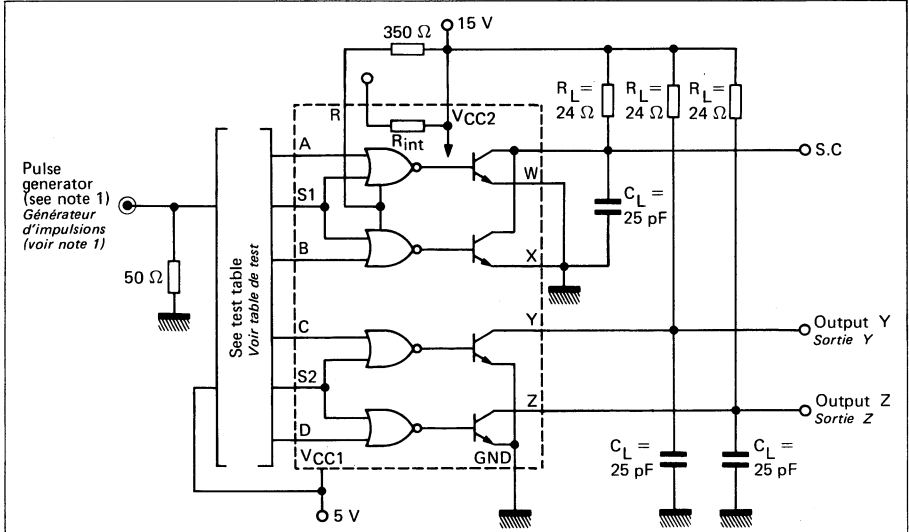


TEST TABLE  
 TABLE DE TEST

A	B	S1
GND	5 V	GND
5 V	GND	GND

Figure 8 – Test  $I_{CC2}$

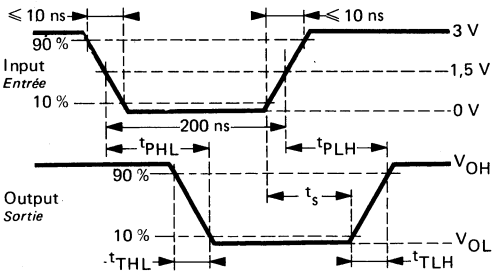
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST TABLE**  
**TABLE DE TEST**

Parameters Paramètres	Output under test Sortie sous test	Input signal Signal d'entrée	Inputs connected to 5 V Entrées connectées à 5 V
$t_{PLH}, t_{PHL}$	S.C	A, S1	B, C, D, S2
		B, S1	A, C, D, S2
$t_{PLH}, t_{PHL}$	Y	C, S2	A, B, D, S1
		D, S2	A, B, C, S1
$t_{THL}, t_{TLH}, t_s$	Z	D, S2	A, B, C, S1

**VOLTAGE WAVEFORMS**  
**FORME DES SIGNAUX**

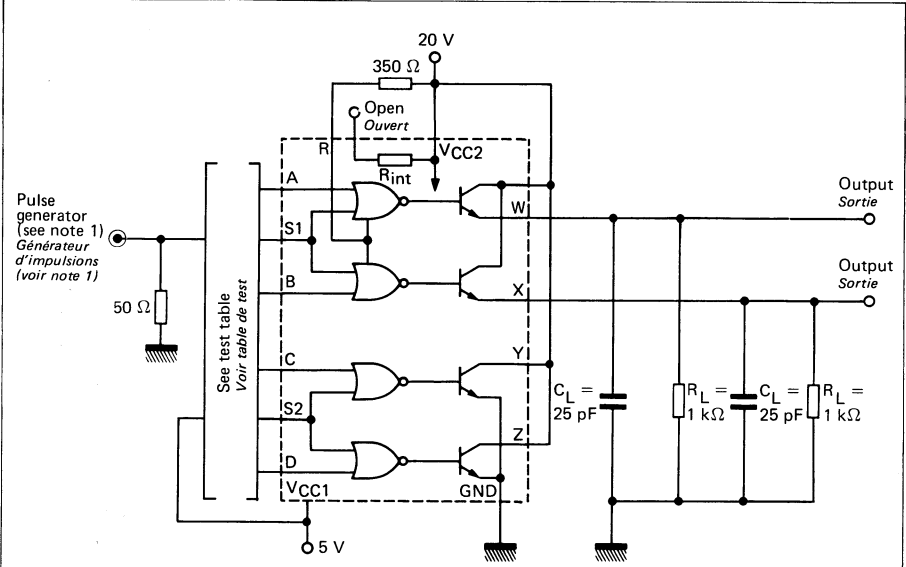


**Note 1 :**  
The pulse generator has the following characteristics :  $Z_{out} = 50 \Omega$ , duty cycle  $\leq 1\%$   
*Le générateur d'impulsions a les caractéristiques suivantes :  $Z_{out} = 50 \Omega$ , largeur de l'impulsion par rapport à la période  $\leq 1\%$*

**Note 2 :**  
 $C_L$  includes probe and jig capacitance  
 *$C_L$  comprend la capacité de la sonde et du montage*

**Figure 9 — SWITCHING TIMES**  
**TEMPS DE COMMUTATION**

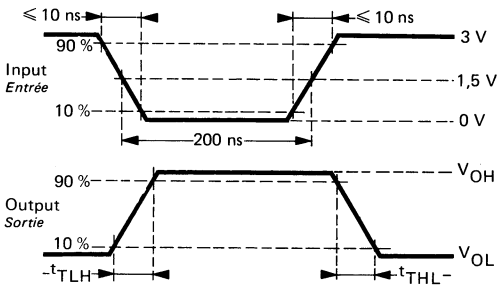
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



**TEST TABLE**  
**TABLE DE TEST**

Parameter Paramètre	Output under test Sortie sous test	Input Entrée	Inputs connected to 5 V Entrées connectées à 5 V
$t_{TLH}, t_{THL}$	W	A, S1	B, C, D, S2
	X	B, S1	A, C, D, S2

**VOLTAGE WAVEFORMS**  
**FORME DES SIGNAUX**



Note 1 :  
 The pulse generator has the following characteristics :  $Z_{out} = 50 \Omega$ , duty cycle  $\le 1\%$

Le générateur d'impulsions a les caractéristiques suivantes :  $Z_{out} = 50 \Omega$ , largeur de l'impulsion par rapport à la période  $\le 1\%$

Note 2 :  
 $C_L$  includes probe and jig capacitance  
 $C_L$  comprend la capacité de la sonde et du montage

Figure 10 – SWITCHING TIMES (continued)  
 TEMPS DE COMMUTATION (suite)

**TYPICAL APPLICATION**  
*APPLICATION TYPIQUE*

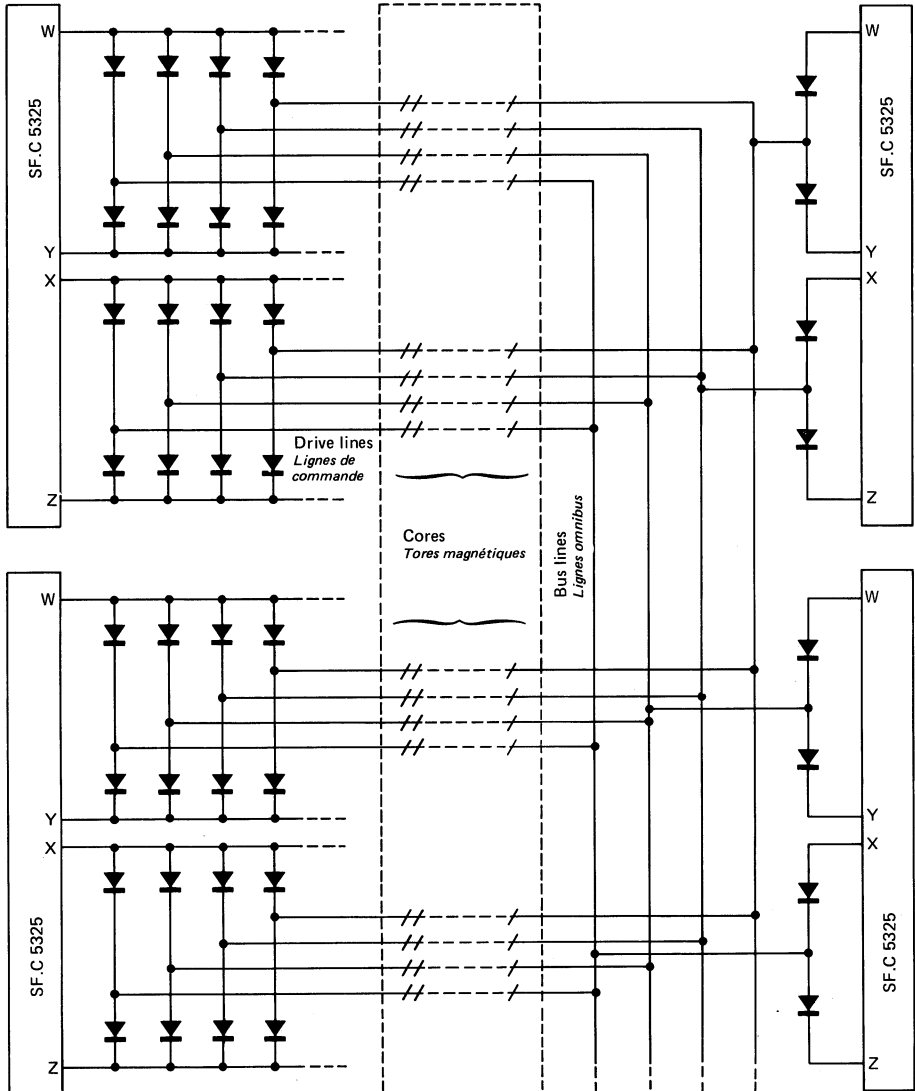


Figure 11 — MAGNETIC MEMORY  
*MEMOIRES MAGNETIQUES*



Equation giving the value of the external resistor  $R_{ext}$  and the continuous dissipated power  
*Relation donnant la valeur de la résistance externe  $R_{ext}$  et la puissance dissipée en régime continu*

$$R_{ext} = \frac{R(\beta + 1)(V_{CC2} - V_S - V_{BE1} - V_{BE2} - V_{on})}{R \cdot I_L - (\beta + 1)(V_{CC2} - V_S - V_{BE1} - V_{BE2} - V_{BE3})}$$

$$R_{ext} \# \frac{16(V_{CC2} - V_S - 2,2)}{I_L - 1,6(V_{CC2} - V_S - 2,9)}$$

$$P_{(R_{ext})} \# \frac{I_L}{(\beta + 1)}(V_{CC2} - V_S - V_{BE1} - V_{BE2} - V_{on})$$

$$P_{(R_{ext})} \# \frac{I_L}{16}(V_{CC2} - V_S - 2)$$

Where :

- $R_{ext}$  and  $R$  are in  $k\Omega$ .
- $V_{CC2}$  is the minimum expected value of  $V_{CC2}$  in volts.
- $V_S$  is the source output voltage in volts.
- $I_L$  is in mA.
- $\beta = 15$
- $V_{BE}$  is the base emitter junction voltage in volts.
- $V_{on}$  is the transistor saturation voltage in volts.
- $P_{(R_{ext})}$  is in mW.

ou :

- $R_{ext}$  et  $R$  sont en  $k\Omega$
- $V_{CC2}$  est la valeur minimale assurée par l'alimentation  $V_{CC2}$  en volts.
- $V_S$  est la tension en volts présente sur la sortie émettrice de courant.
- $I_L$  est en mA.
- $\beta = 15$
- $V_{BE}$  est la différence de potentiel en volts aux bornes d'une jonction base-émetteur en direct.
- $V_{on}$  est la tension de saturation d'un transistor en volts.
- $P_{(R_{ext})}$  est en mW.

**PACKAGE POWER DISSIPATION (SF.C 5325 KT and SF.C 5325 KM)-**  
**PUISSANCE DISSIPÉE PAR LE BOITIER (SF.C 5325 KT et SF.C 5325 KM)**

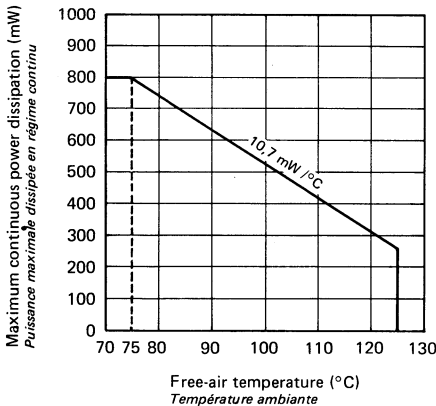


Figure 13

## NOTES

# SF.C 5450 AE

## DUAL TWO INPUT INTERFACE DOUBLE INTERFACE A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range <i>Gamme de température ambiante de fonctionnement</i>	$V_{CC}$ (V)		Maximum input voltage <i>Tension d'entrée maximale</i>	Fan-out* <i>Sortance</i>		Input loading factor <i>Facteur de charge d'entrée</i>	
			Min.	Max.		Low state <i>Etat bas</i>	High state <i>Etat haut</i>	Inputs A <i>Entrées A</i>	Inputs G <i>Entrées G</i>
SF.C 5450 AE	TO-116	0°C , + 70°C	4,75	5,25	5,5 V	10	20	1	2

\* NAND gates  
*Opérateurs ET-NON*

- High speed buffers
- Lamp drivers
- Relay drivers
- Line drivers
- M.O.S drivers
- Memory drivers
- *Buffers grande vitesse*
- *Commandes de lampes*
- *Commandes de relais*
- *Commandes de lignes*
- *Commandes de M.O.S*
- *Commandes de mémoires*

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

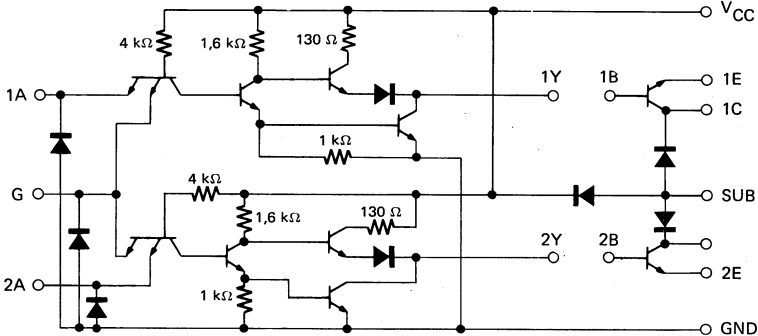
The SF.C 5450 is a dual interface circuit for general purpose. It consists of two standard series SF.C 400 gates and two uncommitted, high current, high voltage NPN transistors.

This arrangement offers the system designer the flexibility of tailoring the circuit to his application.

*Le SF.C 5450 est un double circuit interface d'usage général. Il comprend deux opérateurs ET-NON standard de la série SF.C 400 et deux transistors non connectés du type NPN fort courant et à tenue en tension élevée.*

*Cette organisation offre une grande souplesse d'emploi qui permet de résoudre au mieux de nombreux problèmes d'adaptation.*

### SCHEMATIC SCHEMA ELECTRIQUE





**ABSOLUTE MAXIMUM RATINGS**  
**VALEURS LIMITES ABSOLUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

- $V_{CC}$ to substrate voltage <i>Tension <math>V_{CC}</math>-substrat</i>	35 V
- Collector to substrate voltage <i>Tension collecteur-substrat</i>	35 V
- Collector-base voltage <i>Tension collecteur-base</i>	35 V
- Collector-emitter voltage* <i>Tension collecteur-émetteur</i>	30 V
- Emitter-base voltage <i>Tension émetteur-base</i>	5 V
- Collector current** <i>Courant collecteur</i>	300 mA
- Total dissipation <i>Dissipation totale</i>	800 mW

\* With  $R_{BE} \leq 500 \Omega$   
 Avec

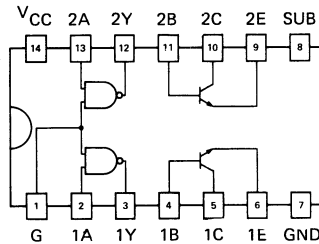
\*\* Both transistors may conduct simultaneously  
 Les 2 transistors peuvent conduire simultanément

The substrate must always be connected at the most-negative device voltage  
 Le substrat doit toujours être connecté à la tension la plus négative

**PIN CONFIGURATION**  
**BROCHAGE**

Top view  
 Vue de dessus

Package TO-116  
 Boîtier



$Y = \overline{AG}$

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**  
**TTL - GATES**  
**OPERATEURS TTL**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionner, sauf indications contraires.

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION (Note 1)		FIG. Note 1 ▲
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2$ V $I_O = 16$ mA	$V_O \leq 0,4 V_I$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	16 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8$ V $I_O = -0,8$ mA	$V_O \geq 2,4$ V	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-0,8 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Input A Entrée A	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	3
	Input G Entrée G	-3,2 mA		$ I_I  \leq 3,2$ mA	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Input A Entrée A	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	4
	Input G Entrée G	80 $\mu$ A		$I_I \leq 80$ $\mu$ A	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	Input A Entrée A	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	4
	Input G Entrée G	2 mA		$I_I \leq 2$ mA	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$18$ mA $\leq  I_O  \leq 55$ mA	5
Supply current, low level output per package <i>Courant d'alimentation par boîtier sortie à l'état bas</i>	$I_{CCL}$		$V_{CCmax}$ $V_I = 5,5$ V	$I_{CC} \leq 11$ mA	6
Supply current, high level output per package <i>Courant d'alimentation par boîtier sortie à l'état haut</i>	$I_{CCH}$		$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 4$ mA	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25^\circ$ C	$ V_I  \leq 1,5$ V	7

Note 1 : During these measurements the substrate (pin 8) is connected to ground (pin 7)  
 Durant ces mesures le substrat (broche 8) est relié à la masse (broche 7).

▲ See figures page 139  
 Voir figures page 139

\* All typical values are at  $V_{CC} = 5$  V,  $t_{amb} = 25^\circ$  C  
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5$  V à  $t_{amb} = 25^\circ$  C

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**  
**OUTPUT TRANSISTORS**  
**TRANSISTORS DE SORTIE**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION
Minimum collector-base breakdown voltage <i>Tension minimale de claquage collecteur-base</i>	$V_{(BR)CBO}$	35 V	$I_C = 100 \mu A$ $I_E = 0$
Minimum collector-emitter breakdown voltage <i>Tension minimale de claquage collecteur-émetteur</i>	$V_{(BR)CER}$	30 V	$I_C = 100 \mu A$ $R_{BE} = 500 \Omega$
Minimum emitter-base breakdown voltage <i>Tension minimale de claquage émetteur-base</i>	$V_{(BR)EBO}$	5 V	$I_E = 100 \mu A$ $I_C = 0$
Static value of the minimum forward current transfer ratio <i>Valeur statique du rapport de transfert direct minimal du courant</i>	$h_{21E}^*$	25	$V_{CE} = 3 V$ $I_C = 100 mA$ $t_{amb} = 25^\circ C$
		30	$V_{CE} = 3 V$ $I_C = 300 mA$ $t_{amb} = 25^\circ C$
		20	$V_{CE} = 3 V$ $I_C = 100 mA$ $t_{amb} = 0^\circ C$
		25	$V_{CE} = 3 V$ $I_C = 300 mA$ $t_{amb} = 0^\circ C$
Maximum base-emitter saturation voltage <i>Tension maximale base-émetteur en saturation</i>	$V_{BEsat}^*$	1 V	$I_C = 100 mA$ $I_B = 10 mA$
		1,2 V	$I_C = 300 mA$ $I_B = 30 mA$
Maximum collector-emitter saturation voltage <i>Tension maximale collecteur-émetteur en saturation</i>	$V_{CEsat}^*$	0,4 V	$I_C = 100 mA$ $I_B = 10 mA$
		0.7 V	$I_C = 300 mA$ $I_B = 30 mA$

\* Pulse tests  $t_p = 300 \mu s$   $\delta \leq 2 \%$   
 Mesures en impulsions

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
**TTL - GATES**  
**OPERATEURS TTL**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG. Note 1▲
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$V_{CC} = 5\text{ V}$ $C_L = 15\text{ pF}$ $R_L = 400\ \Omega$		20 ns		52
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8 ns		

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
**OUTPUT TRANSISTORS**  
**TRANSISTORS DE SORTIE**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Delay time <i>Retard à la croissance</i>	$t_d$	$I_C \approx 200\text{ mA}$ $I_{B1} \approx 20\text{ mA}$ $I_{B2} \approx -25\text{ mA}$ $V_{BEoff} \approx -1\text{ V}$ $C_L = 15\text{ pF}$ $R_L = 50\ \Omega$		8 ns		A
Rise time <i>Temps de croissance</i>	$t_r$			12 ns		
Storage time <i>Retard à la décroissance</i>	$t_s$			7 ns		
Fall time <i>Temps de décroissance</i>	$t_f$			6 ns		

Note 1 : The substrate (pin 8) is connected to ground (pin 7)  
 Le substrat (broche 8) est relié à la masse (broche 7)

▲ See figures page 139  
 Voir figures page 139

**TEST CIRCUITS**  
**MONTAGE DE TESTS**

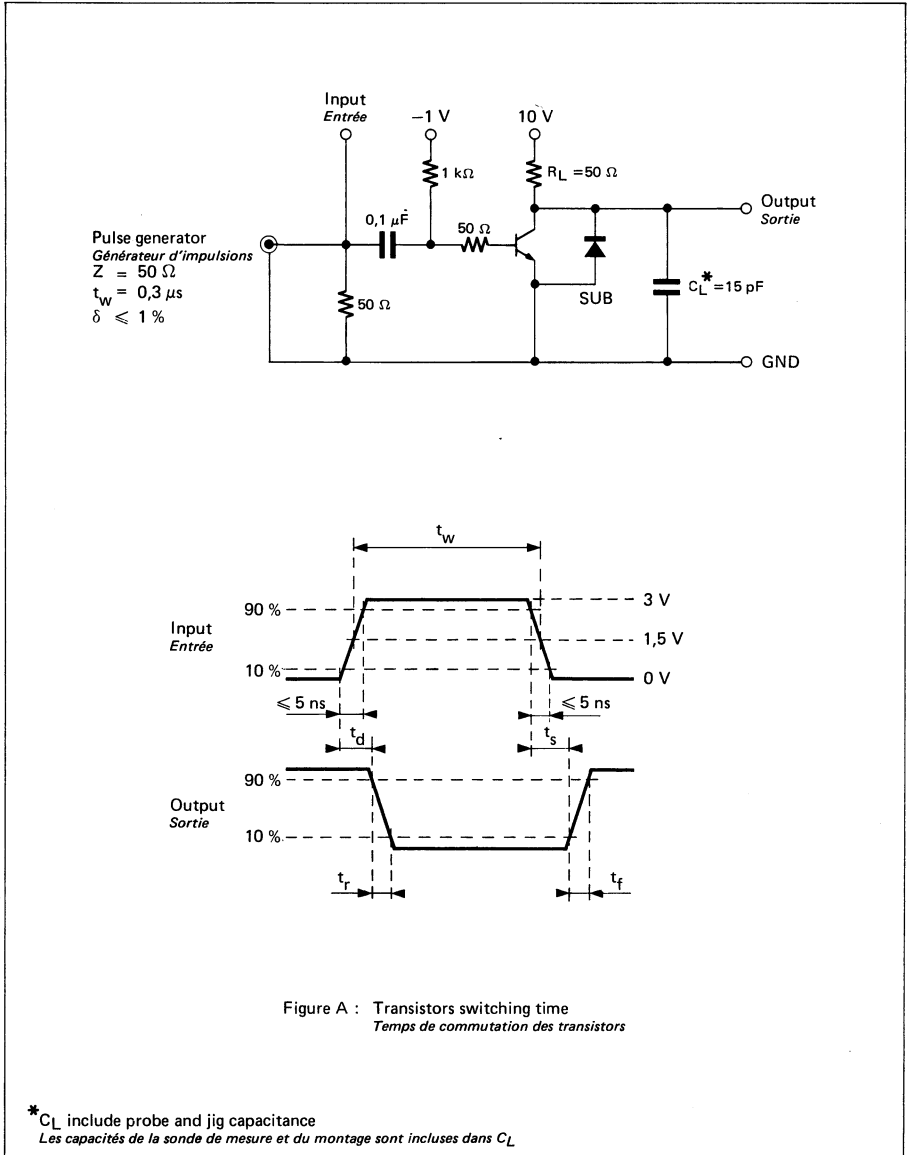


Figure A : Transistors switching time  
 Temps de commutation des transistors

\*  $C_L$  include probe and jig capacitance  
 Les capacités de la sonde de mesure et du montage sont incluses dans  $C_L$

# SF.C 5451 AD

## DUAL TWO INPUT INTERFACE CIRCUIT DOUBLE CIRCUIT INTERFACE A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package <i>Boîtier</i>	Operating free-air temperature range <i>Gamme de température ambiante de fonctionnement</i>	$V_{CC}$ (V)		Maximum input voltage <i>Tension d'entrée maximale</i>	Output current low state <i>Courant de sortie à l'état bas</i>	Input loading factor <i>Facteur de charge d'entrée</i>	
			Min.	Max.			All inputs <i>Toutes entrées</i>	1
SF.C 5451 AD	MP-48	0°C , + 70°C	4,75	5,25	5,5 V	300 mA	All inputs <i>Toutes entrées</i>	1

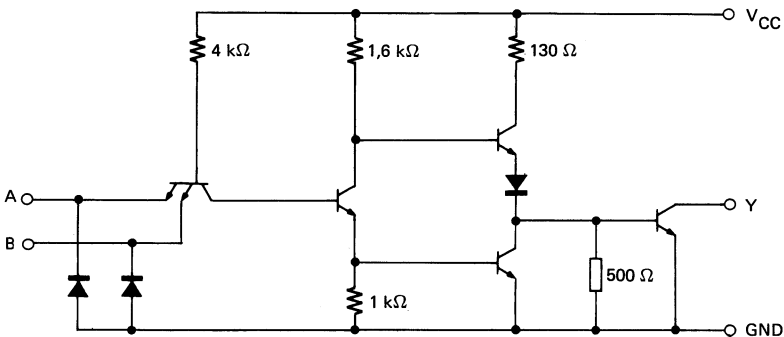
- Buffers high-speed
- Lamp drivers
- Relay drivers
- Line drivers
- M O S drivers
- Memory drivers
- *Buffers grande vitesse*
- *Commandes de lampes*
- *Commandes de relais*
- *Commandes de lignes*
- *Commandes de M O S*
- *Commandes de mémoires*

### GENERAL DESCRIPTION DESCRIPTION GENERALE

The SF.C 5451 is a dual interface circuit for general purpose. It consists of two standard series SF.C 400 gates, driving, two high current, high voltage NPN transistors.

*Le SF.C 5451 est un double circuit interface d'usage général. Il comprend deux opérateurs ET-NON standard de la série SF.C 400 commandant deux transistors NPN fort courant et à tenue en tension élevée.*

### SCHEMATIC SCHEMA ELECTRIQUE



**ABSOLUTE MAXIMUM RATINGS**  
*VALEURS LIMITES ABSOLUES*

Over operating free-air temperature range (unless otherwise specified).  
*Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).*

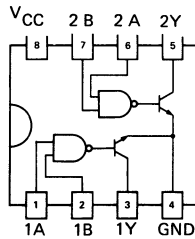
Output voltage . . . . .	30 V
<i>Tension de sortie</i>	
Collector current . . . . .	300 mA
<i>Courant collecteur</i>	
Dissipation totale . . . . .	800 mW
<i>Total dissipation</i>	

The substrate must always be connected to the most-negative device voltage  
*Lè substrat doit toujours être connecté à la tension la plus négative*

**PIN CONFIGURATION**  
*BROCHAGE*

Top view  
*Vue de dessus*

Package MP - 48  
*Boîtier*



Y = AB

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2$ V $V_O = 30$ V	$I_O \leq 100$ $\mu$ A	A
Low state maximum output current <i>Courant maximal en sortie à l'état bas</i>	$I_{OHmax}$ $I_O (Hmax)$	100 $\mu$ A			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8$ V $I_O = 300$ mA	$V_O \leq 0,7$ V	B
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,7 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	300 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	$ I_I  \leq 1,6$ mA	D
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_I = 2,4$ V	$I_I \leq 40$ $\mu$ A	C
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	$I_I \leq 1$ mA	
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$		$V_{CCmax}$ $V_I = 5$ V	$I_{CC} \leq 11$ mA	E
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$		$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 65$ mA	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -12$ mA $t_{amb} = 25^\circ$ C	$ V_{IL}  \leq 1,5$ V	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ$  C

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$I_C \approx 200$ mA $C_L = 15$ pF		45 ns		F
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			25 ns		



**TEST CIRCUITS**  
**MONTAGES DE TESTS**

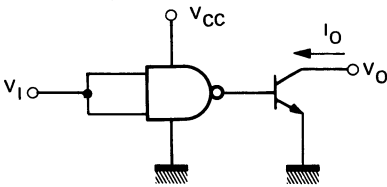
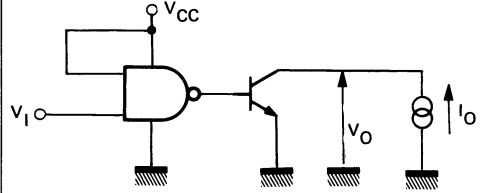
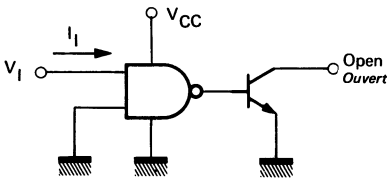


Figure A



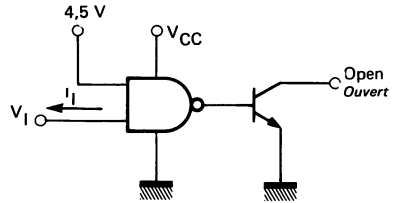
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure B



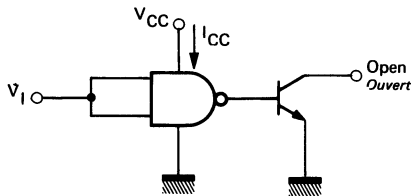
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure C



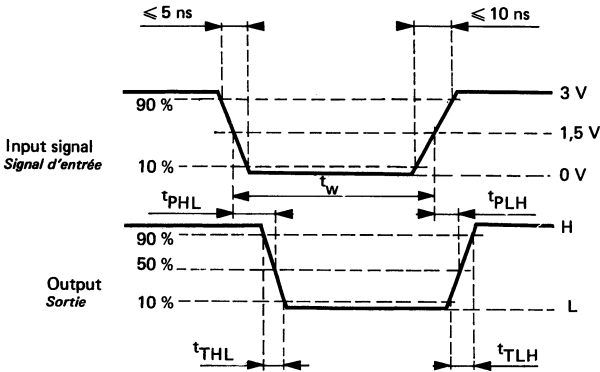
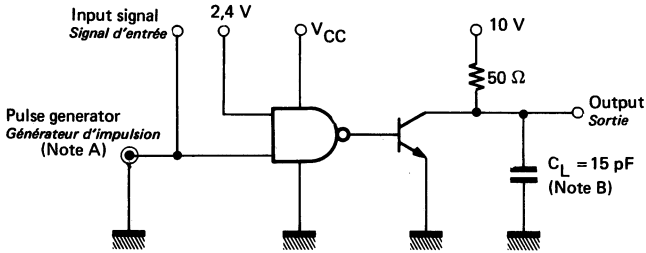
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure D



Both gates are tested simultaneously  
*Les deux opérateurs sont testés simultanément*

Figure E

**TEST CIRCUITS**  
**MONTAGES DE TESTS**


Note A : Pulse generator has the following characteristics :  $t_w = 500 \text{ ns}$ ,  $f = 1 \text{ MHz}$ ,  $Z \approx 50 \Omega$   
 Le générateur d'impulsion a les caractéristiques suivantes :

Note B :  $C_L$  includes probe and jig capacitance  
 La capacité  $C_L$  comprend les capacités de la sonde ainsi que les capacités de câblage

Figure F

## NOTES

## DUAL TWO INPUT INTERFACE CIRCUIT DOUBLE CIRCUIT INTERFACE A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Output current low state Courant de sortie à l'état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.			All inputs Toutes entrées	1
SF.C 5452 D	MP-48	0°C, +70°C	4,75	5,25	5,5 V	300 mA		

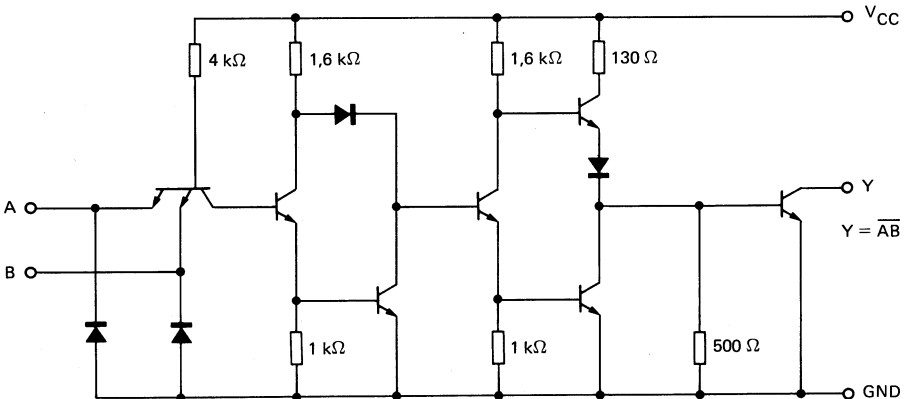
- Buffers high-speed
- Lamp drivers
- Relay drivers
- Line drivers
- M O S drivers
- Memory drivers
- Buffers grande vitesse
- Commandes de lampes
- Commandes de relais
- Commandes de lignes
- Commandes de M O S
- Commandes de mémoires

### GENERAL DESCRIPTION DESCRIPTION GENERALE

The SF.C 5452 is a dual interface circuit for general purpose. It consists : of two standard series SF.C 400 gates, driving, two high current, high voltage NPN transistors.

Le SF.C 5452 est un double circuit interface d'usage général. Il comprend deux opérateurs ET-NON standard de la série SF.C 400 commandant deux transistors NPN fort courant et à tenue en tension élevée.

### SCHEMATIC SCHEMA ELECTRIQUE



**ABSOLUTE MAXIMUM RATINGS**  
**VALEURS LIMITES ABSOLUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

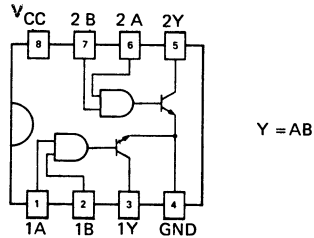
Output voltage .....	30 V
<i>Tension de sortie</i>	
Collector current .....	300 mA
<i>Courant collecteur</i>	
Dissipation totale .....	800 mW
<i>Total dissipation</i>	

The substrate must always be connected at the most negative device voltage.  
 Le substrat doit toujours être connecté à la tension la plus négative.

**PIN CONFIGURATION**  
**BROCHAGE**

**Top view**  
*Vue de dessus*

**Package MP - 48**  
*Boîtier*



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		
Maximum input clamp voltage <i>Tension maximale d'entrée d'écrêtage</i>	$V_I$	-1,5 V	$V_{CC} = 4,75$ V $I_I = -12$ mA	
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O(Hmin)$	100 $\mu$ A	$V_{CC} = 4,75$ V $V_{IL} = 0,8$ V $V_{OH} = 30$ V	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CC} = 4,75$ V $V_{IH} = 2$ V $I_{OL} = 100$ mA	
		0,7 V	$V_{CC} = 4,75$ V $V_{IH} = 2$ V $I_{OL} = 300$ mA	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	1 mA	$V_{CC} = 5,25$ V $V_I = 5,5$ V	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu$ A	$V_{CC} = 5,25$ V $V_I = 2,4$ V	
Low level input current <i>Courant d'entrée à l'état bas</i>	$I_{IL}$	-16 mA	$V_{CC} = 5,25$ V $V_I = 0,4$ V	
Supply current, high level output per package <i>Courant d'alimentation par boîtier sortie à l'état haut</i>	$I_{CCH}$	14 mA	$V_{CC} = 5,25$ V $V_I = 0$	
Supply current, high level output per package <i>Courant d'alimentation par boîtier sortie à l'état haut</i>	$I_{CCH}$	71 mA	$V_{CC} = 5,25$ V $V_I = 5$ V	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$I_O \approx 200$ mA $C_L = 15$ pF $R_L = 50 \Omega$		50 ns		
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			35 ns		
Transition time, low to high level <i>Temps de transition à la croissance</i>	$t_{TLH}$			10 ns		
Transition time, high to low level <i>Temps de transition à la décroissance</i>	$t_{THL}$			12 ns		

## NOTES

# Miscellaneous integrated circuits

*Circuits intégrés divers*

559



## NOTES

## TV BASIC SIGNAL SEQUENTIAL DECODER DECODEUR SEQUENTIEL DE SIGNAL DE BASE DE TELEVISION

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

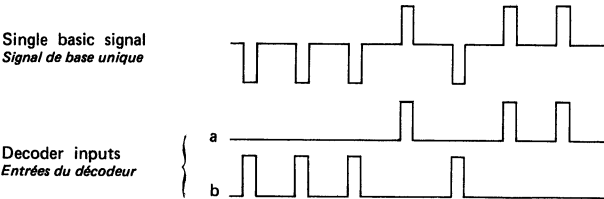
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut	All inputs Toutes entrées	
SF.C 603 E	MP-186	0°C , + 70°C	4,75	5,25	5,5 V	10	10		1

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 603 E provides decoding of the single basic signal SUB\* (see figure below), which is composed of a series of positive and negative pulses.

Le décodeur séquentiel SF.C 603 E utilise le signal de base unique SBU\* représenté ci-dessous et formé d'une suite d'impulsions positives ou négatives.



A previous clipping of this signal must be performed in order to provide the signals to be applied to the two inputs (a) and (b) of the decoder. The following signals are then available at the outputs of the circuit : mixed blanking (A), synchronization (S), subcarrier burst (K), parity (P) and vertical drive (V).

Un écrêtage préalable de ce signal au moyen de comparateurs d'amplitude fournit les signaux à appliquer aux deux entrées a et b du décodeur. On obtient alors sur les 5 sorties du circuit les signaux de suppression mélangée (A), de synchronisation mélangée (S), de salve de référence de la sous-porteuse (K), de parité (P) et de déclenchement vertical (V).

The state diagram of the circuit (see page 4) is such that, when the supply voltage is switched on, self synchronization of the decoder occurs in no more than 3 active lines of the picture.

Le diagramme d'états du circuit (cf. page 4) est tel que, à la mise sous tension, la synchronisation du décodeur se produit automatiquement après trois lignes actives de l'image au plus.

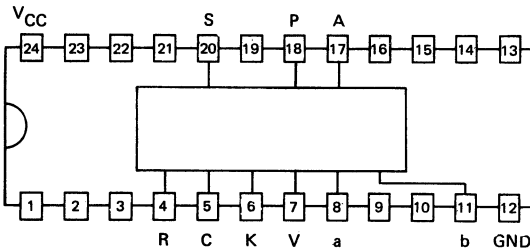
Two external timing elements (R and C) allow for an adjustment of the delay between input and output signals within a range of about 250 ns.

Deux éléments de temporisation extérieurs au circuit R et C permettent d'ajuster le décalage entre les signaux d'entrée et de sortie dans une plage de 250 ns environ.

\* Recommended by UER  
Recommandé par l'UER

### PIN CONFIGURATION BROCHAGE

### Package MP-186 Boîtier

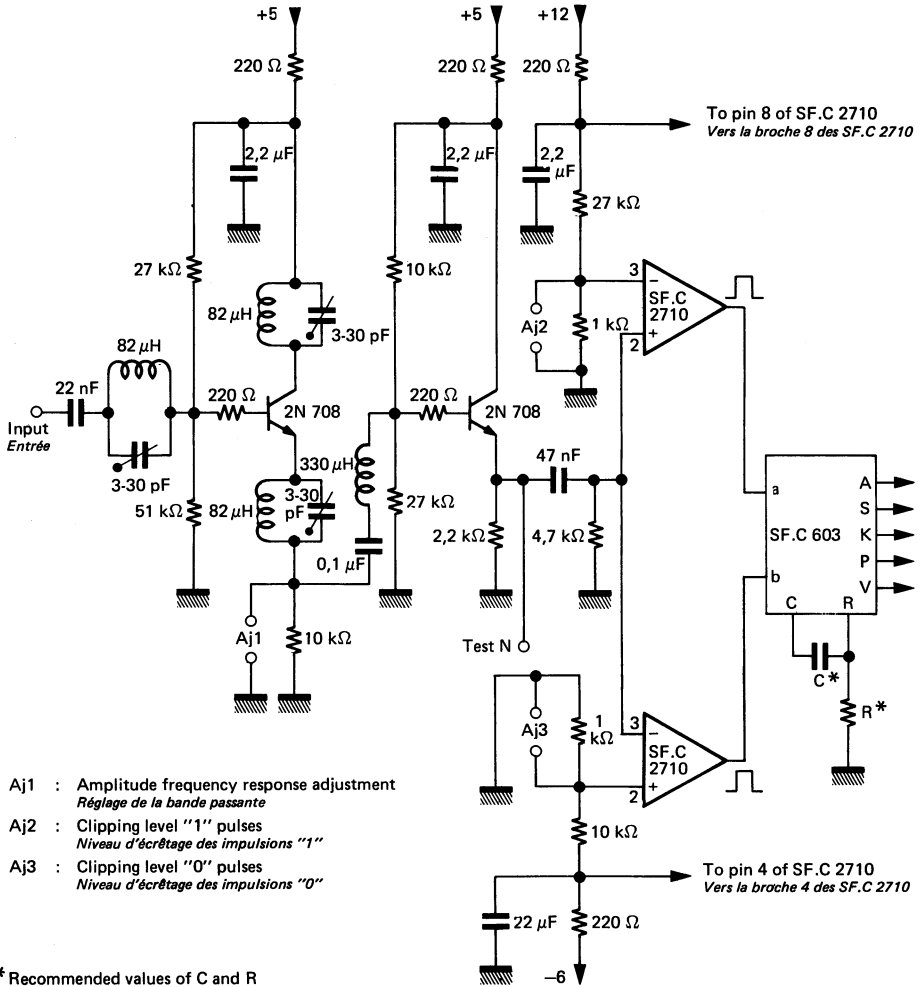


**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			
Maximum low level input voltage (except input R) <i>Tension maximale d'entrée permise à l'état bas (sauf sur l'entrée R)</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $I_O = 16 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -0,4 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 1,6 \text{ mA}$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 40 \mu\text{A}$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 60 mA	$V_{CC} = 5 \text{ V}$		
Maximum value of resistance to be connected between input R and ground <i>Valeur maximale de la résistance à connecter entre l'entrée R et la masse</i>	$R_{max}$	330 $\Omega$			

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$

**TYPICAL APPLICATION**  
*APPLICATION TYPIQUE*


Aj1 : Amplitude frequency response adjustment

*Réglage de la bande passante*

Aj2 : Clipping level "1" pulses

*Niveau d'écrêtage des impulsions "1"*

Aj3 : Clipping level "0" pulses

*Niveau d'écrêtage des impulsions "0"*

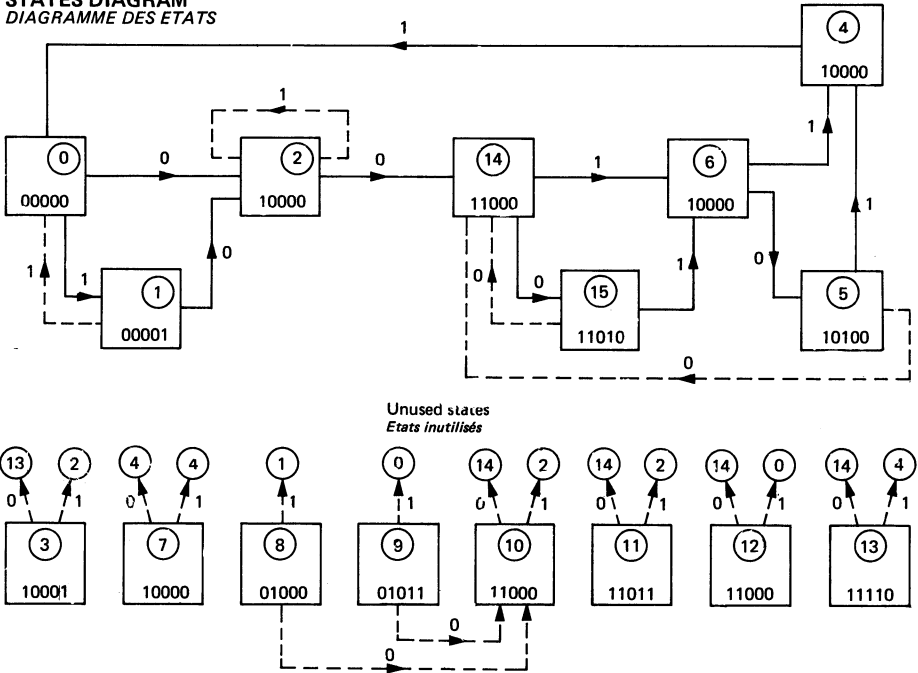
\* Recommended values of C and R  
*Valeurs recommandées pour C et R*

$$C = 470 \text{ pF}$$

$$51 \Omega \leq R \leq 330 \Omega$$

Generation of "a" and "b" signals  
*Formation des signaux "a" et "b"*

**STATES DIAGRAM**  
**DIAGRAMME DES ETATS**



NOTES 1. Transitions noted with a "1" are produced by a signal applied to the input (a). Transitions noted with a "0" are produced by a signal applied to the input (b).

*Les transitions repérées par un "1" sont produites par l'application d'un signal sur l'entrée (a). Celles repérées par un "0" sont produites par l'application d'un signal sur l'entrée (b).*

2. The zeros and ones associated with each state give the logical state of the outputs in the following order : A, S, K, P, V.

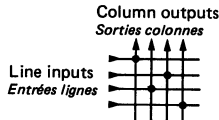
*Les 0 et les 1 associés à chaque état représentent les états logiques des sorties dans l'ordre suivant : A, S, K, P, V.*

3. (0) Active line  
*Ligne active*
- (1) End of last active line of the field  
*Fin de la dernière ligne active de la trame*
- (2) Front porch of the line blanking interval  
*Palier de garde avant*
- (14) Synchronization  
*Synchronisation*
- (15) Synchronization with pulse P  
*Synchronisation avec l'impulsion P*
- (6) Back porch of the line blanking interval  
*Palier de garde arrière*
- (5) Burst  
*Salve de référence*
- (4) Portion of the line blanking interval following the burst  
*Repos suivant salve*

## PROGRAMMABLE CONNECTION MATRIX MATRICE DE CONNEXIONS PROGRAMMABLE

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 605 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	10	All inputs Toutes entrées	1
SF.C 605 KM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	10		1



### GENERAL DESCRIPTION

The S.F.C 605 performs the transmission of digital data from input lines to output columns of a 4 x 4 matrix.

Any input can be connected to any output, the desired crosspoints of the matrix being selected through the address inputs. The addressing sequence consists of four successive 4 bit words applied to inputs A, B, C and D. The input-to-output connection is set on the positive-going transition of the E write signal.

Once established the connections remain stable until a new addressing sequence is applied. All crosspoints can be disconnected by application of a clear signal to the RAZ input.

Extension to larger sized matrix is possible by using several packages, due to the open collector outputs, and write enable input.

Propagation delay time from input to output is typically 28 ns.

### DESCRIPTION GENERALE

Le circuit SF.C 605 réalise la transmission d'informations numériques entre lignes d'entrées et colonnes de sorties d'une matrice, 4 x 4.

Une commande d'adressage permet de relier les entrées aux sorties, deux à deux, de façon quelconque. Une configuration de la matrice complètement adressée, admet 4 liaisons établies sur les 16 intersections possibles. L'information d'adressage est constituée par 1 mot de 4 bits. Elle est programmée séquentiellement par 4 affichages sur les entrées A, B, C, D et validée par un signal d'autorisation d'écriture E. Les liaisons "entrées-sorties" s'établissent à partir des transitions positives de ce signal.

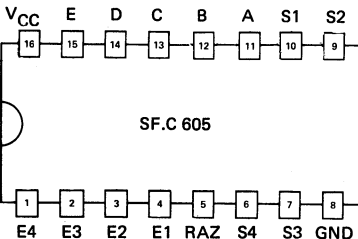
Les connexions établies demeurent stables dans le temps mais sont modifiables, pour l'ensemble de la matrice, par l'application d'une nouvelle séquence d'adressage. Une impulsion de remise à zéro permet de laisser toutes les liaisons déconnectées.

En outre, il est possible d'utiliser plusieurs boîtiers pour réaliser des matrices d'ordre supérieur, grâce aux sorties à collecteur ouvert et à l'entrée d'autorisation d'écriture. Le temps de propagation typique d'une entrée vers une sortie est de 28 ns.

### PIN CONFIGURATION BROCHAGE

Package MP-117  
Boîtier

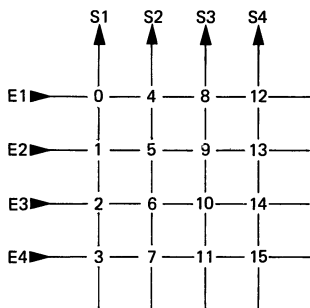
Top view  
Vue de dessus



### PIN DESIGNATIONS DESIGNATION DES BROCHES

Designation Désignation	Pin nos Nos de la broche	Function Fonction
E1,E2,E3,E4	4,3,2,1	Line inputs Entrées lignes
RAZ	5	Clear Remise à zéro
A,B,C,D	11,12,13,14	Address inputs Entrées d'adressage
E	15	Write input Entrée d'écriture
S1,S2,S3,S4	10,9,7,6	Column outputs Sorties colonnes
GND	8	Ground Masse
V <sub>CC</sub>	16	Supply voltage Tension d'alimentation

**ADDRESS TABLE**  
**TABLE D'ADRESSAGE**



Connection number Numéro du point de connexion	Address column inputs Entrées d'adressage colonnes		Address line inputs Entrées d'adressage lignes	
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

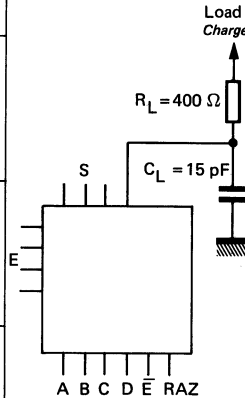
**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$	$V_{OL} \leq 0,4 V$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_I = 2 V$		
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O(Lmax)$	16 mA	$I_{OL} = 16 mA$		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$	$I_O \leq 250 \mu A$	
Maximum output current at 5,5 V <i>Courant maximal de sortie à 5,5 V</i>	$I_O$	250 $\mu A$	$V_O = 5,5 V$		
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 1,6 mA$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	40 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 40 \mu A$	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_{IH} \leq 1 mA$	
Supply current per package <i>Courant d'alimentation par boîtier</i>	$I_{CC}$	typ. 60 mA	$V_{CCmax}$	$I_{CC} \leq 85 mA$	
			RAZ=0 V. Other inputs to 2,4 V RAZ=0 V. Autres entrées à 2,4 V		

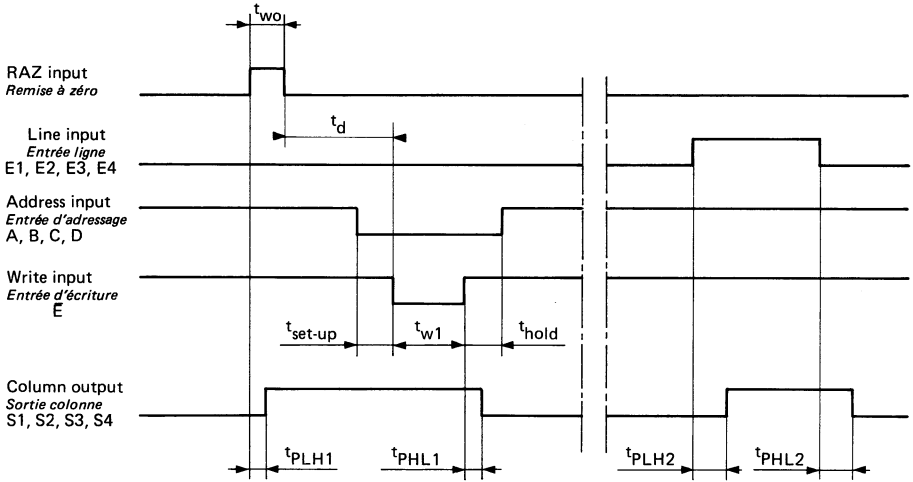
**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^{\circ}C$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE VERIFICATION	VALUES VALEURS			FIG.
			MIN.	TYP.	MAX.	
Propagation delay time, low to high level from RAZ input to any S output <i>Temps de propagation à la croissance des signaux de sortie à partir de l'entrée RAZ de remise à zéro</i>	$t_{PLH1}$			150 ns	300 ns	
Minimum RAZ input pulse width <i>Largeur minimale de l'impulsion RAZ</i>	$t_{w0}$			10 ns	20 ns	
Minimum $\bar{E}$ input pulse width <i>Largeur minimale de l'impulsion d'écriture <math>\bar{E}</math></i>	$t_{w1}$	$t_d = 0$ ns			340 ns	
Minimum input set-up time at A, B, C, D inputs <i>Temps minimal de pré-établissement des signaux d'entrée A, B, C, D</i>	$t_{set-up}$		0 ns	-65 ns		
Minimum input hold time at A, B, C, D inputs <i>Temps minimal de maintien des signaux d'entrée A, B, C, D</i>	$t_{hold}$		0 ns	-60 ns		
Propagation delay time, high to low level from $\bar{E}$ input to any S output <i>Temps de propagation à la décroissance des signaux de sortie à partir de l'entrée d'écriture <math>\bar{E}</math></i>	$t_{PHL1}$			20 ns	40 ns	
Propagation delay time, low to high level from E1, E2, E3, E4 inputs to any S output <i>Temps de propagation "entrées - sorties" à la croissance des signaux de sorties</i>	$t_{PLH2}$			28 ns	40 ns	
Propagation delay time, high to low level from E1, E2, E3, E4 inputs to any S output <i>Temps de propagation "entrées - sorties" à la décroissance des signaux de sorties</i>	$t_{PHL2}$			21 ns	30 ns	





SIGNAL WAVEFORMS  
FORME DES SIGNAUX

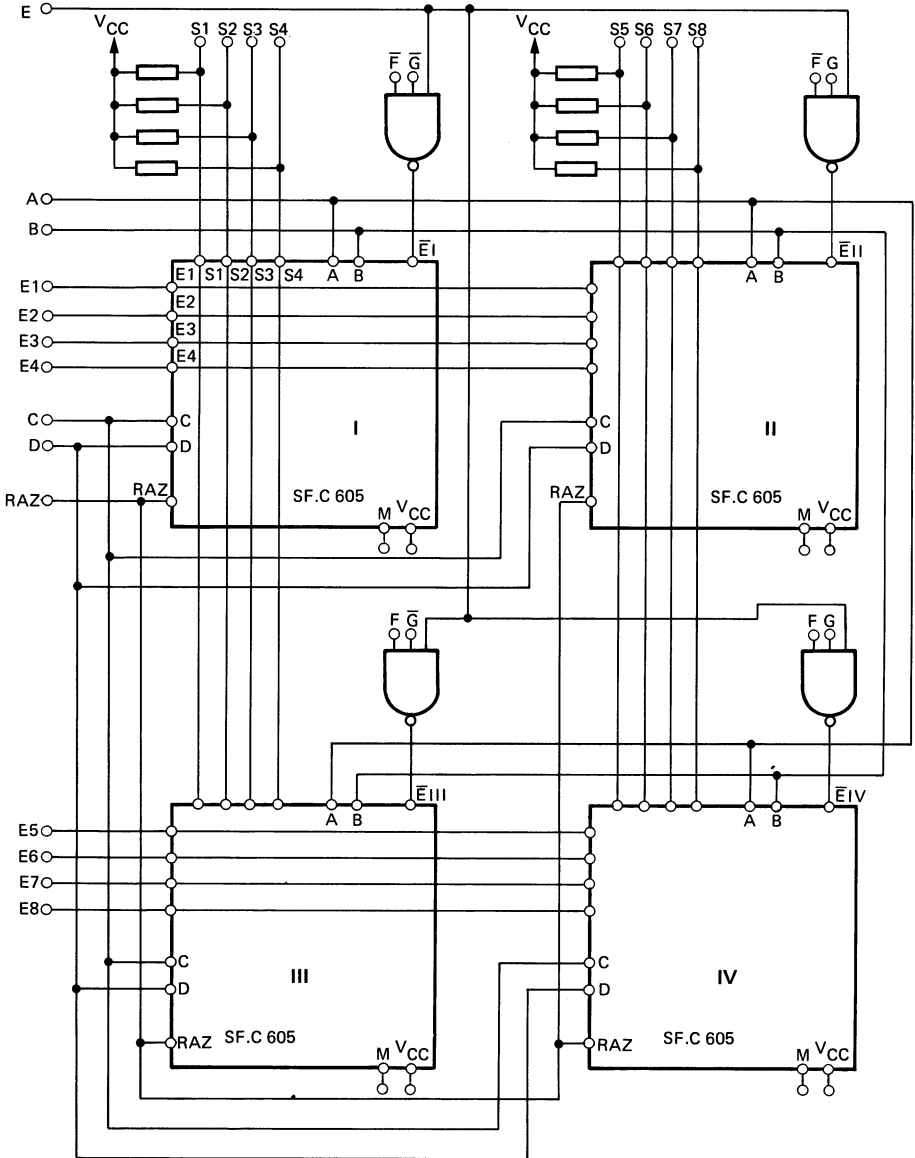


ADDRESS TABLE (8 x 8 MATRIX)  
TABLE D'ADRESSAGE (MATRICE 8 x 8)

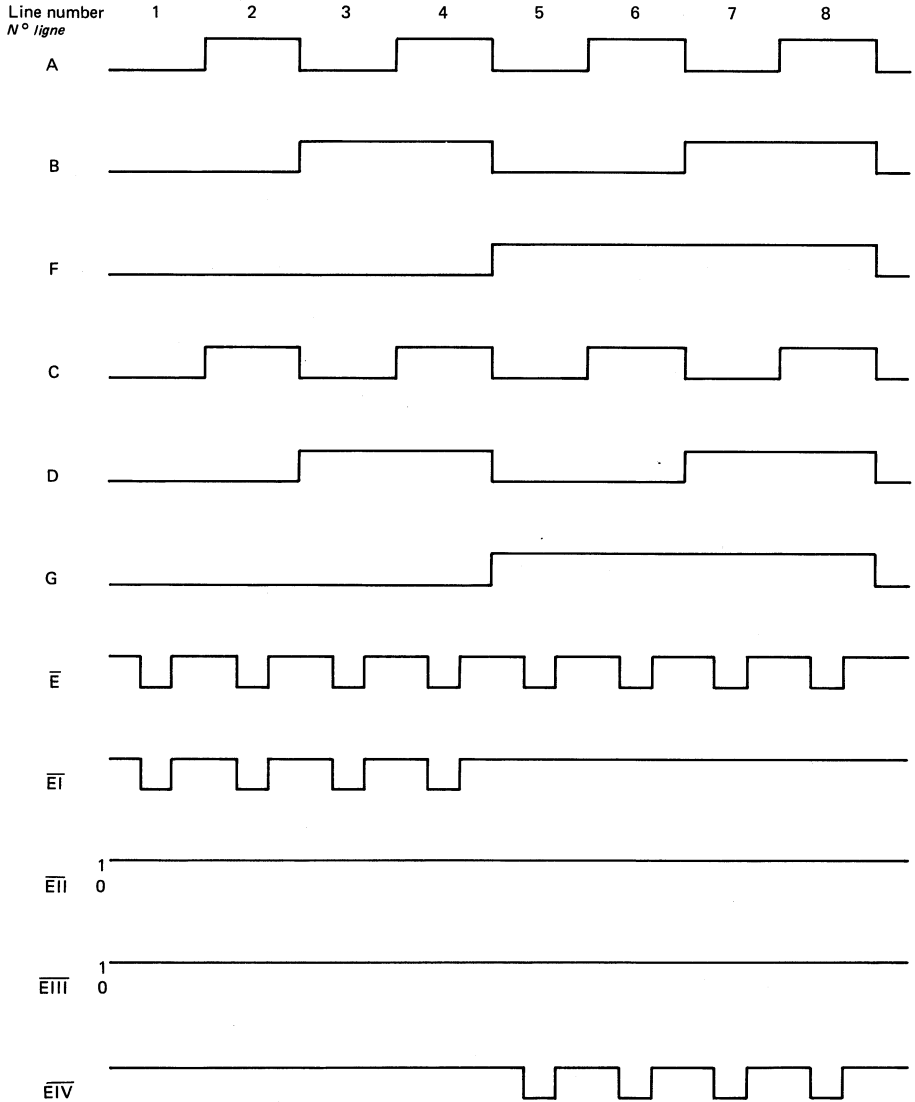
	S1	S2	S3	S4	S5	S6	S7	S8
E1	0	8	16	24	32	40	48	56
E2	1	9	17	25	33	41	49	57
E3	2	10	18	26	34	42	50	58
E4	3	11	19	27	35	43	51	59
E5	4	12	20	28	36	44	52	60
E6	5	13	21	29	37	45	53	61
E7	6	14	22	30	38	46	54	62
E8	7	15	23	31	39	47	55	63

Connection number <i>Numéro du point de connexion</i>	Address column inputs <i>Entrées d'adressage colonnes</i>			Address line inputs <i>Entrées d'adressage lignes</i>		
	G	D	C	F	B	A
* 0	0	0	0	0	0	0
1	0	0	0	0	0	1
2	0	0	0	0	1	0
3	0	0	0	0	1	1
4	0	0	0	1	0	0
5	0	0	0	1	0	1
6	0	0	0	1	1	0
7	0	0	0	1	1	1
8	0	0	1	0	0	0
* 9	0	0	1	0	0	1
10	0	0	1	0	1	0
11	0	0	1	1	0	1
12	0	0	1	1	0	0
13	0	0	1	1	0	1
14	0	0	1	1	1	0
15	0	0	1	1	1	1
16	0	1	0	0	0	0
17	0	1	0	0	0	1
* 18	0	1	0	0	1	0
19	0	1	0	0	1	1
20	0	1	0	1	0	0
21	0	1	0	1	0	1
22	0	1	0	1	1	0
23	0	1	0	1	1	1
24	0	1	1	0	0	0
25	0	1	1	0	0	1
26	0	1	1	0	1	0
* 27	0	1	1	0	1	1
28	0	1	1	1	0	0
29	0	1	1	1	0	1
30	0	1	1	1	1	0
31	0	1	1	1	1	1
32	1	0	0	0	0	0
33	1	0	0	0	0	1
34	1	0	0	0	1	0
35	1	0	0	0	1	1
* 36	1	0	0	1	0	0
37	1	0	0	1	0	1
38	1	0	0	1	1	0
39	1	0	0	1	1	1
40	1	0	1	0	0	0
41	1	0	1	0	0	1
42	1	0	1	0	1	0
43	1	0	1	0	1	1
44	1	0	1	1	0	0
* 45	1	0	1	1	0	1
46	1	0	1	1	1	0
47	1	0	1	1	1	1
48	1	1	0	0	0	0
49	1	1	0	0	0	1
50	1	1	0	0	1	0
51	1	1	0	0	1	1
52	1	1	0	1	0	0
53	1	1	0	1	0	1
* 54	1	1	0	1	1	0
55	1	1	0	1	1	1
56	1	1	1	0	0	0
57	1	1	1	0	0	1
58	1	1	1	0	1	0
59	1	1	1	0	1	1
60	1	1	1	1	0	0
61	1	1	1	1	0	1
62	1	1	1	1	1	0
* 63	1	1	1	1	1	1

**TYPICAL APPLICATION 8 x 8 MATRIX**  
*APPLICATION TYPIQUE MATRICE 8 x 8*



EXAMPLE TYPICAL SEQUENCE FOR THE 8 x 8 MATRIX (\*)  
 EXEMPLE DE SEQUENCE TYPIQUE POUR LA MATRICE 8 x 8 (\*)



## UNIVERSAL CELLS FOR ASYNCHRONOUS SEQUENTIAL SYSTEMS CELLULES UNIVERSELLES POUR SYSTEMES SEQUENTIELS ASYNCHRONES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 607 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 608 E	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

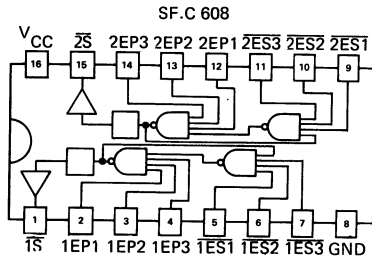
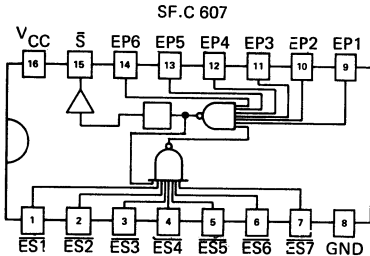
The logic integrated circuits SF.C 607 and SF.C 608 are specially designed for the realization of asynchronous sequential systems. A new simple synthesis method is used, the principle and advantages of which are described below. These circuits are called Universal Cells for Asynchronous Sequential systems (CUSA). They are TTL compatible.

Les circuits intégrés SF.C 607 et SF.C 608 sont spécialement conçus pour la réalisation de systèmes séquentiels asynchrones (ou automates) à partir d'une méthode de synthèse simple dont le principe et les avantages sont rappelés ci-après. On a donné à ces cellules l'appellation de CUSA (Cellules Universelles pour Séquences Asynchrones). Les caractéristiques d'entrée et de sortie rendent ces circuits compatibles avec ceux de la famille TTL.

### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

Packages MP-117 (CB-79)  
Boîtiers



## UNIVERSAL CELLS FOR ASYNCHRONOUS SEQUENTIAL SYSTEMS CELLULES UNIVERSELLES POUR SYSTEMES SEQUENTIELS ASYNCHRONES

---

The SF.C 607 contains one cell with six primary inputs (to connect to the system's inputs) and seven secondary inputs (to connect to other CUSA's outputs). The SF.C 608 contains two independent cells with three primary inputs and three secondary inputs.

This circuits are compatible with TTL and DTL families.

### USING THE CUSA FOR THE SYNTHESIS OF ASYNCHRONOUS SEQUENTIAL SYSTEMS.

The method consists in associating one CUSA with each stable state of the system and one connection between two CUSA with on transition from state to state.

Each CUSA is actived when and only when the system is in the corresponding state. The output is active-low).

This synthesis is easy and systematic. Wiring is immediate once the system has been defined through its flow chart.

The tedious operation of coding the internal states is not necessary.

The operation of the network is glitch-free. Propagation delay times from input to output of the CUSA are well defined by an internal delay circuit so as to avoid glitches. (This property is difficult to obtain with conventional methods).

There exists simplifying methods which allow low complexity networks to be obtained.

The synthesis method is straightforward. It is usable (1) by non-specialists.

Maintenance is easy. At each state transition, one low level voltage is propagated from CUSA to another.

Modularity is also an interesting feature. Only one type of cell is used in any system realization.

This method consumes no more packages than any other conventional method (e.g. using flip-flops).

*Le circuit SF.C 607 comporte une cellule CUSA à six entrées primaires (à connecter aux entrées du système) et sept entrées secondaires (à connecter aux sorties d'autres CUSA). Le circuit SF.C 608 comporte deux cellules CUSA indépendantes à trois entrées primaires et trois entrées secondaires.*

*Ces circuits sont compatibles avec ceux des familles DTL et TTL.*

### *SYNTHESE DE SYSTEMES SEQUENTIELS ASYNCHRONES A L'AIDE DE CUSA*

*Cette méthode de synthèse consiste à associer une CUSA à un état stable et une connexion entre deux CUSA à une transition d'un état à un autre.*

*Chaque CUSA est activée quand, et seulement quand, le système est dans l'état qui lui correspond. (La sortie d'une CUSA est active à l'état bas).*

*Cette synthèse est simple et systématique. Une fois le système décrit sous forme de graphe ou de tableau d'états, le câblage devient immédiat.*

*Le codage des états internes n'est plus une opération nécessaire. (Cette étape est délicate dans les méthodes classiques).*

*Les réseaux obtenus ne comportent pas d'aléas. Les temps de propagation entrées-sorties d'une CUSA sont définis par un circuit de retard interne afin d'éviter les aléas. (Cette propriété est souvent difficile à obtenir dans les méthodes classiques).*

*Une méthode de simplification permet de réduire la complexité du réseau.*

*La méthode de synthèse étant "naturelle" elle est utilisable par des non-logiciens. (1)*

*Les réseaux obtenus sont d'une maintenance facile. Un état bas de tension se propage de CUSA en CUSA à chaque transition.*

*La modularité est intéressante. Un seul type de cellule permet de réaliser tout automate.*

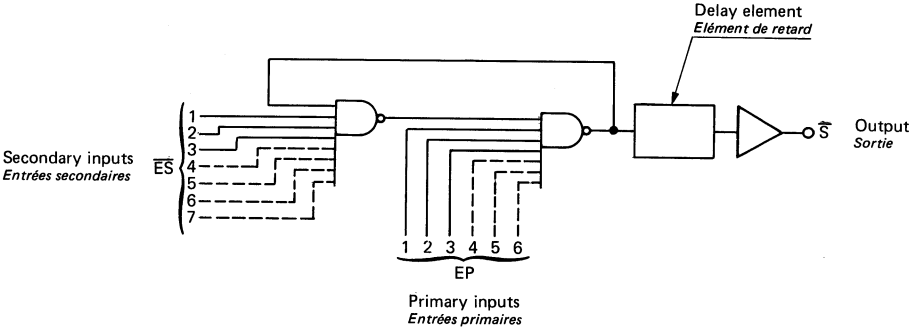
*Cette méthode de synthèse ne nécessite pas plus de matériel exprimé en nombre de boîtiers CUSA par exemple, qu'une autre méthode classique de minimisation du nombre de variables internes utilisant des bascules.*

---

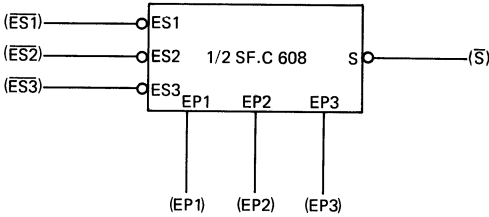
Note 1 - R. DAVID :

"Réalisation de Systèmes Séquentiels Asynchrones par interconnexion simple de cellules séquentielles identiques".  
Thèse présentée à la Faculté des Sciences de l'Université de Grenoble.

**FUNCTIONAL BLOCK DIAGRAM – SYMBOL**  
*SCHEMA LOGIQUE – SYMBOLE*



**LOGIC SYMBOL**  
*SYMBOLE LOGIQUE*



**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

EP	$\overline{ES}$	$\overline{S_n}$
L	L	H
L	H	H
H	L	L
H	H	$\overline{S_{n-1}}$

Where  
*où*

$$\left. \begin{aligned} EP &= EP1 \cdot EP2 \cdot EP3 \cdot EP4 \cdot EP5 \cdot EP6 \\ \overline{ES} &= \overline{ES1} \cdot \overline{ES2} \cdot \overline{ES3} \cdot \overline{ES4} \cdot \overline{ES5} \cdot \overline{ES6} \cdot \overline{ES7} \end{aligned} \right\} \text{SF.C 607}$$

$$\left. \begin{aligned} EP &= EP1 \cdot EP2 \cdot EP3 \\ \overline{ES} &= \overline{ES1} \cdot \overline{ES2} \cdot \overline{ES3} \end{aligned} \right\} \text{SF.C 608}$$

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$	
Maximum input clamp voltage <i>Tension d'écrêtage maximale sur les entrées</i>	$V_I$	-1,7 V	$V_{CCmin}$ $I_I = -10$ mA	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{IH} = 2$ V $I_{OH} = -800$ $\mu$ A	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{IH} = 2$ V $I_{OL} = 16$ mA	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_{IHmax} = 5,5$ V	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	40 $\mu$ A	$V_{CCmax}$ $V_{IHmin} = 2,4$ V	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-1,6 mA	$V_{CCmax}$ $V_I = 0,4$ V	



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

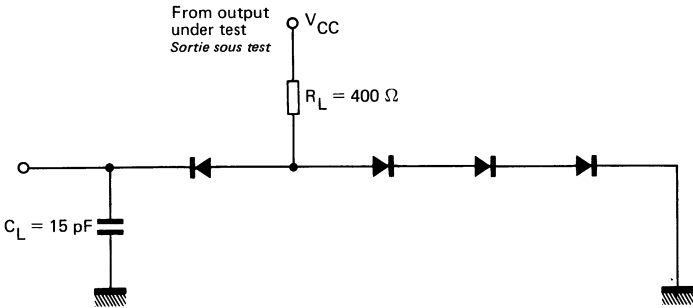
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	SF.C 607 E SF.C 608 E	$I_{OS}$	-18 mA $<I_{OS}<$ -55 mA	$V_{CCmax}$ Not more than one output should be tested at the same time <i>Une seule sortie doit être testée à la fois</i>	
Supply current per package <i>Courant d'alimentation par boîtier</i>	SF.C 607  SF.C 608	$I_{CC}$	15 mA  30 mA	$V_{CCmax}$ All primary inputs at 4,5 V All secondary inputs at the ground level All outputs open circuited <i>Toutes entrées primaires à 4,5 V Toutes entrées secondaires à la masse Toutes sorties en l'air</i>	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}C$     $V_{CC} = 5 V$     $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output from EP to $\bar{S}$ <i>Temps de propagation à la croissance du signal de sortie de EP vers <math>\bar{S}</math></i>	$t_{PLH}$	$C_L = 15 pF$ $R_L = 400 \Omega$	40 ns	55 ns	70 ns	
Propagation delay time, high to low level output from EP to $\bar{S}$ <i>Temps de propagation à la décroissance du signal de sortie de EP vers <math>\bar{S}</math></i>	$t_{PHL}$			16 ns	22 ns	
Propagation delay time, high to low level output from ES to $\bar{S}$ <i>Temps de propagation à la décroissance du signal de sortie de ES vers <math>\bar{S}</math></i>	$t_{PHL}$			22 ns	35 ns	

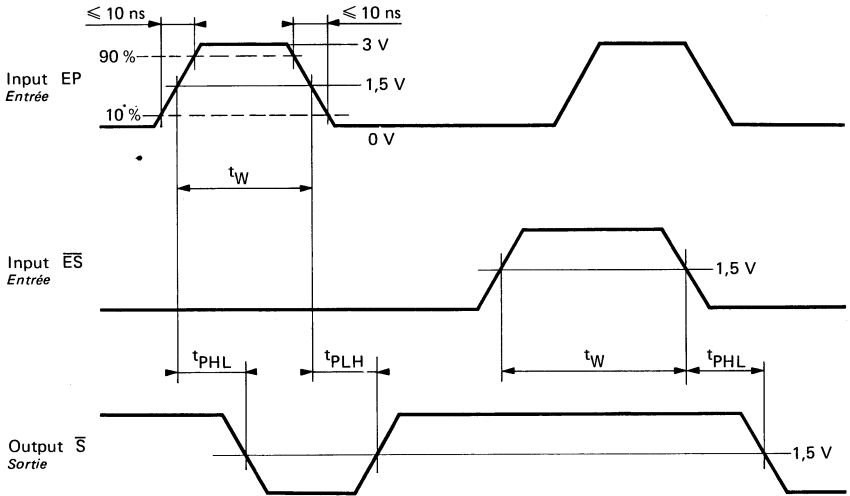
**TEST CIRCUITS**  
**MONTAGES DE TESTS**

**LOAD FOR OUTPUT UNDER TEST**  
*CHARGE UTILISEE POUR LA SORTIE SOUS TEST*



$C_L$  includes probe and jig capacitance  
 *$C_L$  comprend les capacités de la sonde et du montage*

**VOLTAGE WAVEFORMS**  
**FORME DES SIGNAUX**



The pulse generators have the following characteristics :  $Z_O = 50 \Omega$ ,  $t_W = 200 \text{ ns}$   
*Les générateurs d'impulsion ont les caractéristiques suivantes :  $Z_O = 50 \Omega$ ,  $t_W = 200 \text{ ns}$*

**APPLICATION EXAMPLE**  
**EXEMPLE D'APPLICATION**

**DESCRIPTION OF THE SYSTEM**

The operation may be described by either a flow chart or a state diagram.

**DESCRIPTION D'UN SYSTEME**

Le fonctionnement peut être traduit soit par un tableau d'états, soit par un graphe des états.

**FLOW CHART**  
**TABLEAU D'ETATS**

E1-E2	00	01	11	10	$\Sigma$
(a)	b	-	d	0	0
a	(b)	-	-	1	0
-	e	(c)	d	1	1
a	-	c	(d)	0	0
f	(e)	c	-	1	1
(f)	e	-	d	1	1

Figure A

**DIAGRAM**  
**GRAPHE**

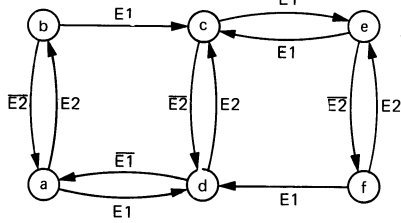


Figure B

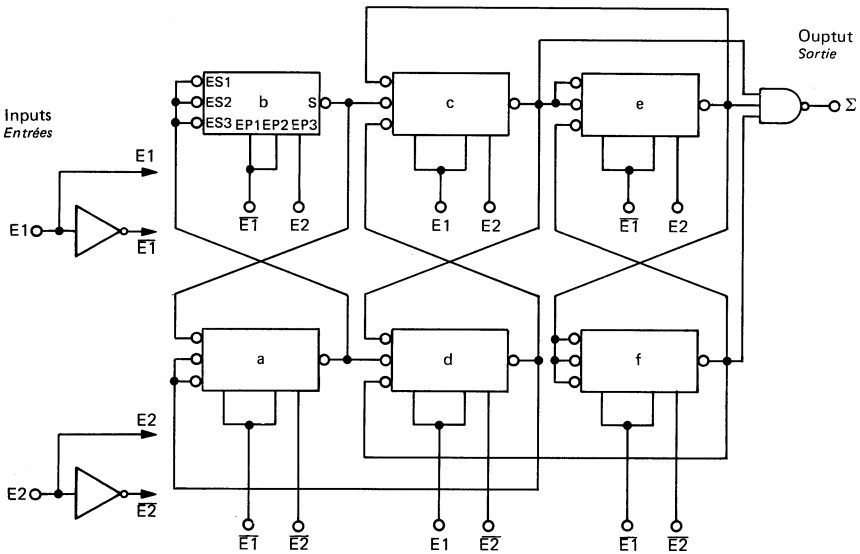


Figure C - Logic network  
 Schéma logique

**APPLICATION EXAMPLE**  
**EXEMPLE D'APPLICATION**

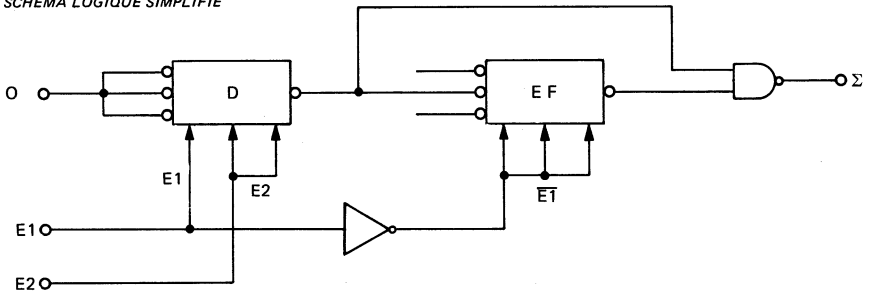
Wiring derives directly from the states diagram (figure B)

- CUSA a, b, c ... are associated respectively to states a, b, c ...
- The outputs of CUSA c and f are connected to the secondary inputs of CUSA e. (State e may be obtained from either d or f).
- State e is stable when  $E1 = 0$  and  $E2 = 1$ . Consequently  $E1$  and  $E2$  are primary inputs of cell e.
- Output of the system is performed through a NAND gate. This output must equal 1 in states c, e, f. So, the three inputs of the NAND gate are connected to the outputs of cells c, e and f.

*Le câblage se déduit directement du graphe des états (figure B)*

- Aux états a, b, c ... on associe les CUSA a, b, c ...
- Les sorties des CUSA c et f sont connectées aux entrées secondaires de la cellule e. (L'état e peut être atteint soit à partir de c, soit à partir de f).
- Les entrées primaires de e sont reliées aux variables  $E1$  et  $E2$  car le système est dans l'état e lorsque  $E1 = 0$  et  $E2 = 1$ .
- La sortie du système prend la valeur 1 dans les états c, e, f. Elle est constituée par une porte ET-NON dont les trois entrées sont reliées aux sorties des cellules c, e, f.

**SIMPLIFIED LOGIC NETWORK**  
**SCHEMA LOGIQUE SIMPLIFIE**



This simplified network is obtained by means of easy practice simplifying methods (1).  
*Des méthodes de simplification (1) d'une pratique facile, conduisent à ce réseau simplifié.*

Note 1 - R. DAVID :

"Réalisation de Systèmes Séquentiels Asynchrones par interconnexion simple de cellules séquentielles identiques"  
Thèse présentée à la Faculté des Sciences de l'Université de Grenoble.

## DUAL MOS CLOCK DRIVER DOUBLE CIRCUIT DE COMMANDE DE L'ENTREE HORLOGE DE CIRCUITS MOS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	Storage temperature Température de stockage	V <sub>CC</sub> (V)		I <sub>CC</sub> (mA)	I <sub>O</sub> (mA)
				Min.	Max.	Typ.	Max.
SF.C 50026	TO-99	0°C, +70°C	-55°C, +125°C				

- Output voltages swing : 20 V
- 1,5 A output current
- Fast switching times : 20 ns with 1000 pF load
- Very low power consumption in "0" state : 2 mW

- Amplitude des tensions délivrées en sortie : 20 V
- Courant de sortie : 1,5 A
- Faibles temps de commutation : 20 ns sous une charge capacitive de 1000 pF
- Très faible puissance consommée dans l'état "0" : 2 mW

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

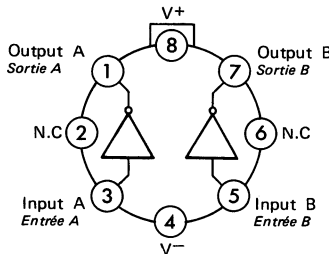
The SF.C 50026 is a dual high speed MOS CLOCK DRIVER. The device can also be used as voltage level translator in a wide variety of Bipolar-to-MOS interface circuits. It accepts TTL and DTL input signals and provides high output current and voltage suitable for driving MOS circuits. It is able to drive large capacitive loads (1000 pF). The SF.C 50026 is particularly suitable for driving the 1103 memory chip.

Le SF.C 50026 est un double circuit de commande d'entrée horloge de circuit MOS de grande rapidité. Il peut également être utilisé comme translateur de niveau de tension dans les divers domaines d'emploi des circuits d'interface Bipolaire-MOS. Le circuit SF.C 50026 peut recevoir sur ses entrées des signaux fournis par des portes appartenant aux familles TTL et DTL. Il est capable d'assurer en sortie un courant important dans toute la gamme des tensions communément employées dans les circuits de la famille MOS ; il convient pour la commande de fortes charges capacitives (1000 pF). Il est tout particulièrement adapté à la commande des mémoires de type 1103.

### PIN CONFIGURATION BROCHAGE

Top views  
Vues de dessus

Package TO-99 (CB-11)  
Boîtier



Can be delivered in plastic case 8 leads "MP-48"  
Peut être livré en boîtier plastique 8 passages "MP-48"

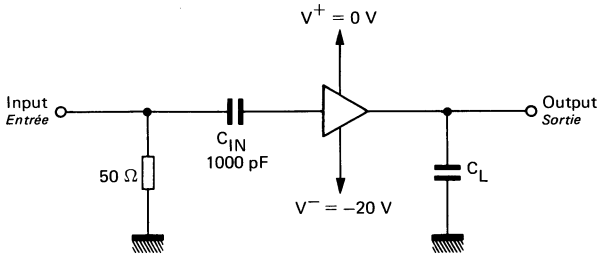
**ABSOLUTE MAXIMUM RATINGS**

*VALEURS LIMITES ABSOLUES*

- $V^+ - V^-$  differential voltage . . . . . 22 V  
*Différence de potentiel entre alimentations positive et négative  $V^+ - V^-$*
- Input current . . . . . 100 mA  
*Courant d'entrée*
- Input voltage ( $V_{IN} - V_I$ ) . . . . . 5,5 V  
*Tension d'entrée*
- Peak output current . . . . . 1,5 A  
*Valeur de crête du courant de sortie*
- Power dissipation . . . . . 600 mW à 25°C  
*Puissance dissipée*

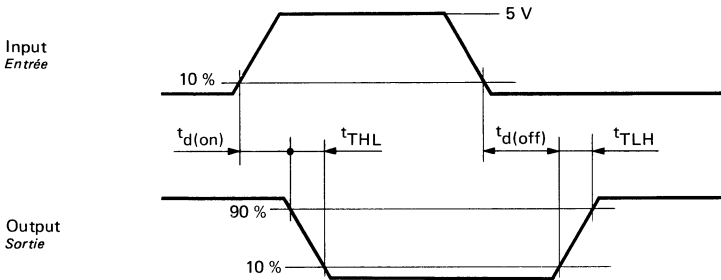
**TEST CIRCUITS**

*MONTAGE DE TESTS*



**SIGNAL WAVEFORMS**

*FORME DES SIGNAUX*



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2,5 V	$V_O = V^- + 1 V$	
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	15 mA	$V_I - V^- = 2,5 V$ $V_O = V^- + 1 V$	
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,4 V	$V_O = V^+ - 1 V$	
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-10 $\mu A$	$V_I - V^- = 0 V$ $V_O = V^+ - 1 V$	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	$V^+ - 1 V$	$V_I - V^- = 0,4 V$	
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	$V^- + 1 V$	$V_I - V^- = 2,5 V$	
Maximal ON supply current <i>Courant maximal consommé pour un état bas de tension en sortie</i>	$I_{CC on}$	40 mA	$V^+ - V^- = 20 V$ $V_I - V^- = 2,5 V$	
Maximal OFF supply current <i>Courant maximal consommé pour un état haut de tension en sortie</i>	$I_{CC off}$	100 $\mu A$	$V^+ - V^- = 20 V$ $V_{IN} - V^- = 0 V$	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ C$      $V^+ - V^- = 20 V$ 

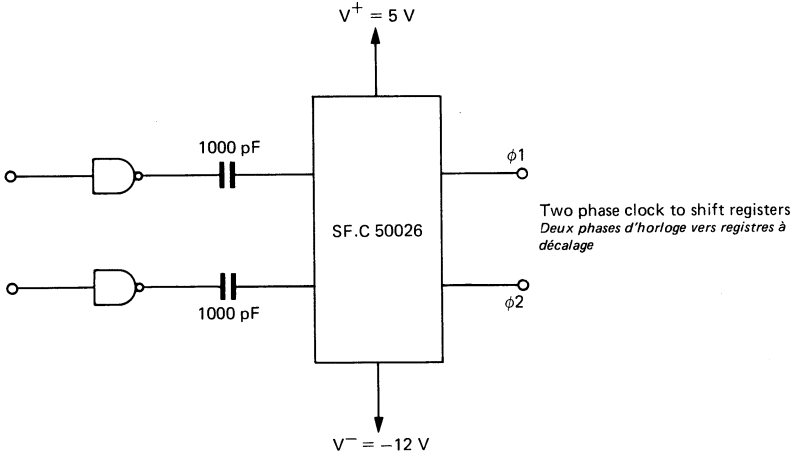
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{d(on)}$				12 ns	
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{d(off)}$				15 ns	
Output rise time (Note 1) <i>Temps de montée du signal de sortie</i>	$t_{TLH}$	$V^+ - V^- = 17 V$ , $C_L = 500 pF$ $C_L = 1000 pF$			18 ns 35 ns	
Output fall time (Note 1) <i>Temps de descente du signal de sortie</i>	$t_{THL}$	$V^+ - V^- = 17 V$ , $C_L = 500 pF$ $C_L = 1000 pF$			16 ns 25 ns	

NOTE 1 : Rise and fall time are given for MOS logic levels. (See waveforms on page 2)

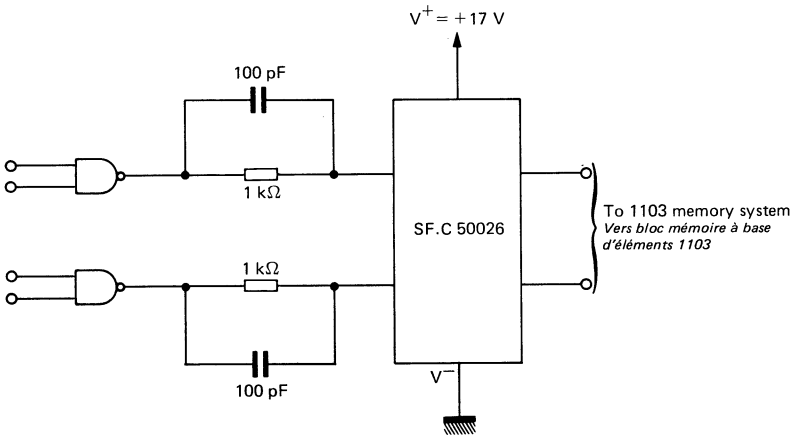
 Les temps de montée et de descente sont définis avec la convention de logique des circuits MOS. (Voir la forme des  
 signaux page 2)

**TYPICAL APPLICATIONS**  
*APPLICATIONS TYPIQUES*

**TWO PHASE MOS CLOCK DRIVER (capacitive coupling)**  
*COMMANDE DES DEUX PHASES D'ENTRÉES HORLOGE D'UN CIRCUIT MOS*



**MEMORY ADDRESS OR PRECHARGE DRIVER (direct coupling)**  
*COMMANDE DES ENTRÉES D'ADRESSE OU PRECHARGE DE MÉMOIRES (couplage direct)*





# TTL high speed

*Rapide TTL*

## NOTES

# Gates

## *Opérateurs*

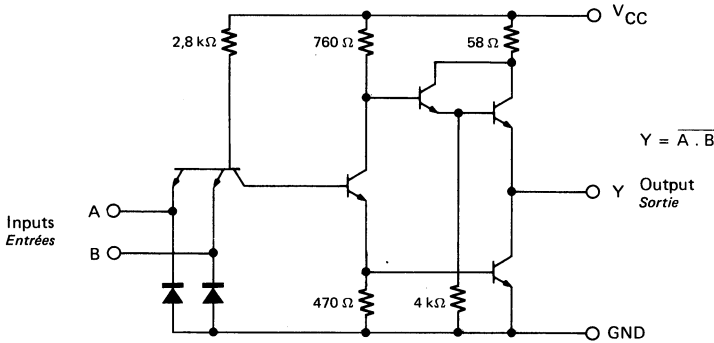
## NOTES

## QUADRUPLE TWO INPUT NAND GATES QUADRUPLES OPERATEURS ET-NON A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 400 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 400 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 400 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 400 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

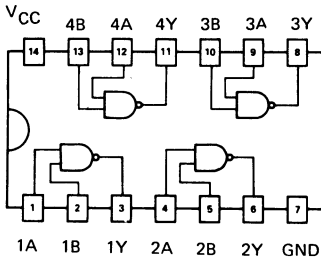
### SCHEMATIC SCHEMA ELECTRIQUE



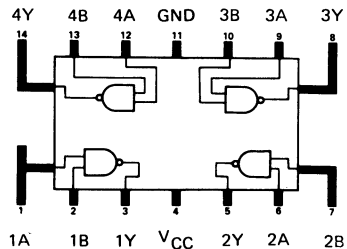
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 26 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 40 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 10 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 16,8 mA$	6
Maximum reverse input voltage* <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		5,9 ns	10 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6,2 ns	10 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

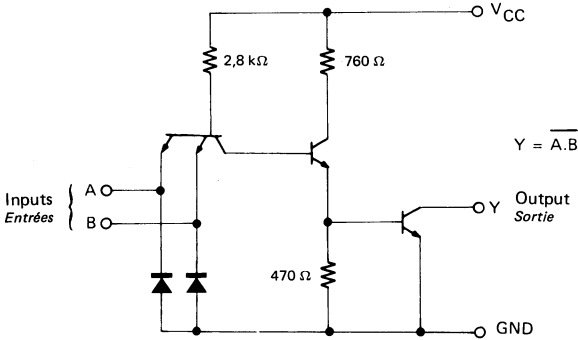
▲ See figure page 611  
Voir figures pages 611

## QUADRUPLE TWO INPUT NAND GATES WITH OPEN COLLECTOR OUTPUTS QUADRUPLES OPERATEURS ET-NON A DEUX ENTREES, SORTIES A COLLECTEURS OUVERTS

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 401 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10		All inputs Toutes entrées	1
SF.C 401 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10			
SF.C 401 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10			
SF.C 401 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10			

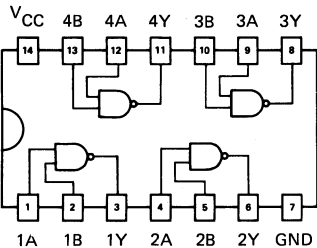
### SCHEMATIC SCHEMA ELECTRIQUE



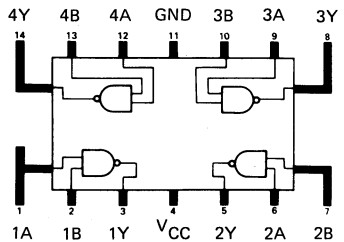
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2\text{ V}$ $I_O = 20\text{ mA}$	$V_O \leq 0,4\text{ V}$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O(Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8\text{ V}$ $V_O = 5,5\text{ V}$	$I_O \leq 250\text{ }\mu\text{A}$	7
Maximum output current at 5,5 V <i>Courant maximal en sortie à 5,5 V</i>	$I_O(5,5\text{ V})$	250 $\mu\text{A}$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I(Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4\text{ V}$	$ I_I  \leq 2\text{ mA}$	3.
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I(Hmin)$	50 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4\text{ V}$	$I_I \leq 50\text{ }\mu\text{A}$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5\text{ V}$	$I_I \leq 1\text{ mA}$	4
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 26 mA	$V_{CCmax}$ $V_I = 5\text{ V}$	$I_{CC} \leq 40\text{ mA}$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 6,8 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 10\text{ mA}$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15\text{ mA}$ $t_{amb} = 25\text{ }^\circ\text{C}$	$ V_I  \leq 1,8\text{ V}$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25\text{ }^\circ\text{C}$  $V_{CC} = 5\text{ V}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25\text{ pF}$ $R_L = 280\text{ }\Omega$		10 ns	15 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			7,5 ns	12 ns	

 \* All typical values are at  $V_{CC} = 5\text{ V}$ ,  $t_{amb} = 25\text{ }^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5\text{ V}$  à  $t_{amb} = 25\text{ }^\circ\text{C}$ 

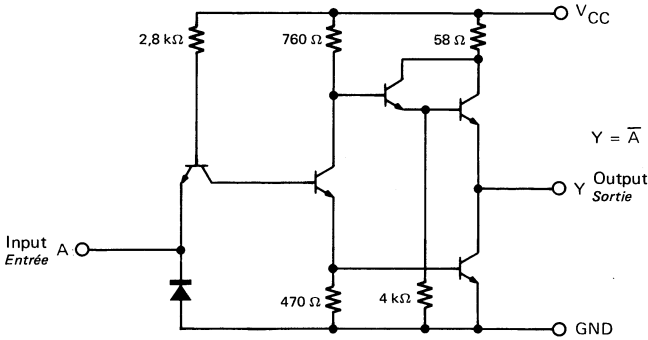
 ▲ See figure page 611  
 Voir figures pages 611



### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 404 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 404 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 404 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 404 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

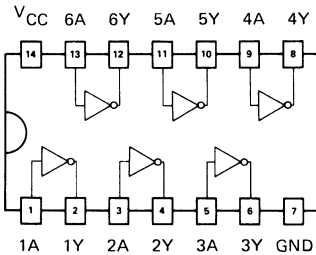
### SCHEMATIC SCHEMA ELECTRIQUE



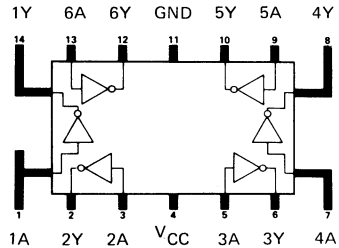
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	8
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	9
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	11
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	12
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	12
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	13
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 40 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 58 mA$	14
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ 16 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 26 mA$	14
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	15

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		9 ns	13 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6,5 ns	10 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

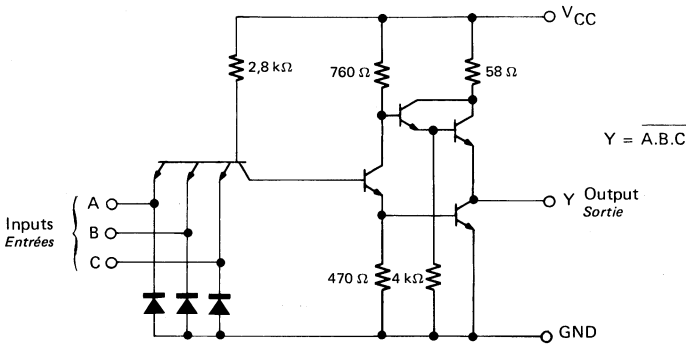
▲ See figure page 611  
Voir figures pages 611

## TRIPLE THREE INPUT NAND GATES TRIPLES OPERATEURS ET-NON A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 410 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 410 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 410 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 410 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

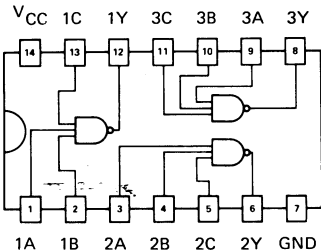
### SCHEMATIC SCHEMA ELECTRIQUE



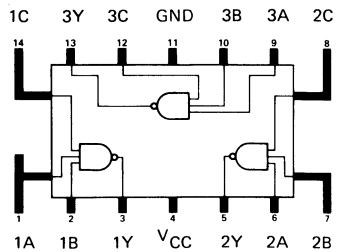
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 19,5 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 30 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 7,5 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 12,6 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_{I1}  \leq 1,8 V$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		5,9 ns	10 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6,3 ns	10 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

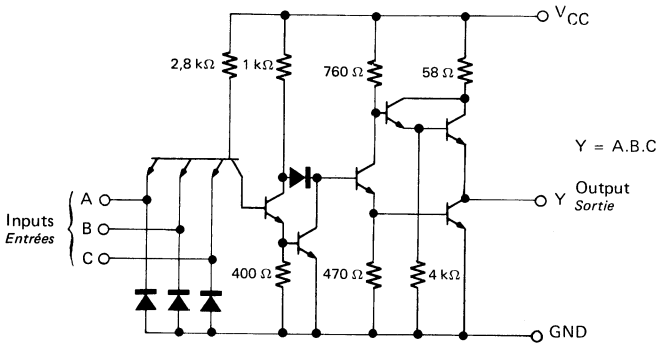
▲ See figure page 611  
Voir figures pages 611

## TRIPLE THREE INPUT AND-GATES TRIPLES OPERATEURS ET A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 411 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 411 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 411 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 411 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

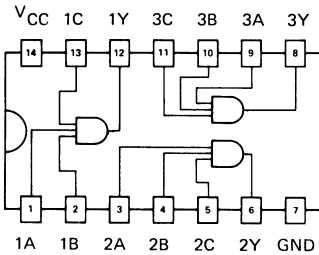
### SCHEMATIC SCHEMA ELECTRIQUE



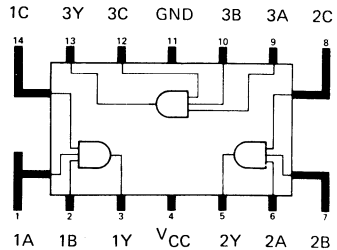
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	17
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	16
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	18
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	19
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 4,5V$	$40 mA \leq  I_O  \leq 100 mA$	20
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 18 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 30 mA$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 30 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 48 mA$	21
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		7,6 ns	12 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8,8 ns	12 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

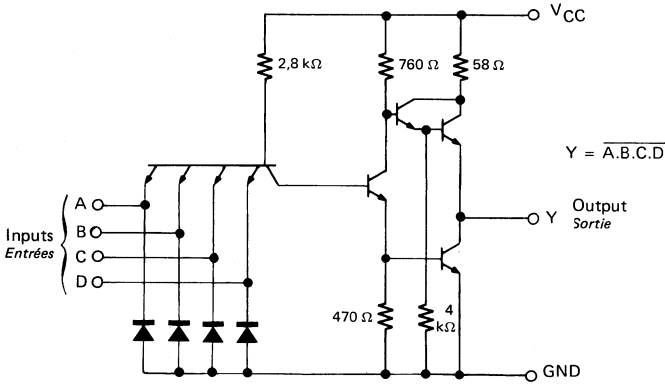
▲ See figure page 611  
Voir figures pages 611

## DUAL FOUR INPUT NAND GATES DOUBLES OPERATEURS ET-NON A QUATRE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 420 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 420 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 420 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 420 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

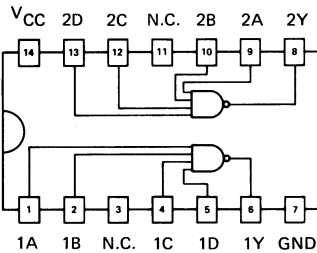
### SCHEMATIC SCHEMA ELECTRIQUE



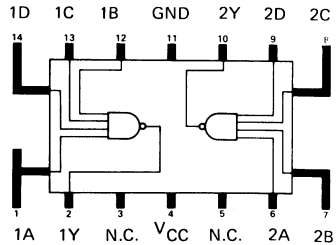
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 13 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 20 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 5 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 8,4 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_{I}  \leq 1,8 V$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		6 ns	10 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			7 ns	10 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figure page 611  
 Voir figures pages 611

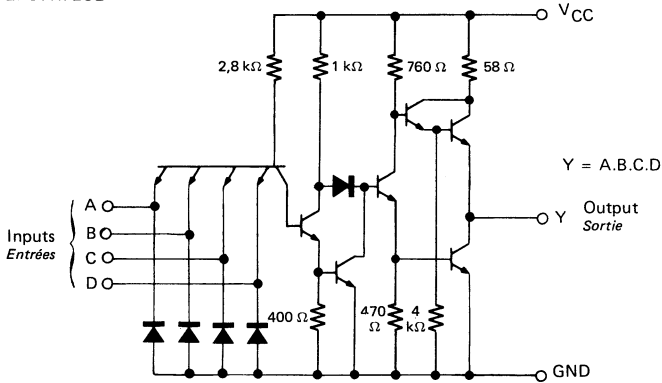


## DUAL FOUR INPUT AND GATES DOUBLES OPERATEURS ET A QUATRE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 421 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 421 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

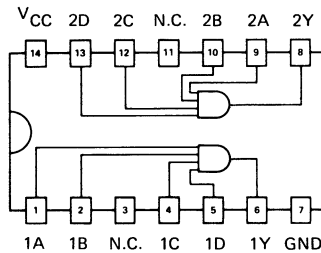
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 0,8 \text{ V}$ $I_O = 20 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	17
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 2 \text{ V}$ $I_O = -1 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	16
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$ I_I  \leq 2 \text{ mA}$	18
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 50 \mu\text{A}$	19
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	19
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 5 \text{ V}$	$40 \text{ mA} \leq  I_O  \leq 100 \text{ mA}$	20
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 20 mA	$V_{CCmax}$ $V_I = 0 \text{ V}$	$I_{CC} \leq 32 \text{ mA}$	21
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 12 mA	$V_{CCmax}$ $V_I = 4,5 \text{ V}$	$I_{CC} \leq 20 \text{ mA}$	21
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$ V_I  \leq 1,8 \text{ V}$	22

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ\text{C}$      $V_{CC} = 5 \text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 \text{ pF}$ $R_L = 280 \Omega$		7,6 ns	12 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8,8 ns	12 ns	

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

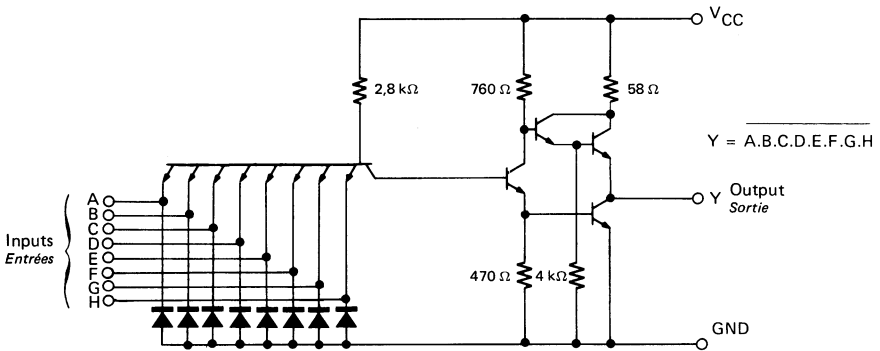
 ▲ See figure page 611  
 Voir figures pages 611

## EIGHT INPUT NAND GATES OPERATEURS ET-NON À HUIT ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}$ (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 430 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 430 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 430 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 430 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE

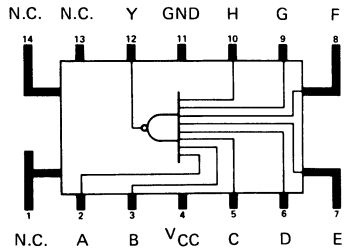
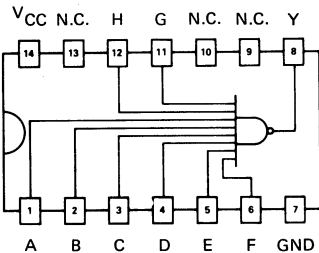


### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier

#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMÈTRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 6,5 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 10 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 2,5 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 4,2 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$ 

PARAMETERS PARAMÈTRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		6,8 ns	10 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			8,9 ns	12 ns	

 \* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$ 

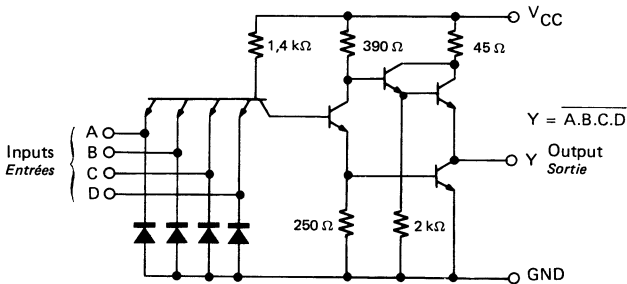
 ▲ See figure page 611  
 Voir figures pages 611

## DUAL FOUR INPUT NAND POWER GATES DOUBLES OPERATEURS DE PUISSANCE ET-NON A 4 ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 440 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	30	60	All inputs Toutes entrées	2
SF.C 440 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30	60		
SF.C 440 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	30	60		
SF.C 440 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	30	60		

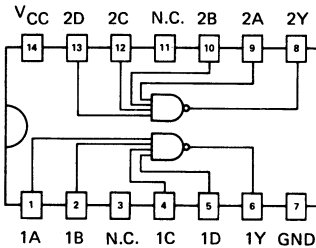
### SCHEMATIC SCHEMA ELECTRIQUE



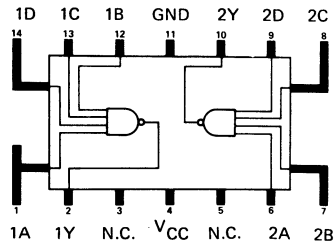
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 60 mA$	$V_O \leq 0,4 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	60 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -3 mA$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-3 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-4 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 4 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	100 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 100 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -85 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 125 mA$	5
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 25 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 40 mA$	6
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 10,4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 16 mA$	6
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	4

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 93 \Omega$		8,5 ns	12 ns	50
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6,5 ns	12 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

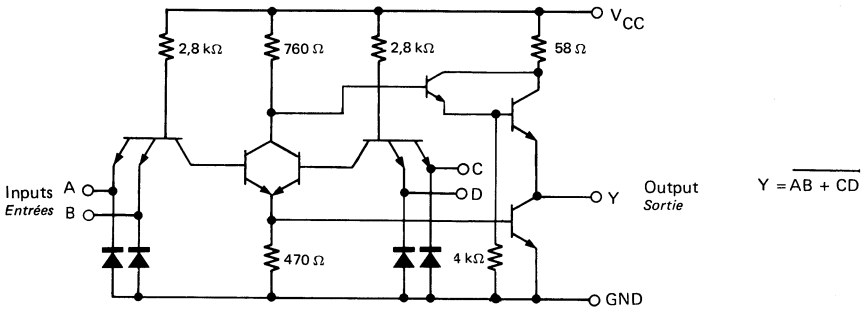
▲ See figure page 611  
Voir figures pages 611

## DUAL TWO WIDE TWO INPUT AND-OR-INVERT GATES DOUBLES OPERATEURS ET-OU-NON A 2+2 ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 451 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 451 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 451 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 451 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

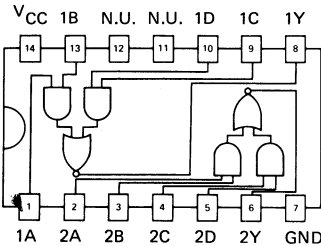
### SCHEMATIC SCHEMA ELECTRIQUE



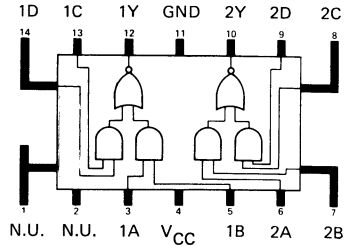
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	23
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	24
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	25
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	26
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	26
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	27
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 8,2 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 12,8 mA$	28
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 15,2 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 24 mA$	28
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	26

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		6,8 ns	11 ns	51
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$					

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figure page 611  
Voir figures pages 611

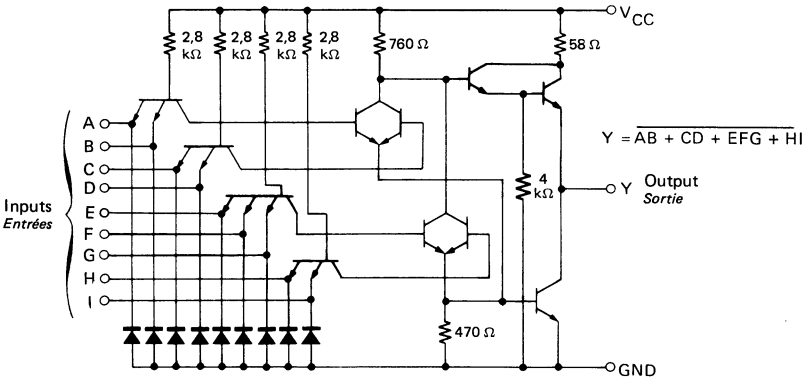


2 + 2 + 2 + 3 INPUT AND-OR-INVERT GATES  
 OPERATEURS ET-OU-NON A 2 + 2 + 2 + 3 ENTREES

## BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 454 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 454 HEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 454 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 454 HPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

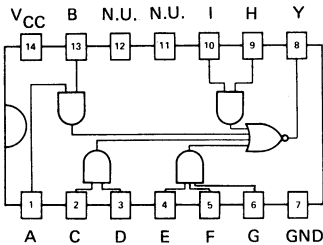
## SCHEMATIC SCHEMA ELECTRIQUE



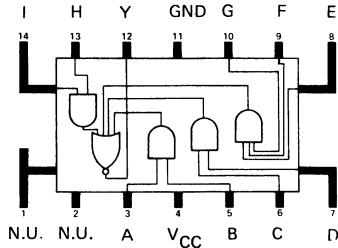
## PIN CONFIGURATIONS BROCHAGES

Top views  
 Vues de dessus

### Package TO-116 Boîtier



### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 20 mA$	$V_O \leq 0,4 V$	23
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Maximum high level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V	$V_{CCmin}$ $V_I = 0,8 V$ $I_O = -1 mA$	$V_O \geq 2,4 V$	24
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,4 V$	$ I_I  \leq 2 mA$	25
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	50 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 50 \mu A$	26
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 1 mA$	
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -70 mA	$V_{CCmax}$ $V_I = 0$	$40 mA \leq  I_O  \leq 100 mA$	27
Supply current, low level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 9,4 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 14 mA$	28
Supply current, high level output, per package <i>Courant d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 7,1 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 11 mA$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1 V	$V_{CCmin}$ $I_I = -15 mA$ $t_{amb} = 25^\circ C$	$ V_I  \leq 1,8 V$	26

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 25 pF$ $R_L = 280 \Omega$		7 ns	11 ns	51
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6,2 ns	11 ns	

\* All typical values are at  $V_{CC} = 5 V$ ,  $t_{amb} = 25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 V$  à  $t_{amb} = 25^\circ C$

▲ See figure page 611  
 Voir figures pages 611

# HIGH-SPEED TTL CIRCUITS

GATES  
OPERATEURS

## TEST CIRCUITS MONTAGES DE TESTS

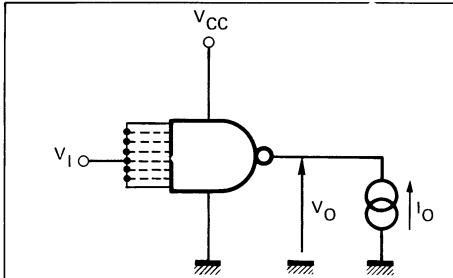
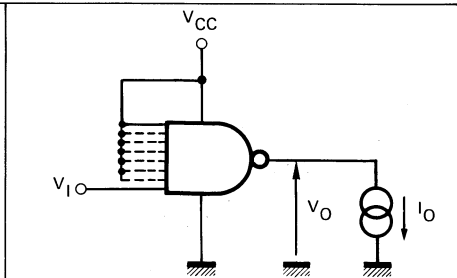
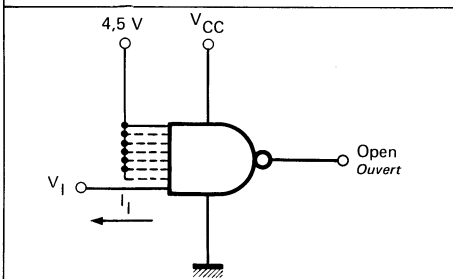


Figure 1



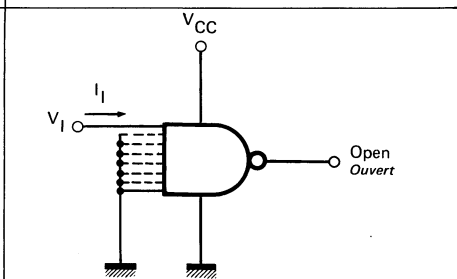
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 2



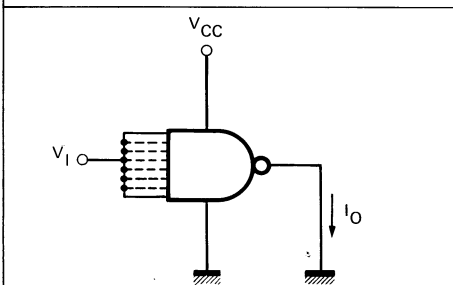
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 3



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 4



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 5

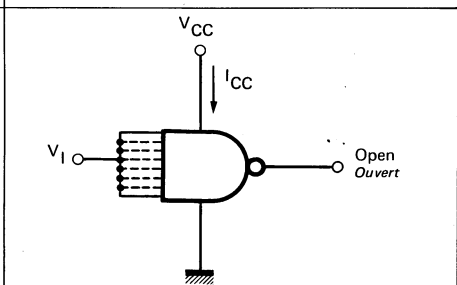


Figure 6

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

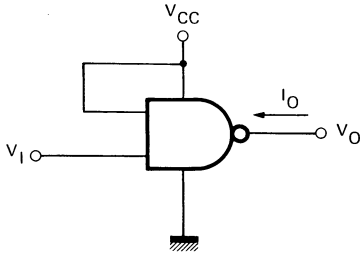
# HIGH-SPEED TTL CIRCUITS

## GATES

### OPERATEURS

## TEST CIRCUITS

### MONTAGES DE TESTS



Each input is tested separately  
Chaque entrée est testée séparément

Figure 7

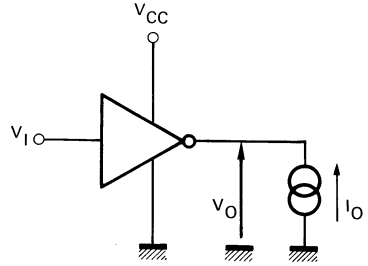


Figure 8

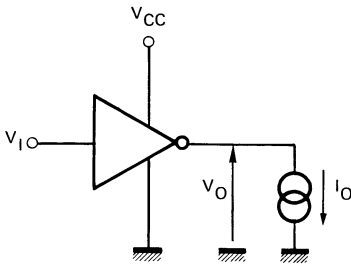
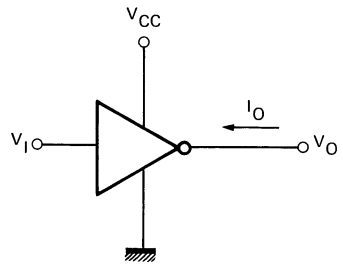


Figure 9



Each inverter is tested separately  
Chaque inverseur est testé séparément

Figure 10

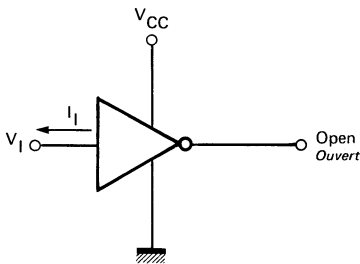


Figure 11

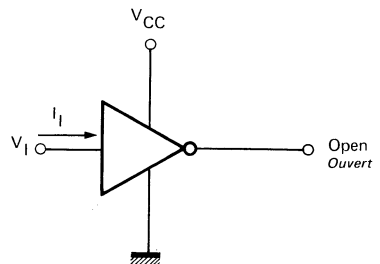
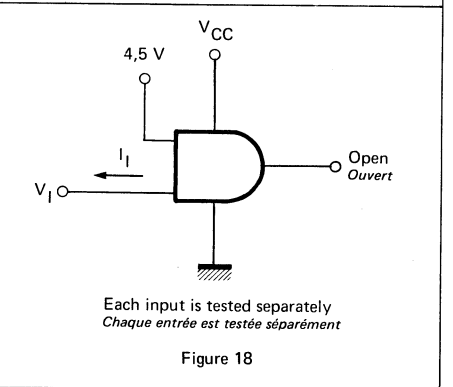
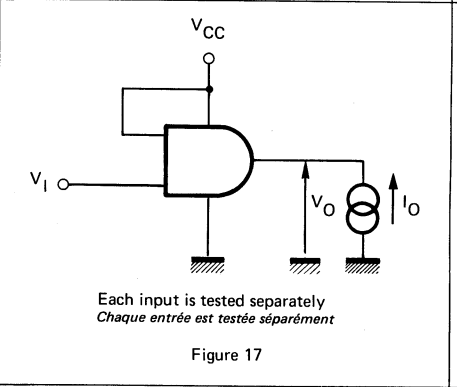
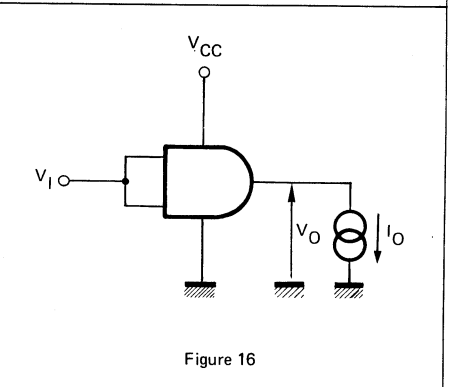
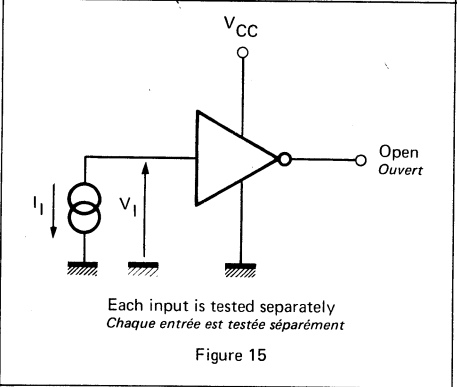
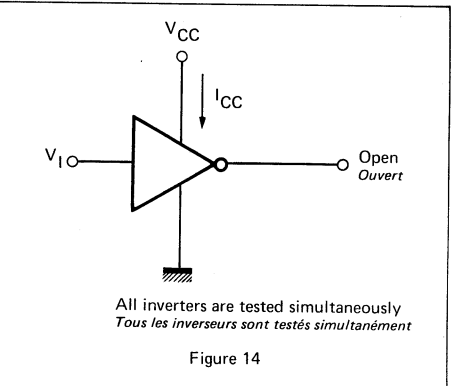
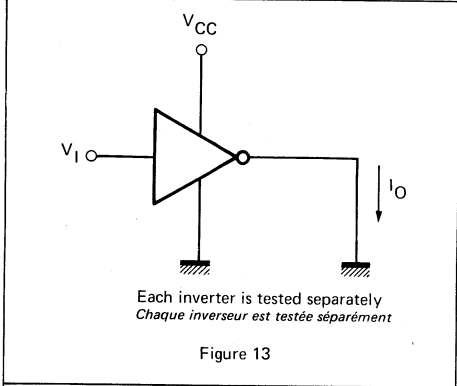


Figure 12

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

### TEST CIRCUITS MONTAGES DE TESTS



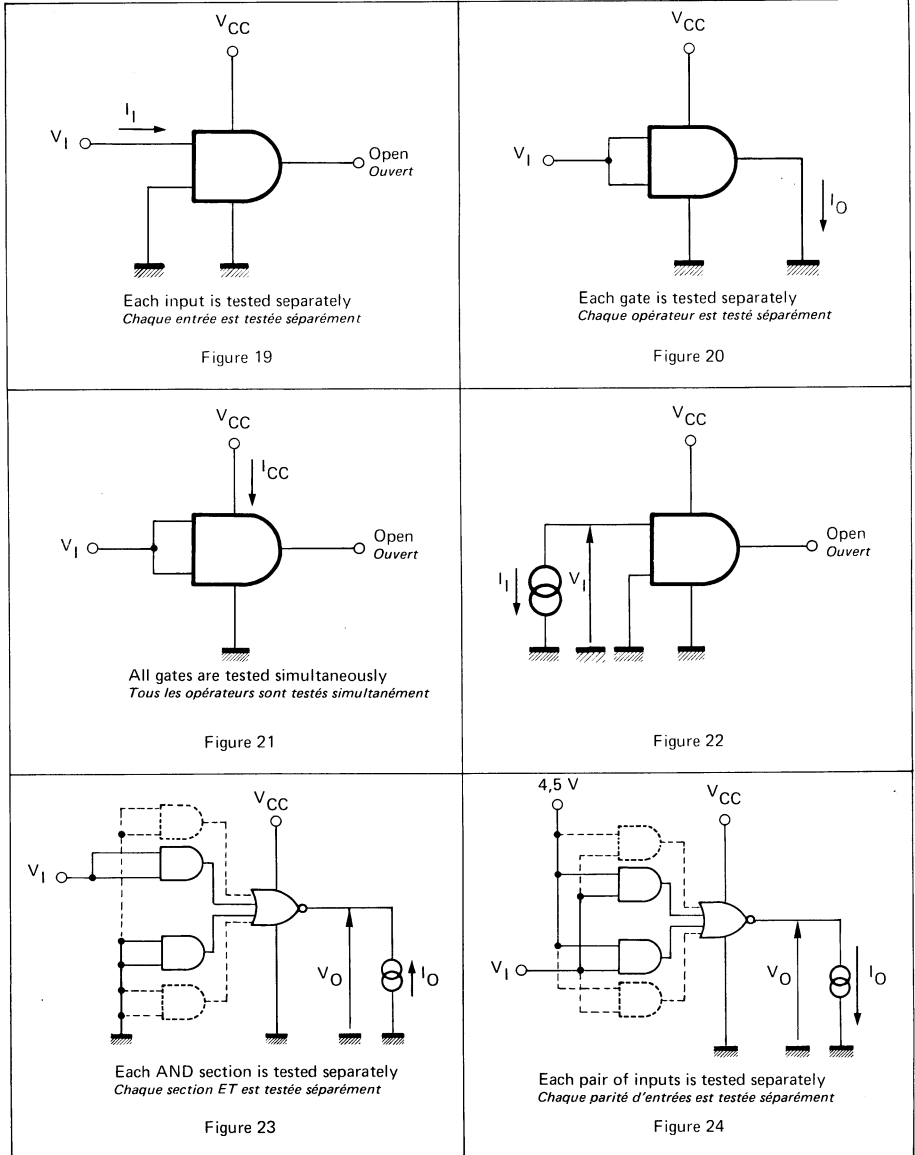
Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# HIGH-SPEED TTL CIRCUITS

## GATES

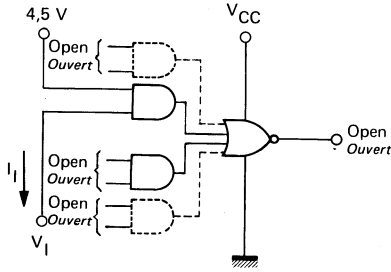
### OPÉRATEURS

#### TEST CIRCUITS MONTAGES DE TESTS



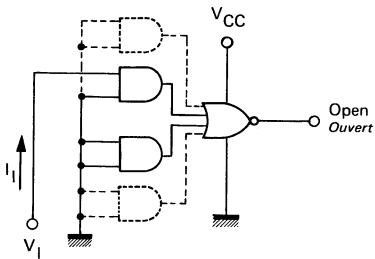
Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

### TEST CIRCUITS MONTAGES DE TESTS



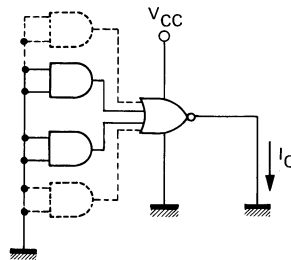
Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 25



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 26



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 27

Arrows indicate actual direction of current flow, voltages are measured against ground terminal.  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# HIGH-SPEED TTL CIRCUITS

## GATES

### OPERATEURS

## TEST CIRCUITS

### MONTAGES DE TESTS

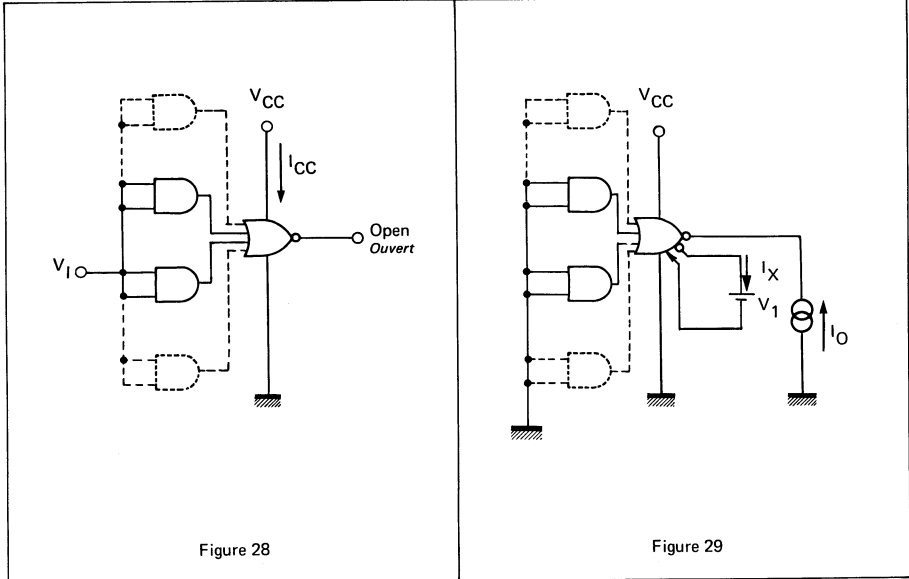


Figure 28

Figure 29

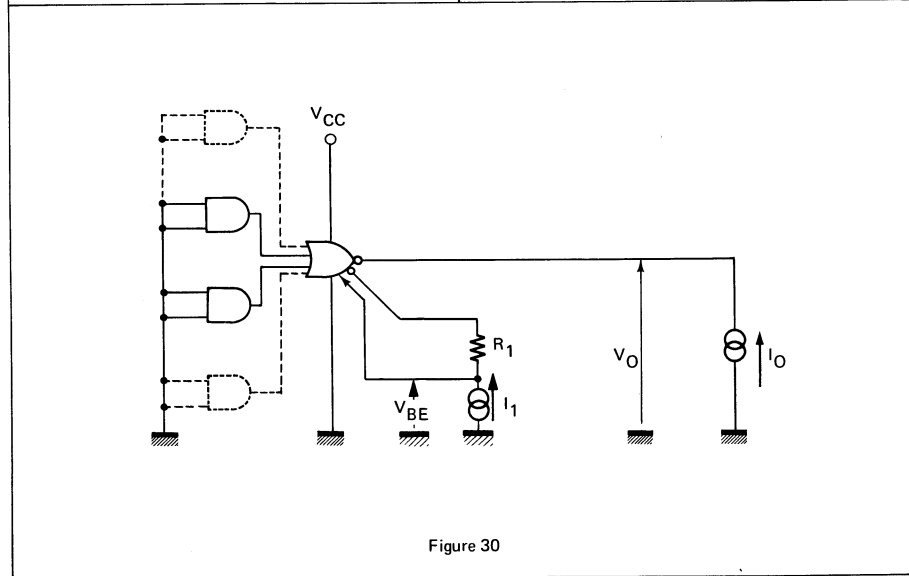


Figure 30

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*



# HIGH-SPEED TTL CIRCUITS

GATES  
OPERATEURS

## TEST CIRCUITS MONTAGES DE TESTS

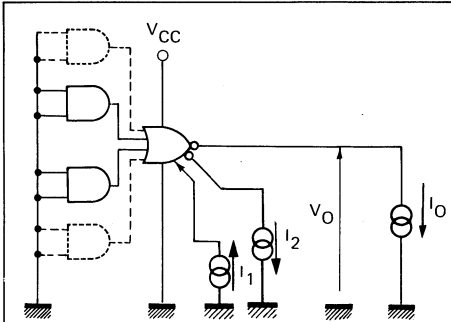
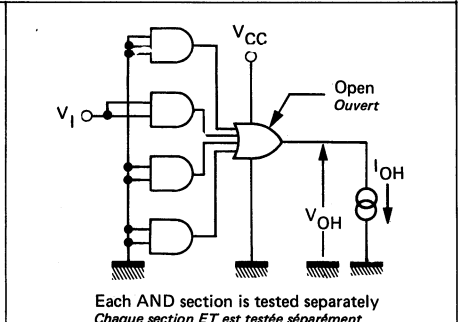
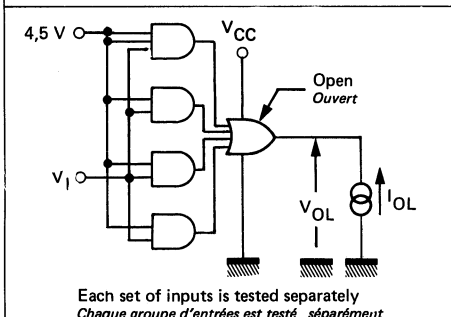


Figure 31



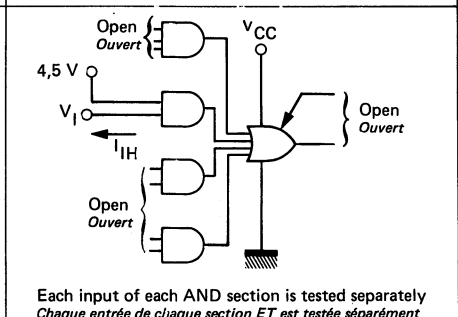
Each AND section is tested separately  
*Chaque section ET est testée séparément*

Figure 32



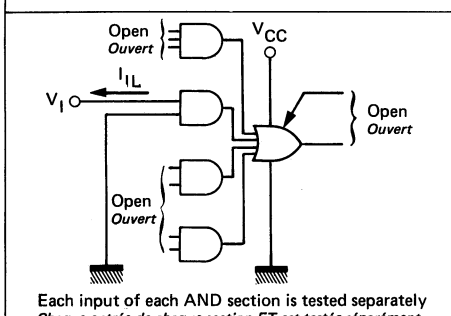
Each set of inputs is tested separately  
*Chaque groupe d'entrées est testé séparément*

Figure 33



Each input of each AND section is tested separately  
*Chaque entrée de chaque section ET est testée séparément*

Figure 34



Each input of each AND section is tested separately  
*Chaque entrée de chaque section ET est testée séparément*

Figure 35

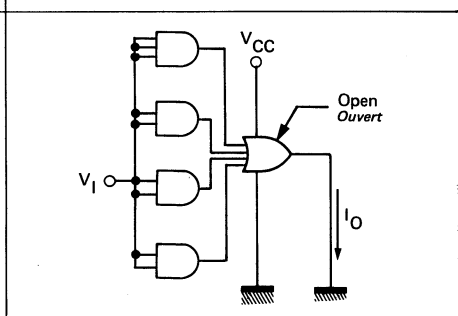


Figure 36

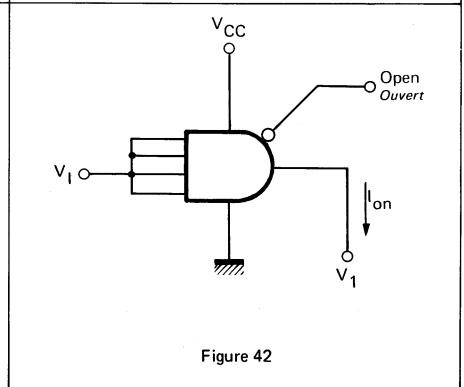
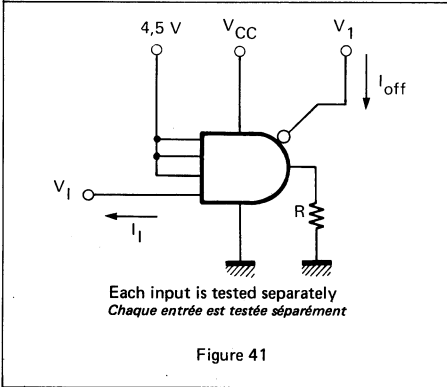
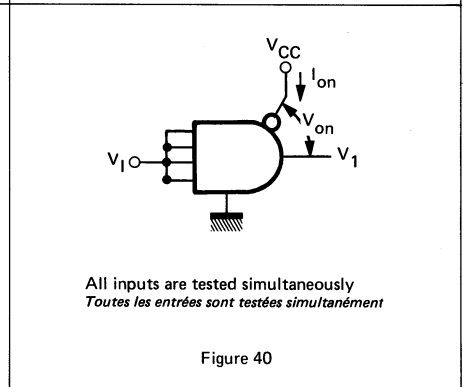
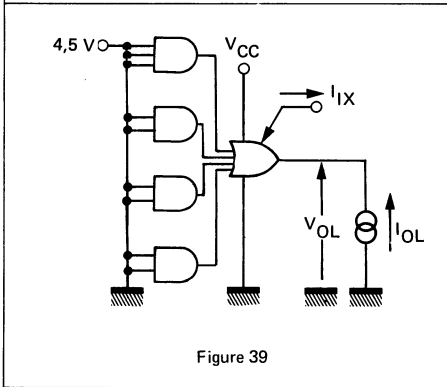
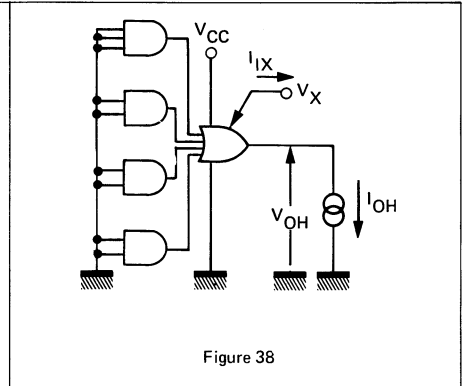
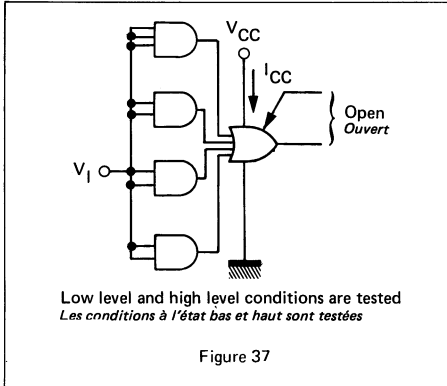
Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# HIGH-SPEED TTL CIRCUITS

## GATES

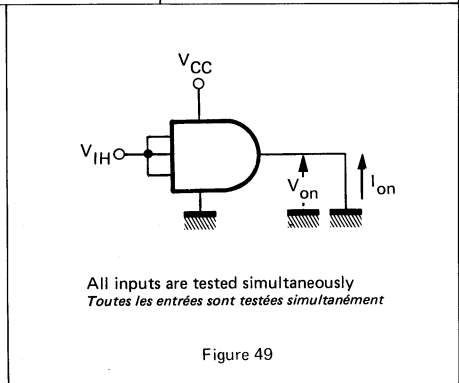
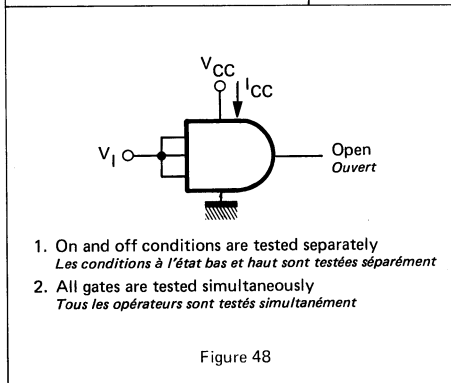
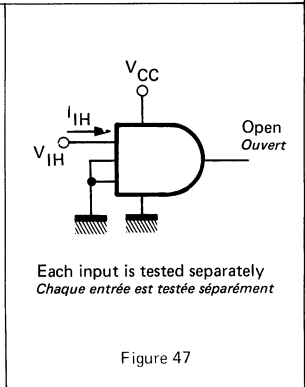
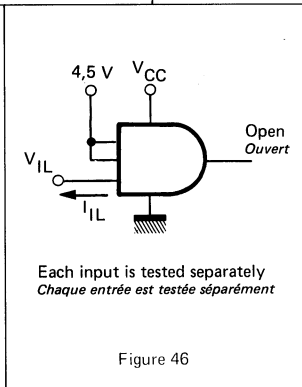
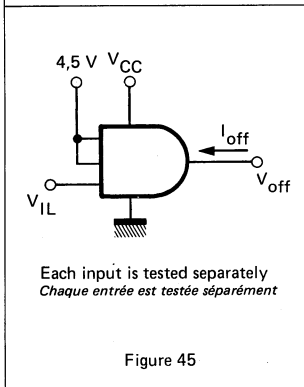
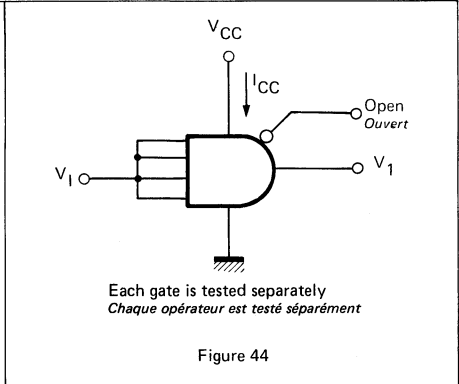
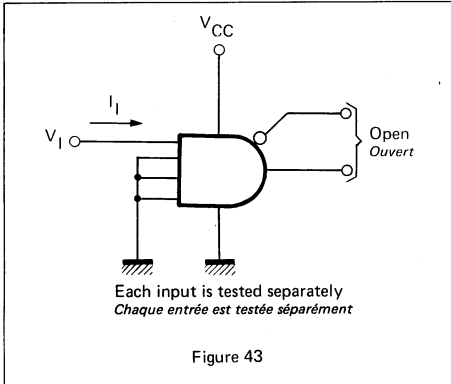
### OPÉRATEURS

#### TEST CIRCUITS MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

### TEST CIRCUITS MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# HIGH-SPEED TTL CIRCUITS

## GATES

### OPÉRATEURS

#### TEST CIRCUITS MONTAGES DE TESTS

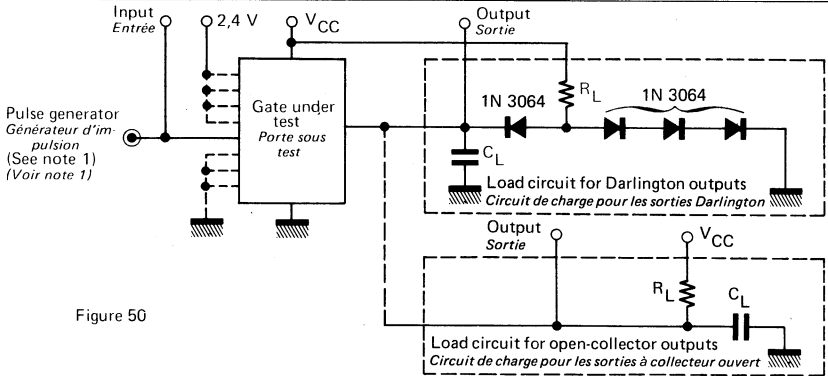
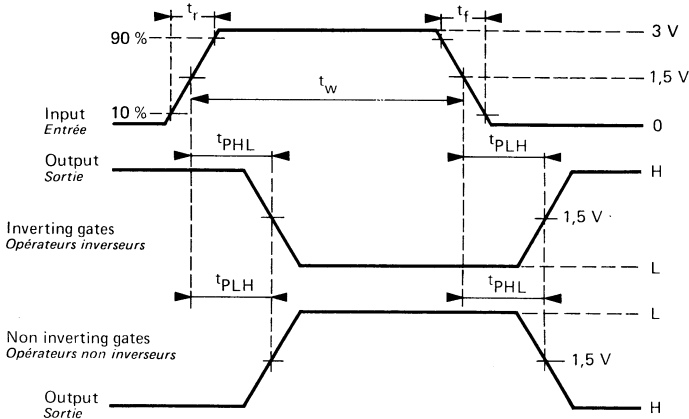


Figure 50



Notes : 1 The generator has the following characteristics :  $t_r = t_f = 7$  ns,  $t_w = 0,5$   $\mu$ s,  $f = 1$  MHz,  $Z \approx 50$   $\Omega$   
Le générateur a les caractéristiques suivantes :

2 Inputs conditions are established for each gate as follows :

Les conditions d'entrée sont établies pour chaque opérateur comme suit :

a) Input pulse is applied to one input and 2,4 V is applied to all unused inputs of the SF.C 400 H to SF.C 440 H gate.

L'impulsion d'entrée est appliquée à une entrée et une tension de 2,4 V est appliquée aux autres entrées pour les circuits SF.C 400 H à SF.C 440 H.

b) Input pulse is applied to one input of one AND section, and 2,4 is applied to all unused inputs of that AND section of the SF.C 450 H to SF.C 455 H gate. All inputs of all unused AND sections are grounded.

L'impulsion d'entrée est appliquée à une entrée d'une section ET, et une tension de 2,4 V est appliquée aux autres entrées de cette section ET pour les circuits de SF.C 450 H à SF.C 455 H. Toutes les entrées des autres sections ET non utilisées sont mises à la masse.

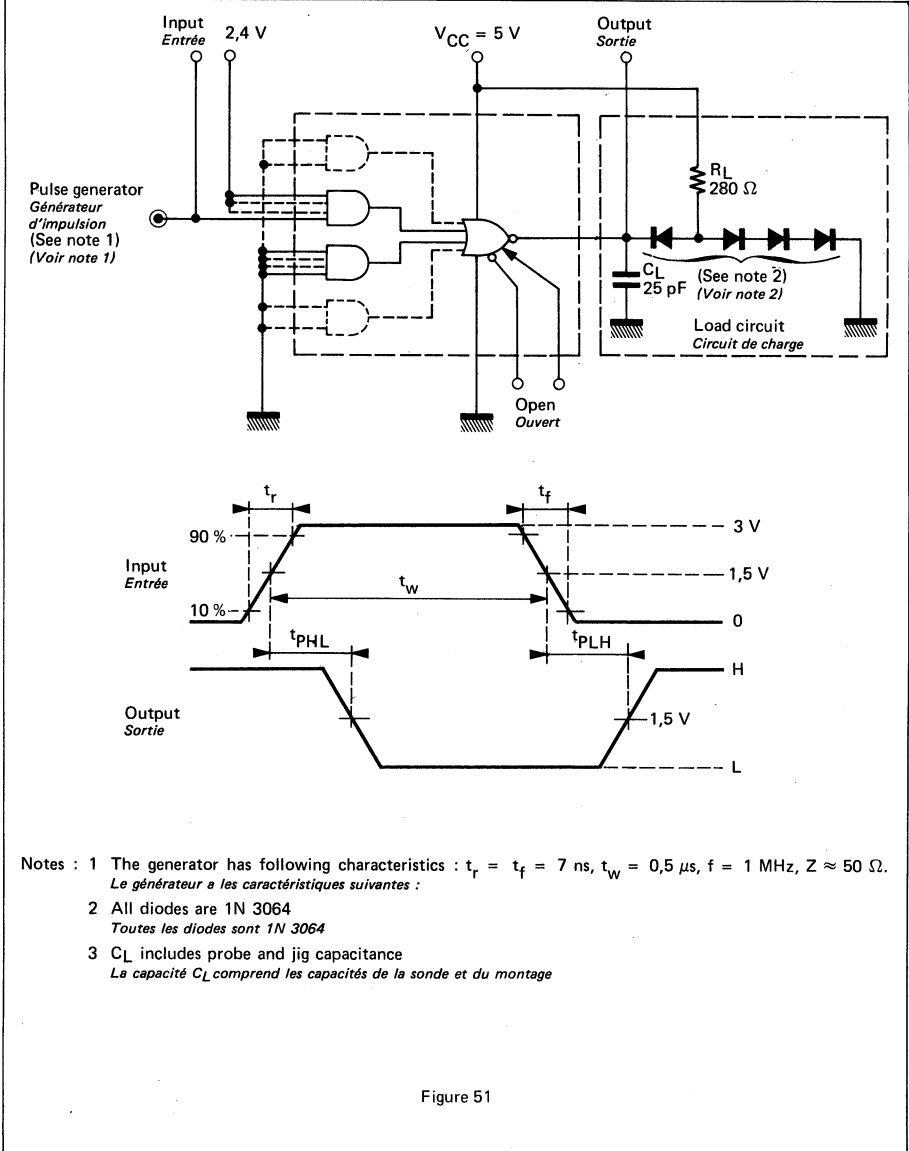
3 All gates are inverting except the SF.C 411 H, SF.C 421 H, and SF.C 452 H only.

Tous les opérateurs sont des inverseurs sauf les circuits SF.C 411 H, SF.C 421 H, et SF.C 452 H.

4  $C_L$  includes probe and jig capacitance

La capacité  $C_L$  comprend les capacités de la sonde et du montage.

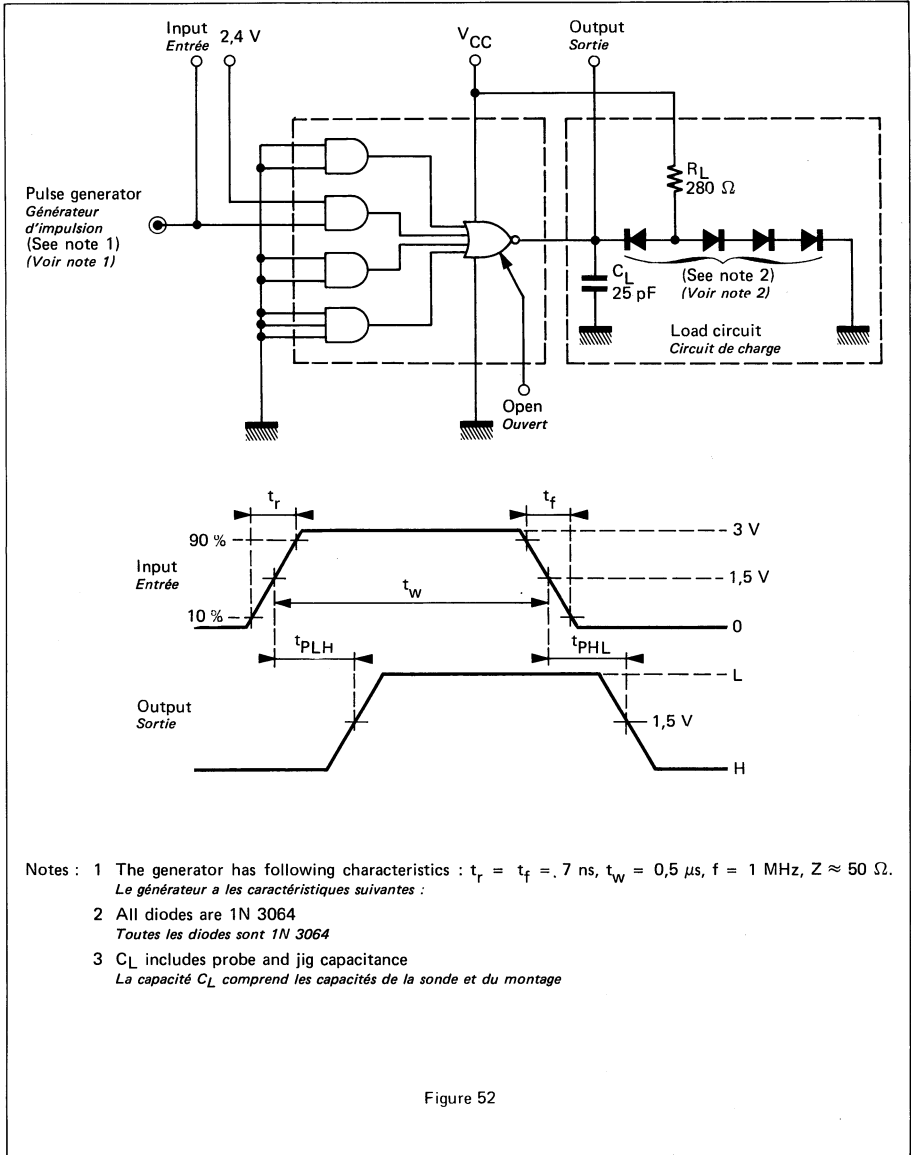
### TEST CIRCUITS MONTAGES DE TESTS



# HIGH-SPEED TTL CIRCUITS

## GATES OPERATEURS

### TEST CIRCUITS MONTAGES DE TESTS



- Notes : 1 The generator has following characteristics :  $t_r = t_f = .7 \text{ ns}$ ,  $t_w = 0,5 \mu\text{s}$ ,  $f = 1 \text{ MHz}$ ,  $Z \approx 50 \Omega$ .  
Le générateur a les caractéristiques suivantes :
- 2 All diodes are 1N 3064  
Toutes les diodes sont 1N 3064
- 3  $C_L$  includes probe and jig capacitance  
La capacité  $C_L$  comprend les capacités de la sonde et du montage

Figure 52

# Flip-flops

*Bascules*

## NOTES



## DUAL D TYPE FLIP-FLOPS DOUBLES BASCULES TYPE D

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 474 HE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	S, D	1
SF.C 474 HEM	TO-116	-55°C, + 125°C	4,5	5,25	5,5 V	10	20	R̄, T̄	2
SF.C 474 HKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 474 HPM	TO-85	-55°C, + 125°C	4,5	5,25	5,5 V	10	20		

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 474 H is a dual D-type flip-flop. Input information (D) is transferred to the outputs on the positive edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive going pulse.

After the clock input threshold voltage has been passed, the data input (D) is locked out.

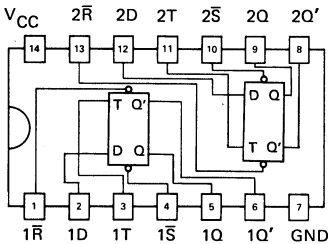
Le circuit SF.C 474 H est constitué de deux bascules indépendantes du type D. L'information présente sur l'entrée D est transférée sur les sorties lors du front montant de l'impulsion d'horloge. Ce transfert est lié au franchissement d'un seuil et non au temps de montée de l'impulsion d'horloge.

L'entrée d'information (D) n'agit plus lorsque l'horloge est à une tension supérieure à ce seuil.

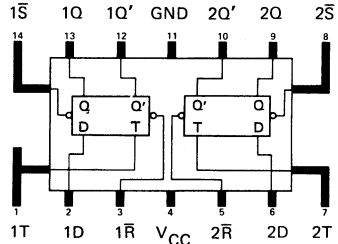
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

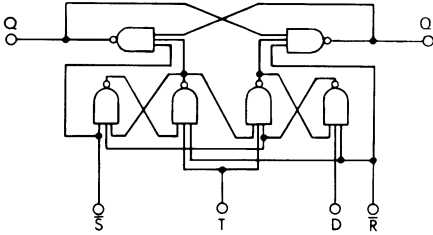
Package TO-116  
Boîtier



Package TO-85  
Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

$t_n$	$t_{n+1}$	
Input D Entrée D	Q	Q'
L	L	H
H	H	L

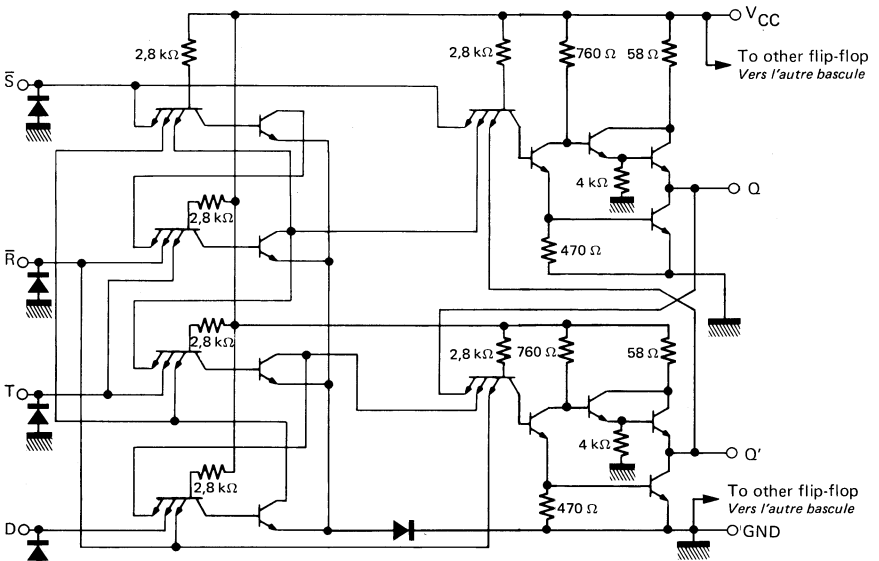
- Notes :
- $t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*
  - $t_{n+1}$  : Bit time after clock pulse  
*Instant après transition d'horloge*

Low input to  $\bar{S}$  sets Q to high level  
 $\bar{S}$  au niveau bas entraîne Q au niveau haut

Low input to  $\bar{R}$  sets Q to low level  
 $\bar{R}$  au niveau bas entraîne Q au niveau bas

$\bar{S}$  and  $\bar{R}$  are independent of clock  
L'action de  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état de l'horloge

**SCHEMATIC**  
SCHEMA ELECTRIQUE



Note : Component values shown are nominal  
*Les valeurs sont nominales*

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS *	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V			7 8
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V			7 8
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,4 V	$V_{CCmin}$ $I_O = 20 \text{ mA}$	$V_O \leq 0,4 \text{ V}$	8
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	20 mA			
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V	$V_{CCmin}$ $I_O = -1 \text{ mA}$	$V_O \geq 2,4 \text{ V}$	7
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-1 mA			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	Inputs Entrées $\bar{S}, D$	-2 mA	$V_{CCmax}$ $V_I = 0,4 \text{ V}$	$I_I \leq 2 \text{ mA}$	11
	Inputs Entrées $\bar{R}, T$	-4 mA			
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	Inputs Entrées D	50 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,4 \text{ V}$	$I_I \leq 50 \mu\text{A}$	10
	Inputs Entrées $\bar{S}, T$	100 $\mu\text{A}$			
	Inputs Entrées $\bar{R}$	150 $\mu\text{A}$			
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	$I_I \leq 1 \text{ mA}$	10
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$		$V_{CCmax}$ $V_I = 0$	$40 \text{ mA} \leq I_O \leq 100 \text{ mA}$	9
Supply current per package <i>Courant d'alimentation par boîtier</i>	SF.C 474 HE	typ. 30 mA	$V_{CCmax}$	$I_{CC} \leq 50 \text{ mA}$	10
	SF.C 474 HEM HKM HPM			$I_{CC} \leq 42 \text{ mA}$	
Maximum reverse input voltage <i>Tension maximale d'entrée en inverse</i>	$V_{IL}$	typ. -1,8 V	$V_{CCmin}$ $I_I = -15 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	$V_I \leq 1,8 \text{ V}$	6

 \* All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
 Toutes les valeurs typiques sont données pour  $V_{CC} = 5 \text{ V}$  à  $t_{amb} = 25^\circ\text{C}$ 

 ▲ See figures page 629  
 Voir figures page 629

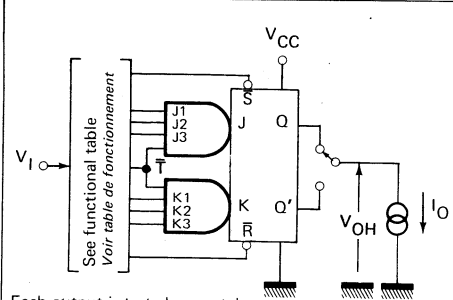
**DYNAMIC CHARACTERISTICS**  
 CARACTERISTIQUES DYNAMIQUES

 $t_{amb} = +25^{\circ}\text{C}$      $V_{CC} = 5\text{ V}$      $N = 10$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	f	$C_L = 25\text{ pF}$ $R_L = 280\ \Omega$	35 MHz	43 MHz		15 16	
Input set-up time <i>Temps de préétablissement</i>	$t_{set-up}$				15 ns	15 16	
Input hold time <i>Temps de maintien</i>	$t_{hold}$				5 ns	15 16	
Propagation delay time, low to high level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la croissance du signal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PLH}$				20 ns	14	
Propagation delay time, high to low level from $\bar{R}$ or $\bar{S}$ to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par <math>\bar{R}</math> ou <math>\bar{S}</math></i>	$t_{PHL}$				30 ns	14	
Propagation delay time, low to high level from clock to output <i>Temps de propagation à la croissance du signal de sortie, commande par l'horloge</i>	$t_{PLH}$			4 ns	8,5 ns	15 ns	15 16
Propagation delay time, high to low level from clock to output <i>Temps de propagation à la décroissance du si- gnal de sortie, commande par l'horloge</i>	$t_{PHL}$			7 ns	13 ns	20 ns	15 16

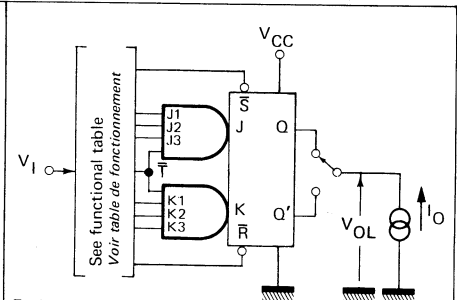
 ▲ See figures page 629  
 Voir figures page 629

### TEST CIRCUITS MONTAGES DE TESTS



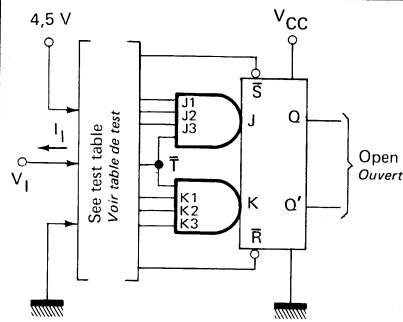
Each output is tested separately  
Chaque sortie est testée séparément

Figure 1



Each output is tested separately  
Chaque sortie est testée séparément

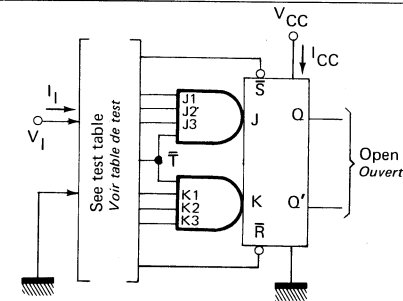
Figure 2



Each input is tested separately  
Chaque entrée est testée séparément

Figure 3

Apply $V_1$ Appliquer (Test $I_{IL}$ )	Apply momentary GND, then 4.5 V Appliquer momentanément la masse, puis 4.5 V	Apply 4.5 V Appliquer 4.5 V
$\bar{T}$	$\bar{S}$	J1, J2, J3, K1, K2, and K3
$\bar{T}$	$\bar{R}$	J1, J2, J3, K1, K2, and K3
$\bar{S}$	None	J1, J2, J3, K1, K2, and K3
$\bar{R}$	None	J1, J2, J3, K1, K2, and K3
J1	$\bar{R}$	$\bar{T}$ , J2, and J3
J2	$\bar{R}$	$\bar{T}$ , J1, and J3
J3	$\bar{R}$	$\bar{T}$ , J1, and J2
K1	$\bar{S}$	$\bar{T}$ , K2, and K3
K2	$\bar{S}$	$\bar{T}$ , K1, and K3
K3	$\bar{S}$	$\bar{T}$ , K1, and K2



1. Each input is tested separately  
Chaque entrée est testée séparément

2.  $I_{CC}$  is measured with  $\bar{R}$  at ground, then  
with  $\bar{S}$  at ground

$I_{CC}$  est mesuré avec  $\bar{R}$  à la masse, puis avec  $\bar{S}$  à la masse

Figure 4

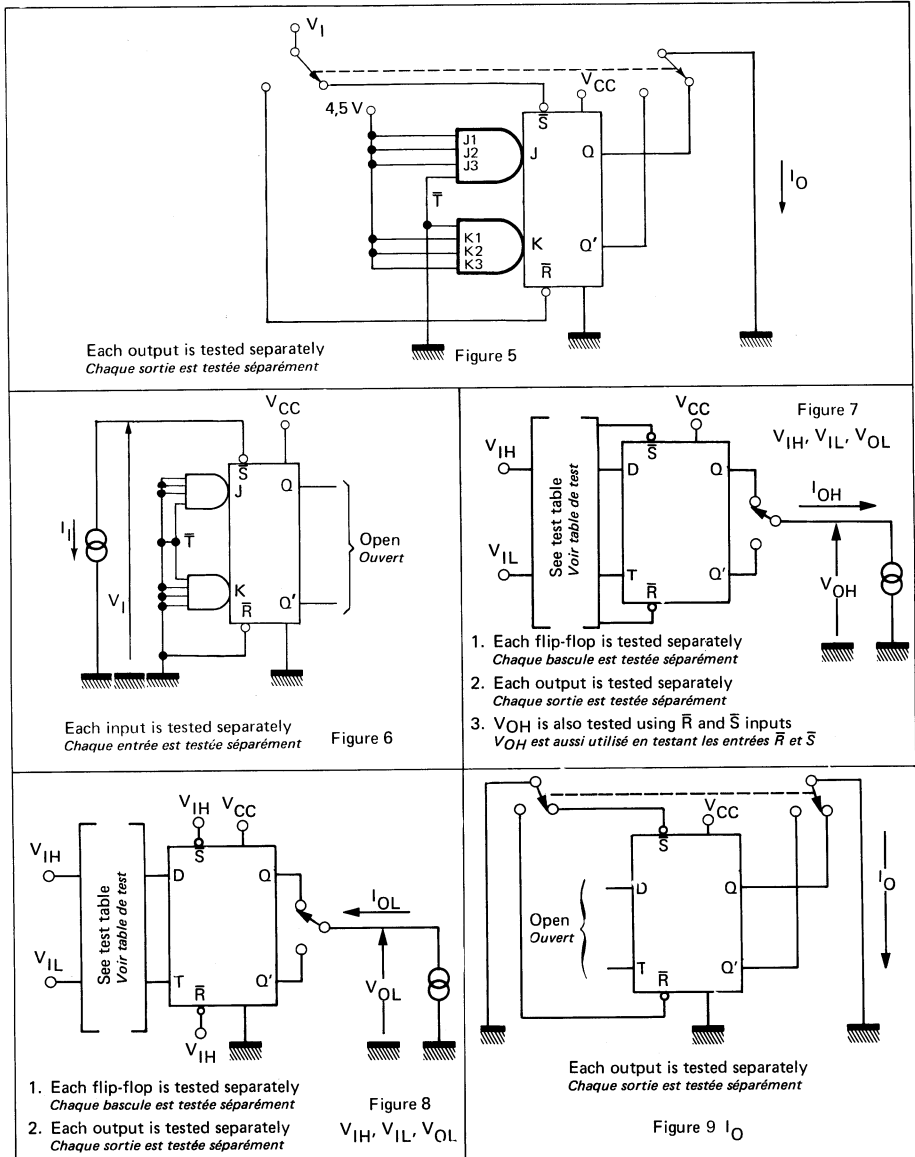
Apply $V_1$ Appliquer (Test $I_{IH}$ )	Ground Masse
$\bar{T}$	$\bar{S}$ , $\bar{R}$ , J1, J2, J3, K1, K2, and K3
$\bar{S}$	$\bar{T}$ , K1, K2, and K3
$\bar{R}$	$\bar{T}$ , J1, J2, and J3
J1	$\bar{T}$ , $\bar{R}$ , J2, and J3
J2	$\bar{T}$ , $\bar{R}$ , J1, and J3
J3	$\bar{T}$ , $\bar{R}$ , J1, and J2
K1	$\bar{T}$ , $\bar{S}$ , K2, and K3
K2	$\bar{T}$ , $\bar{S}$ , K1, and K3
K3	$\bar{T}$ , $\bar{S}$ , K1, and K2

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

# HIGH-SPEED TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS



Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
 Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse

### TEST CIRCUITS MONTAGES DE TESTS

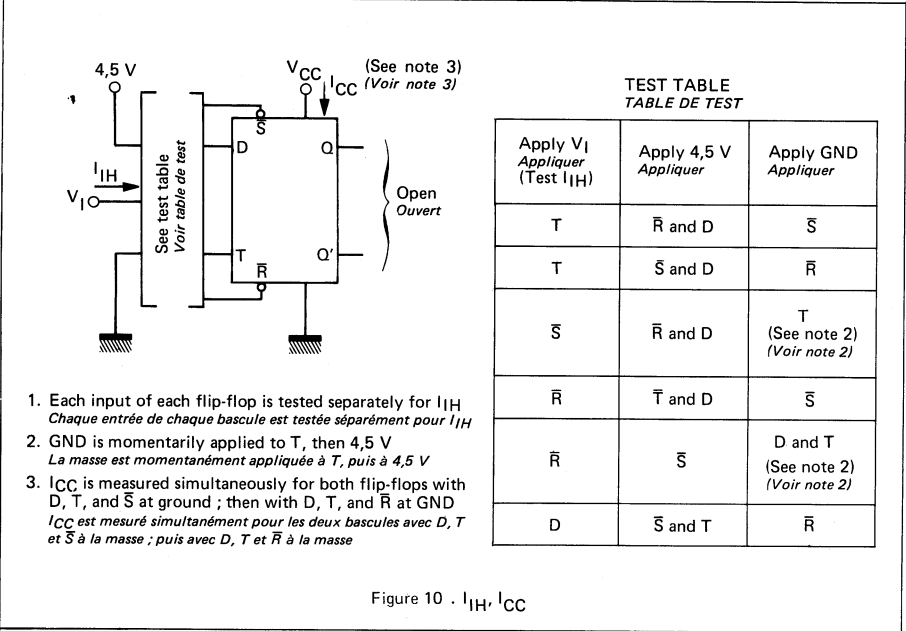


Figure 10 .  $I_{IH}$ ,  $I_{CC}$

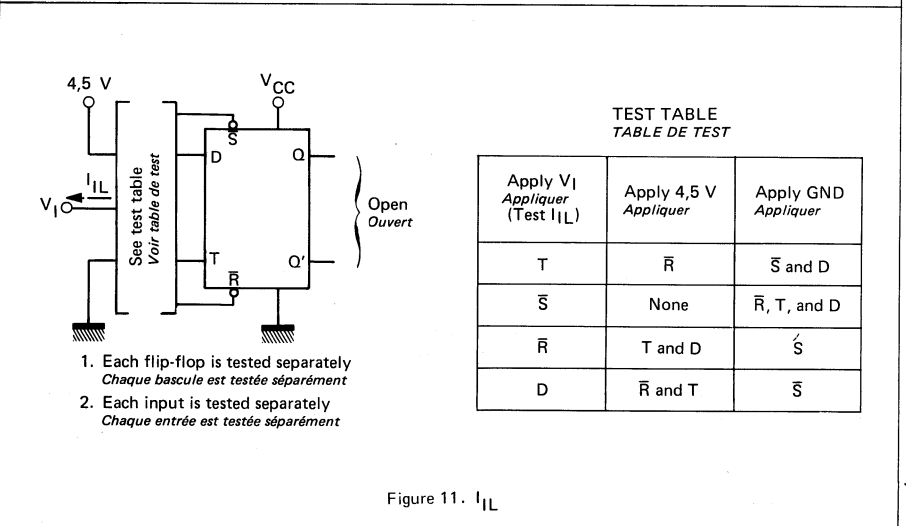


Figure 11.  $I_{IL}$

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# HIGH-SPEED TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS

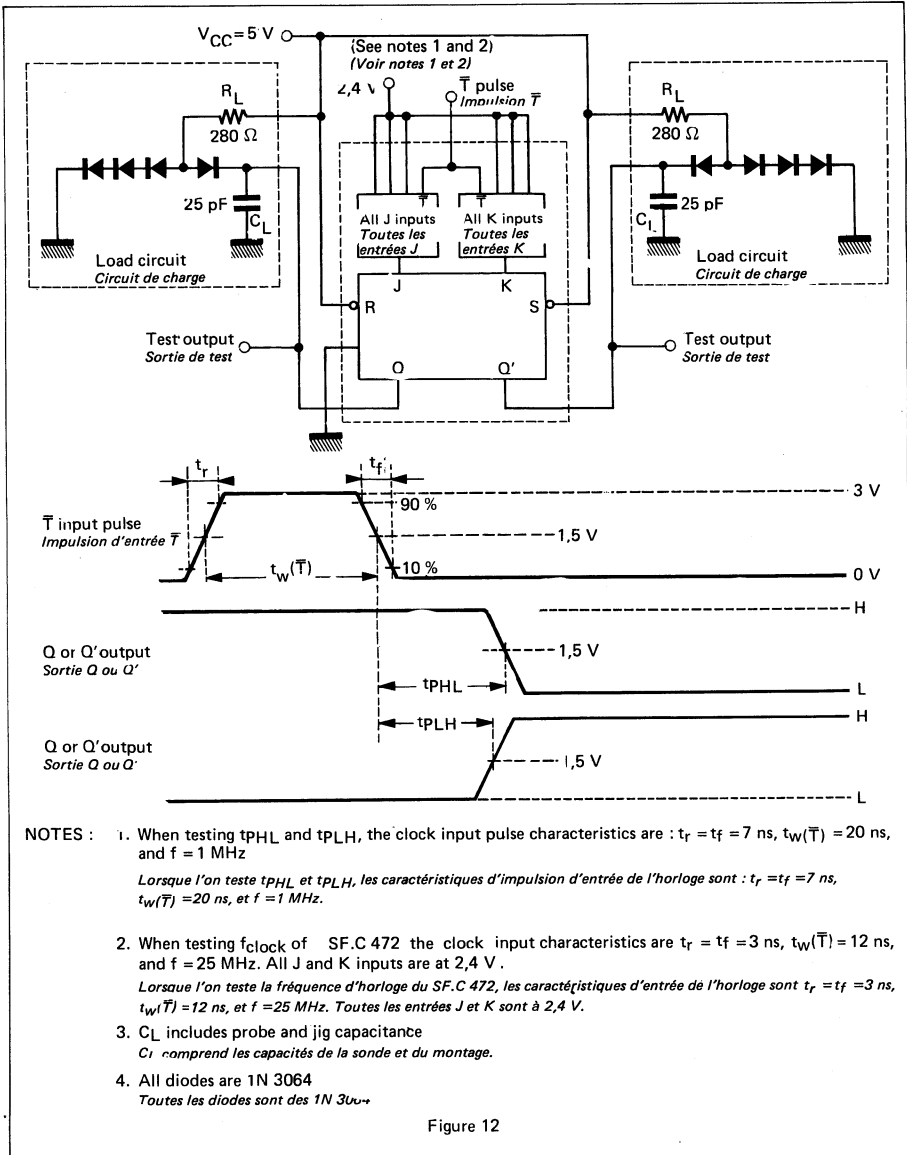


Figure 12



### TEST CIRCUITS MONTAGES DE TESTS

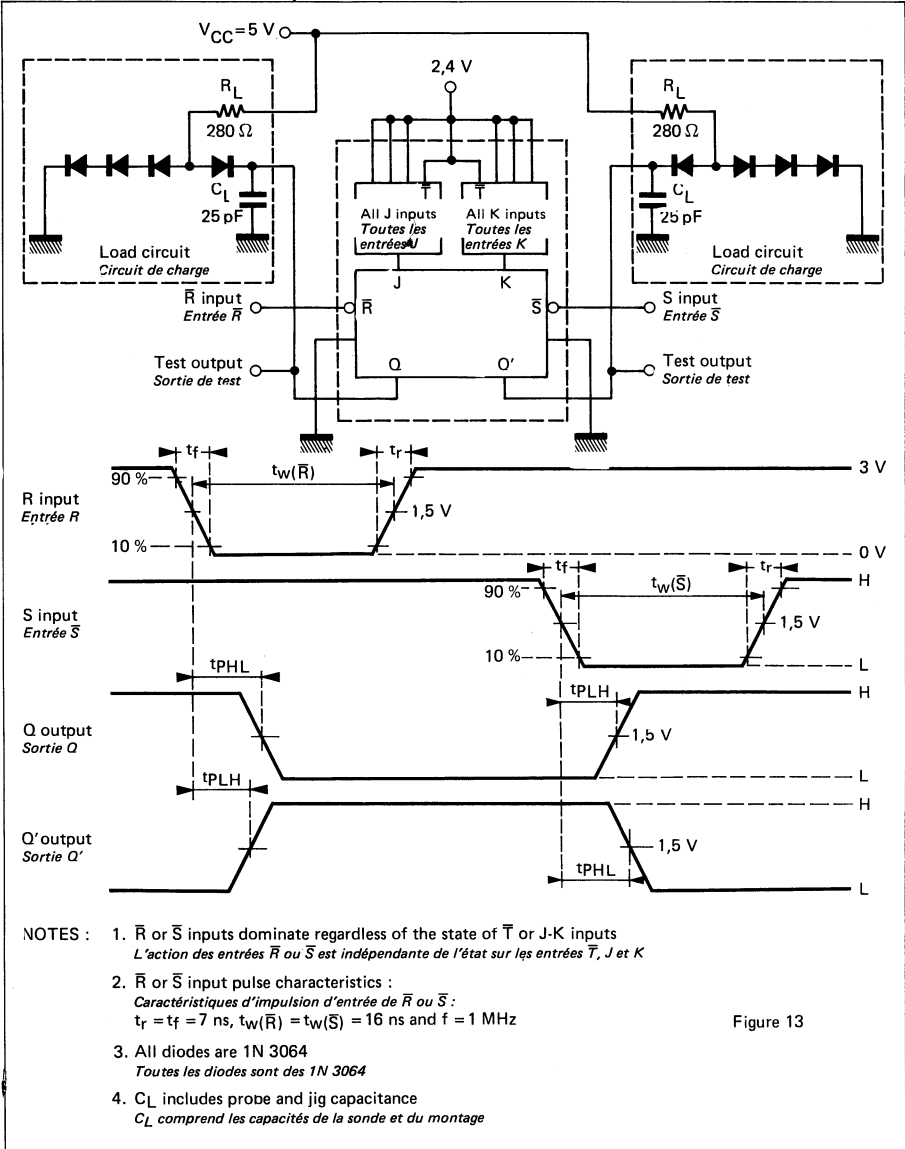


Figure 13

# HIGH-SPEED TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS

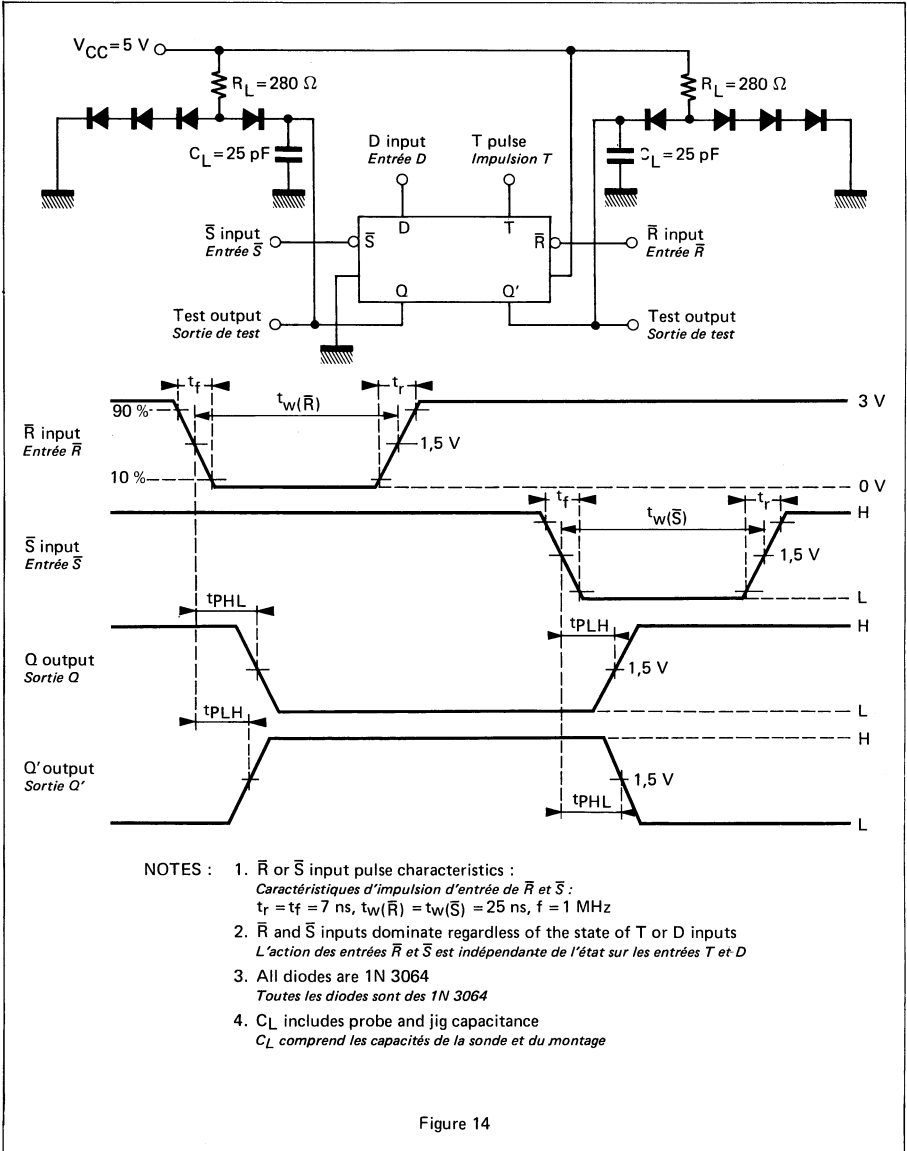


Figure 14

### TEST CIRCUITS MONTAGES DE TESTS

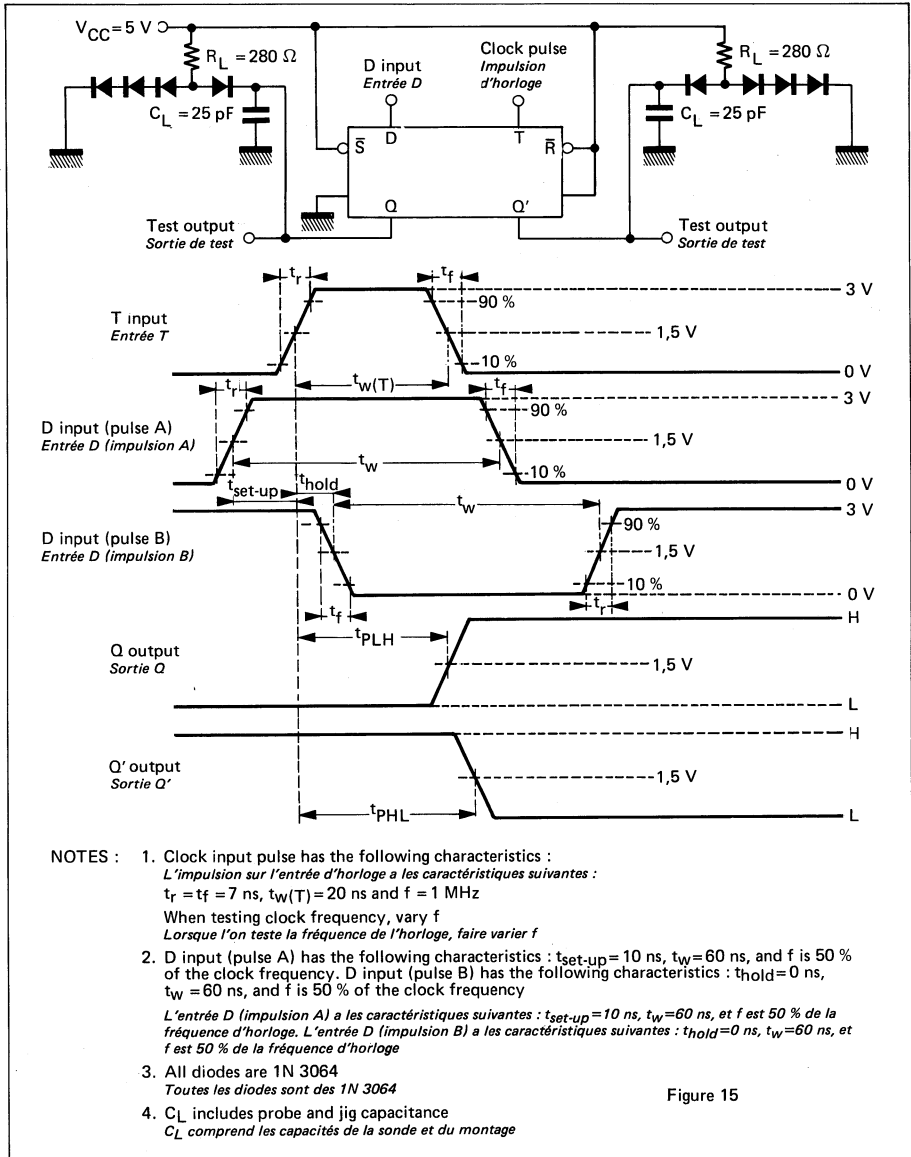


Figure 15

# HIGH-SPEED TTL CIRCUITS

## FLIP-FLOPS BASCULES

### TEST CIRCUITS MONTAGES DE TESTS

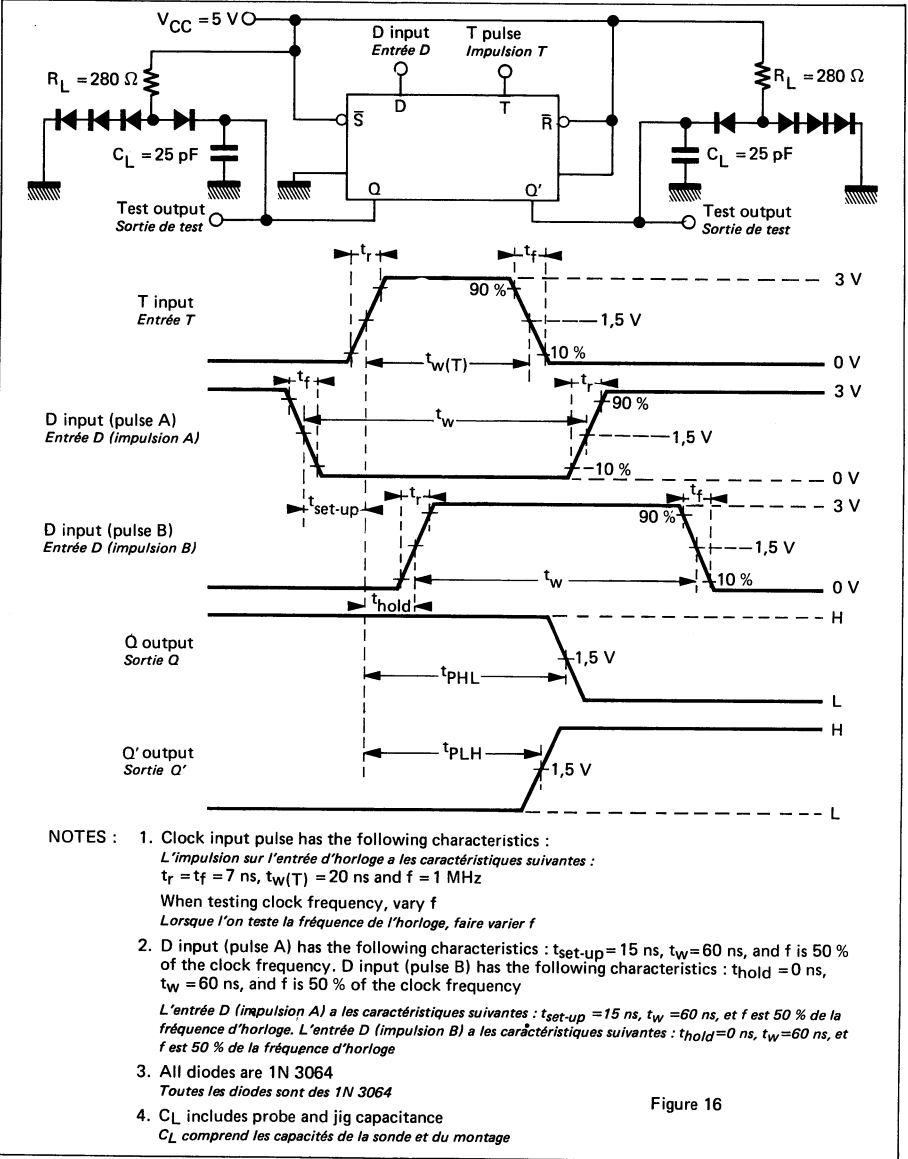


Figure 16

TTL low power  
*Basse consommation TTL*

## NOTES

# Gates

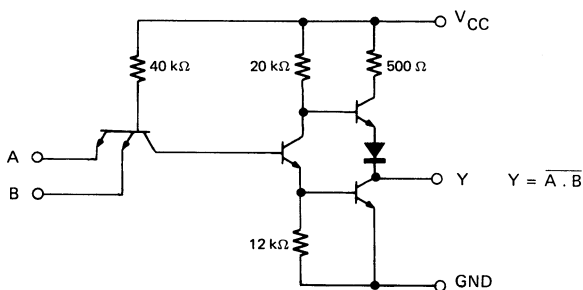
## *Opérateurs*

## QUADRUPLE TWO INPUT NAND GATES QUADRUPLES OPERATEURS ET-NON A DEUX ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 400 LE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	10	All inputs Toutes entrées	1
SF.C 400 LEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		
SF.C 400 LKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		
SF.C 400 LPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		

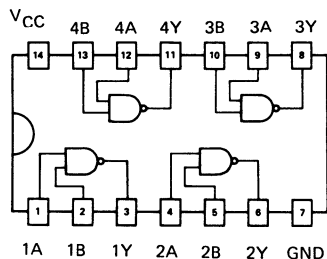
### SCHEMATIC SCHEMA ELECTRIQUE



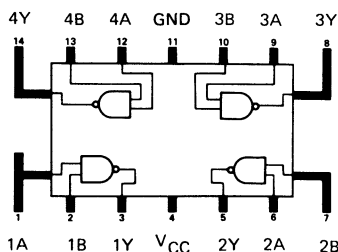
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES* VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 2 mA$	$V_O \leq 0,3 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,3 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	2 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,7 V	$V_{CCmin}$ $V_I = 0,7 V$ $I_O = -100\mu A$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-100 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-0,18 mA	$V_{CCmin}$ $V_I = 0,3 V$	$ I_I  \leq 0,18 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	10 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 10 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	100 $\mu A$	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 100 \mu A$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -8 mA	$V_{CCmax}$ $V_I = 0$	$3mA \leq I_O \leq 15mA$	5
Maximum supply current, low level output per package <i>Courant maximal d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 1,4 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 2 mA$	6
Maximum supply current, high level output per package <i>Courant maximal d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 0,5 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 0,8 mA$	6

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^\circ C$  $V_{CC} = 5 V$ 

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 50 pF$ $R_L = 4 k\Omega$		35 ns	60 ns	21
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			31 ns	60 ns	

\*All typical values are at  $V_{CC}=5 V$ ,  $t_{amb}=25^\circ C$   
 Toutes les valeurs typiques sont données pour  $V_{CC}=5 V$  à  $t_{amb}=25^\circ C$

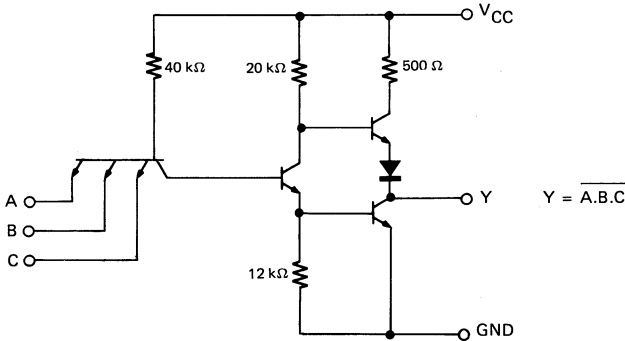
▲ See figures page 645  
 Voir figures pages 645

## TRIPLE THREE INPUT NAND GATES TRIPLES OPERATEURS ET-NON A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 410 LE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	10	All inputs Toutes entrées	1
SF.C 410 LEM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		
SF.C 410 LKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		
SF.C 410 LPM	TO-85	-55°C, + 125°C	4,5	5,5	5,5 V	10	10		

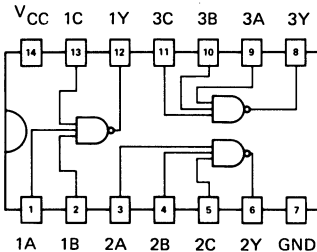
### SCHEMATIC SCHEMA ELECTRIQUE



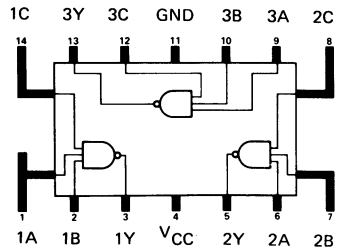
### PIN CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package TO-116 Boîtier



#### Package TO-85 Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES * VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION		▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V	$V_{CCmin}$ $V_I = 2 V$ $I_O = 2 mA$	$V_O \leq 0,3 V$	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,3 V			
Minimum output current at $V_{OLmax}$ <i>Courant minimal de sortie à <math>V_{OLmax}</math></i>	$I_{OLmax}$ $I_O (Lmax)$	2 mA			
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,7 V	$V_{CCmin}$ $V_I = 0,7 V$ $I_O = -100\mu A$	$V_O \geq 2,4 V$	2
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,4 V			
Minimum output current at $V_{OHmin}$ <i>Courant minimal de sortie à <math>V_{OHmin}</math></i>	$I_{OHmin}$ $I_O (Hmin)$	-100 $\mu A$			
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	-0,18 mA	$V_{CCmin}$ $V_I = 0,3 V$	$ I_I  \leq 0,18 mA$	3
Maximum input current at $V_{OHmin}$ <i>Courant maximal d'entrée à <math>V_{OHmin}</math></i>	$I_{IHmin}$ $I_I (Hmin)$	10 $\mu A$	$V_{CCmax}$ $V_I = 2,4 V$	$I_I \leq 10 \mu A$	4
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	100 $\mu A$	$V_{CCmax}$ $V_I = 5,5 V$	$I_I \leq 100 \mu A$	4
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	typ. -8 mA	$V_{CCmax}$ $V_I = 0$	$3mA \leq I_O \leq 15mA$	5
Maximum supply current, low level output per package <i>Courant maximal d'alimentation par boîtier, sortie à l'état bas</i>	$I_{CCL}$	typ. 1 mA	$V_{CCmax}$ $V_I = 5 V$	$I_{CC} \leq 1,5 mA$	6
Maximum supply current, high level output per package <i>Courant maximal d'alimentation par boîtier, sortie à l'état haut</i>	$I_{CCH}$	typ. 0,4 mA	$V_{CCmax}$ $V_I = 0$	$I_{CC} \leq 0,6 mA$	6

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = +25^\circ C$

$V_{CC} = 5 V$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 50 pF$ $R_L = 4 k\Omega$		35 ns	60 ns	21
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			31 ns	60 ns	

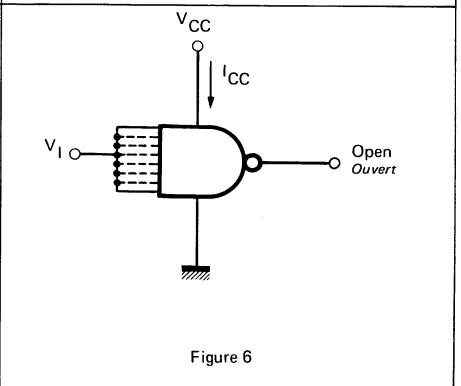
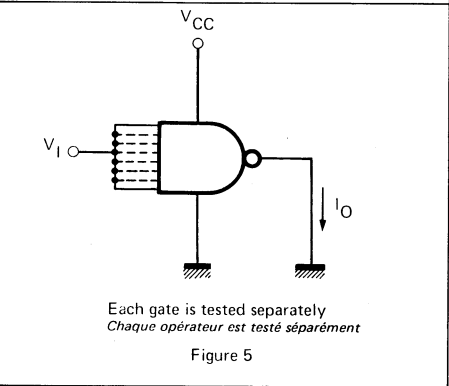
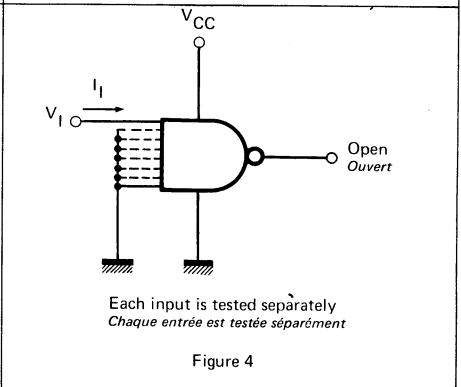
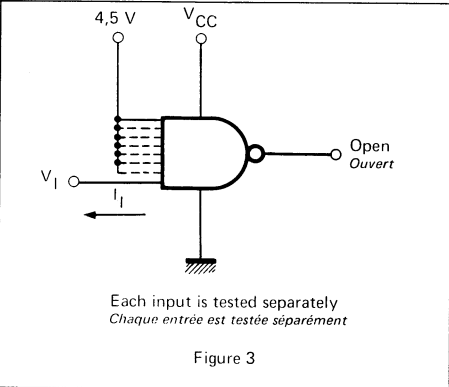
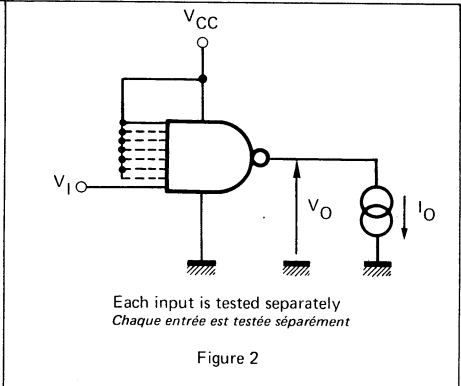
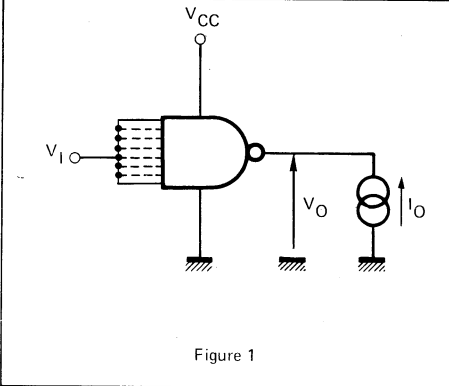
\* All typical values are at  $V_{CC}=5 V$ ,  $t_{amb}=25^\circ C$   
Toutes les valeurs typiques sont données pour  $V_{CC}=5 V$  à  $t_{amb}=25^\circ C$

▲ See figures page 645  
Voir figures pages 645

# LOW POWER TTL CIRCUITS

GATES  
OPERATEURS

## TEST CIRCUITS MONTAGES DE TESTS

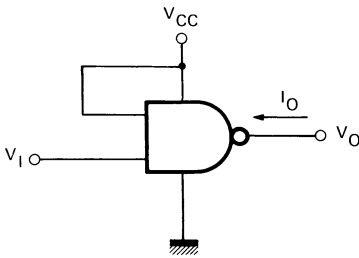


Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# LOW POWER TTL CIRCUITS

## GATES OPERATEURS

### TEST CIRCUITS MONTAGES DE TESTS



Each input is tested separately  
*Chaque entrée est testée séparément*

Figure 7

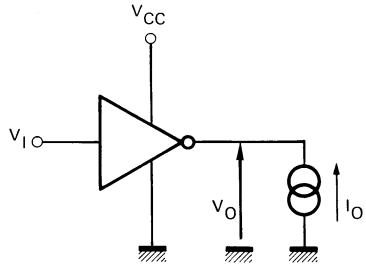


Figure 8

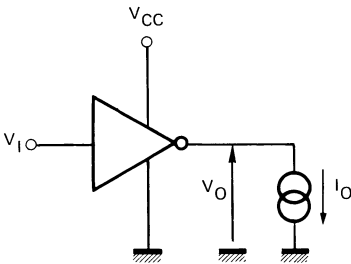


Figure 9

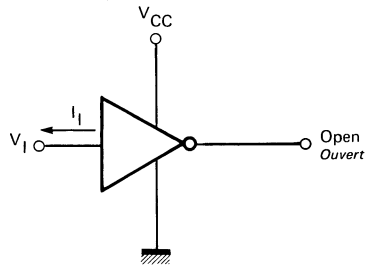


Figure 10

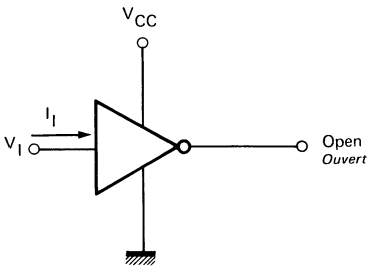
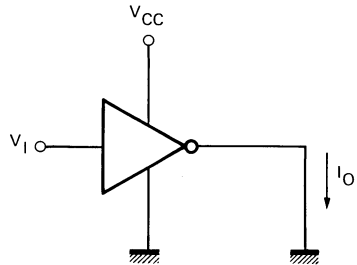


Figure 11



Each inverter is tested separately  
*Chaque inverseur est testé séparément*

Figure 12

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

### TEST CIRCUITS MONTAGES DE TESTS

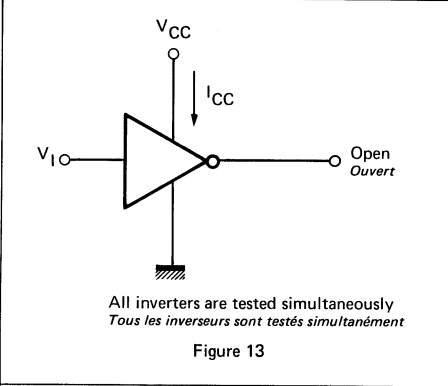


Figure 13

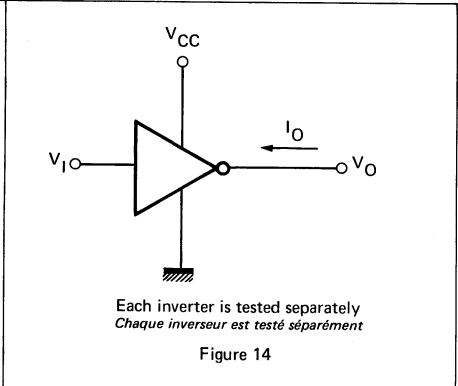


Figure 14

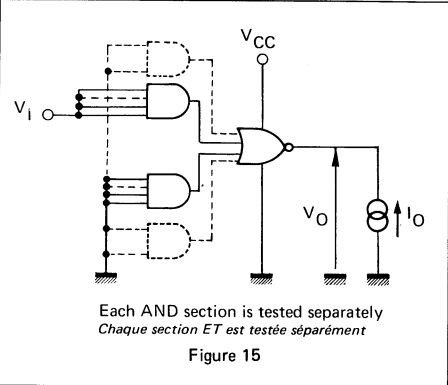


Figure 15

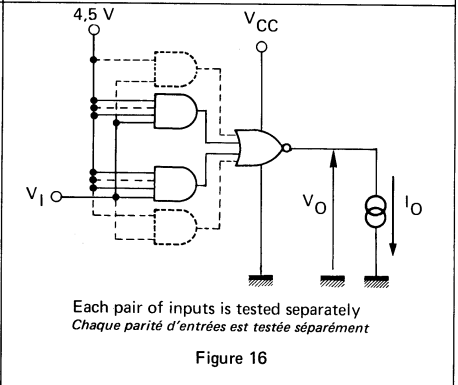


Figure 16

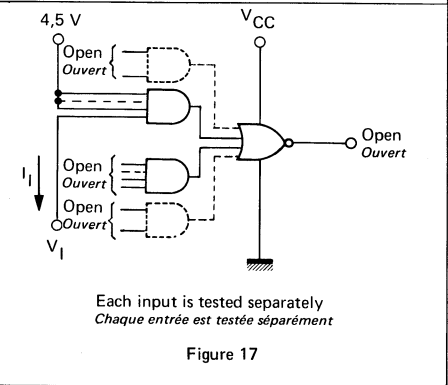


Figure 17

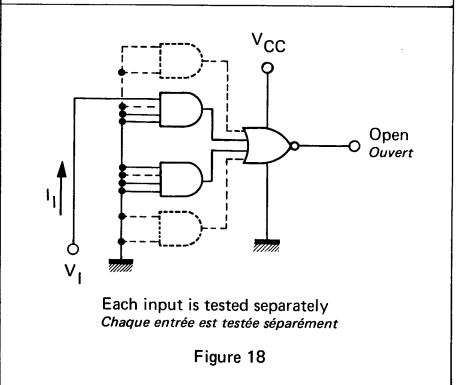


Figure 18

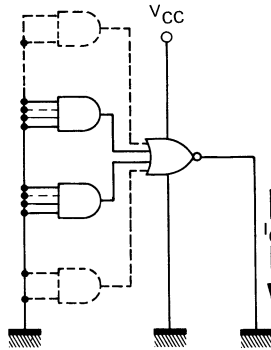
Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

# LOW POWER TTL CIRCUITS

## GATES

### OPERATEURS

#### TEST CIRCUITS MONTAGES DE TESTS



Each gate is tested separately  
*Chaque opérateur est testé séparément*

Figure 19

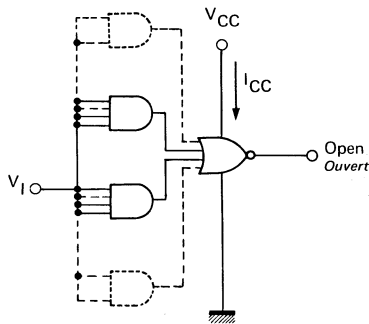


Figure 20

Arrows indicate actual direction of current flow, voltages are measured against ground terminal  
*Les flèches indiquent le sens réel du courant, les tensions sont mesurées par rapport à la masse*

### TEST CIRCUITS MONTAGES DE TESTS

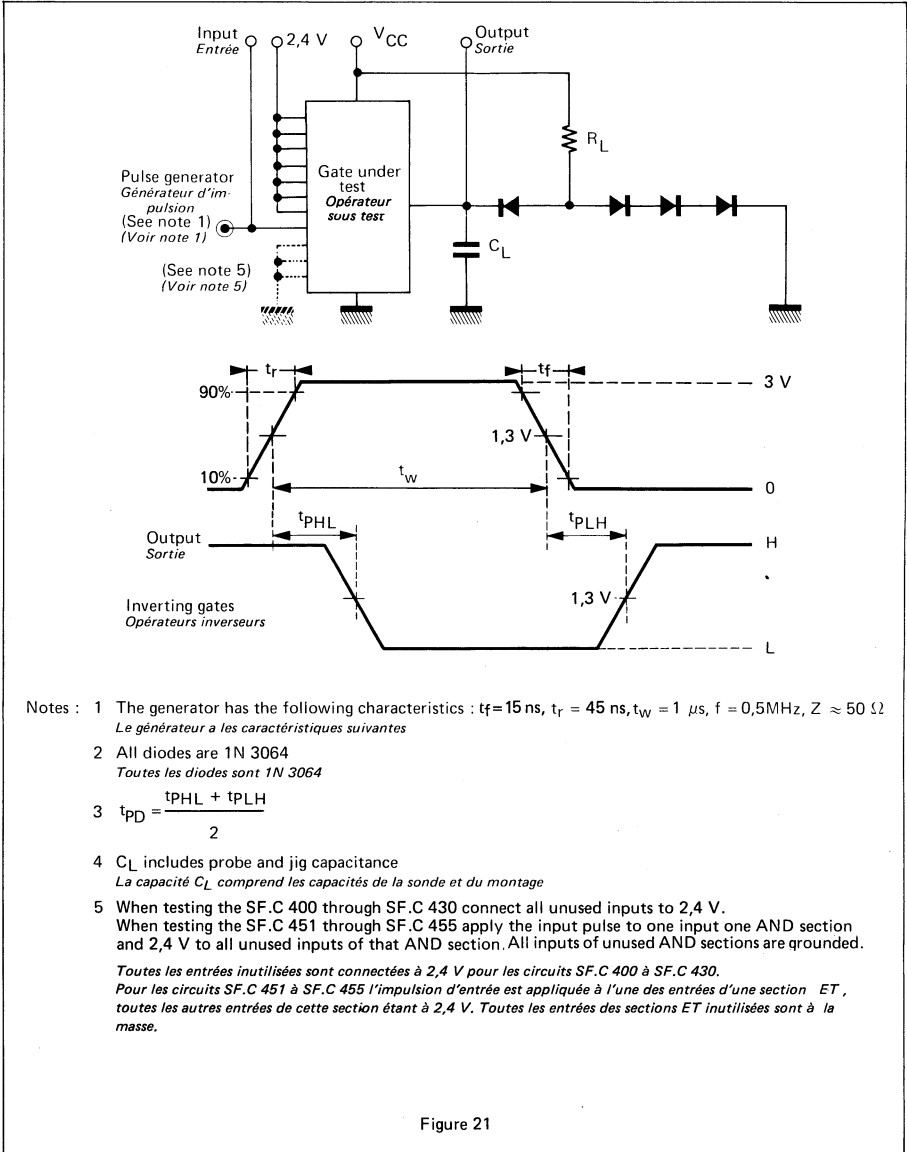


Figure 21



## NOTES

TTL schottky  
*Schottky TTL*

## NOTES

## DESCRIPTION

Series Schottky TTL S circuits provide the highest speed available in the TTL family. They offer the high speed of non saturated logic (ECL) together with the relatively low power consumption and the ease of use of TTL circuits.

These performances are obtained by using a Schottky-barrier-diode as a clamp for the collector voltage, as shown in figure A. This Schottky-barrier-diode diverts most of the excess base current and prevents the transistor from reaching classic saturation. The result is a large reduction in storage time, which significantly improves the propagation delay times.

These circuits are completely compatible with all others TTL logic families (standard, H, L, LS).

Definitive specifications are provided for operating over the temperature range of  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  (serie 400 SKM) and over the temperature range of  $0^{\circ}\text{C}$  to  $+70^{\circ}\text{C}$  (serie 400 SE).

## MAIN FEATURES

- Very high speed without added power with regard to TTL-H series circuits

- Typical gate propagation delay times <i>Temps de propagation typique d'une porte</i>	3 ns
- Power dissipation per gate <i>Puissance consommée par porte</i>	19 mW
- Speed-power product <i>Facteur de mérite : temps x puissance</i>	57 pJ
- Typical J-K flip-flop input clock frequency range <i>Fréquence de fonctionnement typique appliquée sur l'entrée d'horloge d'une bascule J-K</i>	125 MHz

## DESCRIPTION

*La série Schottky TTL S est la plus rapide des séries de la famille TTL. Elle allie les hautes performances en rapidité permises par une logique de type non-saturé (ECL) avec la puissance consommée relativement plus faible et la facilité d'emploi des familles TTL.*

*Ces performances sont obtenues en connectant une diode Schottky en parallèle sur la jonction base-collecteur d'un transistor comme le montre la figure A. Cette diode Schottky possède un seuil de mise en conduction plus faible que celui de la jonction base-collecteur : elle dérive la plupart du courant en excès dans la base et évite au transistor d'atteindre la zone de fonctionnement en saturation. Il en résulte une importante réduction du temps de stockage qui conduit à une amélioration très sensible des temps de propagation des portes.*

*Ces circuits sont entièrement compatibles avec toutes les autres familles logiques (standard, H, L, LS).*

*Les spécifications définitives sont données pour les gammes de température de fonctionnement de  $-55^{\circ}\text{C}$  à  $+125^{\circ}\text{C}$  (série 400 SKM) et de  $0^{\circ}\text{C}$  à  $+70^{\circ}\text{C}$  (série 400 SE).*

## CARACTERISTIQUES PRINCIPALES

- Très grande rapidité sans consommation en puissance supplémentaire par rapport aux circuits TTL de la série H

- Ease of system design
  - Fully compatible with all others TTL families
  - Schottky-diode-clamped inputs to minimize reflections effects in circuits interconnexions
  - Terminated and controlled-impedance lines are not normally required for interconnections
  - Low output impedance
  - High level fan-out of 20 for driving unused gate inputs
- Complementary characteristics
  - High DC noise margin : typically 1 volt  
2,1 V in high state
  - High fan-out :  
20 at the high logic level  
10 at the low logic level
  - Switching times are not very sensitive to temperature variations and power supply.
- *Facilités d'emploi pour la conception de systèmes*
  - *Compatibilité avec toutes les autres familles logiques TTL*
  - *Présence de diodes Schottky d'écrêtage sur les entrées éliminant les effets de réflexions dans les interconnexions entre portes*
  - *Impédances de ligne et charges adaptées non nécessaires dans les interconnexions*
  - *Faible impédance de sortie*
  - *Sortance doublée à l'état haut permettant la commande de portes avec mise en parallèle des entrées non utilisées*
- *Caractéristiques complémentaires*
  - *Grande marge d'immunité au bruit :*  
1 V à l'état bas  
2,1 V à l'état haut
  - *Sortance élevée*  
20 à l'état haut  
10 à l'état bas
  - *Temps de commutation peu sensibles aux variations de température et de tensions d'alimentation.*

## ABSOLUTE MAXIMUM RATINGS

## VALEURS LIMITES APPLICABLES

- Supply voltage $V_{CC}$ (note 1) . . . . .	7 V
<i>Tension d'alimentation <math>V_{CC}</math> (note 1)</i>	
- Input voltage (note 1) . . . . .	5,5 V
<i>Tension d'entrée (note 1)</i>	
- Intermitter voltage (note 2) . . . . .	5,5 V
<i>Différence de potentiel entre émetteurs (note 2)</i>	
- Output voltage (note 3) . . . . .	7 V
<i>Tension de sortie (note 3)</i>	
- Operating free-air temperature range . . . . .(série 400 SKM)	-55°C → +125°C
<i>Gamme de température ambiante d'emploi</i>	
	(série 400 SE)
	0°C → + 70°C
- Storage temperature range . . . . .	-65°C → +150°C
<i>Gamme de température de stockage</i>	

#### NOTES :

1. Voltage values, except interemitter voltage, are referenced to network ground terminal.
2. Voltage value between two emitters of a input multiple-emitter transistor.
3. Maximum voltage applied to an open-collector output in the off state.

#### RECOMMENDED OPERATING CONDITIONS

Serie	Supply voltage <i>Alimentation</i> $V_{CC}$ (V)			Operating free-air temperature range <i>Gamme de température ambiante de fonctionnement</i> ( °C )		
	min.	typ.	max.	min.	typ.	max.
400 SE	4,75	5	5,25	0	25	70
400 SKM	4,5	5	5,5	-55	25	125

#### UNUSED INPUTS

Unused gate inputs should be maintained between 2,7 V and the absolute maximum rating of 5,5 V to minimize noise sensitivity and optimize switching times. This eliminates the capacitive-effect associated with an input being left open. It avoids the degradation of the propagation delay times. The various ways for connecting unused inputs are :

1. Connect unused inputs to an independant supply voltage in the range of 2,7 V to 3,5 V.

#### NOTES :

1. Les valeurs de tensions sont données par rapport à la masse prise sur la broche du boîtier sauf pour ce qui concerne la différence de potentiel entre émetteurs.
2. Différence de potentiel entre deux émetteurs d'un transistor multiémetteur d'entrée.
3. Tension maximale applicable seulement dans le cas d'une sortie à collecteur ouvert lorsque le transistor de sortie est bloqué.

#### CONDITIONS D'EMPLOI RECOMMANDEES

#### ENTREES INUTILISEES

Les entrées inutilisées de portes doivent être portées à une tension comprise entre 2,7 V et la tension maximale admissible de 5,5 V, afin de minimiser la sensibilité au bruit et d'optimiser les performances en commutation. On élimine ainsi les effets capacitifs associés au fait que les entrées sont en l'air et on évite la dégradation des temps de propagation. Les différentes méthodes de connecter les entrées inutilisées sont les suivantes :

1. Connecter les entrées inutilisées à une source de tension indépendante dont la valeur sera comprise entre 2,7 V et 3,5 V.

2. Connect unused inputs to a used input if maximum high level fan-out of the driving output is not exceeded. Each additional input presents a unity load to the driving output at a high level voltage but adds no loading at a low level voltage.

3. Connect unused inputs to  $V_{CC}$  through a 1 k $\Omega$  resistor. If a transient exceeding the 5,5 V maximum rating occurs, the impedance is high enough to protect the inputs. One to 25 unused inputs may be connected to each 1 k $\Omega$  resistor.

2. Connecter les entrées inutilisées à une entrée utilisée à condition que la sortance à l'état haut de la porte de commande soit respectée. Chaque entrée supplémentaire se présente comme une charge unitaire pour un état haut de sortie de la porte de commande mais elle ne présente pas de charge supplémentaire à l'état bas.

3. Connecter les entrées inutilisées à  $V_{CC}$  à travers une résistance de 1 k $\Omega$ . Si une surtension transitoire dépasse la valeur maximale admissible de 5,5 V, l'impédance est suffisamment élevée pour protéger les entrées. Un groupe de une à vingt-cinq entrées inutilisées peut être connecté à chaque résistance de 1 k $\Omega$ .

## INPUT LOADING AND OUTPUT CHARACTERISTICS

## CHARGES RELATIVES AUX ENTREES ET CARACTERISTIQUES DE SORTIES

Input load requirements <i>Définition des courants de charge caractérisant une entrée</i>			
Logic level <i>Etat logique</i>	Symbol <i>Symbole</i>	Maximum input unit-load current <i>Courant maximal d'entrée correspondant à une charge unitaire</i>	Conditions <i>Conditions</i>
L	$I_{ILmax}$	-2 mA	$V_{CCmax}$ , $V_{IN} = 0,5 V$
H	$I_{IHmin}$	50 $\mu A$	$V_{CCmax}$ , $V_{IN} = 2,7 V$

These loading factors are guaranteed over the worst-case  $V_{CC}$  and temperature conditions.

Ces facteurs de charge sont garantis dans les conditions les plus défavorables concernant la tension d'alimentation  $V_{CC}$  et la température de fonctionnement.

Output characteristics <i>Caractéristiques de sorties</i>			
Logic level <i>Etat logique</i>	Symbol <i>Symbole</i>	Maximum output load current <i>Courant maximal de charge de sortie</i>	Conditions <i>Conditions</i>
L	$I_{OL}$	20 mA	$V_{CCmin}$ , $V_{OLmax} = 0,5 V$
H	$I_{OH}$	-1 mA	$V_{CCmin}$ , $V_{OH} = 2,7 V$ (serie 400 SE) $V_{OH} = 2,5 V$ (serie 400 SKM)

These output characteristics are also guaranteed over the worst-case  $V_{CC}$  and temperature conditions.

Ces caractéristiques de sorties sont également garanties pour les conditions les plus défavorables d'emploi concernant la température et la tension d'alimentation  $V_{CC}$  de fonctionnement.

The fan-out is 10 in the low logic level and 20 in the high logic level. The excess in high level fan-out results in the ability of tying up to 20 unused inputs of driven gates.

*La sortance s'élève à 10 pour un niveau bas de sortie et à 20 pour un niveau haut. La sortance plus élevée à niveau haut est mise à profit lors de la commande de portes à entrées non utilisées par possibilité de relier entre elles jusqu'à 20 de ces entrées.*

### SCHOTTKY TTL S TECHNOLOGY

### TECHNOLOGIE SCHOTTKY TTL S

The Schottky-clamped-transistor is obtained by using standard diffusion techniques. The base contact window is extended to partly include the collector region (see figure A). Metal is deposited over both base and collector regions which are not covered by silicon dioxide and serves simultaneously as the transistor base contact and the Schottky-barrier-diode anode contact. The N-type collector and the metal form the Schottky-diode.

*Le transistor Schottky est réalisé à partir des techniques de diffusions conventionnelles. L'ouverture du contact de base est agrandie de manière à ce qu'il découvre partiellement la région du collecteur (voir figure A). Un métal est déposé sur les deux régions base et collecteur ainsi découvertes et forme le contact commun de base du transistor et d'anode de la diode Schottky. Le collecteur de type N et le métal forment la diode Schottky.*

SCHOTTKY NPN TRANSISTOR  
TRANSISTOR NPN SCHOTTKY

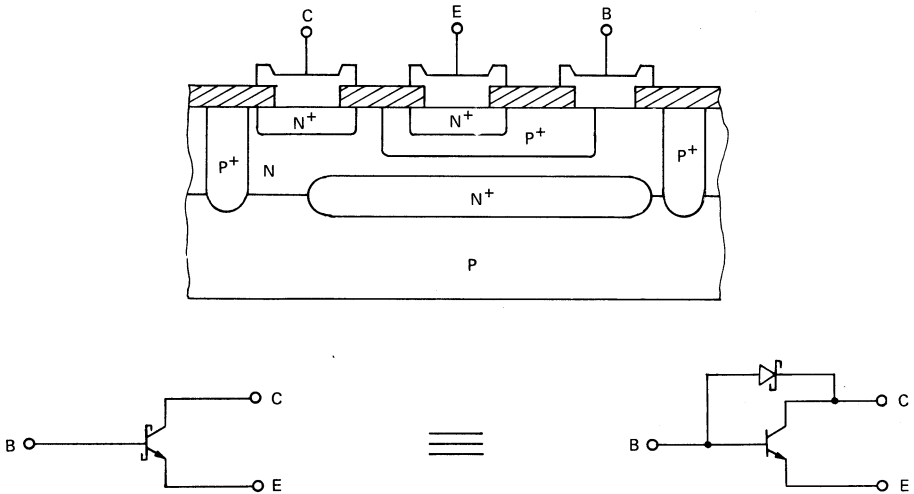


Figure A



## NOTES

# Gates

## *Opérateurs*

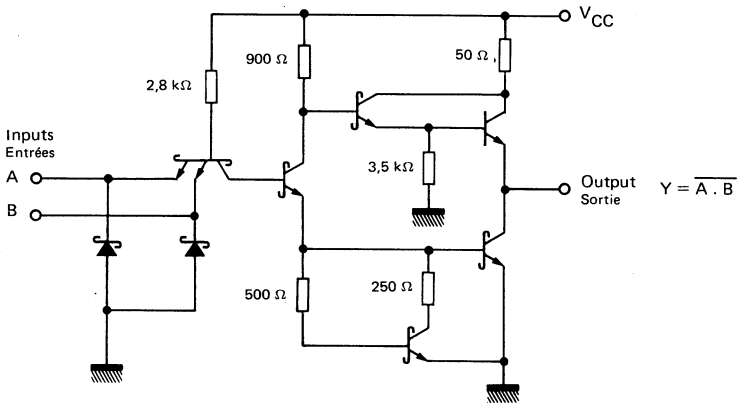
## NOTES

## QUADRUPLE TWO INPUT NAND GATES QUADRUPLE OPERATEUR ET-NON A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 400 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	
SF.C 400 SKM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

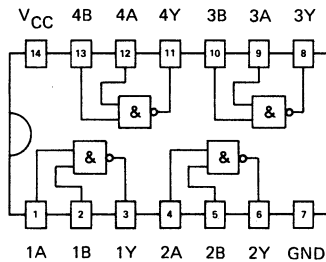
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 400 SE 2,7 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
		SF.C 400 SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	16 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	36 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		3 ns	4,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			3 ns	5 ns	

 Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

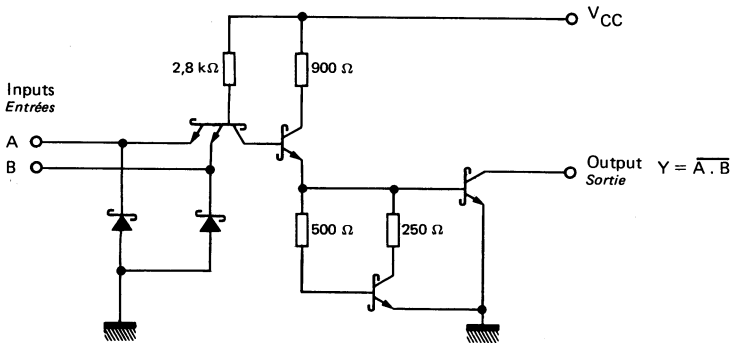
 ▲ See figures page 685  
 Voir figures page 685

## QUADRUPLE TWO INPUT NAND GATES QUADRUPLE OPERATEUR ET-NON A DEUX ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	High level output voltage Tension de sortie état haut	Low level output current Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.				All inputs Toutes entrées	1
SF.C 403 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	20 mA	All inputs Toutes entrées	1
SF.C 403 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		

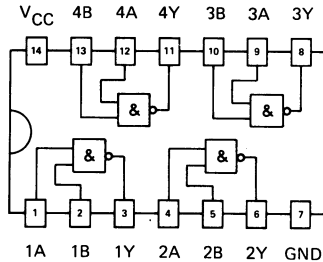
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**• ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OHmax}$	250 $\mu$ A	$V_{CCmin}$ $V_{IH} = 0,8$ V $V_{OH} = 5,5$ V	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IL} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	13,2 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	36 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ C$      $V_{CC} = 5 V$      $N = 10$

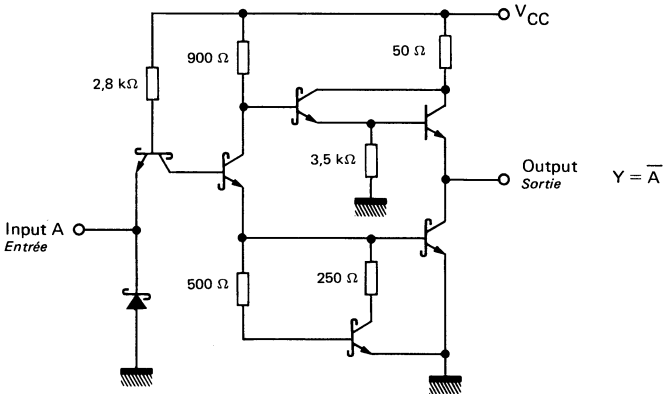
PARAMETERS PARAMETRES	SYMBOLS SYMOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280 \Omega$		5 ns	7,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			4,5 ns	7 ns	

▲ See figures page 685  
 Voir figures page 685

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

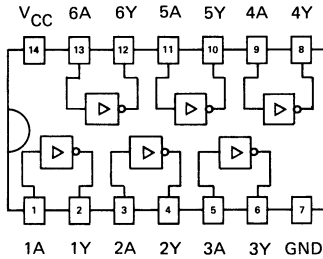
Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 404 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 404 SKM	TO-116	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

### Package TO-116 (CB-2) Boîtier



Top view  
Vue de dessus



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 404 SE 2,7 V SF.C 404 SKM 2,5 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	24 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	54 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		3 ns	4,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			3 ns	5 ns	

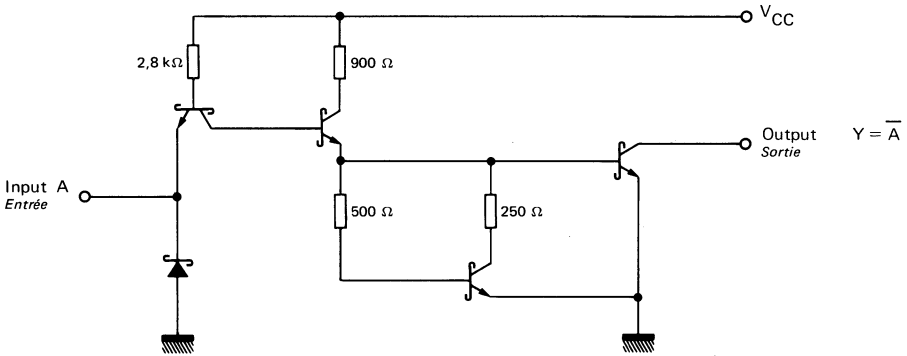
 Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

 ▲ See figures page 685  
 Voir figures page 685

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}(V)$		Maximum input voltage Tension d'entrée maximale	High level output voltage Tension de sortie état haut	Low level output current Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.				All inputs Toutes entrées	1
SF.C 405 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	20 mA	All inputs Toutes entrées	1
SF.C 405 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		

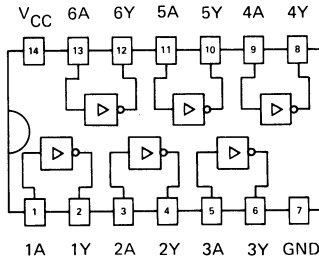
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OHmax}$	250 $\mu$ A	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{OH} = 5,5$ V	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	19,8 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	54 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		5 ns	7,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			4,5 ns	7 ns	

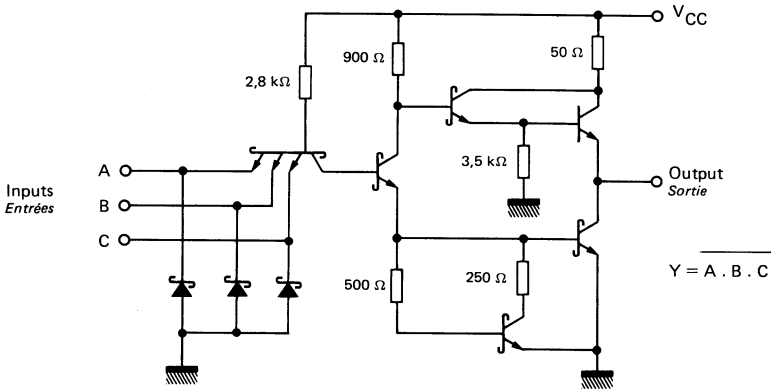
 ▲ See figures page 685  
 Voir figures page 685

## TRIPLE THREE INPUT NAND GATES TRIPLE OPERATEUR ET-NON A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 410 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 410 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

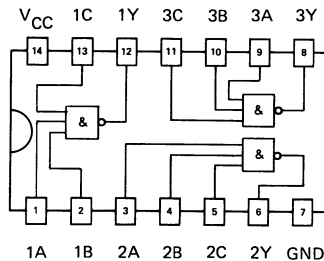
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 410 SE 2,7 V SF.C 410 SKM 2,5 V	$V_{CCmin}$ $V_{IH} = 0,8$ V $I_{OH} = -1$ mA	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	12 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	27 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ C$

$V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		3 ns	4,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			3 ns	5 ns	

Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

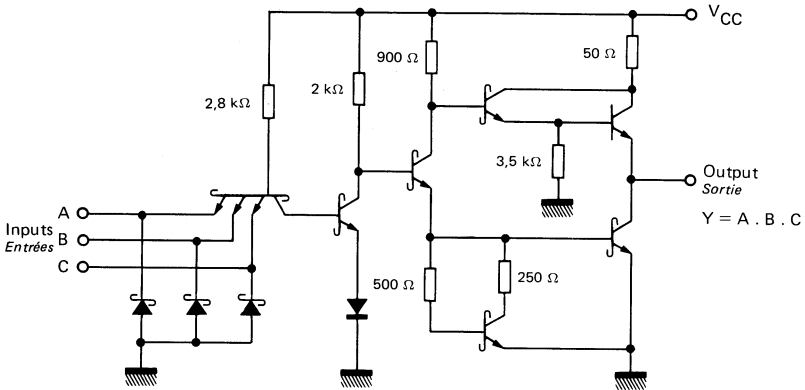
▲ See figures page 685  
 Voir figures page 685

## TRIPLE THREE INPUT AND GATES TRIPLE OPERATEUR ET A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 411 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 411 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

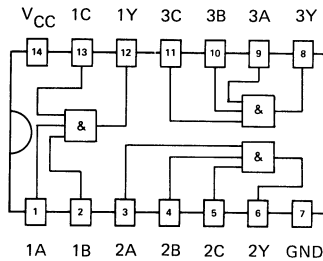
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 411 SE 2,7 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OH} = -1$ mA	1
		SF.C 411 SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	24 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7
	$I_{CCL}$	42 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ C$

$V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		4,5 ns	7 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			5 ns	7,5 ns	

Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

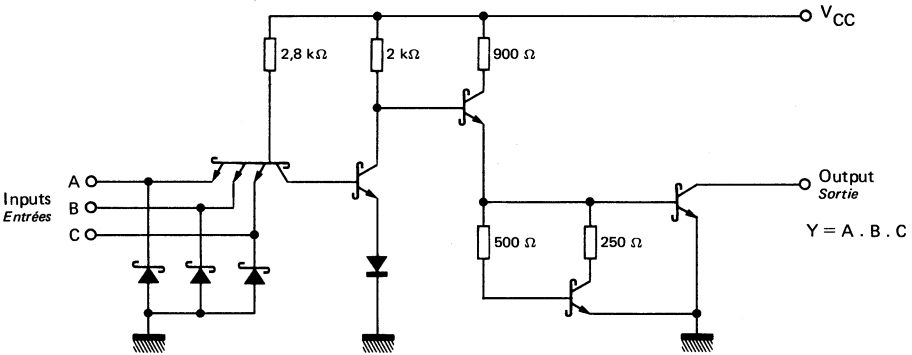
▲ See figures page 685  
 Voir figures page 685

## TRIPLE THREE INPUT AND GATES TRIPLE OPERATEUR ET A TROIS ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	$V_{CC}(V)$		Maximum input voltage Tension d'entrée maximale	High level output voltage Tension de sortie état haut	Low level output current Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 415 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	20 mA	All inputs Toutes entrées	1
SF.C 415 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		

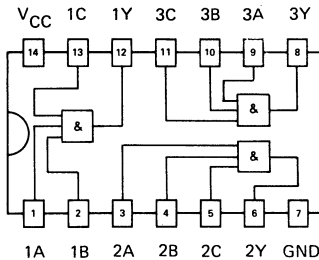
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier





**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OHmax}$	250 $\mu$ A	$V_{CCmin}$ $V_{IH} = 2$ V $V_{OH} = 5,5$ V	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	19,5 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7
	$I_{CCL}$	42 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		5,5 ns	8,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			6 ns	9 ns	

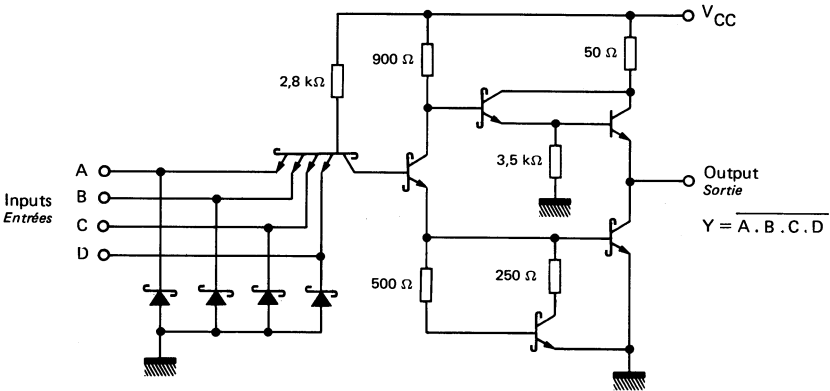
 ▲ See figures page 685  
 Voir figures page 685

## DUAL FOUR INPUT NAND GATES DOUBLE OPERATEUR ET-NON A QUATRE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 420 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 420 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

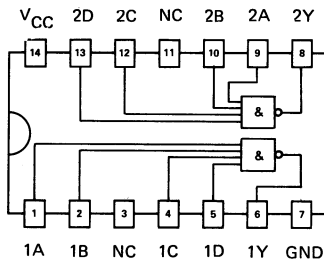
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 420 SE 2,7 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
		SF:C 420SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	8 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	18 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ\text{C}$

$V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		3 ns	4,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			3 ns	5 ns	

Note 1 : Not more than one output should be shorted at a time  
*Une seule sortie doit être mise à la masse à la fois*

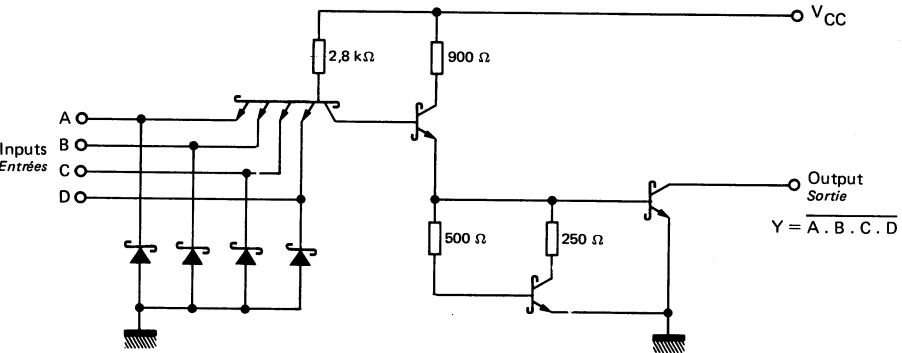
▲ See figures page 685  
*Voir figures page 685*

## DUAL FOUR INPUT NAND GATES DOUBLE OPERATEUR ET-NON A QUATRE ENTrees

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	High level output voltage Tension de sortie état haut	Low level output current Courant de sortie état bas	Input loading factor Facteur de charge d'entrée	
			Min.	Max.					
SF.C 422 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	5,5 V	20 mA	All inputs Toutes entrées	1
SF.C 422 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	5,5 V	20 mA		

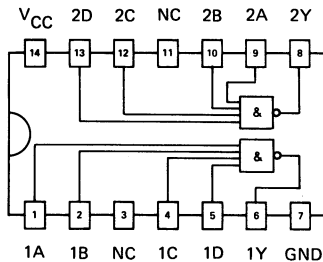
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OHmax}$	250 $\mu$ A	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{OH} = 5,5$ V	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	6,6 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	18 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ C$      $V_{CC} = 5 V$      $N = 10$

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		5 ns	7,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			4,5 ns	7 ns	

▲ See figures page 685  
 Voir figures page 685

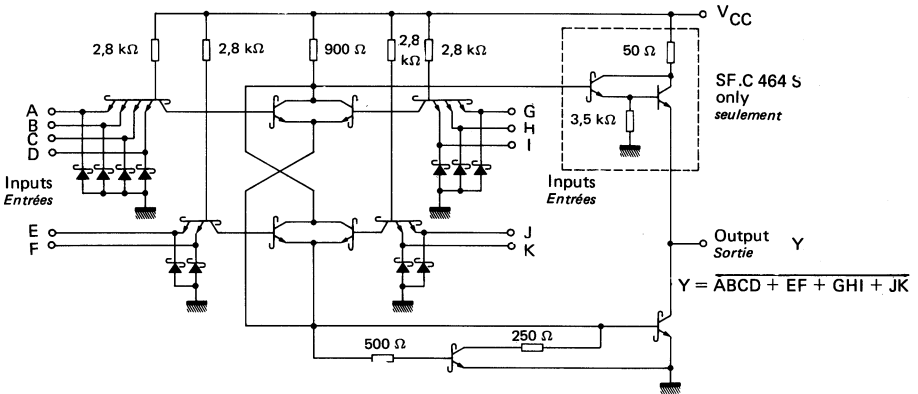
# SF.C 464 S, SF.C 465 S

4-2-3-2 INPUT AND-OR-INVERT GATES  
OPERATEUR ET-OU-NON A 4-2-3-2 ENTREES

## BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 464 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 465 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20		
SF.C 464 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		
SF.C 465 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

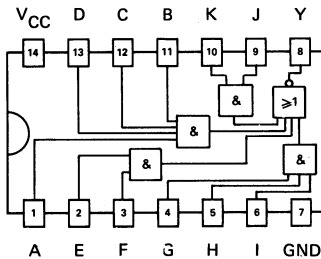
## SCHEMATIC SCHEMA ELECTRIQUE



## PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

Package TO-116 (CB-2)  
Boîtier



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
Dans toute la gamme de température ambiante de fonctionnement (sauf indications contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 464 SE 2,7 V SF.C 464 SKM 2,5 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 < I_{OS} < -40$ mA	$V_{CCmax}$	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	12,5 mA	$V_{CCmax}$ All inputs grounded and the output open <i>Toutes entrées à la masse et la sortie en l'air</i>	7
	$I_{CCL}$	16 mA	$V_{CCmax}$ All inputs of one AND gate at 5 V, the remaining inputs grounded and the output open <i>Un groupe d'entrées de porte ET à 5 V, les autres entrées à la masse et la sortie en l'air</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**

$t_{amb} = 25^\circ\text{C}$

$V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		3,5 ns	5,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			3,5 ns	5,5 ns	

▲ See figures page 685  
Voir figures page 685

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Maximum high level output current <i>Courant maximal de sortie à l'état haut</i>	$I_{OHmax}$	250 $\mu$ A	$V_{CCmin}$ $V_{IH} = 0,8$ V $V_{OH} = 5,5$ V	1
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	11 mA	$V_{CCmax}$ All inputs grounded and the output open <i>Toutes entrées à la masse et la sortie en l'air</i>	7
	$I_{CCL}$	16 mA	$V_{CCmax}$ All inputs of one AND gate at 5 V, the remaining inputs grounded and the output open <i>Un groupe d'entrées de porte ET à 5 V, les autres entrées à la masse et la sortie en l'air</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		5 ns	7,5 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			5,5 ns	8,5 ns	

 ▲ See figures page 685  
 Voir figures page 685

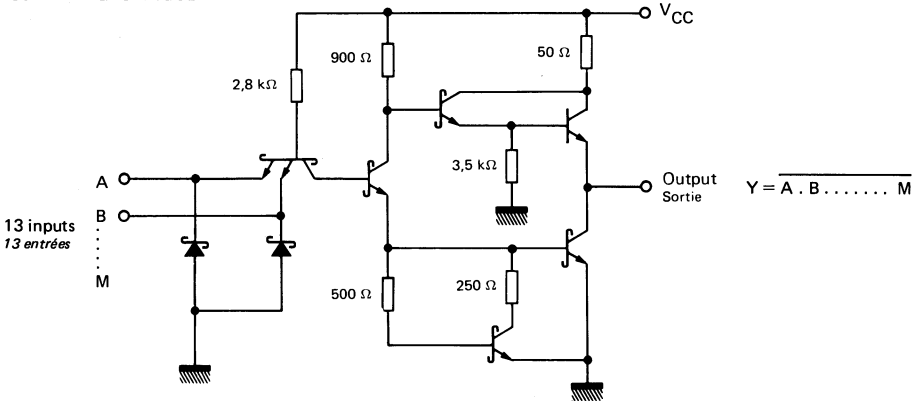


## THIRTEEN INPUT NAND GATES OPERATEUR ET-NON A TREIZE ENTREES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4133 SE	MP-117	0°C + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	1
SF.C 4133 SKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

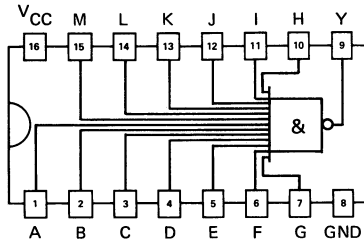
### SCHEMATIC SCHEMA ELECTRIQUE



### PIN CONFIGURATION BROCHAGE

Package MP-117 (CB-79)  
Boîtier

Top view  
Vue de dessus



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmir}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 4133 SE 2,7 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
		SF.C 4133 SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Maximum supply current <i>Courant maximal consommé</i>	$I_{CCH}$	5 mA	$V_{CCmax}$ All inputs at 0 V <i>Toutes entrées à 0 V</i>	7
	$I_{CCL}$	10 mA	$V_{CCmax}$ All inputs at 5 V <i>Toutes entrées à 5 V</i>	7

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^\circ\text{C}$  $V_{CC} = 5$  V

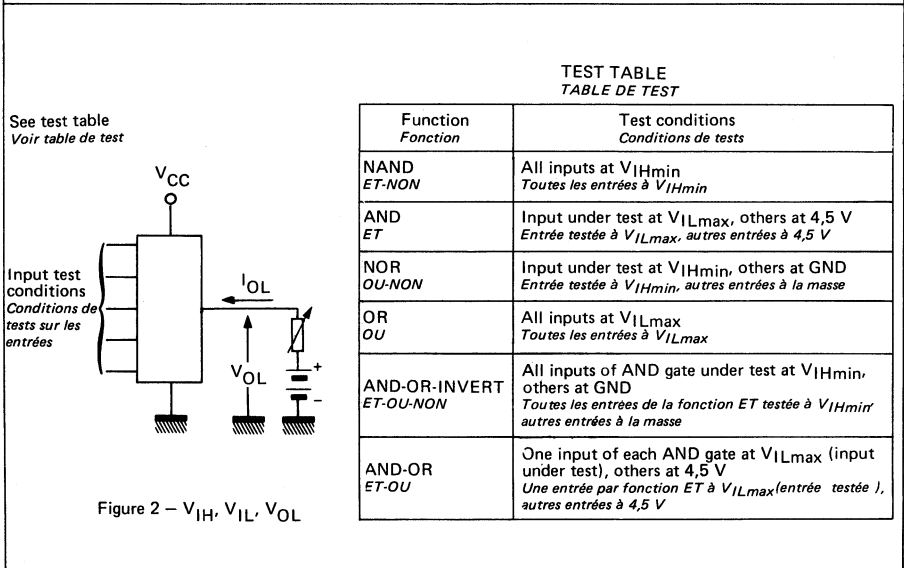
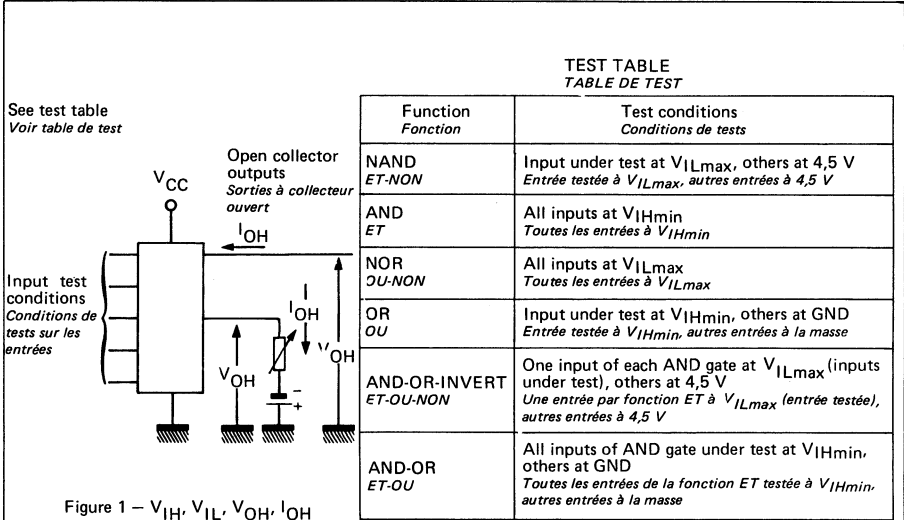
N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Propagation delay time, low to high level output <i>Temps de propagation à la croissance du signal de sortie</i>	$t_{PLH}$	$C_L = 15$ pF $R_L = 280$ $\Omega$		4 ns	6 ns	8
Propagation delay time, high to low level output <i>Temps de propagation à la décroissance du signal de sortie</i>	$t_{PHL}$			4,5 ns	7 ns	

 Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

 ▲ See figures page 685  
 Voir figures page 685

TEST CIRCUITS  
MONTAGES DE TESTS



TEST CIRCUITS  
MONTAGES DE TESTS

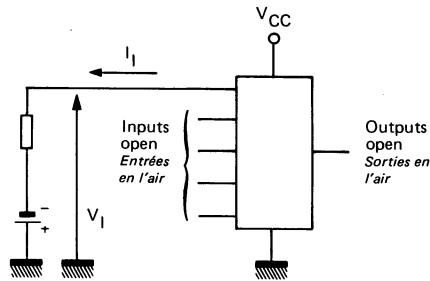


Figure 3 -  $V_I$

Each input is tested separately  
*Chaque entrée est testée séparément*

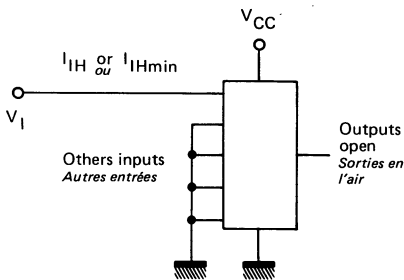


Figure 4 -  $I_{IH}$ ,  $I_{IHmin}$

- A. Each input is tested separately  
*Chaque entrée est testée séparément*
- B. When testing AND-OR-INVERT or AND-OR gates, each AND gate is tested separately with inputs of AND gates not under test open when testing  $I_{IH}$  and grounded when testing  $I_{IHmin}$ .  
*Pour le test des opérateurs ET-OU-NON ou ET-OU chaque porte ET d'entrée est testée séparément : les entrées non testées de la porte ET sont en l'air lors de la mesure de  $I_{IH}$  ; elles sont mises à la masse pour le test de  $I_{IHmin}$ .*

GATES, INVERTERS  
OPERATEURS, INVERSEURS

TEST CIRCUITS  
MONTAGES DE TESTS

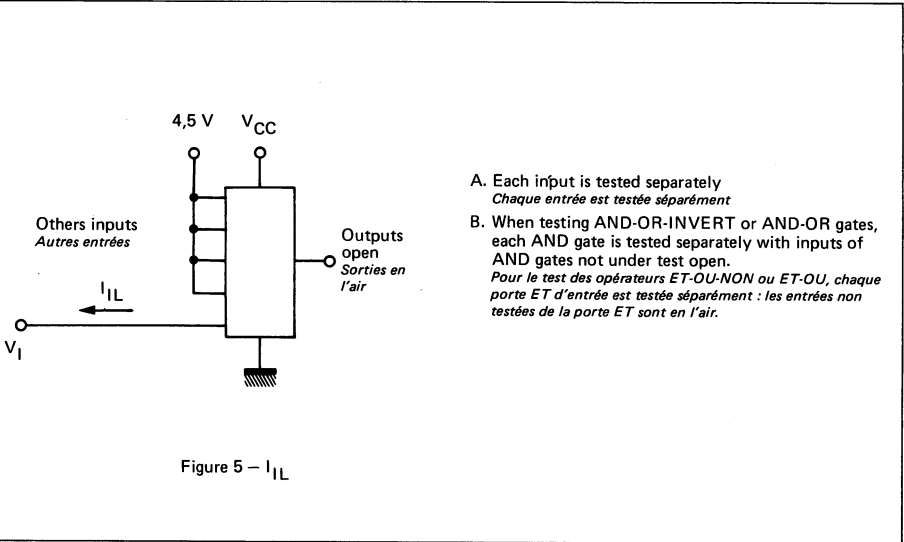


Figure 5 -  $I_{IL}$

TEST TABLE  
TABLE DE TEST

Function <i>Fonction</i>	Test conditions <i>Conditions de tests</i>
NAND <i>ET-NON</i>	All inputs at GND <i>Toutes les entrées à la masse</i>
AND <i>ET</i>	All inputs at 4,5 V <i>Toutes les entrées à 4,5 V</i>
NOR <i>OU-NON</i>	All inputs at GND <i>Toutes les entrées à la masse</i>
OR <i>OU</i>	All inputs at 4,5 V <i>Toutes les entrées à 4,5 V</i>
AND-OR-INVERT <i>ET-OU-NON</i>	All inputs at GND <i>Toutes les entrées à la masse</i>
AND-OR <i>ET-OU</i>	All inputs at 4,5 V <i>Toutes les entrées à 4,5 V</i>

See test table  
*Voir table des tests*

Input test conditions  
*Conditions de tests sur les entrées*

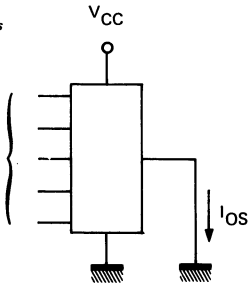


Figure 6 -  $I_{OS}$

TEST CIRCUITS  
MONTAGES DE TESTS

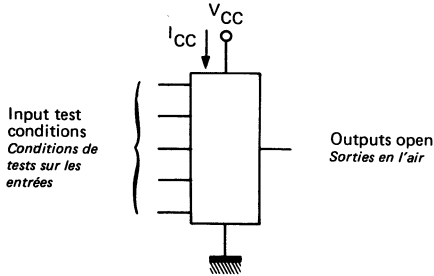


Figure 7 -  $I_{CC}$

TEST TABLE  
TABLE DE TEST

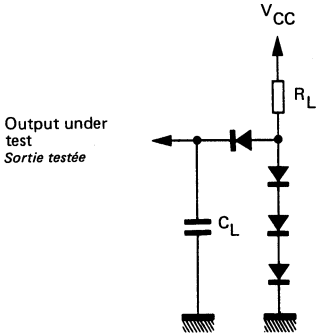
Function Fonction	Test conditions Conditions de tests	
	$I_{CCH}$	$I_{CCL}$
NAND ET-NON	All inputs at GND Toutes les entrées à la masse	All inputs at 4,5 V Toutes les entrées à 4,5 V
AND ET	All inputs at 4,5 V Toutes les entrées à 4,5 V	All inputs at GND Toutes les entrées à la masse
NOR OU-NON	All inputs at GND Toutes les entrées à la masse	One input at 4,5 V, others at GND Une entrée à 4,5 V, les autres à la masse
OR OU	One input at 4,5 V, others at GND Une entrée à 4,5 V, les autres à la masse	All inputs at GND Toutes les entrées à la masse
AND-OR-INVERT ET-OU-NON	All inputs at GND Toutes les entrées à la masse	All inputs of one AND gate at 4,5 V, others at GND Toutes les entrées d'une porte ET à 4,5 V, les autres à la masse
AND-OR ET-OU	All inputs of one AND gate at 4,5 V, others at GND Toutes les entrées d'une porte ET à 4,5 V, les autres à la masse	All inputs at GND Toutes les entrées à la masse

Note : The average current  $I_{CC}$  value is calculated from the following equation :  
La valeur moyenne du courant consommé  $I_{CC}$  est donnée par la relation suivante

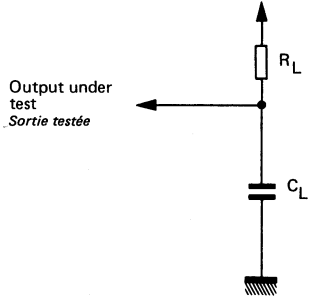
$$I_{CC} = \frac{I_{CCH} + I_{CCL}}{2}$$

TEST CIRCUITS  
MONTAGES DE TESTS

Load circuit for totem-pole outputs  
*Circuit de charge pour sorties à totem-pole*

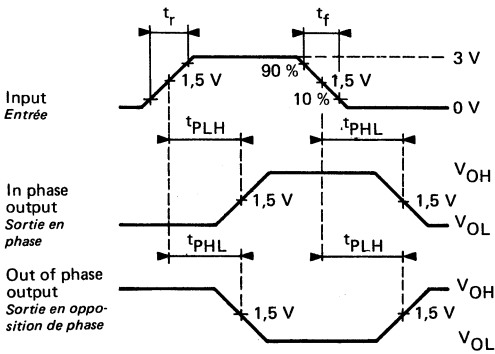


Load circuit for open collector outputs  
*Circuit de charge pour sorties à collecteur ouvert*



$C_L$  includes probe and jig capacitance  
 *$C_L$  comprend les capacités de la sonde et du montage*  
All diodes are 1N 916  
*Toutes les diodes sont des 1N 916*

SWITCHING WAVEFORMS  
*FORMES DES SIGNAUX DE COMMUTATION*



Pulses generator has the following characteristics:  
*Les impulsions délivrées par le générateur ont les caractéristiques suivantes*  
 $f = 1 \text{ MHz}$ ,  $Z_0 = 50 \Omega$ ,  $t_r \leq 2,5 \text{ ns}$ ,  
 $t_f \leq 2,5 \text{ ns}$

Propagation delay times  
*Temps de propagation*

Figure 8

## NOTES



# Flip-flops

*Bascules*

## NOTES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 474 SE	TO-116	0°C, + 70°C	4,75	5,25	5,5 V	10	20	D	1
SF.C 474 SKM	TO-116	-55°C, + 125°C	4,5	5,5	5,5 V	10	20	$\bar{S}, T$	2
								$\bar{R}$	3

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

The SF.C 474 S is a dual D type flip-flop. Input information (D) is transferred to the outputs on the positive edge of the clock pulse and is not directly related to the transition time of the positive going pulse.

*Le circuit SF.C 474 S est une double bascule de type D. Le transfert de l'information présente sur l'entrée (D) s'effectue sur le front positif de l'impulsion d'horloge. Ce transfert est lié au franchissement d'un seuil et non au temps de montée de l'impulsion d'horloge.*

After the clock input threshold voltage has been passed, the data input (D) is locked out.

*L'entrée d'information (D) devient inopérante dès que le signal d'horloge atteint une valeur supérieure à ce seuil.*

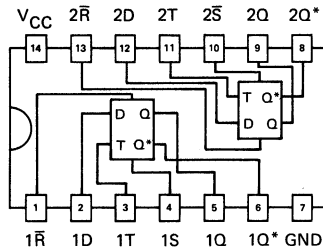
Each flip-flop has individual clear and preset inputs, and complementary Q and Q\* outputs.

*Chaque bascule possède des entrées  $\bar{R}$ ,  $\bar{S}$  séparées et délivre l'information de sortie sous les deux formes complémentées.*

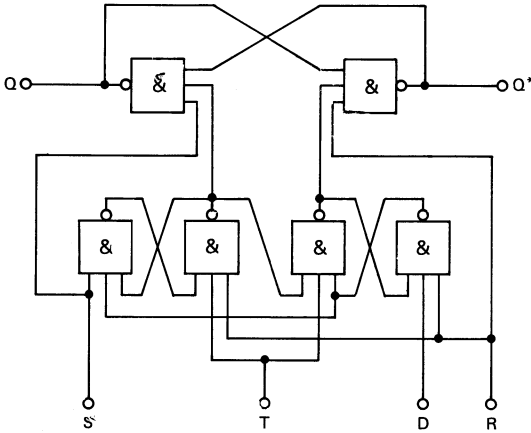
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

### Package TO-116 (CB-2) Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

	$t_n$	$t_{n+1}$	
Input D Entrée D	Q	Q	Q*
L	L	L	H
H	H	H	L

Notes :

$t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*

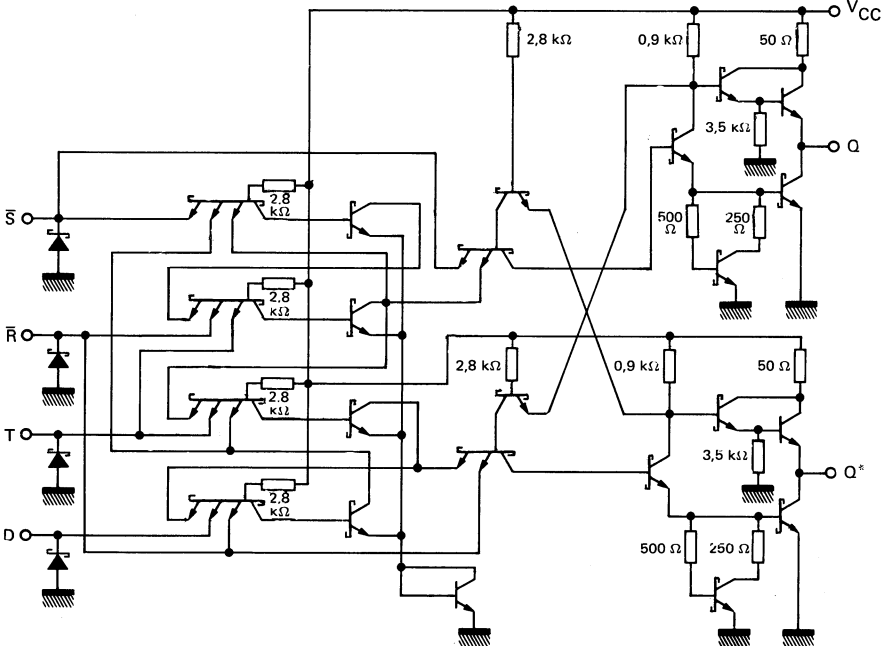
$t_{n+1}$  : Bit time after clock pulse  
*Instant après transition d'horloge*

Low input to  $\bar{S}$  sets Q to high level  
*Un niveau bas de tension sur  $\bar{S}$  entraîne un niveau haut de tension sur Q*

Low input to  $\bar{R}$  sets Q to low level  
*Un niveau bas de tension sur  $\bar{R}$  entraîne un niveau bas de tension sur Q*

S and R are independent of clock  
*L'action de  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état de l'horloge.*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

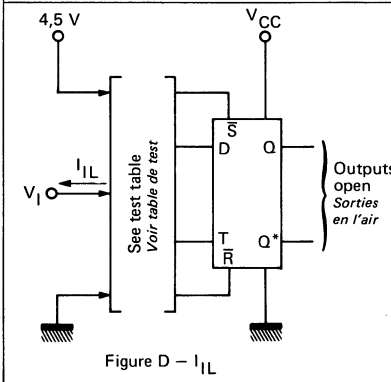
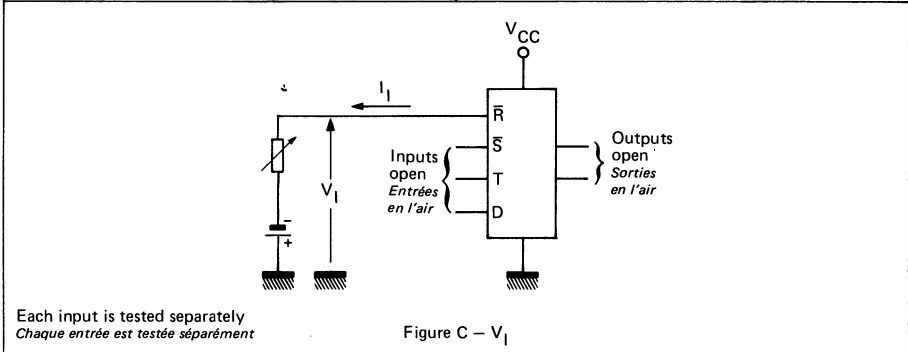
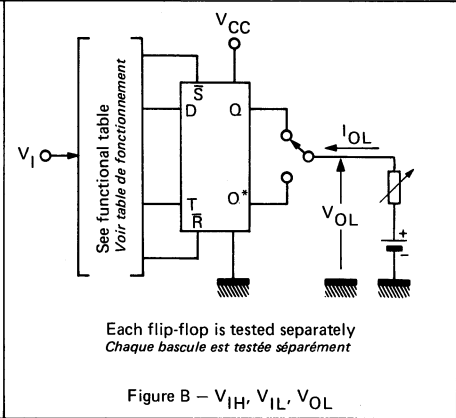
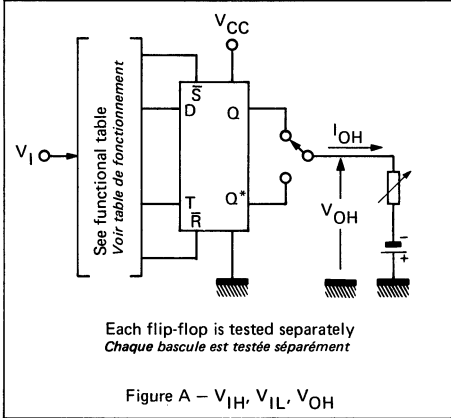
PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		A,B
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		A,B
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	1,2 V	$V_{CCmin}$ $I_I = -18 \text{ mA}$	C
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	SF.C 474 SE SF.C 474 SKM $V_{OHmin}$	2,7 V 2,5 V	$V_{CCmin}$ $V_{IL} = 0,8 \text{ V}$ $I_{OH} = -1 \text{ mA}$	A
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IL} = 0,8 \text{ V}$ $V_{IH} = 2 \text{ V}$ $I_{OL} = 20 \text{ mA}$	B
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5 \text{ V}$	E
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$ $I_I (Hmin)$	D 50 $\mu\text{A}$ $\bar{R}$ 150 $\mu\text{A}$ $\bar{S}, T$ 100 $\mu\text{A}$	$V_{CCmax}$ $V_I = 2,7 \text{ V}$	E
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	D -2 mA $\bar{R}$ -6 mA $\bar{S}, T$ -4 mA	$V_{CCmax}$ $V_I = 0,5 \text{ V}$	D
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \text{ mA} \leq I_{OS} \leq -40 \text{ mA}$	$V_{CCmax}$	F
Maximum supply current <i>Courant maximal consommé</i>	$I_{CC}$	50 mA	$V_{CCmax}$ $I_{CC}$ is measured with outputs open, clock T grounded and D, S, R at 4,5 V <i><math>I_{CC}</math> est mesuré avec les sorties en l'air, l'entrée d'horloge T à la masse et les entrées D, S, R à 4,5 V</i>	E

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^{\circ}\text{C}$  $V_{CC} = 5\text{ V}$ 

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	$f_{max}$		75 MHz			H
Propagation delay time, low to high level output (Q or Q*) from preset (S) or clear (R) inputs <i>Temps de propagation à la croissance du signal de sortie (Q ou Q*) depuis les entrées S ou R</i>	$t_{PLH1}$				6 ns	G
Propagation delay time, high to low level output (Q or Q*) from preset (S) or clear (R) inputs <i>Temps de propagation à la décroissance du signal de sortie (Q ou Q*) depuis les entrées S ou R</i>	Clock high <i>Horloge à l'état haut</i> $t_{PHL2}$	$C_L = 15\text{ pF}$ $R_L = 280\ \Omega$			13,5 ns	G
	Clock low <i>Horloge à l'état bas</i> $t_{PHL3}$				8 ns	G
Propagation delay time, low to high level output (Q or Q*) from clock T <i>Temps de propagation à la croissance du signal de sortie (Q ou Q*) depuis l'entrée d'horloge T</i>	$t_{PHL4}$				9 ns	G
Propagation delay time, high to low level output (Q or Q*) from clock T <i>Temps de propagation à la décroissance du signal de sortie (Q ou Q*) depuis l'entrée d'horloge T</i>	$t_{PLH4}$				9 ns	G
Pulses width <i>Largeur des signaux</i>	Clock high level <i>Niveau haut d'horloge (T)</i> $t_{w1}$		6 ns			H
	Clock low level <i>Niveau bas d'horloge (T)</i> $t_{w2}$		7,3 ns			H
	Clear or preset low level <i>Niveau bas des entrées de remise à zéro ou à un (R, S)</i> $t_{w3}$		7 ns			H
Input set-up time <i>Temps de prépositionnement</i>	High level data D <i>Niveau haut d'entrée D</i>	$t_{set-up}$	3 ns			H
	Low level data D <i>Niveau bas d'entrée D</i>		3 ns			H
Input hold time <i>Temps de maintien</i>	$t_{hold}$		2 ns			H

**TEST CIRCUITS**  
MONTAGES DE TESTS

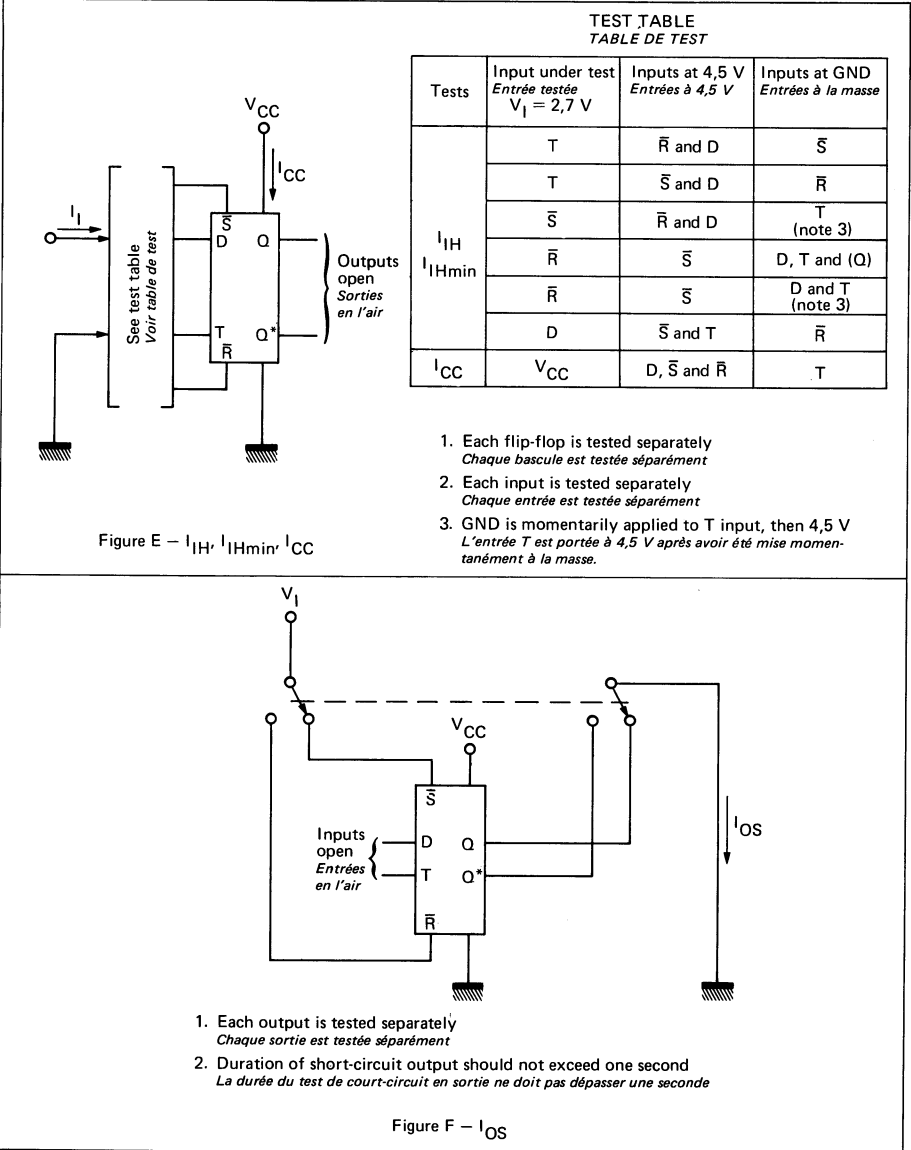


TEST TABLE  
TABLE DE TEST

Input under test Entrée testée $V_I = 0,5 V$	Inputs at 4,5 V Entrées à 4,5 V	Inputs at GND Entrées à la masse
T	$\bar{R}$	$\bar{S}$ , D
$\bar{S}$	$\bar{R}$	T, D
$\bar{R}$	T, D, $\bar{S}$	
D	$\bar{R}$ , T	$\bar{S}$

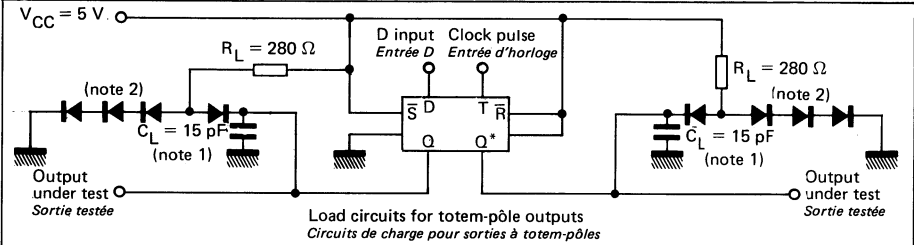
1. Each flip-flop is tested separately  
Chaque bascule est testée séparément
2. Each input is tested separately  
Chaque entrée est testée séparément

**TEST CIRCUITS**  
**MONTAGES DE TESTS**





**TEST CIRCUITS**  
MONTAGES DE TESTS



Notes 1 :  $C_L$  includes probe and jig capacitance 2 : All diodes are 1N 916  
 $C_L$  comprend les capacités de la sonde et du montage Toutes les diodes sont des 1N 916  
 Pulse generator has the following characteristics :  $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_r \leq 2,5 \text{ ns}$ ,  $t_f \leq 2,5 \text{ ns}$   
 Le générateur d'impulsions a les caractéristiques suivantes

**SWITCHING WAVEFORMS**  
FORMES DES SIGNAUX DE COMMUTATION

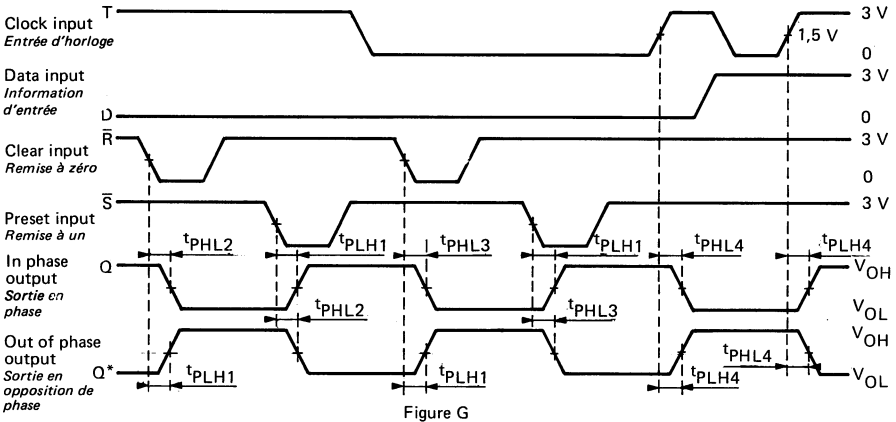
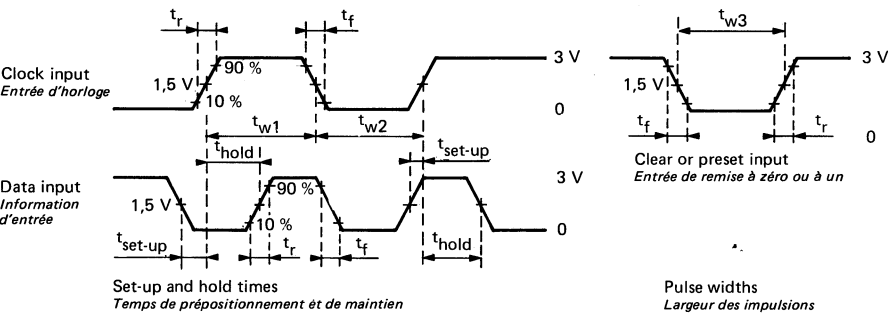


Figure G



Set-up and hold times  
Temps de prépositionnement et de maintien

Pulse widths  
Largeur des impulsions

Figure H

## NOTES

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4112 SE	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	J, K	1
SF.C 4112 SKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	20	T, $\bar{R}$ , $\bar{S}$	2

### GENERAL DESCRIPTION DESCRIPTION GENERALE

The SF.C 4112 S is a dual JK flip-flop. Each flip-flop offers individual J, K, preset ( $\bar{S}$ ), clear ( $\bar{R}$ ) and clock (T) inputs.

Input data is transferred to the output on the negative-going edge of the clock pulse. The J and K inputs are enabled when the clock goes high. Direct-coupled triggering occurs at a specific voltage level of the clock pulse, and after the clock input threshold voltage has been passed, the J and K inputs are locked out. Clear ( $\bar{R}$ ) and preset ( $\bar{S}$ ) are independently of clock (T).

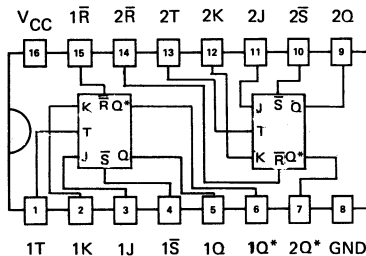
*Le circuit SF.C 4112 S est une double bascule de type JK. Chaque bascule possède des entrées séparées J, K,  $\bar{S}$ ,  $\bar{R}$  et T.*

*L'information est transmise de l'entrée vers la sortie sur le front négatif du signal d'horloge. Les entrées J et K sont validées pendant l'état haut du signal d'horloge. La commutation de la bascule est obtenue pour une tension de seuil bien définie du signal d'horloge. Ce seuil ayant été franchi, les entrées J et K deviennent inopérantes vis à vis du nouvel état de la bascule. Les entrées de remise à zéro ( $\bar{R}$ ) et de remise à un agissent indépendamment de l'horloge (T).*

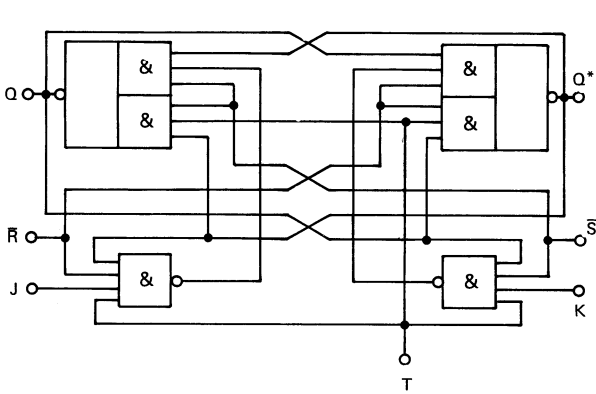
### PIN CONFIGURATION BROCHAGE

Package MP-117 (CB-79)  
Boîtier

Top view  
Vue de dessus



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE

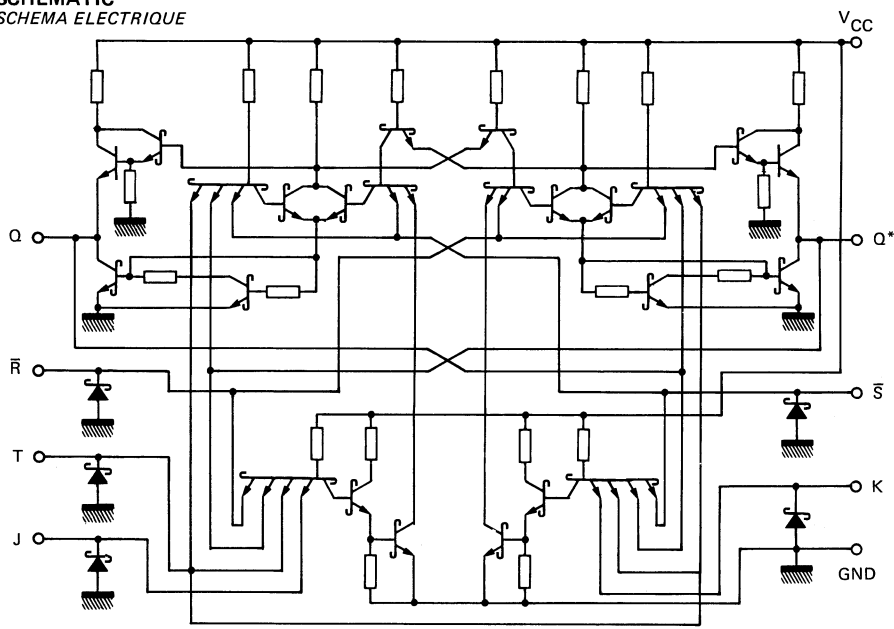


**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

	$t_n$	$t_{n+1}$	
J		K	O
L		L	$Q_n$
L		H	L
H		L	H
H		H	$Q_n^*$

Notes :  
 $t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*  
 $t_{n+1}$  : Bit time after clock pulse  
*Instant après transition d'horloge*

**SCHEMATIC**  
SCHEMA ELECTRIQUE



**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

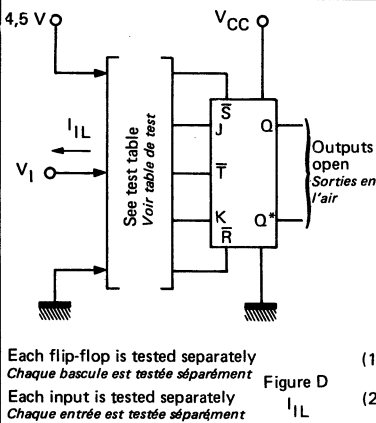
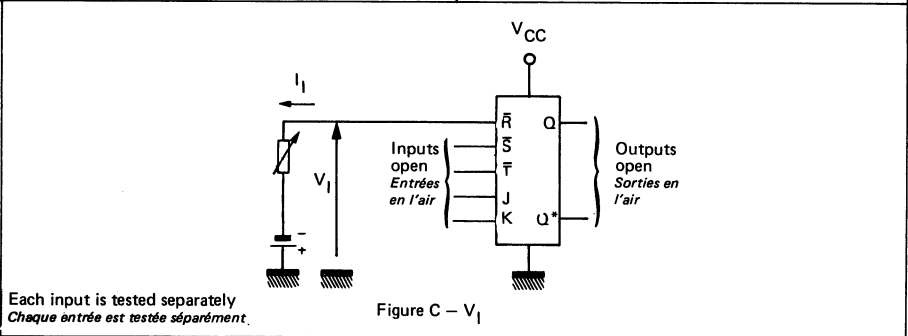
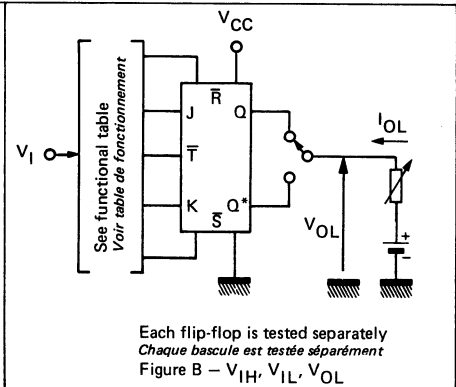
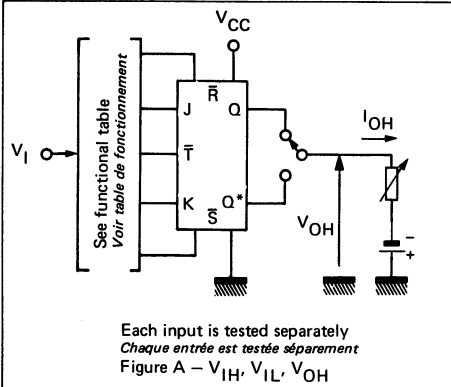
PARAMETERS PARAMETRES	SYMBOLS SYMOBLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		A,B
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		A,B
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	C
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	2,7 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{IH} = 2$ V $I_{OH} = -1$ mA	A
SF.C 4112 SE SF.C 4112 SKM		2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IL} = 0,8$ V $V_{IH} = 2$ V $I_{OL} = 20$ mA	B
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	E
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$ $I_I (Hmin)$	J,K 50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	E
		$\bar{R}, \bar{S}, T$ 100 $\mu$ A		
Maximum input current at $V_{OLmax}$ <i>Courant maximal d'entrée à <math>V_{OLmax}</math></i>	$I_{ILmax}$ $I_I (Lmax)$	J,K -1,6 mA	$V_{CCmax}$ $V_I = 0,5$ V	D
		T -4 mA		
		$\bar{S}, \bar{R}$ -7 mA		
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$	F
Maximum supply current <i>Courant maximal consommé</i>	$I_{CC}$	50 mA	$V_{CCmax}$ $I_{CC}$ is measured with outputs open, clock T grounded and J, K, $\bar{S}$ , $\bar{R}$ at 4,5 V. <i><math>I_{CC}</math> est mesuré avec les sorties en l'air, l'entrée d'horloge T à la masse et les entrées J, K, <math>\bar{S}</math>, <math>\bar{R}</math> à 4,5 V.</i>	E

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = 25^{\circ}\text{C}$  $V_{CC} = 5\text{ V}$ 

N = 10

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	FIG.	
Maximum clock frequency <i>Fréquence maximale d'horloge</i>	$f_{max}$	$C_L = 15\text{ pF}$ $R_L = 280\ \Omega$	80 MHz			H	
Propagation delay time, low to high level output (Q or Q*) from preset (S) or clear (R) inputs <i>Temps de propagation à la croissance du signal de sortie (Q ou Q*) depuis les entrées S ou R</i>	$t_{PLH1}$				7 ns	G	
Propagation delay time, high to low level output (Q or Q*) from preset (S) or clear (R) inputs <i>Temps de propagation à la décroissance du signal de sortie (Q ou Q*) depuis les entrées S ou R</i>	$t_{PHL1}$		Clock high <i>Horloge à l'état haut</i>			7 ns	G
			Clock low <i>Horloge à l'état bas</i>			7 ns	G
Propagation delay time, low to high level output (Q or Q*) from clock T <i>Temps de propagation à la croissance du signal de sortie (Q ou Q*) depuis l'entrée d'horloge T</i>	$t_{PLH2}$					7 ns	G
Propagation delay time, high to low level output (Q or Q*) from clock T <i>Temps de propagation à la décroissance du signal de sortie (Q ou Q*) depuis l'entrée d'horloge T</i>	$t_{PHL2}$					7 ns	G
Pulses width <i>Largeur des signaux</i>	Clock high level <i>Niveau haut d'horloge (T)</i>	$t_{w1}$	6 ns			H	
	Clock low level <i>Niveau bas d'horloge (T)</i>	$t_{w2}$	6,5 ns			H	
	Clear or preset low level <i>Niveau bas des entrées de remise à zéro ou à un (R, S)</i>	$t_{w3}$	8 ns			H	
Input set-up time <i>Temps de prépositionnement</i>	High level data J or K <i>Niveau haut d'entrée J ou K</i>	$t_{set-up}$	3 ns			H	
	Low level data J or K <i>Niveau bas d'entrée J ou K</i>		3 ns			H	
Input hold time <i>Temps de maintien</i>	$t_{hold}$		0 ns			H	

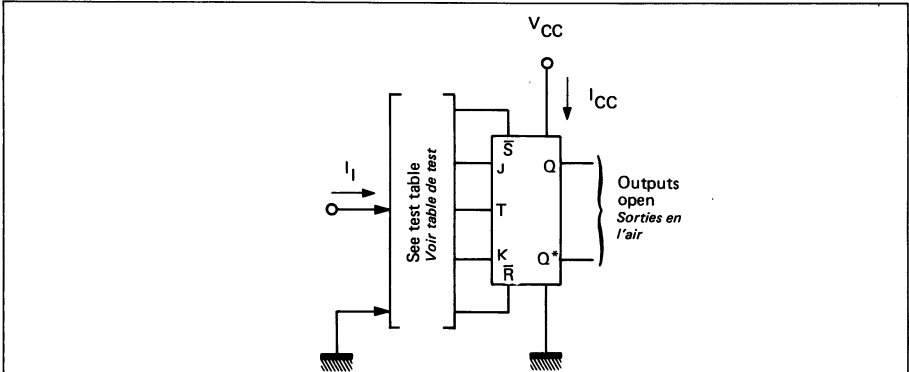
**TEST CIRCUITS**  
MONTAGES DE TESTS



Input under test Entrée testée $V_I = 0,5 V$	Inputs at 4,5 V Entrées à 4,5 V	Inputs at GND Entrées à la masse
J	$\bar{R}$ , $\bar{T}$ , $\bar{S}$ , K (note 1)	None Aucune
K	$\bar{R}$ , $\bar{T}$ , $\bar{S}$ , J (note 2)	None Aucune
$\bar{T}$	$\bar{R}$ , J, $\bar{S}$ , K (note 1) $\bar{R}$ , K, $\bar{S}$ , J (note 2)	None Aucune
$\bar{R}$	J, $\bar{T}$ , $\bar{S}$ , K	None Aucune
$\bar{S}$	J, K, $\bar{T}$ , $\bar{R}$	None Aucune

- (1) GND is momentarily applied to  $\bar{R}$  input, then 4,5 V  
L'entrée  $\bar{R}$  est portée à 4,5 V après avoir été momentanément mise à la masse
- (2) GND is momentarily applied to  $\bar{S}$  input, then 4,5 V  
L'entrée  $\bar{S}$  est portée à 4,5 V après avoir été momentanément mise à la masse

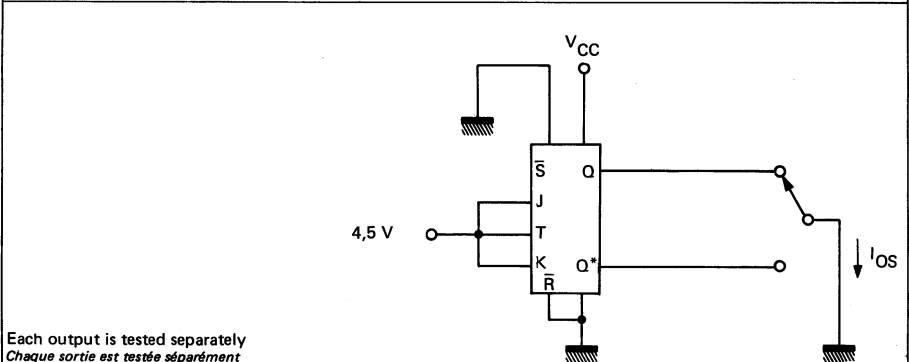
**TEST CIRCUITS**  
**MONTAGES DE TESTS**



Each flip-flop is tested separately  
 Chaque bascule est testée séparément

Figure E -  $I_{IH}$ ,  $I_{IHmin}$ ,  $I_{CC}$

Tests	Input under test Entrée testée $V_I = 2,7\text{ V}$	Inputs at 4,5 V Entrées à 4,5 V	Inputs at GND Entrées à la masse
$I_{IH}$ $I_{IHmin}$	J	None Aucune	$\bar{R}$ , $\bar{S}$ , K, T
	K		$\bar{R}$ , $\bar{S}$ , J, T
	$\bar{R}$		J, T, $\bar{S}$ , K
	$\bar{S}$		T, K, $\bar{R}$ , J
	T		$\bar{R}$ , $\bar{S}$ , J, K
$I_{CC}$	$V_{CC}$	J, K, $\bar{S}$ , $\bar{R}$	T



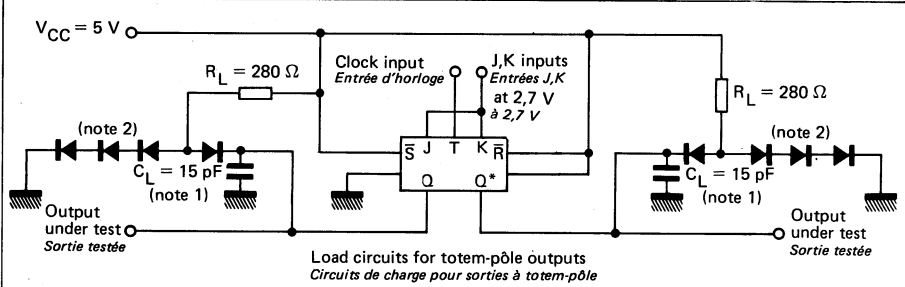
Each output is tested separately  
 Chaque sortie est testée séparément

Duration of short-circuit output should not exceed one second  
 La durée du test de court-circuit en sortie ne doit pas dépasser une seconde

Figure F -  $I_{OS}$



**TEST CIRCUITS**  
MONTAGES DE TESTS



Notes 1 :  $C_L$  includes probe and jig capacitance  
*C<sub>L</sub> comprend les capacités de la sonde et du montage*

2 : All diodes are 1N 916  
*Toutes les diodes sont des 1N 916*

Pulse generator has the following characteristics :  $f = 1 \text{ MHz}$ ,  $Z = 50 \Omega$ ,  $t_r \leq 2,5 \text{ ns}$ ,  $t_f \leq 2,5 \text{ ns}$   
*Le générateur d'impulsions a les caractéristiques suivantes*

**SWITCHING WAVEFORMS**  
*FORMES DES SIGNAUX DE COMMUTATION*

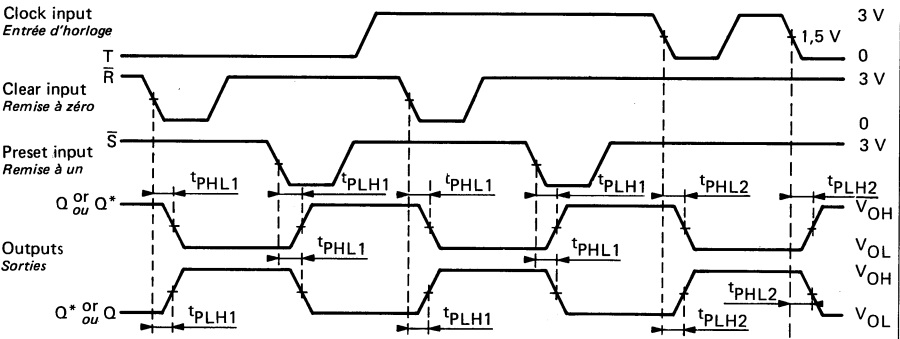
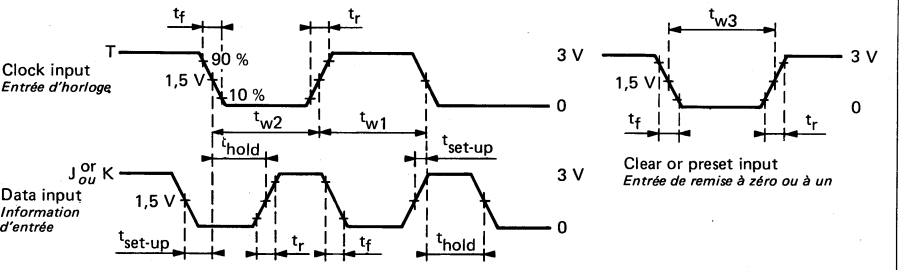


Figure G



Set-up and hold times  
*Temps de prépositionnement et de maintien*

Pulse widths  
*Largeur des impulsions*

Figure H

## NOTES

# Multiplexers

*Multiplexeurs*

## NOTES

## DUAL 4 LINE TO 1 LINE, DATA SELECTORS/MULTIPLEXERS DOUBLES SELECTEURS DE DONNEES/MULTIPLIXEURS DE 4 VOIES VERS 1

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4153 SE	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	All inputs Toutes entrées	
SF.C 4153 SKM	MP-117	-55°C, + 125°C	4,5	5,5	5,5 V	10	20		

- Permits multiplexing from 4 line to 1 line
- Performs parallel-to-serial conversion
- Input clamping diodes
- High fan-out, low impedance totem-pole outputs
- Fully compatible with most TTL and DTL circuits

- Permet le multiplexage de 4 voies d'entrées vers 1 voie de sortie
- Réalise la conversion parallèle-série
- Diodes d'écrêtage sur les entrées
- Sorties à totem-pôle à grande sortance et faible impédance
- Compatibilité avec la plupart des circuits TTL et DTL.

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

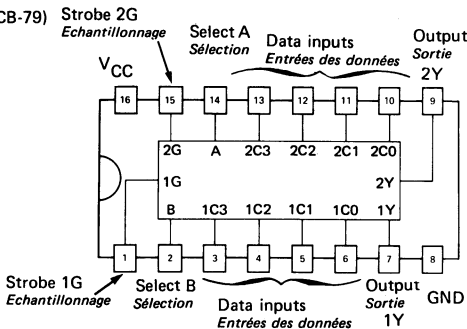
The SF.C 4153 S circuit contains two 4 line to 1 line data selectors/multiplexers. Separate G strobe inputs are provided for each multiplexer. C data inputs are selected from two A, B select inputs.

Le circuit SF.C 4153 S contient deux multiplexeurs de 4 voies d'entrées vers 1 voie de sortie. Chaque multiplexeur possède une entrée d'échantillonnage G séparée. Deux entrées de commande A, B permettent de sélectionner les informations d'entrées C.

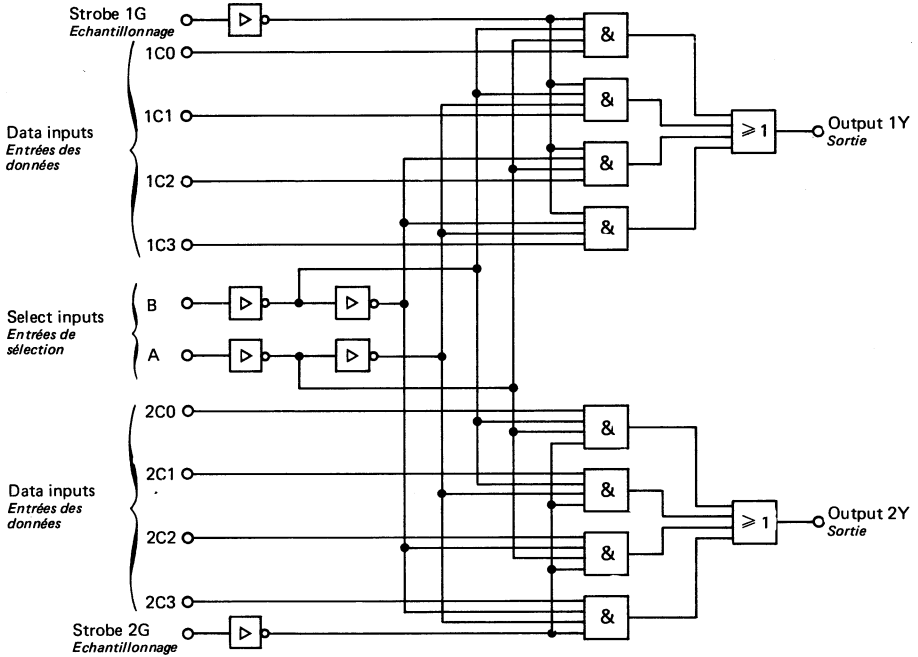
### PIN CONFIGURATION BROCHAGE

Top view  
Vue de dessus

Package MP-117 (CB-79)  
Boîtier



**FUNCTIONAL BLOCK DIAGRAM**  
**SCHEMA LOGIQUE**



**FUNCTIONAL TABLE**  
**TABLE DE FONCTIONNEMENT**

Select inputs Entrées de sélection		Data inputs Entrées des données				Strobe Echantillonnage	Output Sortie
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

A and B select inputs are common to both multiplexers  
 Les entrées de sélection A et B sont communes aux deux multiplexeurs

H : High level      L : Low level      X : Irrelevant  
 Niveau haut de tension      Niveau bas de tension      Etat indéterminé

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	▲ FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		1,2
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		1,2
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	3
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 4153 SE 2,7 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	1
		SF.C 4153 SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_{OL} = 20$ mA	2
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	4
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	$I_{IHmin}$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	4
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	$I_{ILmax}$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	5
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	$-100 \leq I_{OS} \leq -40$ mA	$V_{CCmax}$ See note 1 <i>Voir note 1</i>	6
Supply current, low level output per package <i>Courant d'alimentation par boîtier sortie à l'état bas</i>	$I_{CCL}$	70 mA	$V_{CCmax}$ All inputs grounded <i>Toutes entrées à la masse</i> All outputs open <i>Toutes sorties en l'air</i>	7

 Note 1 : Not more than one output should be shorted at a time  
 Une seule sortie doit être mise à la masse à la fois

 ▲ See figures page 685  
 Voir figures page 685

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$ 

PARAMETERS PARAMETRES	SYMBOLS SYMBOLES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.
Propagation delay time, low to high level output from C to Y <i>Temps de propagation à la croissance du signal de sortie de C vers Y</i>	$t_{PLH}$	$C_L = 15\text{ pF}$ $R_L = 280\ \Omega$		6 ns	9 ns	8
Propagation delay time, high to low level output from C to Y <i>Temps de propagation à la décroissance du signal de sortie de C vers Y</i>	$t_{PHL}$			6 ns	9 ns	
Propagation delay time, low to high level output from A or B to Y <i>Temps de propagation à la croissance du signal de sortie de A ou B vers Y</i>	$t_{PLH}$			11,5 ns	18 ns	8
Propagation delay time, high to low level output from A or B to Y <i>Temps de propagation à la décroissance du signal de sortie de A ou B vers Y</i>	$t_{PHL}$			12 ns	18 ns	
Propagation delay time, low to high level output from G to Y <i>Temps de propagation à la croissance du signal de sortie de G vers Y</i>	$t_{PLH}$			10 ns	15 ns	8
Propagation delay time, high to low level output from G to Y <i>Temps de propagation à la décroissance du signal de sortie de G vers Y</i>	$t_{PHL}$			9 ns	13,5 ns	

 ▲ See figures page 685  
 Voir figures page 685



# SF.C 4157 S, SF.C 4158 S

## QUADRUPLE 2 LINE TO 1 LINE DATA SELECTORS/MULTIPLEXERS QUADRUPLES SELECTEURS DE DONNEES/MULTIPLIXEURS DE 2 VOIES VERS 1

### BASIC CHARACTERISTICS CARACTERISTIQUES PRINCIPALES

### PRELIMINARY DATA NOTICE PRELIMINAIRE

Type	Package Boîtier	Operating free-air temperature range Gamme de température ambiante de fonctionnement	V <sub>CC</sub> (V)		Maximum input voltage Tension d'entrée maximale	Fan-out Sortance		Input loading factor Facteur de charge d'entrée	
			Min.	Max.		Low state Etat bas	High state Etat haut		
SF.C 4157 SE	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20	S, G	2
SF.C 4158 SE	MP-117	0°C, + 70°C	4,75	5,25	5,5 V	10	20		
SF.C 4157 SKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	20	A, B	1
SF.C 4158 SKM	MP-117	-55°C, +125°C	4,5	5,5	5,5 V	10	20		

- Permits multiplexing from 2 line to 1 line
- Performs parallel-to-serial conversion
- Source programmable counters
- Input clamping diodes
- High fan-out, low impedance totem-pole outputs

- Permet le multiplexage de 2 voies d'entrées vers 1 voie de sortie
- Conversion parallèle-série
- Circuit de programmation des compteurs
- Diodes d'écrêtage sur les entrées
- Sorties avec totem-pôle à grande sortance et faible impédance

### GENERAL DESCRIPTION

### DESCRIPTION GENERALE

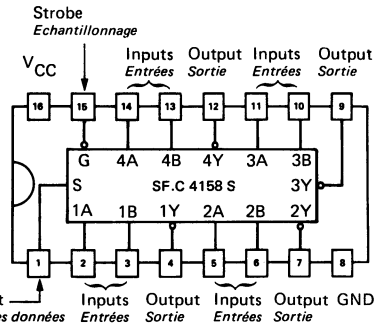
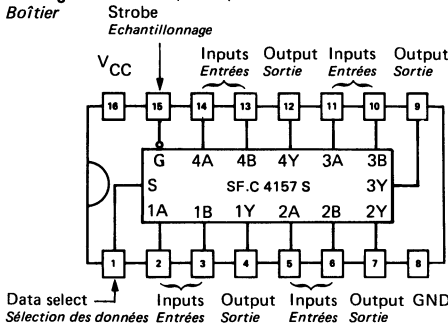
The SF.C 4157 S and SF.C 4158 S circuits contain four 2 line to 1 line data selectors/multiplexers. A common G strobe input is provided for the four multiplexers. S select input permits the selection of a 4 bit-word from one of two A or B source inputs. The outputs of the SF.C 4157 S present true data whereas the outputs of the SF.C 4158 S present inverted data to minimize propagation delay time.

Les circuits SF.C 4157 S et SF.C 4158 S contiennent quatre multiplexeurs de 2 voies d'entrées vers 1 voie de sortie. Une entrée G d'échantillonnage est commune aux quatre multiplexeurs. Une entrée de commande S permet de sélectionner l'un des deux mots de 4 bits présents sur les entrées. Les informations de sorties sont délivrées sous leur forme directe par le circuit SF.C 4157 S et sous leur forme complémentée par le circuit SF.C 4158 S permettant ainsi de minimiser les temps de traversées.

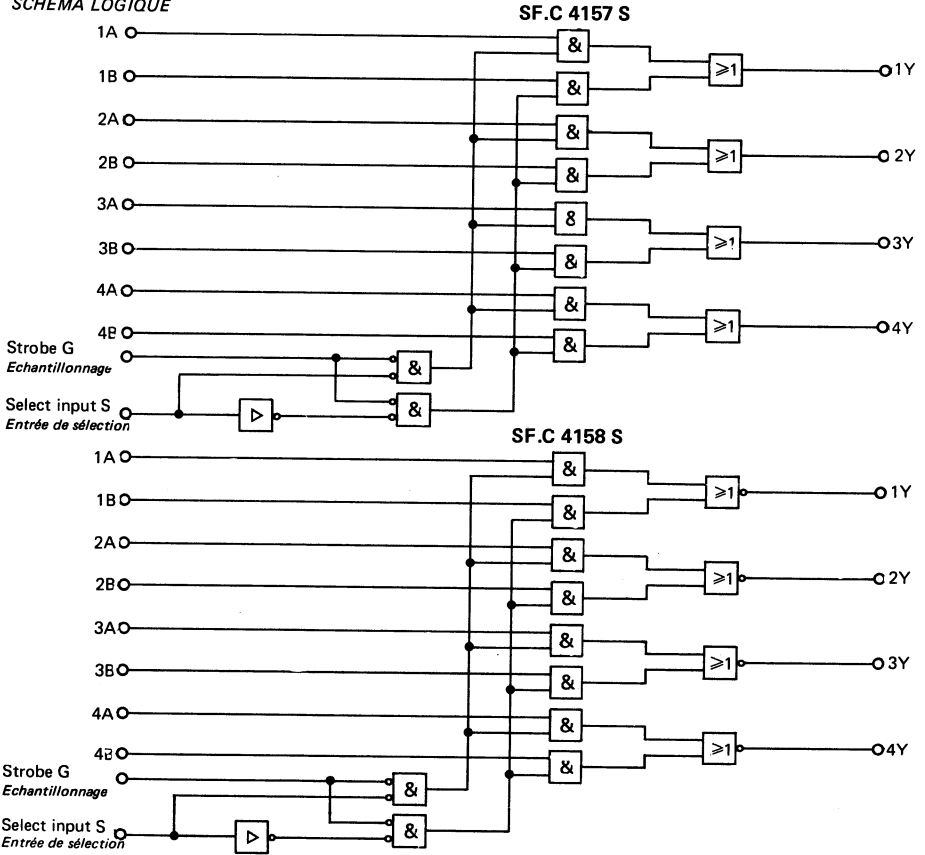
### PINS CONFIGURATIONS BROCHAGES

Top views  
Vues de dessus

#### Package MP-117 (CB-79)



**FUNCTIONAL BLOCK DIAGRAM**  
SCHEMA LOGIQUE



**FUNCTIONAL TABLE**  
TABLE DE FONCTIONNEMENT

		INPUTS ENTREES		OUTPUT SORTIE			
		Strobe G Echantillonnage	Select S Sélection	A	B	Y	
						SF.C 4157 S	SF.C 4158 S
H	X	X	X	X	L	H	
L	L	L	L	X	L	H	
L	L	H	H	X	H	L	
L	H	X	X	L	L	H	
L	H	X	X	H	H	L	

H : high level  
niveau haut de tension

L : low level  
niveau bas de tension

X : Irrelevant  
Etat indéterminé

**ELECTRICAL CHARACTERISTICS**  
**CARACTERISTIQUES ELECTRIQUES**

 Over operating free-air temperature range (unless otherwise specified).  
 Dans toute la gamme de température ambiante de fonctionnement (sauf indications  
 contraires).

PARAMETERS PARAMETRES	SYMBOLS SYMOBOLES	VALUES VALEURS	TEST CONDITIONS CONDITIONS DE VERIFICATION	FIG.
Minimum high level input voltage <i>Tension minimale d'entrée permise à l'état haut</i>	$V_{IHmin}$	2 V		
Maximum low level input voltage <i>Tension maximale d'entrée permise à l'état bas</i>	$V_{ILmax}$	0,8 V		
Maximum input clamp voltage <i>Tension d'écrêtage maximale en inverse sur les entrées</i>	$V_I$	-1,2 V	$V_{CCmin}$ $I_I = -18$ mA	
Minimum high level output voltage <i>Tension minimale garantie en sortie à l'état haut</i>	$V_{OHmin}$	SF.C 4157 SE SF.C 4158 SE 2,7 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_{OH} = -1$ mA	
		SF.C 4157 SKM SF.C 4158 SKM 2,5 V		
Maximum low level output voltage <i>Tension maximale garantie en sortie à l'état bas</i>	$V_{OLmax}$	0,5 V	$V_{CCmin}$ $V_{IH} = 2$ V $V_{IL} = 0,8$ V $I_{OL} = 20$ mA	
Maximum input current at 5,5 V <i>Courant maximal d'entrée à 5,5 V</i>	$I_{IH}$	1 mA	$V_{CCmax}$ $V_I = 5,5$ V	
Maximum input current at 2,7 V <i>Courant maximal d'entrée à 2,7 V</i>	A,B $I_{IHmin}$ S,G $I_I (Hmin)$	50 $\mu$ A	$V_{CCmax}$ $V_I = 2,7$ V	
		100 $\mu$ A		
Maximum low level input current <i>Courant maximal d'entrée à l'état bas</i>	A,B $I_{ILmax}$ S,G $I_I (Lmax)$	-2 mA	$V_{CCmax}$ $V_I = 0,5$ V	
		-4 mA		
Short-circuit output current <i>Courant de sortie en court-circuit</i>	$I_{OS}$	-100 < $I_{OS}$ < -40 mA	$V_{CCmax}$	
Maximum supply current <i>Courant maximal d'alimentation consommé</i>	$I_{CC}$	SF.C 4157 S 78 mA	$V_{CCmax}$ All inputs at 4,5 V <i>Toutes les entrées à 4,5 V</i> Outputs open <i>Sorties en l'air</i>	
		SF.C 4158 S 61 mA		

**DYNAMIC CHARACTERISTICS**  
**CARACTERISTIQUES DYNAMIQUES**
 $t_{amb} = +25^{\circ}\text{C}$  $V_{CC} = 5\text{ V}$  $N = 10$ 

PARAMETERS PARAMETRES		SYMBOLS SYMOBES	TEST CONDITIONS CONDITIONS DE MESURE	MIN.	TYP.	MAX.	▲ FIG.
Propagation delay time, low to high level output, from A, B to Y <i>Temps de propagation à la croissance du signal de sortie de A,B vers Y</i>	SF.C 4157 S	$t_{PLH}$	$C_L = 15\text{ pF}$ $R_L = 280\ \Omega$			7,5 ns	8
	SF.C 4158 S					6 ns	
Propagation delay time, high to low level output, from A,B to Y <i>Temps de propagation à la décroissance du signal de sortie de A,B vers Y</i>	SF.C 4157 S	$t_{PHL}$				6,5 ns	8
	SF.C 4158 S					6 ns	
Propagation delay time, low to high level output, from enable to Y <i>Temps de propagation à la croissance du signal de sortie de G vers Y</i>	SF.C 4157 S	$t_{PLH}$				12,5 ns	8
	SF.C 4158 S					11,5 ns	
Propagation delay time, high to low level output, from enable to Y <i>Temps de propagation à la décroissance du signal de sortie de G vers Y</i>	SF.C 4157 S	$t_{PHL}$				12 ns	8
	SF.C 4158 S					12 ns	
Propagation delay time, low to high level output, from select to Y <i>Temps de propagation à la croissance du signal de sortie de S vers Y</i>	SF.C 4157 S	$t_{PLH}$				15 ns	8
	SF.C 4158 S					12 ns	
Propagation delay time, high to low level output, from select to Y <i>Temps de propagation à la décroissance du signal de sortie de S vers Y</i>	SF.C 4157 S	$t_{PHL}$			15 ns	8	
	SF.C 4158 S				12 ns		

 ▲ See figures page 685  
 Voir figures page 685

Active components for  
hybrid microelectronic  
*Composants actifs pour  
microélectronique hybride*

## NOTES

# Components for hybrid microelectronic

## *Composants pour microélectronique hybride*

---

Sescosem TTL integrated circuits can be delivered as chips for use in material built with hybrid microelectronic technic.

Here after you can find data sheets of more use full circuit chips.

Other integrated circuit chips are available : ask our sales engineers.

For further informations specially regarding visual inspection, tests or delivery conditions see Sescosem catalog "Active components for hybrid microelectronic".

*Les circuits intégrés TTL fabriqués par Sescosem peuvent être livrés sous forme de "pastille" pour être utilisés dans les équipements faisant appel aux techniques de la microélectronique hybride.*

*On trouvera ci-après les notices concernant les pastilles couramment utilisées.*

*Les pastilles d'autres circuits sont livrables sur demande : interroger nos ingénieurs commerciaux.*

*Pour de plus amples informations et en particulier, en ce qui concerne l'inspection visuelle, les contrôles, les conditions de livraisons, se rapporter au catalogue Sescosem "Composants actifs pour microélectronique hybride".*

**TTL AND-OR-INVERT GATES**  
**OPERATEURS TTL ET-OU-NON**

**TECHNOLOGICAL DATA**  
**DONNEES TECHNOLOGIQUES**

Material : Silicon  
 Structure : Planar Epitaxial

Matériau : Silicium  
 Structure : Planar Epitaxiale

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$  and configuration  
**VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)**  $t_{amb} = 25^{\circ}C$  and configuration  
 et configuration

Type	Number of circuits Nombre de circuits	Inputs per circuit Entrées par circuit	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor Facteur de charge d'entrée	$t_{stg}$ ( $^{\circ}C$ )		$t_{oper}$ ( $^{\circ}C$ )	
						min.	max.	min.	max.
J.SF.C 400	4	2	7	5,5	1	-55	+125	0	+70
J.SF.C 410	3	3	7	5,5	1	-55	+125	0	+70
J.SF.C 420	2	4	7	5,5	1	-55	+125	0	+70
J.SF.C 430	1	8	7	5,5	1	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
**CARACTERISTIQUES STATIQUES (Mesurées sous pointes)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu A$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	min.	max.	min.	max.
J.SF.C 400	2	0,8	2,4	0,4	40	-1,6	-0,8	16
J.SF.C 410	2	0,8	2,4	0,4	40	-1,6	-0,8	16
J.SF.C 420	2	0,8	2,4	0,4	40	-1,6	-0,8	16
J.SF.C 430	2	0,8	2,4	0,4	40	-1,6	-0,8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
**CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$

Type	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)
	max.	max.
J.SF.C 400	22	15
J.SF.C 410	22	15
J.SF.C 420	22	15
J.SF.C 430	22	15

( $C_L = 15 pF$ )  
( $R_L = 400 \Omega$ )

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
**AUTRES CARACTERISTIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$

Type	$I_{CCL}$ (mA)	$I_{CCH}$ (mA)	$I_{IH}$ (mA)	$I_{OS}$ (mA)	$V_{IL}$ (V)
	typ.	typ.	max.		
J.SF.C 400	12	-4	1	18	55
J.SF.C 410	9	3	1	18	55
J.SF.C 420	6	2	1	18	55
J.SF.C 430	3	1	1	18	55

( $V_I = 5,5 V$ )

\* Pulsed  
 En impulsions



J.S.F.C 400  
 J.S.F.C 410  
 J.S.F.C 420  
 J.S.F.C 430

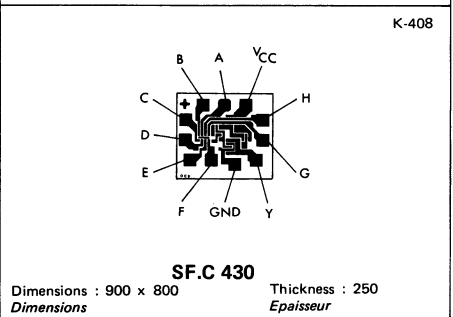
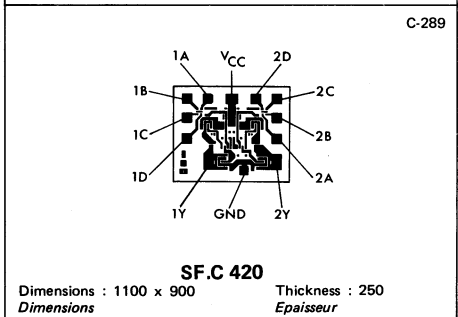
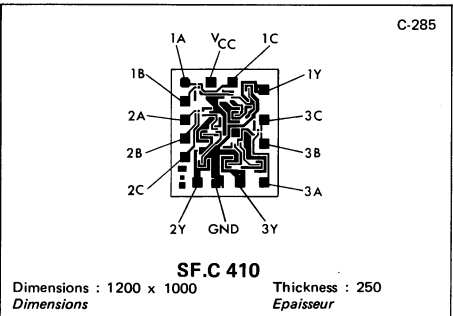
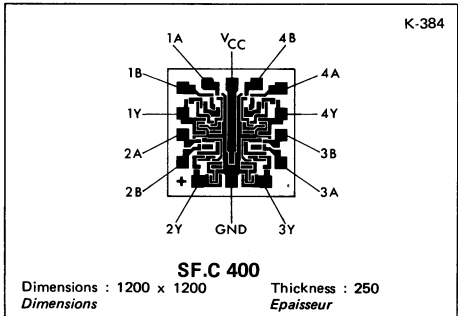
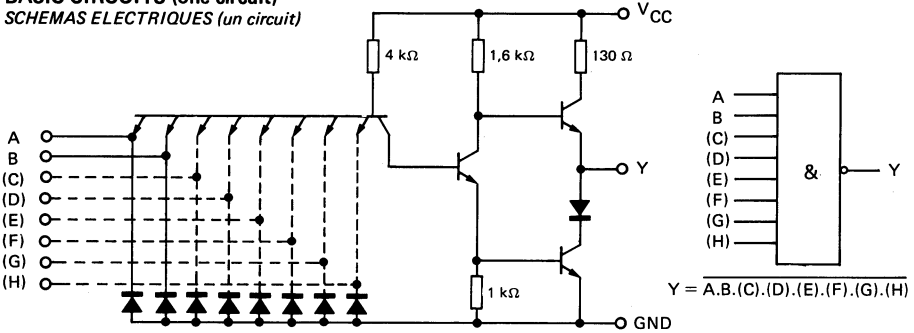
**MECHANICAL CHARACTERISTICS**  
*CARACTERISTIQUES MECANIKUES*

Front metallization : Aluminium  
 Back metallization : Gold  
 All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Métallisation face arrière : Or*  
*Dimensions en  $\mu\text{m}$*

**BASIC CIRCUITS (one circuit)**

*SCHEMAS ELECTRIQUES (un circuit)*



Acceptance requirements , Inspection level and AQL : see General Information page 55 to 71  
*Conditions de contrôle , Niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71*

**TTL NAND GATES (Open collectors) (J.SF.C 401)**

*OPERATEURS TTL ET-NON (Collecteurs ouverts)*

**TTL POWER NAND GATES (J.SF.C 440)**

*OPERATEURS ET-NON DE PUISSANCE TTL*

**TECHNOLOGICAL DATA**

*DONNEES TECHNOLOGIQUES*

Material : Silicon

*Matériau : Silicium*

Structure : Planar Epitaxial

*Structure : Planar Epitaxiale*

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$  and configuration  
*VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)*

Type	Number of circuits <i>Nombre de circuits</i>	Inputs per circuit <i>Entrées par circuit</i>	$V_{CC}$ (V)	$V_I$ (V)	$V_O$ (V)	Input loading factor <i>Facteur de charge d'entrée</i>	$t_{stg}$ (°C)		$t_{oper}$ (°C)	
							min.	max.	min.	max.
J.SF.C 401	4	2	7	5,5	5,5	1	-55	+125	0	+70
J.SF.C 440	4	2	7	5,5		1	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*CARACTERISTIQUES STATIQUES (Mesurées sous pointes)*

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu A$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)	$I_O$ ( $\mu A$ )	$V_I$ (V)	$V_O$ (V)
	min.	max.	min.	max.	min.	max.	min.	max.	max.		
J.SF.C 401	2	0,8	2,4	0,4	40	-1,6		16	250	0,8	5,5
J.SF.C 440	2	0,8	2,4	0,4	40	-1,6	-1,8	48			

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)*

Type	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)
	max.	max.
J.SF.C 401	23	15
J.SF.C 440	22	15

( $C_L = 15 \text{ pF}$   
 $R_L = 400 \Omega$  (J.SF.C 401)  
 $R_L = 133 \Omega$  (J.SF.C 440))

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*AUTRES CARACTERISTIQUES (En boîtier d'origine)*

Type	$I_{CCL}$ (mA)	$I_{CCH}$ (mA)	$I_{IH}$ (mA)	$I_{OS}$ (mA)	$V_{IL}$ (V)
	typ.	typ.	max.	min.	max.
J.SF.C 401	12	4	1		-1
J.SF.C 440	17	4	1	18	70

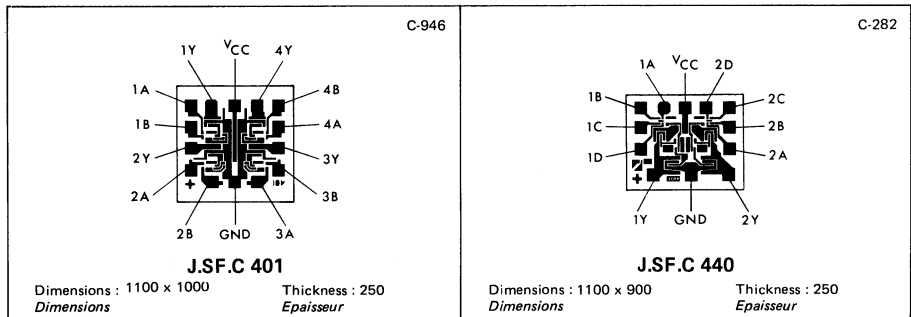
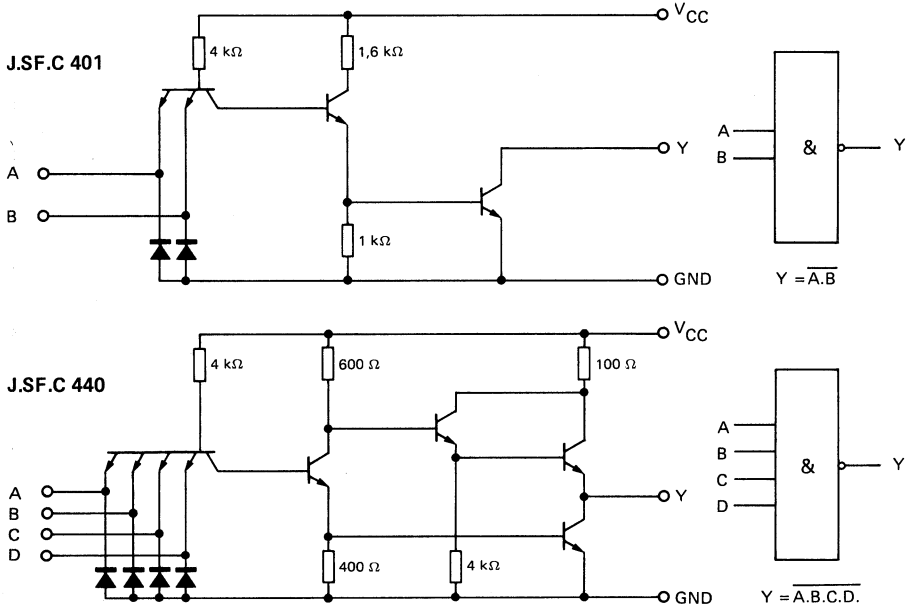
\* Pulsed (1) Maximum voltage which should be applied to any output in the off state  
*En impulsions Tension maximale qui peut être appliquée sur les sorties à l'état bloqué*

**MECHANICAL CHARACTERISTICS**  
*CARACTERISTIQUES MECANIQUES*

Front metallization : Aluminium  
All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Dimensions en  $\mu\text{m}$*

**BASIC CIRCUITS (one circuit)**  
*SCHEMAS ELECTRIQUES (un circuit)*



Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
*Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71*

**TTL NOR GATES**  
*OPERATEURS TTL OU-NON*

**TECHNOLOGICAL DATA**  
*DONNEES TECHNOLOGIQUES*

Material : Silicon  
 Structure : Planar Epitaxial

*Matériau : Silicium*  
*Structure : Planar Epitaxiale*

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration  
*VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)*

Type	Number of circuits <i>Nombre de circuits</i>	Inputs per circuit <i>Entrées par circuit</i>	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor <i>Facteur de charge d'entrée</i>	$t_{amb} = 25^{\circ}\text{C}$ and configuration	
						$t_{stg}$ ( $^{\circ}\text{C}$ )	$t_{oper}$ ( $^{\circ}\text{C}$ )
						min. max.	min. max.
J.SF.C 402	4	2	7	5.5	1	-55 +125	0 +70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
*CARACTERISTIQUES STATIQUES (Mesurées sous pointes)*

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu\text{A}$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	min.	max.	min.	max.
J.SF.C 402		0.4	2.4	0.8	40	-1.6	-0.8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
*CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)*

Type	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$
	max.	max.	
J.SF.C 402	22	15	

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
*AUTRES CARACTERISTIQUES (En boîtier d'origine)*

Type	$I_{CCL}$ (mA)	$I_{CCH}$ (mA)	$I_{IH}$ (mA)	$V_I = 5.5\text{ V}$	$I_{OS}$ (mA)	$V_{IL}$ (V)
	typ.	typ.	max.		min. max.	typ.
J.SF.C 402	14	8	1		18 55	-1

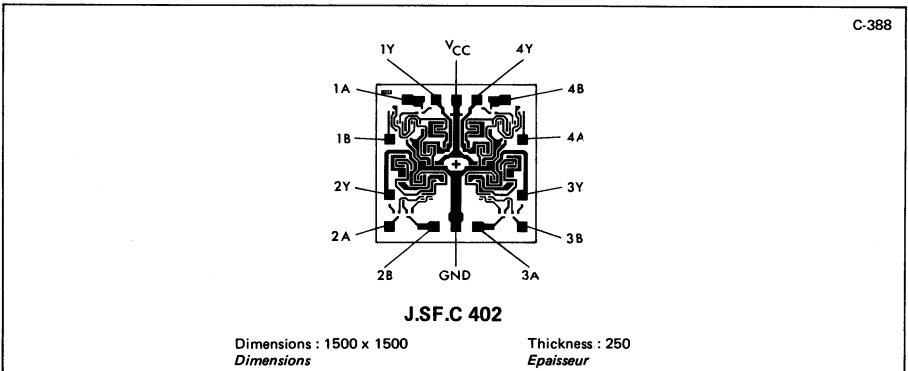
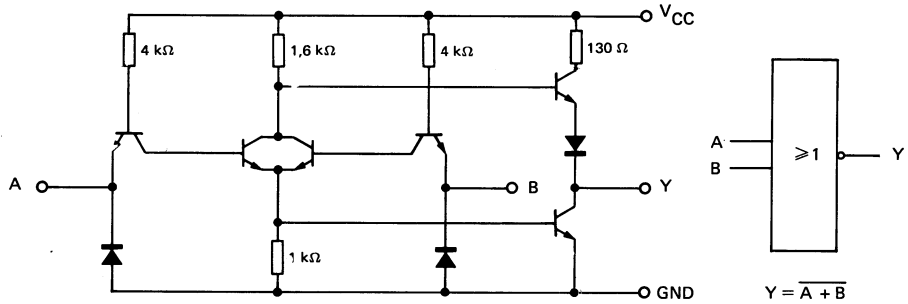
\* Pulsed  
*En impulsions*

## MECHANICAL CHARACTERISTICS CARACTERISTIQUES MECANIKUES

Front metallization : Aluminium  
 Back metallization : Gold  
 All dimensions in  $\mu\text{m}$

Métallisation face avant : Aluminium  
 Métallisation face arrière : Or  
 Dimensions en  $\mu\text{m}$

## BASIC CIRCUIT (one circuit) SCHEMA ELECTRIQUE (un circuit)



Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
 Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71

**TTL INVERTERS**  
*INVERSEURS TTL*

**TECHNOLOGICAL DATA**  
*DONNEES TECHNOLOGIQUES*

Material : Silicon  
 Structure : Planar Epitaxial

*Matériau : Silicium*  
*Structure : Planar Epitaxiée*

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$  and configuration  
*VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)*  $t_{amb} = 25^{\circ}C$  et configuration

Type	Number of circuits <i>Nombre de circuits</i>	Inputs per circuit <i>Entrées par circuit</i>	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor <i>Facteur de charge d'entrée</i>	$t_{stg}$ ( $^{\circ}C$ )	$t_{oper}$ ( $^{\circ}C$ )
						min. max.	min. max.
J.SF.C 404	6	1	7	5,5	1	-55 +125	0 +70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*CARACTÉRISTIQUES STATIQUES (Mesurées sous pointes)*

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu A$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	min.	max.	min.	max.
J.SF.C 404	2	0,8	2,4	0,4	40	-1,6	-0,8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*CARACTÉRISTIQUES DYNAMIQUES (En boîtier d'origine)*

Type	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$C_L = 15 pF$ $R_L = 400 \Omega$
	max.	max.	
J.SF.C 404	22	15	

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}C$   $V_{CC} = 5V$   
*AUTRES CARACTÉRISTIQUES (En boîtier d'origine)*

Type	$I_{CCL}$ (mA)	$I_{CCH}$ (mA)	$I_{IH}$ (mA)	$V_I = 5,5 V$	$I_{OS}$ (mA)	$V_{IL}$ (V)
	typ.	typ.	max.		min. max.	typ.
J.SF.C 404	18	6	1		18 55	-1

\* Pulsed  
*En impulsions*

## MECHANICAL CHARACTERISTICS

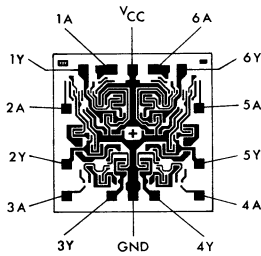
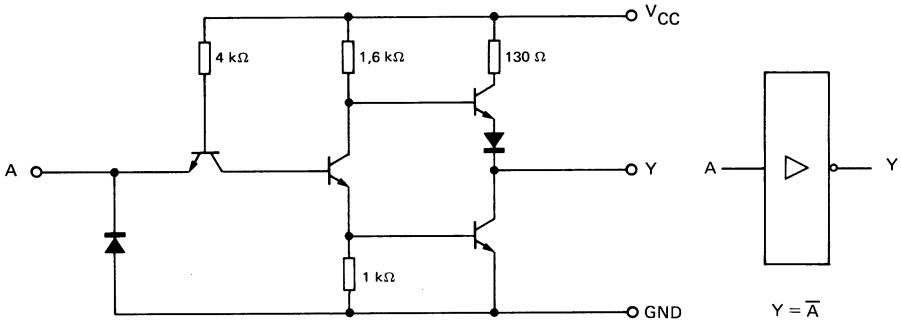
### CARACTERISTIQUES MECANIQUES

Front metallization : Aluminium  
 Back metallization : Gold  
 All dimensions in  $\mu\text{m}$

Métallisation face avant : Aluminium  
 Métallisation face arrière : Or  
 Dimensions en  $\mu\text{m}$

## BASIC CIRCUIT (one circuit)

### SCHEMA ELECTRIQUE (un circuit)



**J.SF.C 404**

Dimensions : 1500 x 1500  
 Dimensions

Thickness : 250  
 Epaisseur

C-388

Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
 Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71

# TTL AND-OR-INVERT GATES

OPERATEURS TTL ET-OU-NON

## TECHNOLOGICAL DATA

DONNEES TECHNOLOGIQUES

Material : Silicon

Matériau : Silicium

Structure : Planar Epitaxial

Structure : Planar Epitaxiée

### ABSOLUTE RATINGS Limiting values (For encapsulated devices) $t_{amb} = 25^{\circ}\text{C}$ and configuration

VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)

Type	Number of circuits Nombre de circuits	Inputs per circuit Entrées par circuit	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor Facteur de charge d'entrée	$t_{amb} = 25^{\circ}\text{C}$ and configuration	
						$t_{stg}$ ( $^{\circ}\text{C}$ )	$t_{oper}$ ( $^{\circ}\text{C}$ )
						min.	max.
J.SF.C 451	2	2 x 2	7	5,5	1	-55	+125
J.SF.C 454	1	4 x 2	7	5,5	1	0	+70

### STATIC CHARACTERISTICS (Tested with contact probes)\*

CARACTERISTIQUES STATIQUES (Mesurées sous pointes)

$t_{amb} = 25^{\circ}\text{C}$

$V_{CC} = 5\text{V}$

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu\text{A}$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	min.	max.	min.	max.
J.SF.C 451	2	0,8	2,4	0,4	40	-1,6	-0,8	16
J.SF.C 454	2	0,8	2,4	0,4	40	-1,6	-0,8	16

### DYNAMIC CHARACTERISTICS (For encapsulated devices)

CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)

$t_{amb} = 25^{\circ}\text{C}$

$V_{CC} = 5\text{V}$

Type	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$C_L = 15\text{pF}$ $R_L = 400\ \Omega$
	max.	max.	
J.SF.C 451	22	15	
J.SF.C 454	22	15	

### OTHER CHARACTERISTICS (For encapsulated devices)

AUTRES CARACTERISTIQUES (En boîtier d'origine)

$t_{amb} = 25^{\circ}\text{C}$

$V_{CC} = 5\text{V}$

Type	$I_{CCL}$ (mA)	$I_{CCH}$ (mA)	$I_{IH}$ (mA)	$V_I = 5,5\text{V}$	$I_{OS}$ (mA)		$V_{IL}$ (V)
	typ.	typ.	max.		min.	max.	typ.
J.SF.C 451	7	4	1		18	55	-1
J.SF.C 454	5,1	4	1		18	55	-1

\* Pulsed  
En impulsions



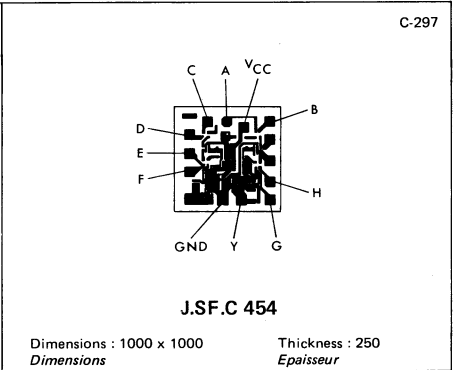
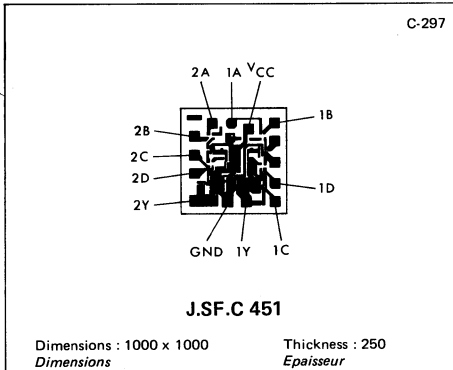
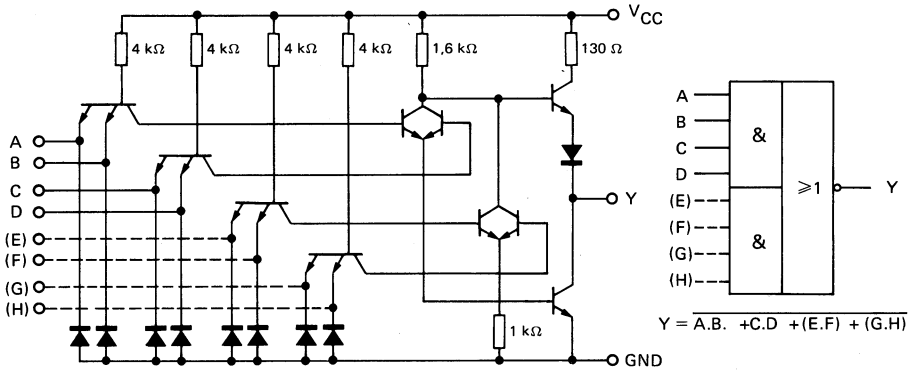
**MECHANICAL CHARACTERISTICS**  
*CARACTERISTIQUES MECANIQUES*

Front metallization : Aluminium  
Back metallization : Gold  
All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Métallisation face arrière : Or*  
*Dimensions en  $\mu\text{m}$*

**BASIC CIRCUITS (one gate)**

*SCHEMAS ELECTRIQUES (un opérateur)*



Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
*Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71*

**TTL JK MASTER-SLAVE FLIP-FLOPS**  
**BASCULES JK MAITRE-ESCLAVE TTL**

**TECHNOLOGICAL DATA**  
**DONNEES TECHNOLOGIQUES**

Material : Silicon  
 Structure : Planar Epitaxial

Matériau : Silicium  
 Structure : Planar Epitaxiée

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration  
**VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$  et configuration

Type	Number of circuits <i>Nombre de circuits</i>	Inputs per circuit <i>Entrées par circuit</i>	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor <i>Facteur de charge d'entrée</i>		$t_{stg}$ ( $^{\circ}\text{C}$ )		$t_{oper}$ ( $^{\circ}\text{C}$ )	
					J,K	$\bar{R}, \bar{S}, \bar{T}$	min.	max.	min.	max.
J.SF.C 472	1	6 + 3	7	5,5	1	2	-55	+125	0	+70
J.SF.C 476	2	2 + 3	7	5,5	1	2	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES STATIQUES (Mesurées sous pointes)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu\text{A}$ )		$I_{IL}$ (mA)		$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	J,K	$\bar{R}, \bar{S}, \bar{T}$	J,K	$\bar{R}, \bar{S}, \bar{T}$	min.	max.
					min.	min.	max.	max.		
J.SF.C 472	2	0,8	2,4	0,4	40	80	-1,6	-3,2	-0,8	16
J.SF.C 476	2	0,8	2,4	0,4	40	80	-1,6	-3,2	-0,8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	f (MHz)	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$(C_L = 15\text{pF})$	
		(1) max.	(1) max.	(2) min.	(2) max.	$(R_L = 400\ \Omega)$	
						min.	max.
J.SF.C 472	15	25	40	10	25	10	40
J.SF.C 476	15	25	40	10	25	10	40

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**AUTRES CARACTERISTIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	$I_{CC}$ (mA)	$I_{OS}$ (mA)		$I_{IH}$ (mA)	$V_{IL}$ (V)
	Typ.	min.	max.	max.	
J.SF.C 472	10	18	57	1	-0,3
J.SF.C 476	20	18	57	1	-0,3

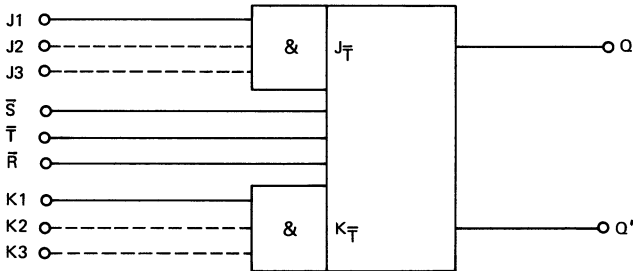
\* Pulsed  
*En impulsions* (1) From  $\bar{R}$  or  $\bar{S}$  to output  
*Commande par R ou S* (2) From clock to output  
*Commande par l'horloge* (3) Input  $\bar{T}$   
*Entrée  $\bar{T}$*  (4) Others inputs  
*Autres entrées*

**MECHANICAL CHARACTERISTICS**  
*CARACTERISTIQUES MECANIKUES*

Front metallization : Aluminium  
Back metallization : Gold  
All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Métallisation face arrière : Or*  
*Dimensions en  $\mu\text{m}$*

**FUNCTIONAL BLOCK DIAGRAM**  
*SCHEMA LOGIQUE*



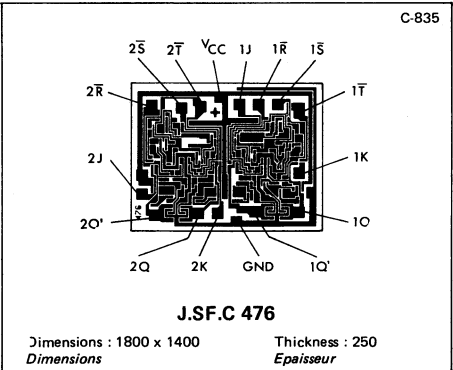
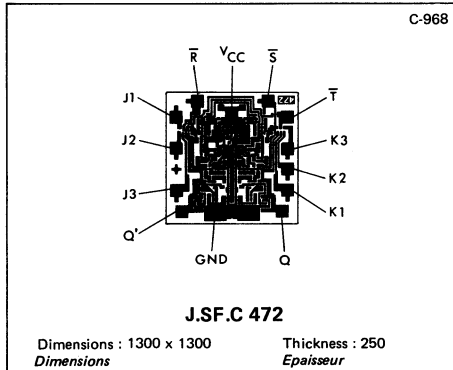
**FUNCTIONAL TABLE**  
*TABLE DE FONCTIONNEMENT*

$t_n$		$t_{n+1}$
J	K	Q
L	L	$Q_n$
L	H	L
H	L	H
H	H	$\bar{Q}_n$

$J = J1 \cdot J2 \cdot J3$   
 $K = K1 \cdot K2 \cdot K3$

**Notes :**

- Notes*
- $t_n$  : Bit time before clock pulse  
*Instant avant transition d'horloge*
  - $t_{n+1}$  : Bit time after clock pulse  
*Instant après transition d'horloge*
- Low input to  $\bar{S}$  sets Q to high level  
 *$\bar{S}$  au niveau bas entraîne Q au niveau haut*
- Low input to  $\bar{R}$  sets Q to low level  
 *$\bar{R}$  au niveau bas entraîne Q au niveau bas*
- $\bar{S}$  and  $\bar{R}$  are independent of clock  
*L'action de  $\bar{R}$  et  $\bar{S}$  est indépendante de l'état de l'horloge*



Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
*Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71*

**TTL DUAL D TYPE FLIP-FLOP**  
**DOUBLES BASCULES TYPE D TTL**

**TECHNOLOGICAL DATA**  
**DONNEES TECHNOLOGIQUES**

Material : Silicon  
 Structure : Planar Epitaxial

Matériau : Silicium  
 Structure : Planar Epitaxiée

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration  
**VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$  et configuration

Type	Number of circuits Nombre de circuits	Inputs per circuit Entrées par circuit	$V_{CC}$ (V)	$V_I$ (V)	$t_{stg}$ ( $^{\circ}\text{C}$ )		$t_{oper}$ ( $^{\circ}\text{C}$ )	
					min.	max.	min.	max.
J.SF.C 474	2	4	7	5,5	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES STATIQUES (Mesurées sous pointes)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu\text{A}$ )			$I_{IL}$ (mA)		$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	D	$\bar{S}, T$	$\bar{R}$	$\bar{S}, D$	$\bar{R}, T$	min.	max.
J.SF.C 474	2	0,8	2,4	0,4	40	80	120	-1,6	-3,2	-0,8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	$f$ (MHz)	$t_{set-up}$ (ns)	$t_{hold}$ (ns)	$t_{PLH}$ (ns)			$t_{PHL}$ (ns)		
	min.	max.	max.	(1) max.	(2) min.	(2) max.	(1) max.	(2) min.	(2) max.
J.SF.C 474	15	20	5	25	10	25	40	10	40

( $C_L = 15\text{ pF}$ )  
 ( $R_L = 400\ \Omega$ )

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**AUTRES CARACTERISTIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$

Type	$I_{CC}$ (mA)	$I_{OS}$ (mA)		$I_{IH}$ (mA)	$V_{IL}$ (V)
	Typ.	min.	max.	max.	
J.SF.C 474	17	18	57	1	-1,8

( $V_I = 5,5\text{ V}$ )

\* Pulsed  
 En impulsions

(1) From  $\bar{R}$  or  $\bar{S}$  to output  
 Commande par  $\bar{R}$  ou  $\bar{S}$

(2) From clock to output  
 Commande par l'horloge



**TTL BCD TO DECIMAL DECODER**  
**DECODEUR BCD-DECIMAL TTL**

**TECHNOLOGICAL DATA**  
**DONNEES TECHNOLOGIQUES**

Material : Silicon  
 Structure : Planar Epitaxial

Matériau : Silicium  
 Structure : Planar Epitaxiée

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration  
**VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$  et configuration

Type	$V_{CC}$ (V)	$V_I$ (V)	Input loading factor <i>facteur de charge d'entrée</i>	$t_{stg}$ ( $^{\circ}\text{C}$ )		$t_{oper}$ ( $^{\circ}\text{C}$ )	
				min.	max.	min.	max.
J.SF.C 442	7	5,5	1	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
**CARACTERISTIQUES STATIQUES (Mesurées sous pointes)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$

Type	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)	$I_{IH}$ ( $\mu\text{A}$ )	$I_{IL}$ (mA)	$I_{OH}$ (mA)	$I_{OL}$ (mA)
	min.	max.	min.	max.	min.	max.	min.	max.
J.SF.C 442	2	0,8	2,4	0,4	40	-1,6	-0,8	16

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
**CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$

Type	$t_{PLH}$ (ns)		$t_{PHL}$ (ns)		$(C_L = 15\text{ pF})$ $(R_L = 400\ \Omega)$
	(1) max.	(2) max.	(1) max.	(2) max.	
J.SF.C 442	30	35	25	35	

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$   
**AUTRES CARACTERISTIQUES (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{ V}$

Type	$I_{CC}$ (mA)	OS (mA)		$I_{IH}$ (mA)	$(V_I = 5,5\text{ V})$	$V_{IL}$ (V)
	typ.	min.	max.	max.		typ.
J.SF.C 442	28	18	55	1		-0,8

\* Pulsed (1) Through 2 logic level (2) Through 3 logic level  
*En impulsions A travers 2 couches logiques A travers 3 couches logiques*

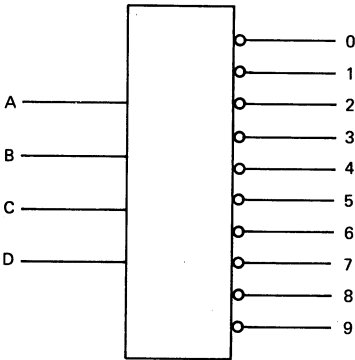
**MECHANICAL CHARACTERISTICS**  
**CARACTERISTIQUES MECANIKES**

Front metallization : Aluminium  
 Back metallization : Gold  
 All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Métallisation face arrière : Or*  
*Dimensions en  $\mu\text{m}$*

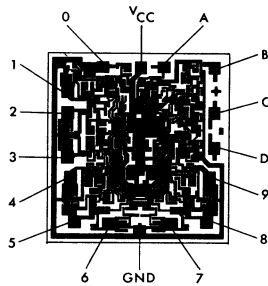
**FUNCTIONAL TABLE**  
**TABLE DE FONCTIONNEMENT**

Inputs Entrées				Outputs Sorties									
D	C	B	A	0	1	2	3	4	5	6	7	8	9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	H	H	H
L	L	H	H	H	H	L	H	H	H	H	H	H	H
L	H	L	L	H	H	H	H	L	H	H	H	H	H
L	H	L	H	H	H	L	H	H	H	L	H	H	H
L	H	H	H	H	H	H	H	H	H	L	H	H	H
H	L	L	L	H	H	H	H	H	H	H	L	H	H
H	L	L	H	H	H	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	H	L	L	H	H	H	H	H	H	H	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H



J.SF.C 442

C-442



Dimensions : 1700 x 1800  
 Dimensions

Thickness : 250  
 Epaisseur

Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
 Conditions de contrôle, niveaux de prélèvement et NOA : voir Informations Générales page 55 à 71

**TTL COUNTERS**  
**COMPTEURS TTL**

**TECHNOLOGICAL DATA**  
**DONNEES TECHNOLOGIQUES**

Material : Silicon  
 Structure : Planar Epitaxial

Matériau : Silicium  
 Structure : Planar Epitaxiale

**ABSOLUTE RATINGS Limiting values (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration  
**VALEURS LIMITES ABSOLUES D'UTILISATION (En boîtier d'origine)**  $t_{amb} = 25^{\circ}\text{C}$  and configuration

Type	Divides by <i>Divisé par</i>	Input loading factor <i>Facteur de charge d'entrée</i>				$V_{CC}$ (V)	$V_I$ (V)	$t_{stg}$ ( $^{\circ}\text{C}$ )		$t_{oper}$ ( $^{\circ}\text{C}$ )	
		R	Ai	Bi	BDi			min.	max.	min.	max.
J.SF.C 490	2-5	1	2	4		7	5,5	-55	+125	0	+70
J.SF.C 493	2-2 4, 8	1	2	2		7	5,5	-55	+125	0	+70

**STATIC CHARACTERISTICS (Tested with contact probes)\***  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES STATIQUES (Mesurées sous pointes)**

Type	$I_{IH}$ ( $\mu\text{A}$ )			$I_{IL}$ (mA)			$I_{OH}$ (mA)	$I_{OL}$ (mA)	$V_{IH}$ (V)	$V_{IL}$ (V)	$V_{OH}$ (V)	$V_{OL}$ (V)
	(1) min.	(2) min.	(3) min.	(1) min.	(2) max.	(3) max.	min.	min.	min.	max.	min.	max.
J.SF.C 490	40	80	160	-1,6	-3,2	-6,4	-0,8	16	2	0,8	2,4	0,4
J.SF.C 493	40	80		-1,6	-3,2			16	2	0,8	2,4	0,4

\* Pulsed  
*En impulsions*  
 (1) Inputs R0 or R9  
*Entrées R0 ou R9*  
 (2) Inputs Ai or Bi  
*Entrées Ai ou Bi*  
 (3) Input BDi  
*Entrée BDi*

**DYNAMIC CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**CARACTERISTIQUES DYNAMIQUES (En boîtier d'origine)**

Type	f (MHz)	$t_{PLH}$ (ns)	$t_{PHL}$ (ns)	$C_L = 15\text{pF}$ $R_L = 400\ \Omega$	Input pulse width <i>Largeur de l'impulsion d'horloge</i>		Reset pulse width <i>Largeur de l'impulsion de positionnement</i>	
					(ns) min.	(ns) min.	(ns) min.	(ns) min.
J.SF.C 490	10	100 (1)	100 (1)		50		50	
J.SF.C 493	10	135 (2)	135 (2)		50		50	

(1) From Ai input to C output  
*De l'entrée Ai à la sortie C*  
 (2) From Ai input to D output  
*De l'entrée Ai à la sortie D*

**OTHER CHARACTERISTICS (For encapsulated devices)**  $t_{amb} = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$   
**AUTRES CARACTERISTIQUES (En boîtier d'origine)**

Type	$I_{OS}$ (mA)		$I_{CC}$ (mA)	$I_{IH}$ (mA)	$V_I$ ( $V_I = 5,5\text{V}$ )	$V_{IL}$ (V)
	min.	max.				
J.SF.C 490	18	57	32	1		-1
J.SF.C 493	18	55	32	1		-1

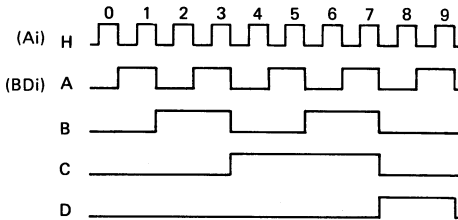


**MECHANICAL CHARACTERISTICS**  
*CARACTERISTIQUES MECANIKUES*

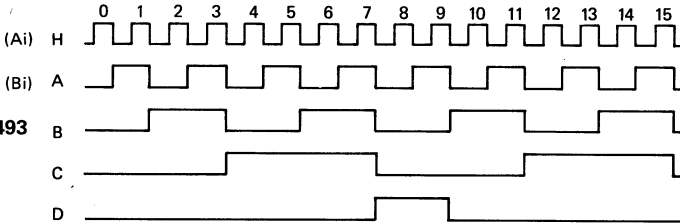
Front metallization : Aluminium  
Back metallization : Gold  
All dimensions in  $\mu\text{m}$

*Métallisation face avant : Aluminium*  
*Métallisation face arrière : Or*  
*Dimensions en  $\mu\text{m}$*

**BCD COUNT**  
*COMPTAGES BCD*



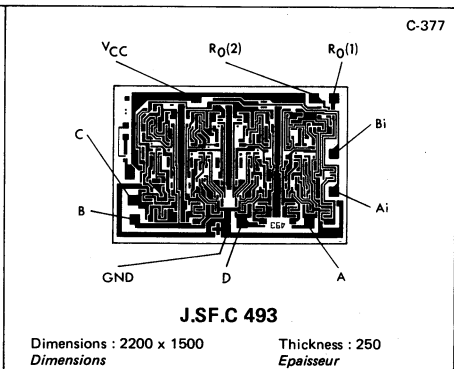
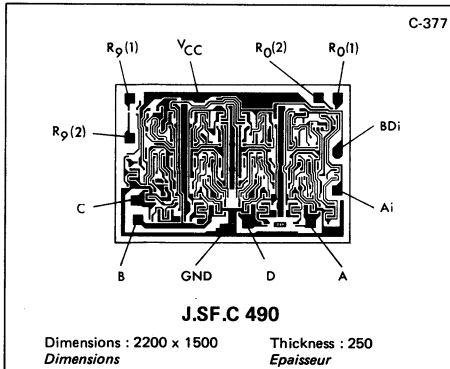
**J.S.F.C 490**



**J.S.F.C 493**

Notes : Connect A (12) and BD (1)  
*Relier A (12) à BD (1)*

Input signal H (14)  
*Signal d'entrée H (14)*



Acceptance requirements, inspection level and AQL : see General Information page 55 to 71  
*Conditions de contrôle, niveaux de prélèvement et NQA : voir Informations Générales page 55 à 71*

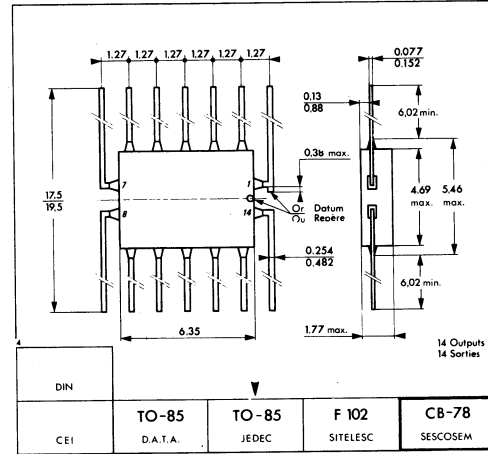
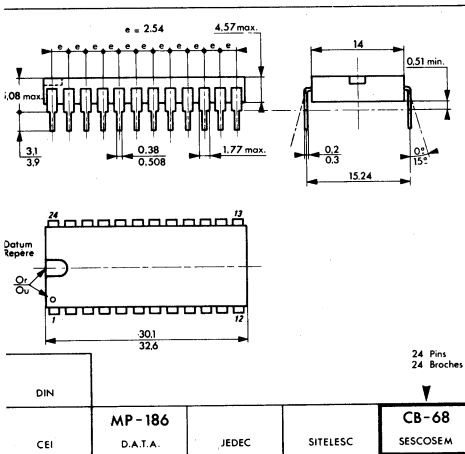
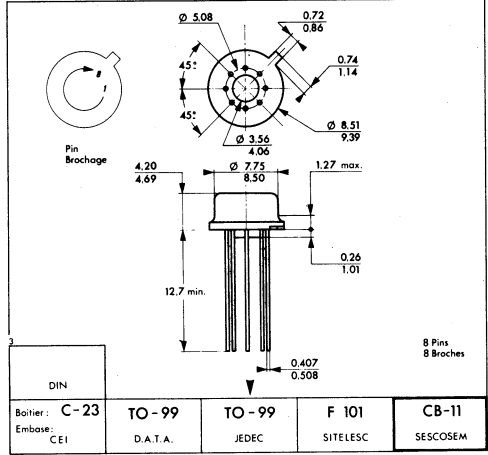
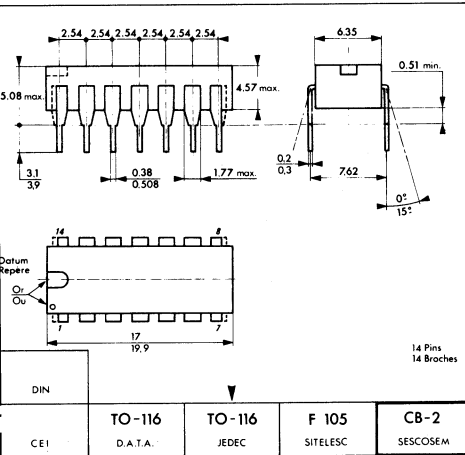
## NOTES

# Encapsulation

*Encapsulation*

## NOTES

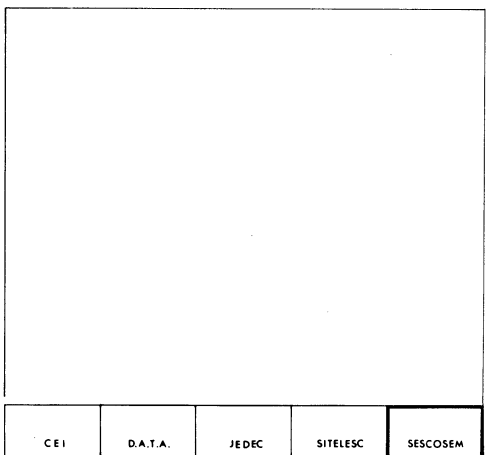
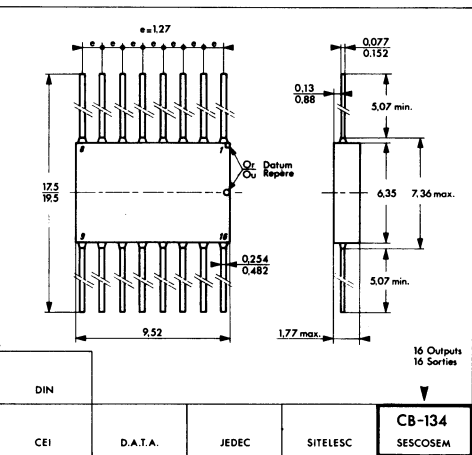
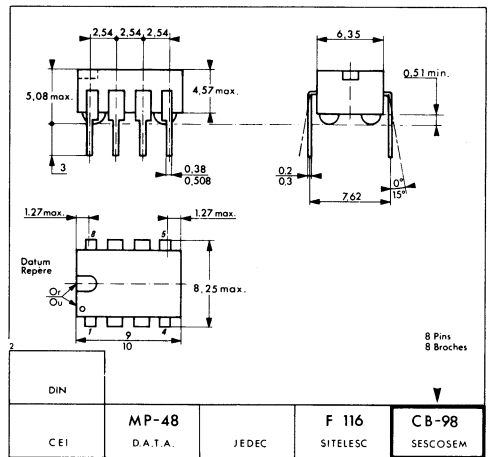
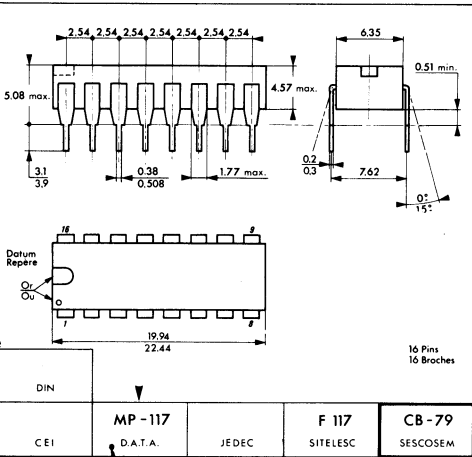
# Packages Boîtiers



all dimensions are in mm  
toutes les dimensions sont en mm

## NOTES

# Packages Boîtiers



All dimensions are in mm  
Toutes les dimensions sont en mm

## NOTES



## NOTES

## NOTES

## NOTES

## NOTES

## NOTES

11

**GENERAL INFORMATION**  
*GENERALITES*

**TTL STANDARD**  
*STANDARD TTL*

67

**GATES, SCHMITT TRIGGERS, THREE STATES**  
*OPERATEURS, TRIGGERS DE SCHMITT, TROIS ETATS*

151

**FLIP-FLOPS, MONOSTABLES**  
*BASCULES BISTABLES, BASCULES MONOSTABLES*

201

**COUNTERS**  
*COMPTEURS*

251

**DECODERS, MULTIPLEXERS, DEMULTIPLEXERS**  
*DECODEURS, MULTIPLEXEURS, DEMULTIPLEXEURS*

327

**ARITHMETIC CIRCUITS**  
*CIRCUITS ARITHMETIQUES*

383

**MEMORIES, REGISTERS**  
*MEMOIRES, REGISTRES*

491

**INTERFACES**  
*INTERFACES*

559

**MISCELLANEOUS CIRCUITS**  
*CIRCUITS DIVERS*

**TTL HIGH SPEED**  
*RAPIDES TTL*

587

**GATES**  
*OPERATEURS*

623

**FLIP-FLOPS**  
*BASCULES*

**TTL LOW POWER**  
*BASSE CONSOMMATION TTL*

639

**GATES**  
*OPERATEURS*

**TTL SCHOTTKY**  
*SCHOTTKY TTL*

659

**GATES**  
*OPERATEURS*

691

**FLIP-FLOPS**  
*BASCULES*

709

**MULTIPLEXERS**  
*MULTIPLEXEURS*

719

**ACTIVE COMPONENTS FOR HYBRID MICROELECTRONIC**  
*COMPOSANTS ACTIFS POUR MICROELECTRONIQUE HYBRIDE*

741

**ENCAPSULATION**  
*ENCAPSULATION*